

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

## 概要

電流モード、固定周波数PWMバックコントローラのMAX8543/MAX8544は3V~13.2Vの入力電源で動作し、最大25Aの負荷で $0.8V \sim 0.9 \times V_{IN}$ の変出力電圧を生成します。これらのデバイスは、ノイズ重視のアプリケーション用に調節可能なスイッチング周波数と同期のオプションを備えています。

MAX8543/MAX8544は出力を放電せずに、出力のプリバイアス(またはプリバイアスなし)で起動することができます。この機能によって、コア及びI/Oアプリケーション用のトラッキング電源の設計と、冗長電源の設計が容易になります。

MAX8543/MAX8544は、出力インダクタのDC抵抗を無損失低コスト電流検出用の電流検出素子として使用します。電流検出スレッシュホールドを個別の4つのレベルに設定して、DC抵抗値が異なる各インダクタに対応することができます。

MAX8544は、パワーOKモニタと、2個のMAX8544コントローラで、デュアル出力アプリケーション用に180°C逆位相で動作可能です。

## アプリケーション

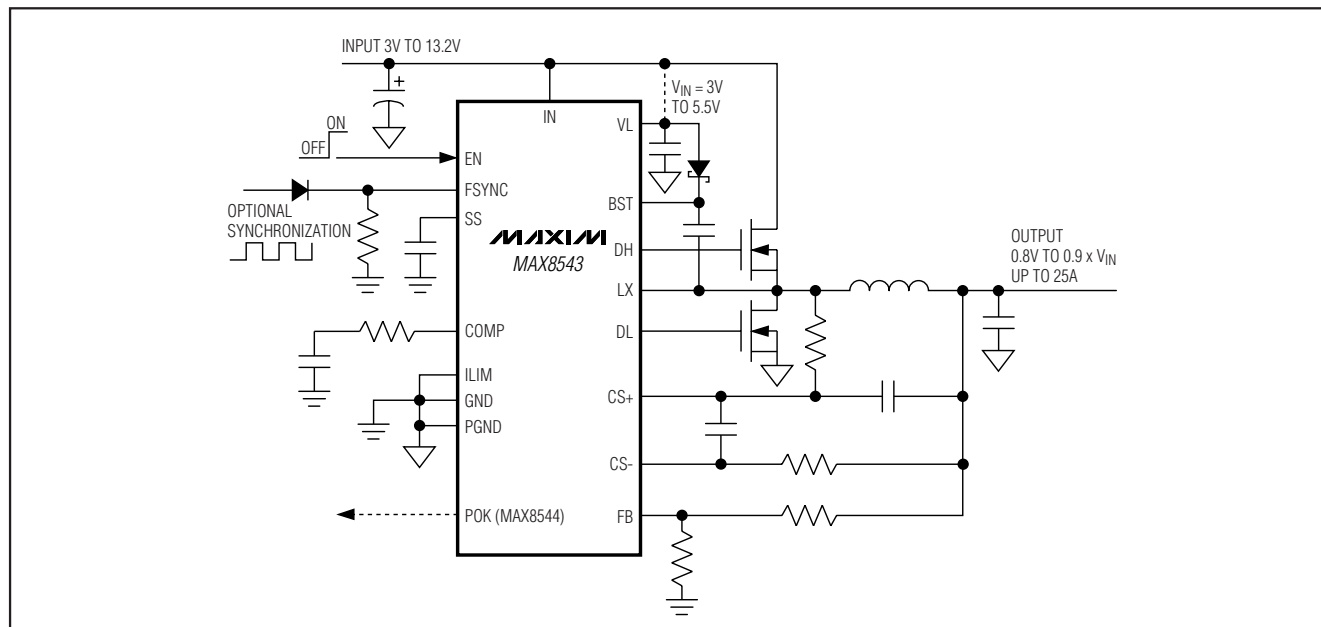
基地局

ネットワーク及びテレコム

ストレージ

サーバ

## 標準動作回路



## 特長

- ◆ プリバイアススタートアップ/単一な起動特性
- ◆ 出力精度：1%
- ◆ セラミック、ポリマ、または電解コンデンサ
- ◆ 可変周波数：200kHz~1MHz
- ◆ 同期：160kHz~1.2MHz
- ◆ 無損失フォールドバック電流制限
- ◆ 過電圧保護
- ◆ イネーブル(オン/オフ)
- ◆ 調整可能なソフトスタート
- ◆ MAX8544
  - ラッチオフ/自動リカバリ
  - パワーOKモニタ
  - 逆位相クロック出力

## 型番

PART	TEMP RANGE	PIN-PACKAGE
MAX8543EEE	-40°C to +85°C	16 QSOP
MAX8544EEP	-40°C to +85°C	20 QSOP

ピン配置はデータシートの最後に記載されています。

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## ABSOLUTE MAXIMUM RATINGS

IN, EN, CS+, CS- to GND .....	-0.3V to +14V
BST, DH to LX .....	-0.3V to +6V
BST to GND .....	-0.3V to +20V
DL, COMP, ILIM2, SS, SYNCO, FSYNC to GND .....	-0.3V to (V <sub>VL</sub> + 0.3V)
VL, FB, POK, ILIM1, ILIM, MODE to GND .....	-0.3V to +6V
PGND to GND .....	-0.3V to +0.3V

Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
16-Pin QSOP (derate 8.3mW/°C above +70°C) .....	666.7mW
20-Pin QSOP (derate 9.1mW/°C above +70°C) .....	727.3mW
Operating Temperature Range .....	-40°C to +85°C
Junction Temperature .....	+150°C
Storage Temperature Range .....	-65°C to +150°C
Lead Temperature (soldering, 10s) .....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>IN</sub> = 13.2V, V<sub>BST</sub> - V<sub>LX</sub> = 5V, T<sub>A</sub> = 0°C to +85°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Operating Input Voltage Range	VL connected to IN for V <sub>IN</sub> < 5.5V	3.0		13.2	V	
Quiescent Supply Current	V <sub>FB</sub> = 0.9V, no switching		2	3	mA	
Shutdown Supply Current	EN = GND, MODE = GND, IN not connected to VL			10	μA	
	EN = GND, VL = IN, MODE = GND			20		
VL Undervoltage-Lockout Trip Level	V <sub>VL</sub> rising, typical hysteresis is 80mV	2.52	2.7	2.88	V	
Output Voltage Adjust Range (V <sub>OUT</sub> )	(Note 1)	0.8			V	
VL Output Voltage	5.5V < V <sub>IN</sub> < 13.2V, 1mA < I <sub>VL</sub> < 75mA	4.5	5	5.5	V	
VL Output Current				75	mA	
<b>VOLTAGE REFERENCE</b>						
SS Shutdown Resistance	From SS to GND, V <sub>EN</sub> = 0V		20	100	Ω	
SS Soft-Start Current	V <sub>REF</sub> = 0.625V	14	24	34	μA	
Soft-Start Ramp Time	Output from 0% to 100%, C <sub>REF</sub> = 0.01μF to 1μF		33		ms/μF	
<b>ERROR AMPLIFIER</b>						
FB Regulation Voltage		0.792	0.8	0.808	V	
Transconductance		70	110	160	μS	
COMP Shutdown Resistance	From COMP to GND, V <sub>EN</sub> = 0V		20	100	Ω	
FB Input Leakage Current	V <sub>FB</sub> = 0.9V		5	100	nA	
FB Input Common-Mode Range		-0.1		+0.9	V	
<b>CURRENT-SENSE AMPLIFIER</b>						
Voltage Gain	V <sub>OUT</sub> = 0 to 13V	V <sub>ILIM1</sub> = 0V	8.8	11	13.2	V/V
		V <sub>ILIM1</sub> = (1/3)V <sub>VL</sub>	4.8	6	7.2	
		V <sub>ILIM1</sub> = (2/3)V <sub>VL</sub>	3.2	4	4.8	
		V <sub>ILIM1</sub> = V <sub>VL</sub>	2.4	3	3.6	
<b>CURRENT LIMIT</b>						
ILIM2 Output Current (MAX8544 Only)	R <sub>ILIM2</sub> = 50kΩ to 200kΩ	4.5	5	5.5	μA	
ILIM1 Input Current	V <sub>ILIM1</sub> = 0V or V <sub>VL</sub>	-1		+1	μA	

# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 13.2V$ ,  $V_{BST} - V_{LX} = 5V$ ,  $T_A = 0^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}C$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Current-Limit Threshold	$V_{CS+} - V_{CS-}$ , $V_{ILIM1} = 0V$	38.5	50	56.5	mV
	$V_{CS+} - V_{CS-}$ , $V_{ILIM1} = (1/3)V_{VL}$	85	100	115	
	$V_{CS+} - V_{CS-}$ , $V_{ILIM1} = (2/3)V_{VL}$	127.5	150	172.5	
	$V_{CS+} - V_{CS-}$ , $V_{ILIM1} = V_{VL}$	170	200	230	
	$V_{LX} - V_{PGND}$ , $R_{ILIM2} = 50k\Omega$ (MAX8544 only)	-42.5	-50	-57.5	
	$V_{LX} - V_{PGND}$ , $R_{ILIM2} = 200k\Omega$ (MAX8544 only)	-160	-200	-240	
	$V_{LX} - V_{PGND}$ , $V_{FB} = 0.8V$ (MAX8543 only)	-110	-130	-150	
	$V_{LX} - V_{PGND}$ , $V_{FB} = 0V$ (MAX8543 only)	-20	-30	-40	
Negative Current-Limit Threshold	% of positive-direction current limit $V_{LX} - V_{PGND}$	-25	-50	-85	%
CS+, CS- Input Current	$V_{CS+} = V_{CS-} = 0$ or $5V$	-40		+40	$\mu A$
CS+, CS- Input Common-Mode Range		0		13.2	V
<b>OSCILLATOR</b>					
Switching Frequency	$R_{FSYNC} = 18.2k\Omega$	800	1000	1200	kHz
	$R_{FSYNC} = 158k\Omega$		200		
Minimum Off-Time	Measured at DH	150	220	270	ns
Minimum On-Time	Measured at DH		90	145	ns
FSYNC Synchronization Range		160		1200	kHz
FSYNC Input High Pulse Width		100			ns
FSYNC Input Low Pulse Width		100			ns
FSYNC Rise/Fall Time				100	ns
SYNCO Phase Shift from DH Rising	$R_{FSYNC} = 18.2k\Omega$ , free-running mode, at maximum duty cycle	165	180	195	Degrees
SYNCO Output Low Level	$I_{SYNCO} = 5mA$			0.4	V
SYNCO Output High Level	$I_{SYNCO} = 5mA$	$V_{VL} - 1V$			V
<b>MOSFET DRIVERS</b>					
DH On-Resistance, High State	$(V_{BST} - V_{LX}) = 5V$		1	2.5	$\Omega$
	$(V_{BST} - V_{LX}) = 3V$		1.2		
DH On-Resistance, Low State	$(V_{BST} - V_{LX}) = 5V$		1	2.5	$\Omega$
	$(V_{BST} - V_{LX}) = 3V$		1.2		
DL On-Resistance, High State	$V_{VL} = 5V$		1	2.5	$\Omega$
	$V_{VL} = 3V$		1.2		
DL On-Resistance, Low State	$V_{VL} = 5V$		0.6	1.7	$\Omega$
	$V_{VL} = 3V$		0.8		
Break-Before-Make Dead Time	Low-side off to high-side on		55		ns
	High-side off to low-side on		40		
LX, BST, IN Leakage Current	$V_{BST} = 18.7V$ , $V_{LX} = 13.2V$ , $V_{IN} = 13.2V$			5	$\mu A$
<b>THERMAL PROTECTION</b>					
Thermal Shutdown	Rising temperature		+160		$^{\circ}C$
Thermal-Shutdown Hysteresis			15		$^{\circ}C$

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 13.2V$ ,  $V_{BST} - V_{LX} = 5V$ ,  $T_A = 0^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}C$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POK</b>					
Power-OK Threshold	$V_{FB}$ rising, percent of $V_{OUT}$ , typical hysteresis is 3%	88	91	94	%
POK Output Voltage, Low	$V_{FB} = 0.6V$ , $I_{POK} = 2mA$		25	200	mV
POK Leakage Current, High	$V_{POK} = 5.5V$		0.001	1	$\mu A$
<b>OVERVOLTAGE PROTECTION (OVP)</b>					
Output Overvoltage Fault-Trip level	Rising edge compared to regulation set point; triggers after one or two clock cycles	+110	+115	+120	%
<b>MODE CONTROL</b>					
MODE Logic-Level Low	$3V \leq V_{VL} \leq 5.5V$			0.4	V
MODE Logic-Level High	$3V \leq V_{VL} \leq 5.5V$	1.8			V
MODE Input Current	$V_{MODE} = 0V$	-1		+1	$\mu A$
	MODE = VL		5	10	
<b>SHUTDOWN CONTROL</b>					
EN Logic-Level Low	$3V \leq V_{VL} \leq 5.5V$			0.45	V
EN Logic-Level High	$3V \leq V_{VL} \leq 5.5V$	2			V
EN Input Current	$V_{EN} = 0$ or $5.5V$	-1		+4	$\mu A$
	$V_{EN} = 13.2V$		1.5	6	

## ELECTRICAL CHARACTERISTICS

( $V_{IN} = 13.2V$ ,  $V_{BST} - V_{LX} = 5V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	MAX	UNITS
Operating Input Voltage Range	VL connected to IN for $V_{IN} < 5.5V$	3.0	13.2	V
Quiescent Supply Current	$V_{FB} = 0.9V$ , no switching		3	mA
Shutdown Supply Current	EN = GND, MODE = GND, IN not connected to VL		10	$\mu A$
	EN = GND, VL = IN, MODE = GND		20	
VL Undervoltage-Lockout Trip Level	$V_{VL}$ rising, typical hysteresis is 80mV	2.52	2.88	V
Output Voltage Adjust Range ( $V_{OUT}$ )	(Note 1)	0.8		V
VL Output Voltage	$5.5V < V_{IN} < 13.2V$ , $1mA < I_{VL} < 75mA$	4.5	5.5	V
VL Output Current			75	mA
<b>VOLTAGE REFERENCE</b>				
SS Shutdown Resistance	From SS to GND, $V_{EN} = 0V$		100	$\Omega$
SS Soft-Start Current	$V_{REF} = 0.625V$	14	34	$\mu A$
<b>ERROR AMPLIFIER</b>				
FB Regulation Voltage		0.788	0.808	V
Transconductance		70	160	$\mu S$
COMP Shutdown Resistance	From COMP to GND, $V_{EN} = 0V$		100	$\Omega$
FB Input Leakage Current	$V_{FB} = 0.9V$		100	nA
FB Input Common-Mode Range		-0.1	+0.9	V

# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 13.2V$ ,  $V_{BST} - V_{LX} = 5V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	MAX	UNITS	
<b>CURRENT-SENSE AMPLIFIER</b>					
Voltage Gain	$V_{OUT} = 0$ to $13V$	$V_{ILIM1} = 0V$	8.8	13.2	V/V
		$V_{ILIM1} = (1/3)V_{VL}$	4.8	7.2	
		$V_{ILIM1} = (2/3)V_{VL}$	3.2	4.8	
		$V_{ILIM1} = V_{VL}$	2.4	3.6	
<b>CURRENT LIMIT</b>					
ILIM2 Output Current (MAX8544 Only)	$R_{ILIM2} = 50k\Omega$ to $200k\Omega$	4.2	5.5	$\mu A$	
ILIM1 Input Current	$V_{ILIM1} = 0V$ or $V_{VL}$	-1	+1	$\mu A$	
Current-Limit Threshold	$V_{CS+} - V_{CS-}$ , $V_{ILIM1} = 0V$	38.5	56.5	mV	
	$V_{CS+} - V_{CS-}$ , $V_{ILIM1} = (1/3)V_{VL}$	85	115		
	$V_{CS+} - V_{CS-}$ , $V_{ILIM1} = (2/3)V_{VL}$	127.5	172.5		
	$V_{CS+} - V_{CS-}$ , $V_{ILIM1} = V_{VL}$	170	230		
	$V_{LX} - V_{PGND}$ , $R_{ILIM2} = 50k\Omega$ (MAX8544 only)	-40	-60		
	$V_{LX} - V_{PGND}$ , $R_{ILIM2} = 200k\Omega$ (MAX8544 only)	-160	-240		
	$V_{LX} - V_{PGND}$ , $V_{FB} = 0.8V$ (MAX8543 only)	-110	-150		
	$V_{LX} - V_{PGND}$ , $V_{FB} = 0V$ (MAX8543 only)	-20	-40		
Negative Current-Limit Threshold	% of positive-direction current limit $V_{LX} - V_{PGND}$	-25	-85	%	
CS+, CS- Input Current	$V_{CS+} = V_{CS-} = 0V$ or $5V$	-40	+40	$\mu A$	
CS+, CS- Input Common-Mode Range		0	13.2	V	
<b>OSCILLATOR</b>					
Switching Frequency	$R_{FSYNC} = 18.2k\Omega$	800	1200	kHz	
Minimum Off-Time	Measured at DH	150	270	ns	
Minimum On-Time	Measured at DH		140	ns	
FSYNC Synchronization Range		160	1200	kHz	
FSYNC Input High Pulse Width		100		ns	
FSYNC Input Low Pulse Width		100		ns	
FSYNC Rise/Fall Time			100	ns	
SYNCO Phase Shift from DH Rising	$R_{FSYNC} = 18.2k\Omega$	165	195	Degrees	
SYNCO Output Low Level	$I_{SYNCO} = 5mA$		0.4	V	
SYNCO Output High Level	$I_{SYNCO} = 5mA$	$V_{VL} - 1V$		V	
<b>MOSFET DRIVERS</b>					
DH On-Resistance, High State	$(V_{BST} - V_{LX}) = 5V$		2.5	$\Omega$	
DH On-Resistance, Low State	$(V_{BST} - V_{LX}) = 5V$		2.5	$\Omega$	
DL On-Resistance, High State	$V_{VL} = 5V$		2.5	$\Omega$	
DL On-Resistance, Low State	$V_{VL} = 5V$		1.7	$\Omega$	
LX, BST, IN Leakage Current	$V_{BST} = 18.7V$ , $V_{LX} = 13.2V$ , $V_{IN} = 13.2V$		5	$\mu A$	

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 13.2V$ ,  $V_{BST} - V_{LX} = 5V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	MAX	UNITS
<b>POK</b>				
Power-OK Threshold	$V_{FB}$ rising, percent of $V_{OUT}$ , typical hysteresis is 3%	88	94	%
POK Output Voltage, Low	$V_{FB} = 0.6V$ , $I_{POK} = 2mA$		200	mV
POK Leakage Current, High	$V_{POK} = 5.5V$		1	$\mu A$
<b>OVERVOLTAGE PROTECTION (OVP)</b>				
Output Overvoltage Fault-Trip level	Rising edge compared to regulation set point; triggers after one or two clock cycles	+110	+120	%
<b>MODE CONTROL</b>				
MODE Logic-Level Low	$3V \leq V_{VL} \leq 5.5V$		0.4	V
MODE Logic-Level High	$3V \leq V_{VL} \leq 5.5V$	1.8		V
MODE Input Current	$V_{MODE} = 0V$	-1	+1	$\mu A$
	$MODE = VL$		10	
<b>SHUTDOWN CONTROL</b>				
EN Logic-Level Low	$3V \leq V_{VL} \leq 5.5V$		0.45	V
EN Logic-Level High	$3V \leq V_{VL} \leq 5.5V$	2		V
EN Input Current	$V_{EN} = 0V$ or $5.5V$	-1	+4	$\mu A$
	$V_{EN} = 13.2V$		6	

**Note 1:** Maximum output voltage is limited by maximum duty cycle and external components.

**Note 2:** Specifications to  $-40^{\circ}C$  are guaranteed by design and not production tested.

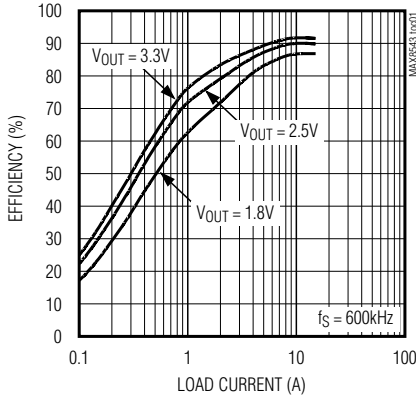
# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

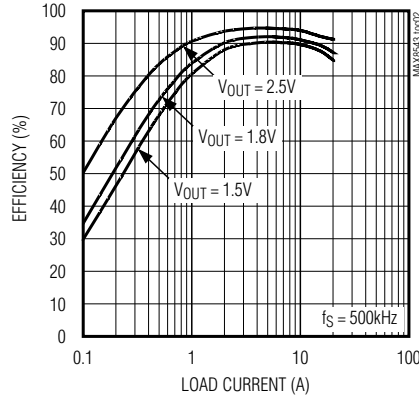
## 標準動作特性

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

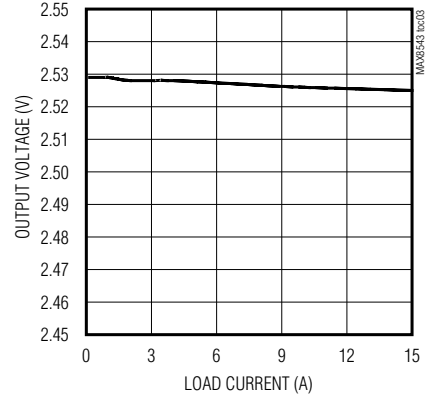
**EFFICIENCY vs. LOAD CURRENT WITH 12V INPUT**



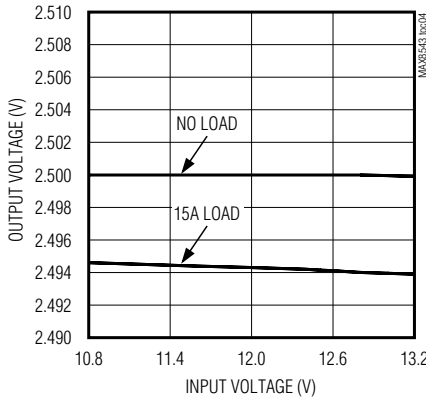
**EFFICIENCY vs. LOAD CURRENT WITH 3.3V INPUT**



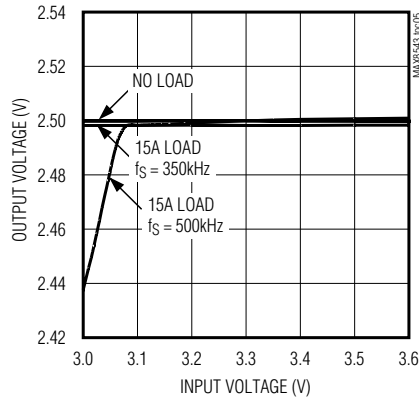
**LOAD REGULATION WITH 12V INPUT**



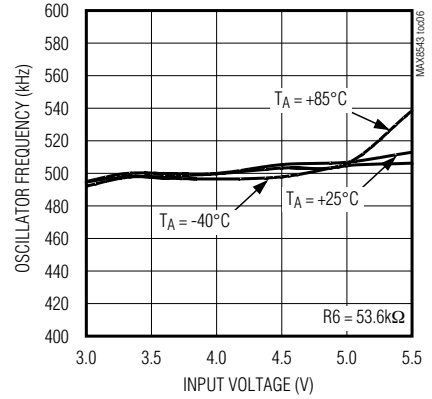
**LINE REGULATION WITH 12V INPUT AND 2.5V OUTPUT**



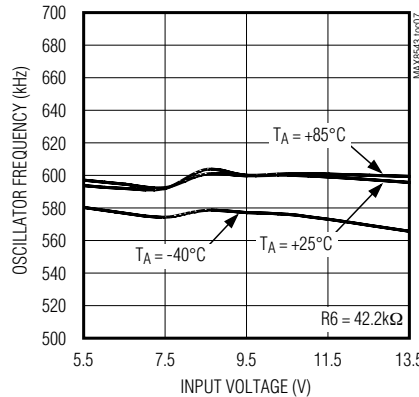
**LINE REGULATION 3.0V TO 3.6V INPUT**



**OSCILLATOR FREQUENCY vs. INPUT VOLTAGE**



**OSCILLATOR FREQUENCY vs. INPUT VOLTAGE**

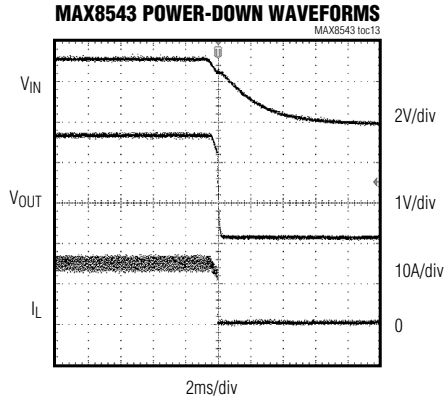
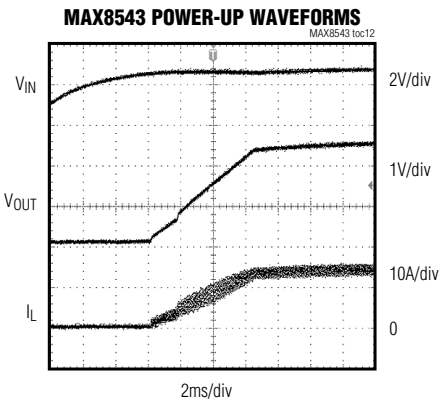
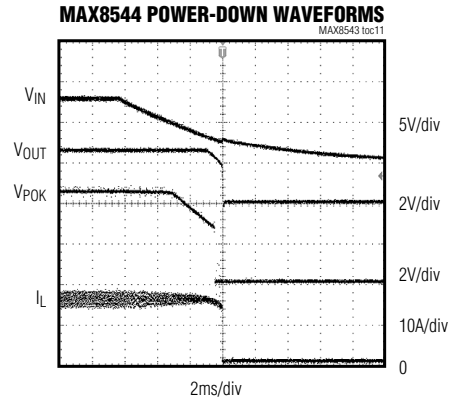
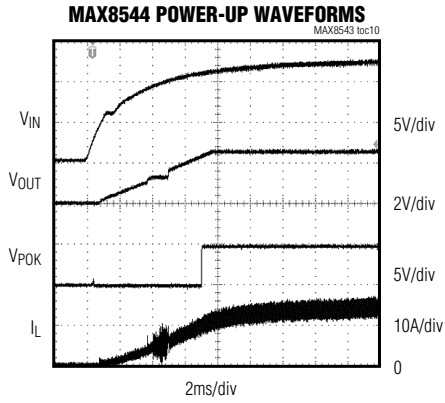
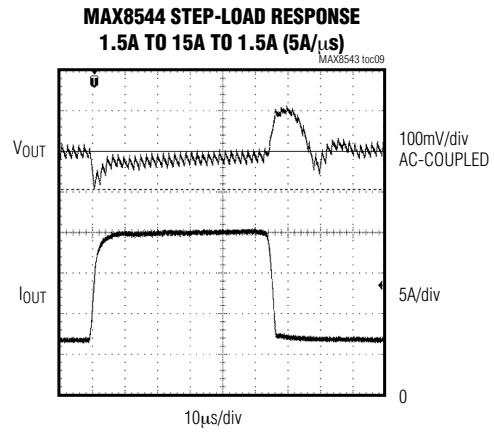
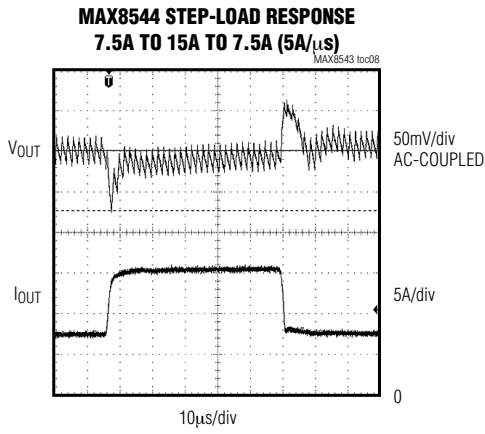


# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## 標準動作特性(続き)

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)





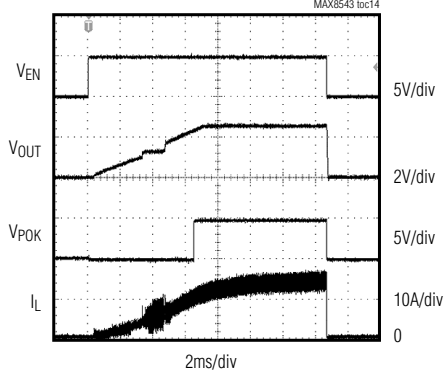
# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

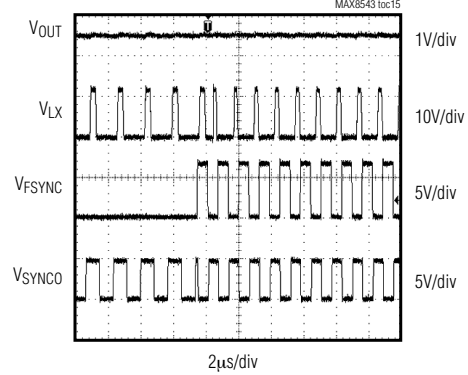
## 標準動作特性(続き)

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

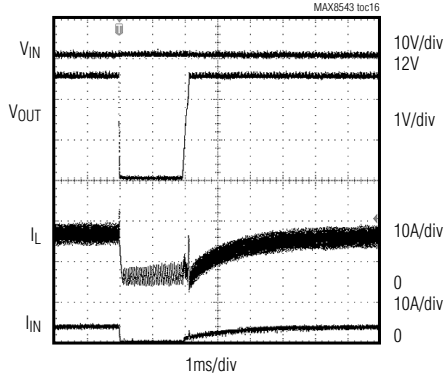
MAX8544 ENABLE WAVEFORMS



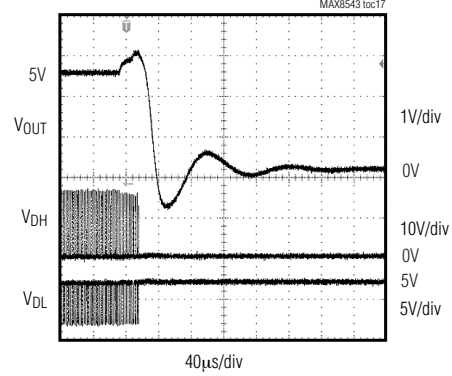
FSYNC AND SYNC0 WAVEFORMS



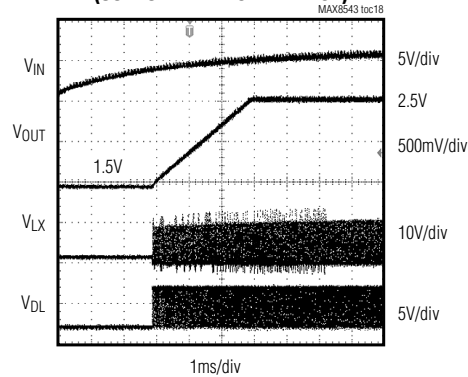
SHORT CIRCUIT AND RECOVERY



OVERVOLTAGE PROTECTION  
WITH 15A LOAD



PREBIASED STARTUP  
(OUTPUT PREBIASED AT 1.5V)

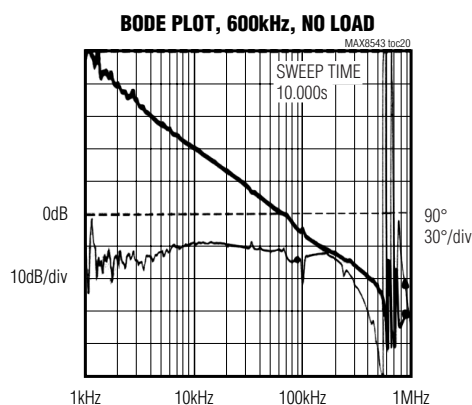
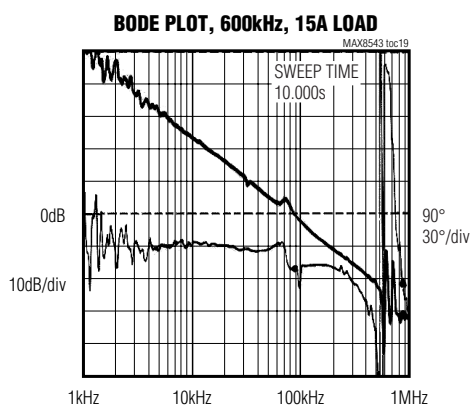


# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## 標準動作特性(続き)

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)



## 端子説明

端子		名称	機能
MAX8543	MAX8544		
1	2	GND	グラウンド。アナロググラウンドプレーンに接続します。
2	3	SS	ソフトスタート。0.1 $\mu\text{F}$ ~1 $\mu\text{F}$ のセラミックコンデンサをSSとGNDの間に接続します。このコンデンサを使って、スタートアップ時のソフトスタート時間を設定します。「スタートアップとソフトスタート」の項を参照してください。SSは、シャットダウン時はGNDに内部でプルされます。
3	4	COMP	補償。フィードバックループを補償するには、外付けRCネットワークに接続します。「補償設計」の項を参照してください。COMPは、シャットダウン時はGNDに内部でプルされます。
4	5	FB	出力フィードバック。OUTとGND間に接続された分圧器のセンタに接続して、出力電圧を設定します。FBスレッショルド電圧は0.8Vです。
5	6	EN	イネーブル。出力をイネーブルするにはENロジックをハイにします。またシャットダウンするにはロジックをローにします。常時オン動作にするには、ENをINに接続します。
6	7	CS-	電流検出用負差動入力
7	8	CS+	電流検出用正差動入力
—	9	ILIM1	インダクタ電流検出( $V_{CS+} - V_{CS-}$ )用デジタルプログラミング電流制限入力。
8	—	ILIM	表3を参照してください。
9	12	PGND	電源グラウンド。電源グラウンドプレーンとローサイド外付けMOSFETのソースに接続します。シングルポイントでPGNDをGNDに接続します。
10	13	DL	ローサイドMOSFETゲートドライバ出力。ローサイド外付けMOSFETのゲートに接続します。DLは、シャットダウン時はローにプルされます。
11	14	VL	5Vの内蔵リニアレギュレータ出力。1 $\mu\text{F}$ ~10 $\mu\text{F}$ のセラミックコンデンサをVLとPGNDの間に接続します。5.5V以下の $V_{IN}$ の場合は、VLをINに接続します。VLはバイアスとゲートドライブに電源供給します。
12	15	IN	入力電源電圧。INは、内蔵リニアレギュレータへの入力です。5.5V以下の $V_{IN}$ の場合は、VLをINに接続します。

# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## 端子説明(続き)

端子		名称	機能
MAX8543	MAX8544		
13	16	LX	インダクタ接続
14	17	DH	ハイサイドMOSFETゲートドライバ出力。DHをハイサイド外付けMOSFETのゲートに接続します。DHは、シャットダウン時はローにプルされます。
15	18	BST	ブーストコンデンサ接続。0.1 $\mu$ F以上のセラミックコンデンサをBSTとLXの間に接続します。BSTはハイサイドMOSFETゲートドライブに電源供給します。
16	19	FSYNC	周波数の設定と同期。抵抗をFSYNCとGNDの間に接続して、スイッチング周波数を設定します。また160kHz~1.2MHzと同期するには、クロック信号で駆動します。「スイッチング周波数と同期」の項を参照してください。
—	1	ILIM2	ローサイドMOSFET ( $V_{LX} - V_{PGND}$ )用アナログプログラマブル電流制限入力。抵抗をILIM2とグラウンドの間に接続して、過電流スレッシュホールドを設定します。「電流制限値の設定」の項を参照してください。
—	10	MODE	電流制限動作モードの選択。ラッチオフ電流制限を行うには、MODEをVLに接続します。またMAX8544では、自動リカバリ電流制限を行うにはGNDに接続します。MAX8543は、常に自動リカバリ電流制限を行います。
—	11	POK	パワーOK。POKは、出力がその公称レギュレーション電圧の91%以上になるとハイインピーダンスになるオープンドレイン出力です。出力がレギュレーション範囲外になる場合やデバイスがシャットダウン状態の場合は、POKはローにプルされます。POKをロジックレベル信号として使用するには、プルアップ抵抗をPOKとロジック電源の間に接続します。
—	20	SYNCO	同期出力。DHの立上りエッジと180°逆位相であるクロック出力を供給し、別のMAX8544の逆位相同期を実現します。

# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

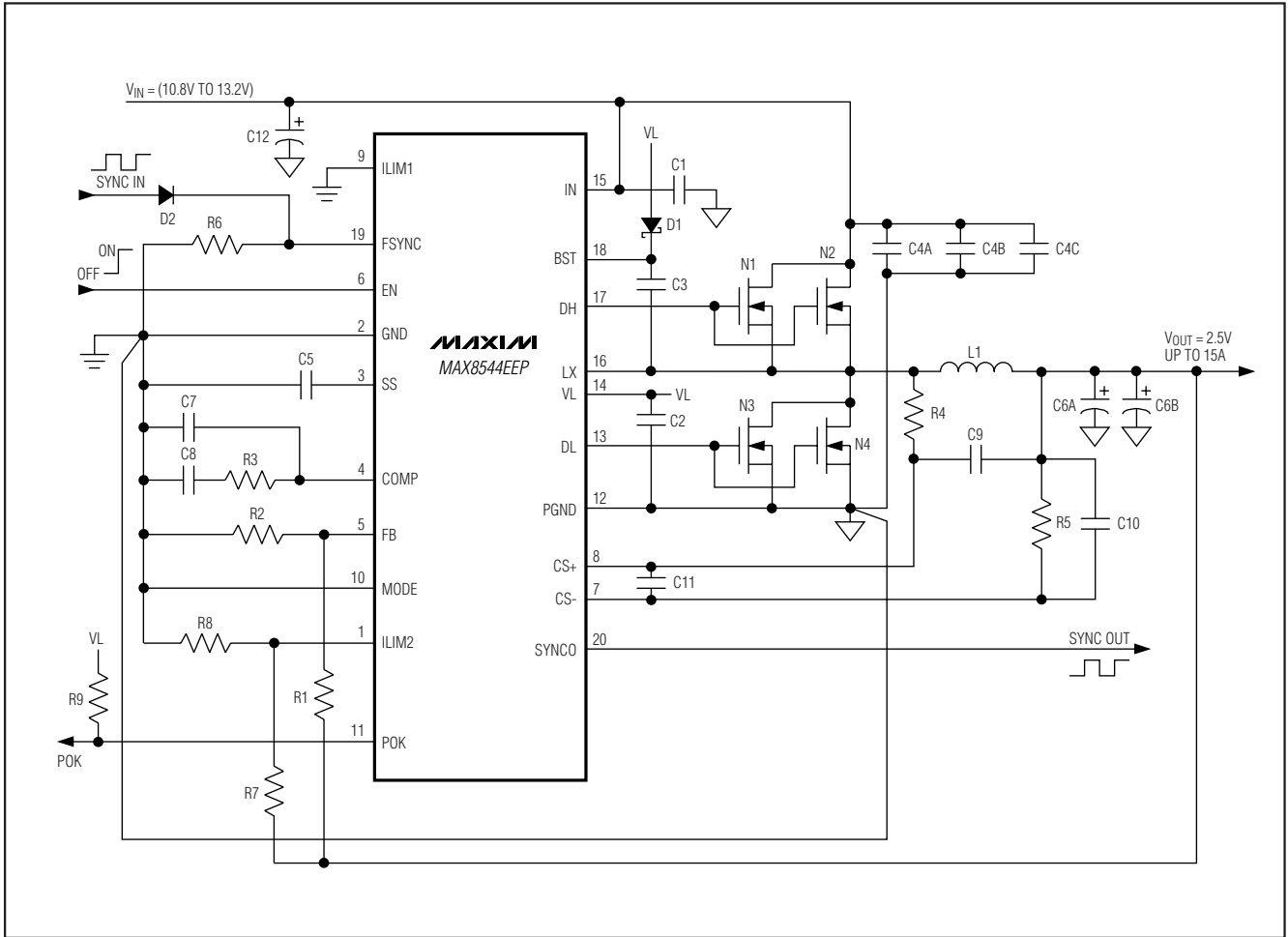


図1. 12V (±10%)入力、最大15Aの2.5V出力、600kHzのスイッチング周波数の標準動作回路

# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

表1. 図1の推奨部品

DESIGNATION	QTY	DESCRIPTION
C1	1	1 $\mu$ F $\pm$ 20%, 16V X5R ceramic capacitor (0603) Panasonic ECJ1VB1C105M or equivalent
C2	1	10 $\mu$ F $\pm$ 20%, 6.3V X5R ceramic capacitor (0805) Panasonic ECJ2FB0J106M or Taiyo Yuden JMK212BJ106MG
C3	1	0.1 $\mu$ F $\pm$ 10%, 50V X7R ceramic capacitor (0603) TDK C1608X7R1H104KT or equivalent
C4A, C4B, C4C	2	10 $\mu$ F $\pm$ 20%, 16V X5R ceramic capacitors (1206) Panasonic ECJ3YB1C106M or equivalent
C5	1	0.22 $\mu$ F $\pm$ 10%, 10V X7R ceramic capacitor (0603) Taiyo Yuden LMK107BJ224KA or equivalent
C6A, C6B	2	180 $\mu$ F, 4V aluminum poly SPCAPs Panasonic EEFUE0G181XR
C7	1	10pF, 50V C0G ceramic capacitor (0603)
C8	1	220pF $\pm$ 10%, 50V X7R ceramic capacitor (0603)
C9, C10	2	0.47 $\mu$ F $\pm$ 10% X7R ceramic capacitors (0603)
C11	1	100pF, 50V C0G ceramic capacitor (0603)
C12	1	470 $\mu$ F $\pm$ 20%, 16V aluminum electrolytic capacitor Rubycon 16MBZ470M
D1	1	100mA, 30V Schottky diode (SOT-323) Central CMSSH-3
D2	1	250mA, 100V switching diode (SOT23) Central CMPD914
L1	1	0.82 $\mu$ H, 33A, 1.6m $\Omega$ inductor Vishay IHLP-5050FD-01 0.82 $\mu$ H
N1, N2	2	N-channel MOSFETs IRF IRF7821
N3, N4	2	N-channel MOSFETs IRF IRF7832
R1	1	17.4k $\Omega$ $\pm$ 1% resistor (0603)
R2	1	8.06k $\Omega$ $\pm$ 1% resistor (0603)
R3	1	220k $\Omega$ $\pm$ 5% resistor (0603)
R4, R5	2	1.3k $\Omega$ $\pm$ 5% resistors (0603)
R6	1	42.2k $\Omega$ $\pm$ 1% resistor (0603)
R7	1	90.9k $\Omega$ $\pm$ 1% resistor (0603)
R8	1	9.31k $\Omega$ $\pm$ 1% resistor (0603)
R9	1	100k $\Omega$ $\pm$ 5% resistor (0603)

# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

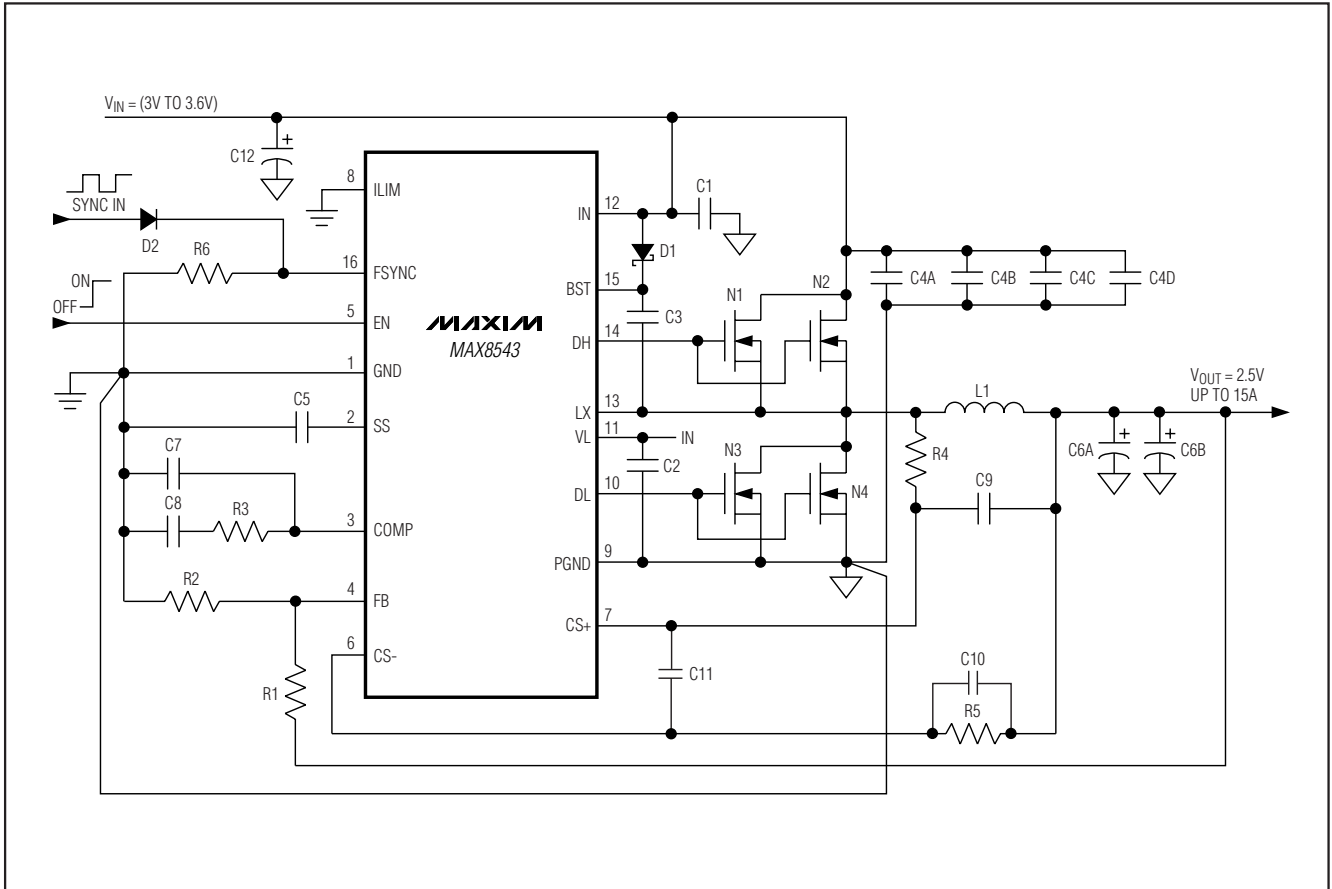


図2. 3.3V (±10%)入力、最大15Aの2.5V出力、500kHzのスイッチング周波数の標準動作回路

# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

表2. 図2の推奨部品

DESIGNATION	QTY	DESCRIPTION
C1	1	1 $\mu$ F $\pm$ 10%, 16V X5R ceramic capacitor (0603) Panasonic ECJ1VB1C105K or equivalent
C2	1	10 $\mu$ F $\pm$ 20%, 6.3V X5R ceramic capacitor (0805) Panasonic ECJ2FB0J106M or Taiyo Yuden JMK212BJ106MG
C3	1	0.1 $\mu$ F $\pm$ 10%, 50V X7R ceramic capacitor (0603) TDK C1608X7R1H104KT or equivalent
C4A, C4B, C4C, C4D	4	10 $\mu$ F $\pm$ 20%, 16V X5R ceramic capacitors (1206) Panasonic ECJ3YB1C106M or equivalent
C5	1	0.22 $\mu$ F $\pm$ 10%, 10V X7R ceramic capacitor (0603) Taiyo Yuden LMK107BJ224KA or equivalent
C6A, C6B	2	180 $\mu$ F, 4V, 10m $\Omega$ aluminum poly SPCAPs Panasonic EEFUE0G181XR
C7	1	12pF, 50V C0G ceramic capacitor (0603)
C8	1	220pF $\pm$ 10%, 50V X7R ceramic capacitor (0603)
C9, C10	2	0.47 $\mu$ F $\pm$ 10% X7R ceramic capacitors (0603)
C11	1	100pF, 50V C0G ceramic capacitor (0603)
C12	1	470 $\mu$ F $\pm$ 20%, 6.3V POSCAP Sanyo 6PB470M
D1	1	100mA, 30V Schottky diode (SOT-323) Central CMSSH-3
D2	1	250mA, 100V switching diode (SOT23) Central CMPD914
L1	1	0.33 $\mu$ H, 16A, 2m $\Omega$ inductor (13 x 10 x 6.35) Coilcraft DO3316P-331HC
N1, N2	2	N-channel MOSFETs Vishay Si4866DY
N3, N4	2	N-channel MOSFETs Vishay Si4866DY
R1	1	17.4k $\Omega$ $\pm$ 1% resistor (0603)
R2	1	8.06k $\Omega$ $\pm$ 1% resistor (0603)
R3	1	150k $\Omega$ $\pm$ 5% resistor (0603)
R4, R5	2	680 $\Omega$ $\pm$ 5% resistors (0603)
R6	1	53.6k $\Omega$ $\pm$ 1% resistor (0603)

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

## 詳細

### DC-DCコンバータ制御アーキテクチャ

MAX8543/MAX8544ステップダウンコントローラは、PWM、電流モード制御方式を採用しています。内蔵トランスコンダクタンスアンプによって、内蔵エラー電圧が設定されます。PWMコントローラの中心は、増幅した電流検出信号及びスロー補償ランプを、内蔵電圧フィードバック信号と照合するオープンループコンパレータです。これらの信号とランプはメインPWMコンパレータに加えられ、内部ループを安定化し、インダクタの階段状変化を排除します。内蔵クロックの各立上りエッジで、PWMコンパレータがトリップするまで、または最大デューティサイクルやピーク電流制限値に達するまで、ハイサイドMOSFETはオンになっています。このオン時間の中に、電流はインダクタを通じてランプアップし、磁場でエネルギーを保存して、電流を出力に供給します。電流モードフィードバックシステムは、出力電圧エラー信号に応じてピークインダクタ電流を制御します。回路はスイッチモードトランスコンダクタンスアンプとして動作し、電圧モードPWMに通常ある出力LCフィルタポールが高周波側にプッシュされます。サイクルの後半時に、ハイサイドMOSFETはオフになり、ローサイドMOSFETはオンになります。

電流がランプダウンするとインダクタは保存したエネルギーを放出し、出力に電流供給します。インダクタ電流が所定の負荷電流を上回ると出力コンデンサは充電し、インダクタ電流が下回ると放電して、負荷の電圧を平滑化します。軽過負荷状態では、ピークインダクタ電流が選択した電流制限値を上回ると(「電流制限回路」の項参照)、ハイサイドMOSFETがすぐにオフにされ、ローサイドMOSFETはオンになり、次のクロックサイクルまでインダクタ電流がランプダウンすることができるようにオン状態を維持します。重過負荷状態や短絡状態では、谷間フォールドバック電流制限がイネーブルされ、外付け部品の電力消費が低減します。

MAX8543/MAX8544は、強制PWMモードで動作します。このため、このコントローラは負荷に関係なく固定スイッチング周波数を維持し、スイッチングノイズのフィルタリングを容易にすることができます。

### 5Vの内蔵リニアレギュレータ(VL)

MAX8543/MAX8544の全機能は、5Vの低ドロップアウト、内蔵リニアレギュレータから電源供給されます。1 $\mu$ F~10 $\mu$ FのセラミックコンデンサをVLとPGNDの間に接続します。入力電圧が5.5V以下のアプリケーションでは、VLをINに接続して、ラインレギュレータをバイパスします。

### 低電圧ロックアウト

VLが2.62Vを下回ると、MAX8543/MAX8544は、適切な動作を行うには電源電圧が低すぎるとみなします。

このため、低電圧ロックアウト(UVLO)回路はスイッチングを禁止して、DL及びDHゲートドライバをローにします。VLが2.7Vを上回ると、このコントローラはスタートアップシーケンスに入り、通常動作を再開します。

### スタートアップとソフトスタート

ソフトスタート回路はリファレンス電圧を徐々に立ち上げて、スタートアップ時にステップダウンコントローラ出力の立上り速度を制御し、入力サージ電流を低減します。ソフトスタート時間は、SSとGNDの間のコンデンサの値で設定します。ソフトスタート時間は、約(33ms/ $\mu$ F) x C<sub>SS</sub>です。また、MAX8543/MAX8544はプリバイアススタートアップも備えています。このため、FBの電圧がSSの電圧を上回る場合は、両方の外付け電源MOSFETはオフに維持されます。これによって、MAX8543/MAX8544は出力電圧をプルダウンせずに、プリバイアスされた出力まで起動することができます。

MAX8543/MAX8544がソフトスタート及びパワーアップシーケンスを開始するには、以下の条件を満たす必要があります。

- 1) V<sub>VL</sub>が2.7Vの低電圧ロックアウトスレッショルドを超えている
- 2) ENがロジックハイ状態
- 3) サーマル制限値以内

### イネーブル

MAX8543/MAX8544は、低電力のシャットダウンモードを備えています。ENのロジックローによって、コントローラがシャットダウンされます。シャットダウン時には、出力はハイインピーダンスで、DHとDLがともにローです。シャットダウンでは、自己消費電流(I<sub>Q</sub>)は10 $\mu$ A以下に低減します。ENのロジックハイによって、コントローラがイネーブルされます。

### 同期整流器ドライバ(DL)

同期整流は通常のショットキキャッチダイオードを低抵抗MOSFETスイッチに置き換えて、整流器の導電損失を低減します。また、MAX8543/MAX8544は同期整流器を使って、ブーストゲートドライバ回路を正常にスタートアップさせ、電流制限信号を供給します。DLローサイドゲートドライブ波形は、常にDHハイサイドゲートドライブ波形の逆波形です(スイッチ切替り時導通または貫通を防ぐために制御されたデッドタイムを備える)。適応したデッドタイム回路はDL出力を監視し、DLが完全オフになるまでハイサイドMOSFETがオンにならないようにします。デッドタイム回路が正常に動作するように、DLドライバとMOSFETゲートの間の経路は、低抵抗、低インダクタンスにする必要があります。さもないと、MAX8543/MAX8544の検出回路が、実際にはゲートチャージがあるのに、MOSFETゲートをオフとみなす場合があります。



# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

ゲートドライブには、ごく短い、幅の広い、約10~20平方ミルの配線パターンを使用します(MOSFETがデバイスから1インチの位置にある場合は、50 mil~100 milの幅)。また、他方のエッジ(DHはオフ)のデッドタイムは、同様に動作する適応型デッドタイム回路を備えています。両エッジとも、適応型デッドタイムの終了後にさらに固定デッドタイムがあります。

## ハイサイドゲートドライブ電源(BST)

フライイングコンデンサブースト回路(図3)は、ハイサイドNチャンネルMOSFETにゲートドライブ電圧を供給します。BSTとLX間のコンデンサは、ローサイドMOSFETがオンの間に、VLから、VLからダイオード順電圧降下分を引いた電圧まで充電されます。ローサイドMOSFETがオフにされると、コンデンサの充電電圧はLX以上にスタックされ、ハイサイドMOSFETに必要なターンオン電圧( $V_{GS}$ )を供給します。次に、このコントローラはBSTとDH間の内蔵スイッチを閉じて、ハイサイドMOSFETをオンします。

## 電流検出アンプ

MAX8543/MAX8544の電流検出回路によって、差動電流検出電圧( $V_{CS+} - V_{CS-}$ )が増幅されます。電流検出アンプの利得は、ILIMとILIM1の状態によって設定されます。増幅した電流検出信号と内部スロープ補償信号が合計され( $V_{SUM}$ )、PWMコンパレータの反転入力に送られます。 $V_{SUM}$ が内蔵フィードバック電圧( $V_{COMP}$ )を超えると、PWMコンパレータはハイサイドMOSFETをシャットオフします。

また、差動電流検出によって、ピークインダクタ電流制限を行うこともできます。この電流制限は谷間電流制限に比べ高精度で、ローサイドMOSFETのオン抵抗の両端で測定されます。

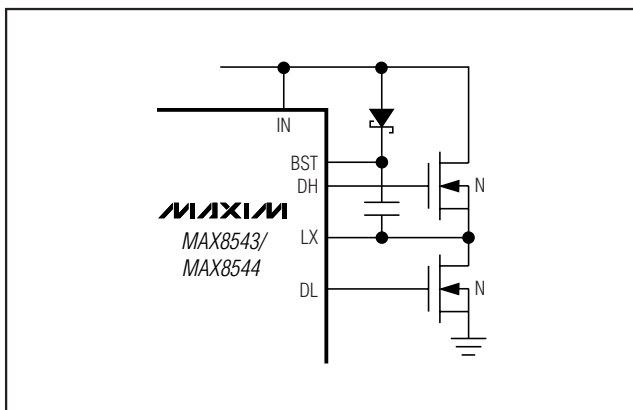


図3. ブースト回路はハイサイドMOSFETゲートドライブに電圧供給します。

## 電流制限回路

MAX8543/MAX8544は、谷間フォールドバック電流制限とピーク定電流制限を同時に実行します(図4)。出力が重過負荷状態や短絡状態のときに、谷間フォールドバック電流制限によって、主にインダクタやパワーMOSFETなどの外付け部品と上流電源の電力消費を低減することができます。このため、回路はどの部品も過熱させずに、短絡状態に無制限に耐えることができます。ピーク定電流制限は、許容度や温度に起因するローサイドパワーMOSFETのオン抵抗の広ばらつきの影響を受けないので、ピーク定電流制限値によって電流制限ポイントがより高精度で設定されます。

谷間電流は、ローサイドMOSFETのオン抵抗の両端で検出されます( $V_{PGND} - V_{LX}$ )。検出された電流が谷間電流制限スレッショルドを上回ると、谷間電流制限がトリップします。検出された電流が谷間電流制限スレッショルドを下回ると、谷間電流制限がリカバリします(MAX8544の場合、ラッチオフオプションの使用時を除く)。

最大ピーク電流制限設定値を上回る出力電圧が公称安定化値にあるときに、最小谷間電流制限スレッショルドを設定します。この方式によって電流制限ポイントの精度はピーク電流制限値で制御され、MOSFETオン抵抗の広ばらつきから影響を受けません。これらの制限値の設定方法については、「電流制限値の設定」の項を参照してください。

MAX8543は、固定谷間電流制限スレッショルドと固定フォールドバック比を備えています。MAX8544は、可変フォールドバック比付可変谷間電流制限スレッショルドと、ラッチオフ用フォールドバックなしの固定谷間電流制限値の中から選択することができます。ラッチオフを使用するときは(MODEはVLと接続)、ILIM2とGNDの間の1個の抵抗のみで電流制限スレッショルドを設定し、このスレッショルドが最低20%のマージンで必要な最大出力電流を上回るようにします。ENや入力電力をサイクルし、電流制限ラッチをリセットします。

ピーク電流制限値によってインダクタ電流を検出することができます。ピーク電流制限値はローサイドMOSFETのオン抵抗に依存しないため、谷間電流制限値に比べ高精度です。効率を最大化するためにピーク電流をインダクタの抵抗の両端で測定することができます。また、別の方法として、電流検出抵抗を使って、より高精度な電流検出を行うことができます。MAX8543/MAX8544は、ILIM (MAX8543)やILIM1 (MAX8544)で選択された4つの選択可能なピーク電流制限スレッショルドを備えています。電流制限設定値については、表3を参照してください。

電流制限の詳細については、「電流制限値の設定」の項を参照してください。

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

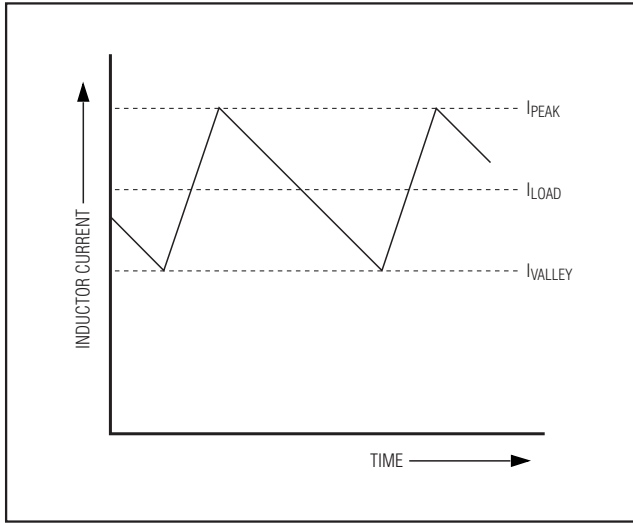


図4. インダクタ電流波形

## スイッチング周波数と同期

MAX8543/MAX8544は、200kHz～1MHzの周波数に設定可能な可変発振器を内蔵しています。スイッチング周波数を設定するには、抵抗をFSYNCとGNDの間に接続します。以下の式から抵抗値を算出します。

$$R_{\text{FSYNC}} = \left( \frac{1}{2f_s} - 240\text{ns} \right) \left( \frac{1\text{k}\Omega}{14.18\text{ns}} \right)$$

また、クロック信号をFSYNCに接続して、MAX8543/MAX8544を外付けクロックに同期することもできます。外付けクロックを使用する場合は、フリーランニング周波数がクロック周波数の $\pm 30\%$ 以内になるように、 $R_{\text{FSYNC}}$ を選択します。また、MAX8544は、MAX8544スイッチングと $180^\circ$ 逆位相のクロック信号を供給する同期出力(SYNCO)を備えています。第1コントローラがフリーランニングモードで動作するときに、第1コントローラのSYNCOを第2コントローラのFSYNCに接続して、SYNCOによって第1コントローラと $180^\circ$ 逆位相の第2コントローラを同期することができます。第1コントローラが外付けクロックと同期すると、外付けクロックは反転し、SYNCOを生成します。

## パワーグッド信号(POK)

POKは、出力電圧を監視するMAX8544のオープンドレイン出力です。出力がその公称レギュレーション電圧の91%以上になると、POKはハイインピーダンスになります。出力がその公称レギュレーション電圧の91%以下になると、POKはローにプルされます。また、MAX8544がシャットダウンされると、POKはローにプルされます。POKをロジックレベル信号として使用するには、プルアップ抵抗をPOKとロジック電源レール間に接続します。

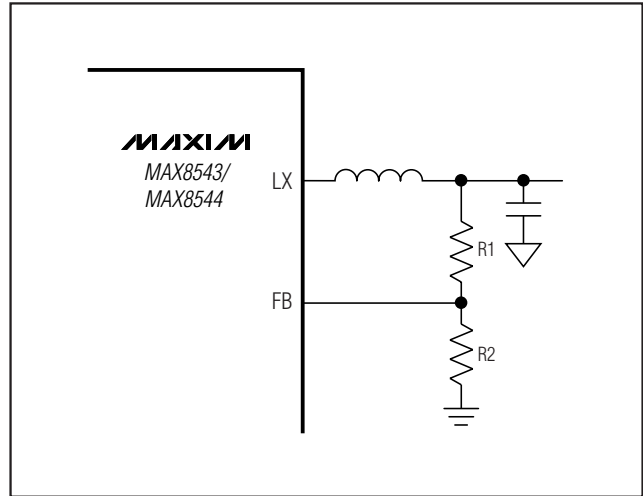


図5. 抵抗分圧器による出力電圧の設定

## サーマル過負荷保護

サーマル過負荷保護によって、MAX8543/MAX8544の総電力消費が制限されます。ジャンクション温度 $T_J$ が $+160^\circ\text{C}$ を超えると、内蔵サーマルセンサがデバイスをシャットダウンし、ICが冷却されます。ジャンクション温度が $15^\circ\text{C}$ 冷えるとサーマルセンサがICを再度オンにして、連続サーマル過負荷状態時にパルス出力がもたらされます。

## 設計手順

### 出力電圧の設定

MAX8543/MAX8544の出力電圧を設定するには、出力とGNDの間にある外付け抵抗分圧器のセンターにFBを接続します(図5)。 $8\text{k}\Omega \sim 24\text{k}\Omega$ のR2を選択し、R1を以下の式で算出します。

$$R1 = R2 \times \left( \frac{V_{\text{OUT}}}{V_{\text{FB}}} - 1 \right)$$

ここで、 $V_{\text{FB}} = 0.8\text{V}$ です。R1とR2をICにできるだけ近接して配置する必要があります。

### インダクタの選択

使用するインダクタを決定するときに、検討すべきパラメータがいくつかあります。そのパラメータとは、入力電圧、出力電圧、負荷電流、スイッチング周波数、及びLIRです。LIRは、最大DC負荷電流に対するピークトゥピークインダクタ電流リプルの比です。LIRの値が大きくなるとインダクタ値が小さくなりますが、損失及び出力リップルが大きくなります。

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

サイズと効率をともに満足させる値は、LIRが0.3です。全パラメータが選択されると、インダクタ値は以下のように決定されます。

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_S \times I_{LOAD(MAX)} \times LIR}$$

ここで、 $f_S$ はスイッチング周波数です。算出された値に近い標準値のインダクタを選択します。正確なインダクタ値は不要で、インダクタ値を調整して、サイズ、コスト、及び効率との間で兼ね合いを図ることができます。インダクタ値が小さくなるとサイズとコストが最低限に抑えられますが、出力リップルは増大し、ピーク電流が上昇するため効率が低下します。一方、インダクタ値が大きくなると効率は向上しますが、結局、巻き数が増えるため、抵抗性損失が、AC電流レベルの低下で得られるメリットを上回ります。これは、インダクタンスがインダクタの物理サイズも増大させずに増加した場合に、特に該当します。割り当てられたサイズに適合するできるだけ最低のDC抵抗を備える低損失インダクタを探します。鉄粉は廉価で、300kHzで正常に動作可能ですが、通常、フェライトコアが最良の選択です。選択したインダクタの飽和電流定格は、次式で算出されたピークインダクタ電流を上回る必要があります。

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{LIR}{2} \times I_{LOAD(MAX)}$$

## 電流制限値の設定

### 谷間電流の制限

谷間電流制限は、電流フォールドバック方式を採用しています。MAX8543は、130mVの固定谷間電流制限スレッショルドと、23%の固定フォールドバック比( $P_{FB}$ )を備えています。出力(グランドショートした出力)が0Vのときはフォールドバック比は電流制限スレッショルドで、出力が公称安定化値のときはフォールドバック比はこのスレッショルドで除算されます。このため、最小出力電流制限( $I_{LIM}$ )と最大短絡電流( $I_{SC}$ )は、以下のように算出されます。

$$I_{LIM} = \frac{0.11V}{R_{DS(ON)}} + \frac{I_{P-P}}{2}$$

ここで、 $R_{DS(ON)}$ は、最高予想動作ジャンクション温度でのローサイドMOSFETの最大オン抵抗で、 $I_{P-P}$ は、以下の式で算出されるインダクタリップル電流です。

$$I_{P-P} = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{f_S \times L \times V_{IN}}$$

$I_{LIM}$ をピーク電流制限値の最大負荷電流以上にします(「ピーク電流制限」の項参照)。

$$I_{SC} = \frac{0.04V}{R_{DS(ON)}} + \frac{I_{P-P}}{2}$$

ここで、出力が短絡しているときに( $V_{OUT} = 0V$ )、40mVは最大電流制限スレッショルドです。

MAX8544は調整可能な谷間電流制限値を備え、自動リカバリ付フォールドバックやラッチアップ付定電流用を選択することができます。電流制限値をフォールドバックモードに設定するには、抵抗を $I_{LIM2}$ と出力( $R_{FOBK}$ )の間に接続して、別の抵抗を $I_{LIM2}$ とGND( $R_{ILIM}$ )の間に接続します。図6を参照してください。 $R_{FOBK}$ と $R_{ILIM}$ の値は、以下のように算出されます。

1) まず、フォールドバックのパーセント( $P_{FB}$ )を選択します。 $V_{OUT}$ がゼロのときは、このパーセントは電流制限値と一致します。 $V_{OUT}$ が公称電圧と等しいときは、このパーセントは電流制限値で除算されます。 $P_{FB}$ の標準値は、15%~40%の範囲内にあります。 $P_{FB}$ 値が低下すると、短絡電流が低下します。以下の式を使って、 $R_{FOBK}$ と $R_{ILIM}$ を算出することができます。

$$R_{FOBK} = \frac{P_{FB} \times V_{OUT}}{5\mu A \times (1 - P_{FB})}$$

$$R_{ILIM} = \frac{5 \times R_{DS(ON)} \times I_{VALLEY} \times (1 - P_{FB}) \times R_{FOBK}}{V_{OUT} - [5 \times R_{DS(ON)} \times I_{VALLEY} \times (1 - P_{FB})]}$$

ここで、 $I_{VALLEY}$ は最大負荷( $I_{LOAD(MAX)} - 1/2 I_{P-P}$ )でのインダクタ谷間電流の値であり、 $R_{DS(ON)}$ は、最高動作ジャンクション温度でのローサイドMOSFETの最大オン抵抗です。

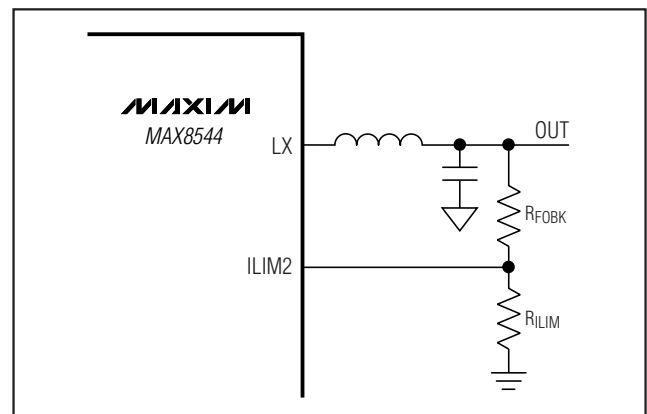


図6.  $I_{LIM2}$ 抵抗接続

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

2)  $R_{ILIM}$ の結果値が負の場合は、 $P_{FB}$ を増加するか、または $R_{DS(ON)}$ がより低いローサイドMOSFETを選択します。後者は効率を向上し、短絡電流を低下させるので、後者を推奨します。

定電流制限値をラッチアップモードに設定するには、 $R_{ILIM}$ のみを使用します。以下の $R_{ILIM}$ の式によって、最大定格出力電流の1.2倍で電流制限スレッシュホールドが設定されます。

$$R_{ILIM} = \frac{1.2 \times I_{VALLEY} \times R_{DS(ON)}}{1\mu A}$$

同様に、 $I_{VALLEY}$ は最大負荷でのインダクタ谷間電流の値であり、 $R_{DS(ON)}$ は、最高動作ジャンクション温度でのローサイドMOSFETの最大オン抵抗です。

## ピーク電流制限

ピークインダクタ電流制限スレッシュホールド( $V_{TH}$ )には、下記の表3に示すように、 $I_{LIM}$  (MAX8543)や $I_{LIM1}$  (MAX8544)による4つの設定値があります。電流制限値は、以下のように算出されます。

$$I_{LIM} = \frac{V_{TH}}{R_{DC}} - \frac{I_{P-P}}{2}$$

ここで、 $R_{DC}$ はインダクタのDC抵抗か、またはオプションの電流検出抵抗の値です。

$V_{ILIM}$ はロジックレベル設定であって、 $V_{TH}$ に影響を与えずに $\pm 0.1 \times V_{VL}$ の誤差を許容します。最大出力電流を実現するには、各設定の中から $V_{TH}$ の最大値と、予想最高動作温度での最大 $R_{DC}$ 値を使用します。インダクタ銅線のDC抵抗は、 $+0.22\%/^{\circ}C$ の温度係数を持っています。

表3.  $I_{LIM}$ 電流制限スレッシュホールド設定値

$V_{ILIM}$	RECOMMENDED ILIM CONNECTION	$V_{TH}$ MIN (mV)	$V_{TH}$ TYP (mV)	$V_{TH}$ MAX (mV)
0	GND	38.5	50	56.5
$1/3 V_{VL}$	Voltage-divider: 100k $\Omega$ from ILIM/ILIM1 to GND 200k $\Omega$ from ILIM/ILIM1 to VL	85.0	100	115.0
$2/3 V_{VL}$	Voltage-divider: 200k $\Omega$ from ILIM/ILIM1 to GND 100k $\Omega$ from ILIM/ILIM1 to VL	127.5	150	172.5
$V_{VL}$	VL	170.0	200	230.0

電流検出に出力インダクタのDC抵抗を使用するには、RC回路を追加します(図7参照)。RC時定数は、インダクタ時定数( $L / R_{DC}$ )の2倍になるように設定します。470 $\Omega$ ~2k $\Omega$ の範囲で $R_4$ の値を選択し、以下の式からコンデンサ値を算出します。 $C_9 = 2L / (R_{DC} \times R_4)$ 。入力オフセット誤差を最小限に抑えるには、 $R_4$ と値が同じ抵抗( $R_5$ )をCS-接続に追加します。等価電流検出抵抗は、インダクタのDC抵抗( $R_{DC}$ )と同じです。

電流検出抵抗を使用するには、図8に示すように抵抗を接続します。大部分の電流検出抵抗はインダクタンスを備えているので、RC回路も必要で、インダクタ電流検出と同じように算出されます。高周波ノイズのピックアップをデカップリングするには、 $C_{11}$ をCS+及びCS-ピンに近接して配置します。短絡リカバリを補助するには、 $C_{10}$ ( $C_9$ と同じ値)を $R_5$ の両端に接続します。

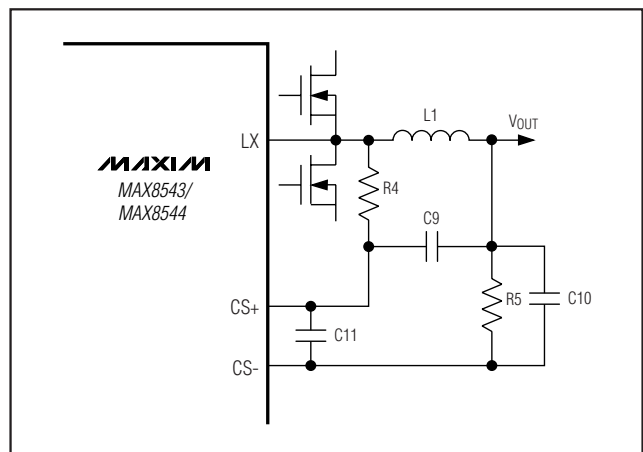


図7. インダクタ $R_{DC}$ 電流検出

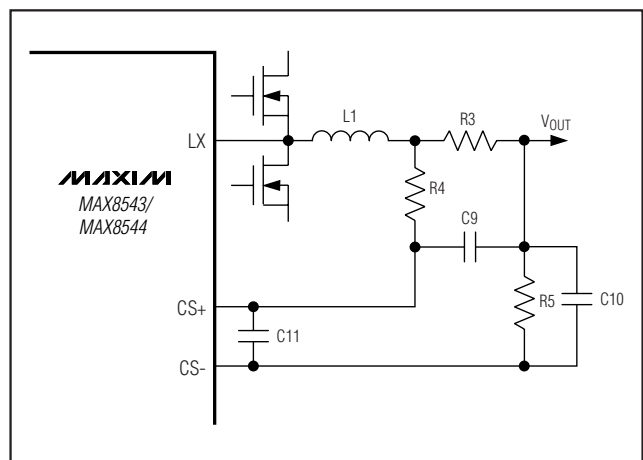


図8. 電流検出抵抗の使用



# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

## MOSFETの選択

MAX8543/MAX8544は、2個または4個の外付け、ロジックレベル、NチャネルMOSFETを回路スイッチ素子として駆動します。

主な選択パラメータには、以下があります。

- 1) オン抵抗： $(R_{DS(ON)})$ ：低いほど良い。
- 2) 最大ドレイン-ソース電圧( $V_{DSS}$ )：ハイサイドMOSFETのドレインの入力電源レールに比べ最低20%以上高い必要があります。
- 3) ゲート電荷( $Q_G$ 、 $Q_{GD}$ 、 $Q_{GS}$ )：低いほど良い。

3.3V入力アプリケーションの場合は、 $V_{GS} = 2.5V$ で $R_{DS(ON)}$ を規定するMOSFETを選択します。5V入力アプリケーションの場合は、 $V_{GS}$ が4.5V以下で $R_{DS(ON)}$ を規定するMOSFETを選択します。効率とコストとの兼ね合いをうまくつけるには、公称入力電圧及び出力電流でのスイッチング損失と同じ伝導損失を備えているハイサイドMOSFET(N1、N2)を選択します。選択したローサイドMOSFET(N3、N4)は、上記の電流制限設定条件を満たす $R_{DS(ON)}$ を備えている必要があります。貫通電流が発生し、効率が低下するので、ハイサイドMOSFETのオンで発生する $dV/dt$ によって、ローサイドMOSFETが誤ってオンにならないようにしてください。 $Q_{GD}/Q_{GS}$ 比が小さいMOSFETは、 $dV/dt$ に対する耐性が高くなります。大電流アプリケーションの場合は、通常、単一の大型MOSFETを使用するよりも2個のMOSFETを並列化することを推奨します。

サーマル管理の設計を適切に行うには、希望する最大動作ジャンクション温度、最大出力電流、及び最悪の場合の入力電圧で電力消費を算出する必要があります(ローサイドMOSFETの場合は最悪ケースは $V_{IN(MAX)}$ で、ハイサイドMOSFETの場合は $V_{IN(MAX)}$ または $V_{IN(MIN)}$ です)。ハイサイド及びローサイドMOSFETには、回路動作に起因する様々な損失要素があります。ローサイドMOSFETはゼロ電圧スイッチとして動作するので、主な損失はチャネル導通損失( $P_{LSCC}$ )とボディダイオード導通損失( $P_{LSDC}$ )です。

$$P_{LSCC} = \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times I_{LOAD}^2 \times R_{DS(ON)}$$

$T_{J(MAX)}$ で $R_{DS(ON)}$ を使用します。

$$P_{LSDC} = 2 \times I_{LOAD} \times V_F \times t_{DT} \times f_S$$

ここで、 $V_F$ はボディダイオード順電圧降下、 $t_{DT}$ はハイサイドからローサイドへのスイッチング遷移のデッドタイム、 $f_S$ はスイッチング周波数です。

ハイサイドMOSFETはデューティサイクル制御スイッチとして動作し、以下の主な損失があります。すなわち、チャネル導通損失( $P_{HSCC}$ )、VI重複スイッチング損失( $P_{HSSW}$ )、及び駆動損失( $P_{HSDR}$ )です。ハイサイドMOSFETにはボディダイオード導通損失がありません。というのは、このダイオードには電流が流れないからです。

$$P_{HSCC} = \frac{V_{OUT}}{V_{IN}} \times I_{LOAD}^2 \times R_{DS(ON)}$$

$T_{J(MAX)}$ で $R_{DS(ON)}$ を使用します。

$$P_{HSSW} = V_{IN} \times I_{LOAD} \times \frac{Q_{GS} + Q_{GD}}{I_{GATE}} \times f_S$$

ここで、 $I_{GATE}$ は、次式で算出される平均DHドライバ出力電流能力です。

$$I_{GATE} \approx \frac{0.5 \times V_{VL}}{R_{DS(ON)(HS)} + R_{GATE}}$$

ここで、 $R_{DS(ON)(HS)}$ はハイサイドMOSFETドライバのオン抵抗(1Ω、typ)で、 $R_{GATE}$ はMOSFETの内蔵ゲート抵抗( $\approx 0.5\Omega \sim 3\Omega$ )です。

$$P_{HSDR} = Q_G \times V_{GS} \times f_S \times \frac{R_{GATE}}{R_{GATE} + R_{DS(ON)(HS)}}$$

ここで、 $V_{GS} \approx V_{VL}$ です。

上記の損失のほかに、ハイサイドMOSFETで電力損失されるローサイドMOSFETボディダイオード逆リカバリチャージ及びMOSFET出力容量に起因する、他の損失がさらに約20%あります。逆リカバリチャージはMOSFETデータシートに明確に記載されていません。サーマル抵抗仕様についてはMOSFETデータシートを参照して、上記の算出電力消費で希望する最大動作ジャンクション温度を維持するのに必要なプリント基板面積を算出します。

スイッチングノイズがもたらすEMIを低減するには、ハイサイドスイッチドレインとローサイドスイッチソースの間に0.1μFのセラミックコンデンサを追加するか、DH及びDLと直列の抵抗を追加して、スイッチング遷移を減速させます。ただし、直列抵抗を追加するとMOSFETの電力消費が増大するので、MOSFETを過熱しないようにしてください。

# プリアイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

## MOSFETスナバ回路

高速スイッチング遷移では、スイッチングノードでの寄生インダクタンス及び容量による共振回路によってリングングをもたらします。高周波リングングはLXの昇降遷移で発生し、回路性能を妨げ、EMIを生成することがあります。このリングングを減衰させるには、直列RCスナバ回路を各スイッチに増設します。直列RC回路の値を選択する手順は、以下のとおりです。

$V_{LX}$ とGNDの間の電圧を測定するためにスコーププローブを接続し、リングング周波数、 $f_R$ を観測します。

リングング周波数を半分に低減するコンデンサ(LXとGNDの間に接続)の値を求めます。

LXの回路寄生容量( $C_{PAR}$ )は、上記で追加された容量の値の1/3に相当します。回路寄生インダクタンス( $L_{PAR}$ )は、次式で算出されます。

$$L_{PAR} = \frac{1}{(2\pi f_R)^2 \times C_{PAR}}$$

臨界振動減衰の抵抗( $R_{SNUB}$ )は、 $2\pi \times f_R \times L_{PAR}$ です。抵抗値を増減して、希望する減衰及びピーク電圧偏移に対応させます。

効果のあるコンデンサ( $C_{SNUB}$ )値は $C_{PAR}$ 値の最低2~4倍である必要があります。スナバ回路( $P_{RSNUB}$ )の電力損失は抵抗で発生し、次式のように算出することができます。

$$P_{RSNUB} = C_{SNUB} \times (V_{IN})^2 \times f_{SW}$$

ここで、 $V_{IN}$ は入力電圧で、 $f_{SW}$ はスイッチング周波数です。算出電力消費に関して特定アプリケーションのディレーティングルールを満たす $R_{SNUB}$ 電力定格を選択します。

## 入力コンデンサ

入力フィルタコンデンサは電源からのピーク電流を低減し、回路のスイッチングに起因する入力での電圧リップル及びノイズを低減します。入力コンデンサは、次式で定義されるスイッチング電流によるリップル電流要件( $I_{RMS}$ )に適合する必要があります。

$$I_{RMS} = \frac{I_{LOAD} \sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}}$$

入力電圧が出力電圧の2倍に等しくなると( $V_{IN} = 2 \times V_{OUT}$ )、 $I_{RMS}$ の値は最大になります。このため、 $I_{RMS(MAX)} = I_{LOAD} / 2$ です。高周波数でESR及びESLが低く、比較的lowコストであるセラミックコンデンサを推奨します。長期的な信頼性を最適化するために、最大動作RMS電流で10°C以下の温度上昇を示すコンデンサを選択します。X5R以上の温度特性のセラミックコンデンサを推奨します。ソフト入力電源で動作するときは、入力のサグを防ぐために、さらに入力コンデンサ(バルクバイパスコンデンサ)が必要な場合もあります。

## 出力コンデンサ

出力コンデンサの主な選択パラメータは、実容量値、等価直列抵抗(ESR)、等価直列インダクタンス(ESL)、及び定格電圧要件です。これらのパラメータは、全体的な安定性、出力電圧リップル、及び過渡応答に影響を与えます。出力リップルには以下の3つの要素があります。すなわち、出力コンデンサに充電されているチャージの変動、コンデンサのESR両端の電圧降下、及びコンデンサに出入りする電流に起因するESLです。最大出力電圧リップルは、以下のように推定されます。

$V_{RIPPLE} = V_{RIPPLE(ESR)} + V_{RIPPLE(C)} + V_{RIPPLE(ESL)}$   
ESR、ESL、及び出力容量の結果として出力電圧リップルは、以下のとおりです。

$$V_{RIPPLE(ESR)} = I_{P-P} \times ESR$$

$$V_{RIPPLE(ESL)} = \frac{V_{IN}}{L} \times ESL$$

$$V_{RIPPLE(C)} = \frac{I_{P-P}}{8 \times C_{OUT} \times f_S}$$

ここで、 $I_{P-P}$ は、ピークトゥピークインダクタ電流です。

$$I_{P-P} = \frac{V_{IN} - V_{OUT}}{f_S \times L} \times \frac{V_{OUT}}{V_{IN}}$$

これらの式は最初のコンデンサ選択には適していますが、最終値はプロトタイプや評価回路に基づいて選択する必要があります。一般的に、電流リップルが小さくなると、出力電圧リップルは低減します。インダクタリップル電流はインダクタ値及び入力電圧のファクタであるので、出力電圧リップルはインダクタンスが大きくなると低下し、入力電圧が高くなると上昇します。ポリマ、タンタル、またはアルミニウム電解コンデンサを推奨します。

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

アルミニウム電解コンデンサは最も廉価です。ただし、ESRは上昇します。これを補償するために、並列にセラミックコンデンサを使って、スイッチングリップルとノイズを低減します。高い信頼性で安全に動作させるには、コンデンサの電圧及びリップル電流定格が計算値を上回るようにします。

負荷過渡への応答は、選択した出力コンデンサに依存します。負荷過渡後にすぐに、出力電圧は  $ESR \times \Delta I_{LOAD}$  だけ変動します。コントローラが応答するために、出力電圧はインダクタ及び出力コンデンサ値に応じてさらに逸脱します。短期間の後に(「標準動作特性」を参照)、コントローラは応答して出力電圧を定格状態に調整します。コントローラの応答時間は、その閉ループ帯域幅に依存します。帯域幅が高くなると、応答時間は早くなります。このため、出力電圧がレギュレーション値からさらに逸脱しないようします。

## 補償設計

MAX8543/MAX8544は、出力が制御ループを補償する内蔵トランスコンダクタンスエラーアンプを使用しています。外付けインダクタ、出力コンデンサ、補償抵抗、及び補償コンデンサによって、ループの安定性が決定されます。インダクタ及び出力コンデンサは、性能、サイズ、及びコストに応じて選択します。また、制御ループの安定性を最適化するために、補償抵抗及びコンデンサも選択します。「標準動作回路」(図1及び図2)に示される部品の値によって、任意の範囲の入出力電圧で安定して動作することができます。

コントローラは、外付けインダクタが必要な電流をフォースして出力電圧を制御する電流モード制御方式を採用しています。このため、MAX8543/MAX8544はインダクタのDC抵抗や代替直列電流検出抵抗の電圧降下によってインダクタ電流を測定することができます。電流モード制御によって、インダクタ及び出力コンデンサに起因するフィードバックループのダブルポールが排除され、位相シフトが小さくなり、求められるエラーアンプ補償が電圧モード制御に比べ精密な補償が比較的不要になります。セラミックコンデンサを出力フィルタリング用に使用するアプリケーションで安定した高帯域幅ループを備える必要がある場合、シンプルな単一直列  $R_C$  及び  $C_C$  のみが唯一の方法です。他のタイプのコンデンサの場合は、容量とESRが大きいため、容量とESRで生成されるゼロ周波数は任意の閉ループクロスオーバー周波数を下回ります。非セラミック出力コンデンサーを安定させるには、別の補償コンデンサ ( $C_F$ ) をCOMPとGNDの間に追加して、このESRゼロを除去します。

基本レギュレターループは、電源変調器、出力フィードバック分圧器、及びエラーアンプとしてモデリングされます。電源変調器は、 $R_{LOAD}$  で設定されるポールとゼロのペア、出力コンデンサ ( $C_{OUT}$ )、及びそのESRとともに、 $g_{mc} \times R_{LOAD}$  で設定されるDC利得を備えています。電源変調器を定義する式は、次のとおりです。

$$G_{MOD}(dc) = g_{mc} \times \frac{R_{LOAD} \times f_S \times L}{R_{LOAD} + (f_S \times L)}$$

ここで、 $R_{LOAD} = V_{OUT} / I_{OUT}(MAX)$  であり、 $f_S$  はスイッチング周波数、 $L$  は出力インダクタンス、 $g_{mc} = 1 / (A_{VCS} \times R_{DC})$  です。ここで、 $A_{VCS}$  は電流検出アンプの利得で、 $R_{DC}$  はインダクタ(または電流検出抵抗)のDC抵抗です。 $A_{VCS}$  はILIMで電流制限選択に依存し、3~11の範囲です(「Electrical Characteristics(電気的特性)」の表の「Current-Sense Amplifier Voltage Gain(電流検出アンプの電圧利得)」参照)。

電源変調器によってポール及びゼロが発生する周波数は、次のように算出されます。

$$f_{pMOD} = \frac{1}{2\pi \times C_{OUT} \times \left( \frac{R_{LOAD} \times f_S \times L}{R_{LOAD} + (f_S \times L)} + ESR \right)}$$

$$f_{zMOD} = \frac{1}{2\pi \times C_{OUT} \times ESR}$$

$C_{OUT}$  が「n」個の同じ並列コンデンサで構成されているときに、結果的に、 $C_{OUT} = n \times C_{OUT}$  (各コンデンサ)、 $ESR = ESR$  (各コンデンサ) / n になります。同様のコンデンサの並列の組合せのコンデンサゼロは、各コンデンサと同じであることを注意してください。

フィードバック分圧器は、 $G_{FB} = V_{FB} / V_{OUT}$  の利得があります。ここで、 $V_{FB}$  は0.8Vです。

トランスコンダクタンスエラーアンプはDC利得、 $G_{EA}(DC) = g_{mEA} \times R_O$  を備えています。ここでは、 $g_{mEA}$  は、110 $\mu$ Sのエラーアンプトランスコンダクタンスです。 $R_O$  は、10M $\Omega$ のエラーアンプの出力抵抗です。主ポールは、補償コンデンサ ( $C_C$ )、アンプ出力抵抗 ( $R_O$ ) によって設定されます。ゼロは、補償抵抗 ( $R_C$ ) と補償コンデンサ ( $C_C$ ) によって設定されます。クロスオーバー周波数 ( $f_C$ ) の近くで発生する場合、出力コンデンサESRゼロをキャンセルするための、 $C_F$  と  $R_C$  で設定するオプションのポールがあります。このため、以下のようになります。

$$f_{pdEA} = \frac{1}{2\pi \times C_C \times (R_O + R_C)}$$

# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

$$f_{zEA} = \frac{1}{2\pi \times C_C \times R_C}$$

$$f_{pEA} = \frac{1}{2\pi \times C_F \times R_C}$$

クロスオーバー周波数、 $f_C$ は、電源変調器ポール $f_{pMOD}$ を大幅に上回る必要があります。また、 $f_C$ は、スイッチング周波数の1/5以下である必要があります。以下の範囲内で $f_C$ の値を選択します。

$$f_{pMOD} \ll f_C \leq \frac{f_S}{5}$$

クロスオーバー周波数で、総ループ利得は1である必要があります。以下の式で表されます。

$$G_{EA}(f_C) \times G_{MOD}(f_C) \times \frac{V_{FB}}{V_{OUT}} = 1$$

$f_{zMOD}$ が $f_C$ 以上の場合は、

$$G_{EA}(f_C) = g_{mEA} \times R_C$$

$$G_{MOD}(f_C) = G_{MOD}(dc) \times \frac{f_{pMOD}}{f_C}$$

$R_C$ は、以下のように算出されます。

$$R_C = \frac{V_{OUT}}{g_{mEA} \times V_{FB} \times G_{MOD}(f_C)}$$

ここで、 $g_{mEA} = 110\mu S$ です。

$R_C$ 及び $C_C$ によって作成されるエラーアンプ補償ゼロは、変調器ポール $f_{pMOD}$ で設定される必要があります。 $C_C$ は、次式で算出されます。

$$C_C = \frac{R_{LOAD} \times f_S \times L \times C_{OUT}}{(R_{LOAD} + (f_S \times L)) \times R_C}$$

$f_{zMOD}$ が  $5 \times f_C$  以下の場合、別のコンデンサ $C_F$ をCOMPとGNDの間に追加します。 $C_F$ の値は、以下のように算出されます。

$$C_F = \frac{1}{2\pi \times R_C \times f_{zMOD}}$$

負荷電流が低下するにつれて、変調器ポールも低下します。ただし、変調器利得はそれに応じて増大し、クロスオーバー周波数は変わりません。

$f_{zMOD}$ が $f_C$ 以下の場合は、 $f_C$ の電源変調器利得は、次のとおりです。

$$G_{MOD}(f_C) = G_{MOD}(dc) \times \frac{f_{pMOD}}{f_{zMOD}}$$

$f_C$ でのエラーアンプ利得は、次のとおりです。

$$G_{EA}(f_C) = g_{mEA} \times R_C \times \frac{f_{zMOD}}{f_C}$$

$R_C$ は、以下のように算出されます。

$$R_C = \frac{V_{OUT}}{V_{FB}} \times \frac{f_C}{g_{mEA} \times G_{MOD}(f_C) \times f_{zMOD}}$$

ここで、 $g_{mEA} = 110\mu S$ です。

$C_C$ は、次式から算出されます。

$$C_C = \frac{R_{LOAD} \times f_S \times L \times C_{OUT}}{(R_{LOAD} + (f_S \times L)) \times R_C}$$

$C_F$ は、次式から算出されます。

$$C_F = \frac{1}{2\pi \times R_C \times f_{zMOD}}$$

図1 (MAX8544)の標準動作回路の $R_C$ 及び $C_C$ の値を算出する数値例が以下にあります。

$A_{VCS} = 11$  (ILIM1 = GNDの場合)

$R_{DC} = 2.5m\Omega$

$g_{mc} = 1 / (A_{VCS} \times R_{DC}) = 1 / (11 \times 0.0025) = 36.7S$

$V_{OUT} = 2.5V$

$I_{OUT(MAX)} = 15A$

$R_{LOAD} = V_{OUT} / I_{OUT(MAX)} = 2.5 / 15 = 0.167\Omega$

$C_{OUT} = 360\mu F$

$ESR = 5m\Omega$

$$G_{MOD}(dc) = g_{mc} \times \frac{R_{LOAD} \times f_S \times L}{R_{LOAD} + (f_S \times L)}$$

$$= 36.36 \times \frac{0.167 \times (600 \times 10^3) \times (0.8 \times 10^{-6})}{0.167 + (600 \times 10^3) \times (0.8 \times 10^{-6})} = 4.50$$



# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

$$f_{pMOD} = \frac{1}{2\pi \times C_{OUT} \times \left( \frac{R_{LOAD} \times f_S \times L}{R_{LOAD} + f_S \times L} + ESR \right)} = 3.43\text{kHz}$$

$$f_{pMOD} \ll f_C \leq \frac{f_S}{5}$$

3.43kHz  $\ll$   $f_C \leq$  120kHzの場合は、 $f_C = 120\text{kHz}$ を選択します。

$$f_{zMOD} = \frac{1}{2\pi \times C_{OUT} \times ESR} = \frac{1}{2\pi \times (360 \times 10^{-6}) \times 0.005} = 88.4\text{kHz}$$

$f_{zMOD} < f_C$ であるので、

$$G_{MOD}(f_C) = G_{MOD}(dc) \times \frac{f_{pMOD}}{f_{zMOD}} = 4.5 \times \frac{3.43 \times 10^3}{88.4 \times 10^3} = 0.175$$

$$R_C = \frac{V_{OUT}}{V_{FB}} \times \frac{f_C}{g_{mEA} \times G_{MOD}(f_C) \times f_{zMOD}} = \frac{2.5}{0.8} \times \frac{120 \times 10^3}{(110 \times 10^{-6}) \times 0.175 \times (88.4 \times 10^3)} = 220\text{k}\Omega$$

$$C_C = \frac{R_{LOAD} \times f_S \times L \times C_{OUT}}{(R_{LOAD} + f_S \times L) \times R_C} = \frac{0.167(600 \times 10^3)(0.8 \times 10^{-6})(360 \times 10^{-6})}{(0.167 + (600 \times 10^3)(0.8 \times 10^{-6}))(220 \times 10^3)} = 202\text{pF}$$

最も近い標準値  $C_C = 220\text{pF}$ を選択します。

$$C_F = \frac{1}{2\pi \times R_C \times f_{zMOD}} = \frac{1}{2\pi \times (220 \times 10^3) \times (88.4 \times 10^3)} = 8.2\text{pF}$$

最も近い標準値  $C_F = 10\text{pF}$ を選択します。

$$R_3 = R_C = 220\text{k}\Omega$$

$$C_8 = C_C = 220\text{pF}$$

$$C_7 = C_F = 10\text{pF}$$

## アプリケーション情報

### プリント基板レイアウトのガイドライン

綿密なプリント基板レイアウトは、低スイッチング損失とクリーンで安定した動作を実現するのに不可欠です。スイッチングパワーステージでは、特に注意が必要です。適切なプリント基板レイアウトについては、以下のガイドラインに従ってください。

- 1) ICデカップリングコンデンサをICピンにできるだけ近接して配置します。電源グランドプレーンと信号グランドプレーンを分離させます。入力セラミックデカップリングコンデンサをハイサイドMOSFETのドレイン及びローサイドMOSFETの電源の真向いにできるだけ近接して配置します。これによって、この小ループ内に大スイッチング電流を組み込むことができます。
- 2) 10A以上の出力電流の場合は、4層プリント基板を推奨します。ノイズ結合を最小限に抑えるために、ICの下層の第2層を信号グランドプレーンにします。
- 3) 入力、出力、スナバ、及びVLコンデンサをパワーグランドプレーンに接続し、その他の全コンデンサを信号グランドプレーンに接続します。
- 4) インダクタ電流検出抵抗とコンデンサをインダクタにできるだけ近接して配置します。プリント基板配線抵抗の影響を最低限に抑えるために、ケルビン接続を行います。入力バイアスバランス抵抗とバイパスコンデンサ(図7及び図8のR5及びC10)をCS-に近接して配置します。コンデンサ(図7及び図8のC9)と、CS+及びCS-の間に2つの近接した並行配線を配置します。デカップリングコンデンサC11をCS+及びCS-ピンに近接して配置します。
- 5) ゲートドライブループの配線インダクタンスを最低限に抑えるために、MOSFETをICにできるだけ近接して配置します。並列MOSFETを使用する場合は、両ゲートへの配線長を同じにします。
- 6) デバイスを冷却するために、パワーMOSFETのドレインリードを広い銅箔部分に接続します。推奨銅箔部分については、パワーMOSFETのデータシートを参照してください。
- 7) フィードバック及び補償部品をICピンにできるだけ近接して配置します。最も遠い出力コンデンサにできるだけ近接して、フィードバック分圧器抵抗をFBと出力の間に接続します。

レイアウト例については、MAX8544の評価キットを参照してください。

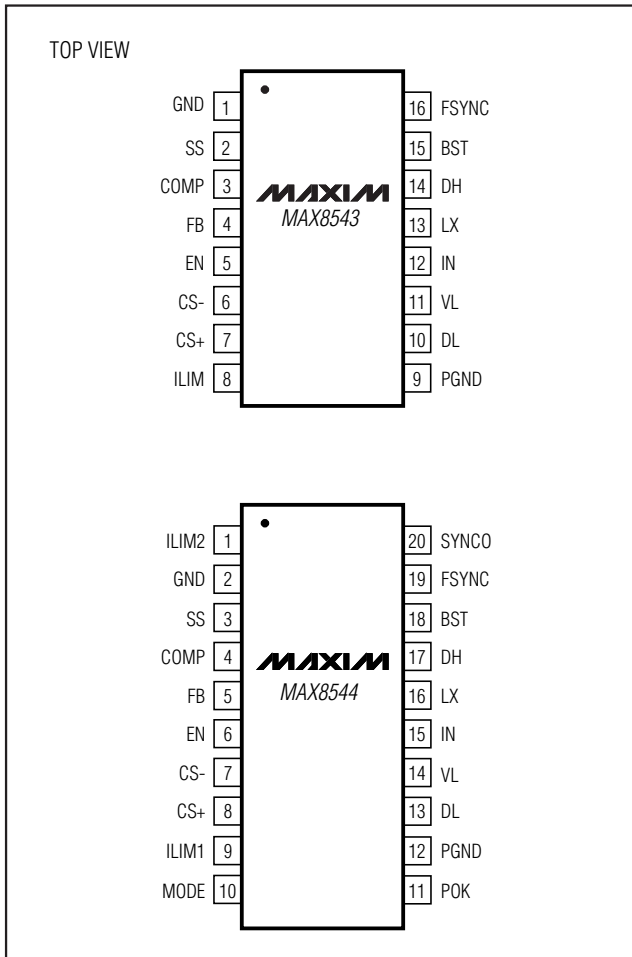
# プリバイアススタートアップ、無損失検出、同期、及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

表4. 推奨部品メーカー

MANUFACTURER	COMPONENT	WEBSITE	PHONE
Central Semiconductor	Diodes	www.centralsemi.com	631-435-1110
Coilcraft	Inductors	www.coilcraft.com	800-322-2645
International Rectifier	MOSFETs	www.irf.com	310-322-3331
Kamaya	Resistors	www.kamaya.com	260-489-1533
Panasonic	Capacitors	www.panasonic.com	714-373-7366
Sanyo	Capacitors	www.sanyo.com	619-661-6835
Sumida	Inductors	www.sumida.com	847-956-0666
Taiyo Yuden	Capacitors	www.t-yuden.com	408-573-4150
TDK	Capacitors	www.component.tdk.com	847-803-6100
Vishay/Siliconix	MOSFETs	www.vishay.com	402-564-3131

## ピン配置



## チップ情報

TRANSISTOR COUNT: 4185

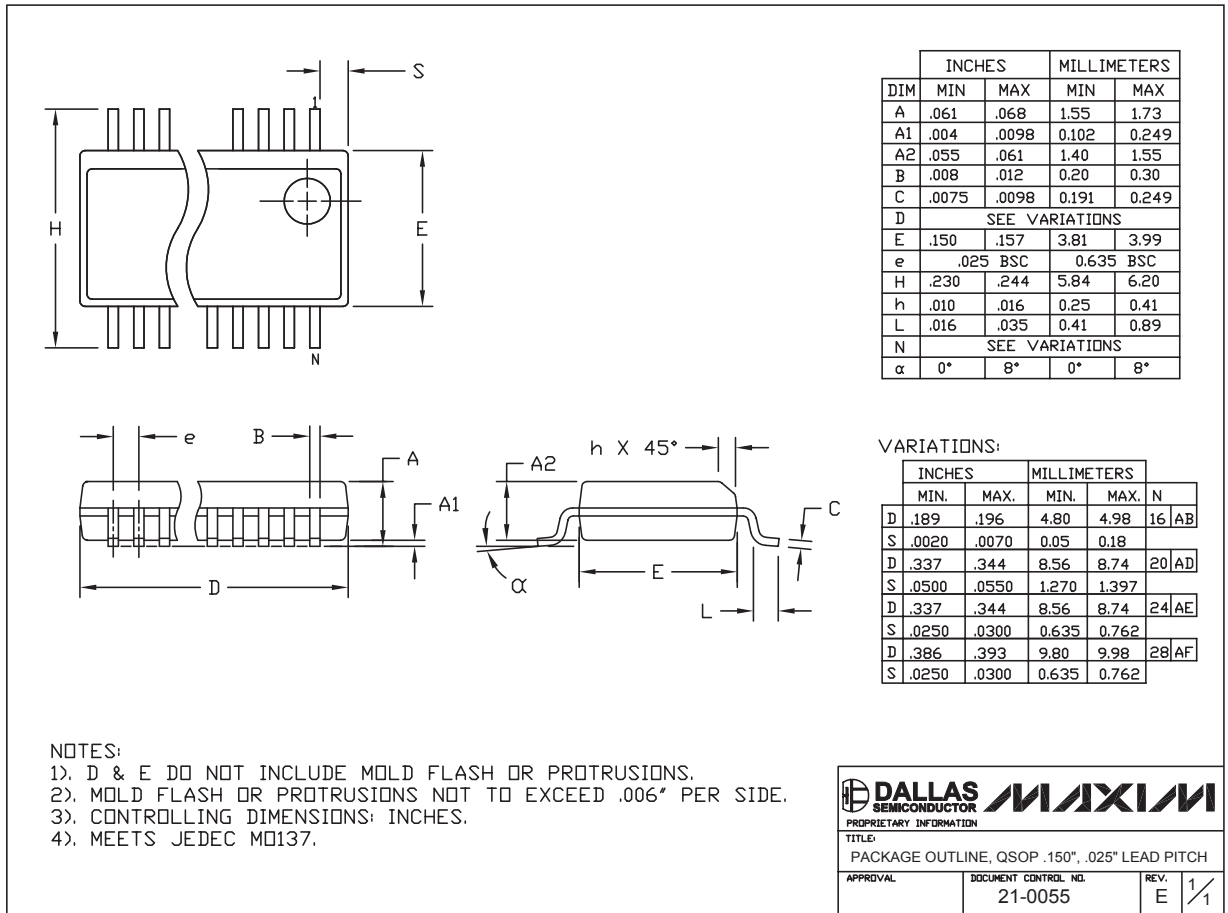
PROCESS: BiCMOS

# プリバイアススタートアップ、無損失検出、同期、 及びOVP付、ステップダウンコントローラ

MAX8543/MAX8544

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



QSOP.EPS

**マキシム・ジャパン株式会社**

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 \_\_\_\_\_ 27