

Evaluation Kit Information Included

概要

MAX782は、ノートブックコンピュータ、または類似のバッテリー駆動機器用にシステム設計された電源コントローラで、+3.3V及び+5V用の高性能ステップダウン(バック)パルス幅変調器(PWM)2個と、それに付加されたフライバック巻線コントローラによって駆動される、デュアルのPCMCIA VPP出力を備えています。その他、CMOS/RTCバックアップ用の、デュアル、低ドロップアウト、超低消費電力リニアレギュレータと、精密、低電圧検出コンパレータ3個も内蔵しています。

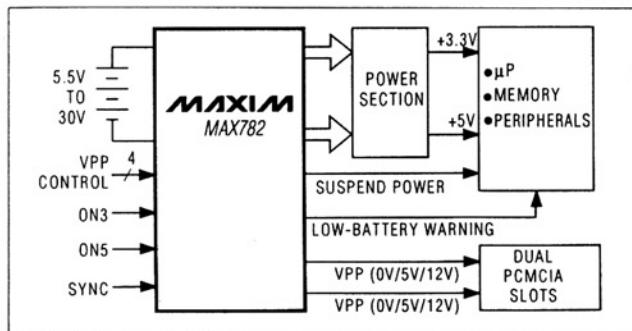
重負荷時での同期整流及びPWM動作、また軽負荷時でのIdle-Mode™動作により、高い効率(2Aで95%、5mA~3Aで80%以上)が得られます。また、動作周波数が高いこと(300kHz/200kHz)、そして新しい電流モードPWM方式(IA負荷あたり30μFの低出力フィルタコンデンサを使用可能)を採用しているため、小型部品の使用が可能です。ライン/ロード・トランジェント応答は大変優れており、60kHzの高ユニティゲイン・クロスオーバー周波数により4~5回のクロックサイクル以内で出力応答がとれます。高集積化と低価格の外付けNチャネルMOSFETを使用するため、システム全体のコストは安価なものとなります。フライバック巻線コントローラは、メイン出力の負荷がなくてもレギュレート可能な低価格の+15Vハイサイド出力を提供しています。

その他の特長としては、中負荷から重負荷における低ノイズの固定周波数PWM動作と、磁気ペン入力システムやコンピュータ通信等のノイズに敏感なアプリケーション用の同期オシレータが挙げられます。MAX782は、小型SSOP表面実装パッケージで供給されたモノリシックBiCMOSのICです。

アプリケーション

ノートブックコンピュータ
ポータブル・データターミナル
コンピュータ通信
ペン入力システム

標準アプリケーションダイアグラム



™Idle-Mode is a trademark of Maxim Integrated Products. Pentium is a trademark of Intel. PowerPC is a trademark of IBM.

MAXIM

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

MAXIM is a registered trademark of Maxim Integrated Products.

MAXIM ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

特長

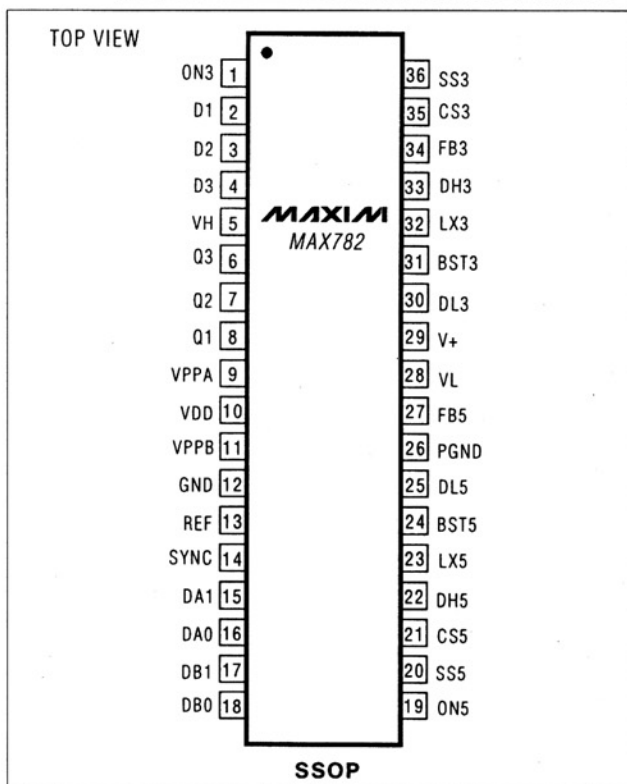
- ◆デュアルPWMバックコントローラ(+3.3V及び+5V)
- ◆デュアルPCMCIA VPP出力(0V/5V/12V)
- ◆3個の精密コンパレータ、またはレベルトランスレータ
- ◆効率: 95%
- ◆自己消費電流: 420μA
スタンバイ電流: 70μA(リニアレギュレータは動作)
- ◆入力電圧範囲: 5.5V~30V
- ◆SSOPパッケージ
- ◆固定出力電圧:
3.3V (標準)
3.45V (高速 Pentium™)
3.6V (PowerPC™)

型番

PART	TEMP. RANGE	PIN-PACKAGE	Vout
MAX782CBX	0°C to +70°C	36 SSOP	3.3V
MAX782RCBX	0°C to +70°C	36 SSOP	3.45V
MAX782SCBX	0°C to +70°C	36 SSOP	3.6V

Ordering Information continued on last page.

ピン配置



ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

ABSOLUTE MAXIMUM RATINGS

V+ to GND-0.3V, +36V
PGND to GND±2V
VL to GND-0.3V, +7V
BST3, BST5 to GND-0.3V, +36V
LX3 to BST3-7V, +0.3V
LX5 to BST5-7V, +0.3V
Inputs/Outputs to GND	
(D1-D3, ON5, REF, SYNC, DA1, DA0, DB1, DB0, ON5, SS5, CS5, FB5, CS3, FB3, SS3, ON3)-0.3V, (VL + 0.3V)
VDD to GND-0.3V, 20V
VPPA, VPPB to GND-0.3V, (VDD + 0.3V)
VH to GND-0.3V, 20V
Q1-Q3 to GND-0.3V, (VH + 0.3V)
DL3, DL5 to PGND-0.3V, (VL + 0.3V)

DH3 to LX3-0.3V, (BST3 + 0.3V)
DH5 to LX5-0.3V, (BST5 + 0.3V)
REF, VL, VPP Short to GNDMomentary
REF Current20mA
VL Current50mA
VPPA, VPPB Current100mA
Continuous Power Dissipation (T _A = +70°C)	
SSOP (derate 11.76mW/°C above +70°C)941mW
Operating Temperature Ranges:	
MAX782CBX/MAX782__CBX0°C to +70°C
MAX782EBX/MAX782__EBX-40°C to +85°C
Storage Temperature Range-65°C to +160°C
Lead Temperature (soldering, 10sec)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = 15V, GND = PGND = 0V, I_{VL} = I_{REF} = 0mA, ON3 = ON5 = 5V, other digital input levels are 0V or +5V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
+3.3V AND 5V STEP-DOWN CONTROLLERS						
Input Supply Range			5.5		30	V
FB5 Output Voltage	0mV < (CS5-FB5) < 70mV, 6V < V+ < 30V (includes load and line regulation)		4.80	5.08	5.20	V
FB3 Output Voltage	0mV < (CS3-FB3) < 70mV, 6V < V+ < 30V (includes load and line regulation)	MAX782	3.17	3.35	3.46	V
		MAX782R	3.32	3.50	3.60	V
		MAX782S	3.46	3.65	3.75	V
Load Regulation	Either controller (CS_ - FB_ = 0mV to 70mV)		2			%
Line Regulation	Either controller (V+ = 6V to 30V)		0.03			%/V
Current-Limit Voltage	CS3-FB3 or CS5-FB5		80	100	120	mV
	CS5-FB5 (VDD < 13V, flyback mode)		-50	-100	-160	
SS3/SS5 Source Current			2.5	4.0	6.5	μA
SS3/SS5 Fault Sink Current			2			mA
15V FLYBACK CONTROLLER						
VDD Regulation Setpoint	Falling edge, hysteresis = 1%		13		14	V
VDD Shunt Setpoint	Rising edge, hysteresis = 1%		18		20	V
VDD Shunt Current	VDD = 20V		2	3		mA
Quiescent VDD Current	VDD = 18V, ON3 = ON5 = 5V, VPPA/B programmed to 12V with no external load			140	300	μA
VDD Off Current	VDD = 18V, ON3 = ON5 = 5V, VPPA/B programmed to Hi-Z or 0V			15	30	μA
PCMCIA REGULATORS (Note 1)						
VPPA/VPPB Output Voltage	Program to 12V, 13V < VDD < 19V, 0mA < I _L < 60mA		11.6	12.1	12.5	V
	Program to 5V, 13V < VDD < 19V, 0mA < I _L < 60mA		4.85	5.05	5.20	
	Program to 0V, 13V < VDD < 19V, -0.3mA < I _L < 0.3mA		-0.3		0.3	
VPPA/VPPB Off Input Current	Program to Hi-Z, VDD = 19V, 0V < VPP < 12V				35	μA

ELECTRICAL CHARACTERISTICS (continued)

(V+ = 15V, GND = PGND = 0V, I_{VL} = I_{REF} = 0mA, ON3 = ON5 = 5V, other digital input levels are 0V or +5V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
INTERNAL REGULATOR AND REFERENCE					
VL Output Voltage	ON5 = ON3 = 0V, 5.5V < V+ < 30V, 0mA < I _L < 25mA	4.5		5.5	V
VL Fault Lockout Voltage	Falling edge, hysteresis = 1%	3.6		4.2	V
VL/FB5 Switchover Voltage	Rising edge of FB5, hysteresis = 1%	4.2		4.7	V
REF Output Voltage	No external load (Note 2)	3.24		3.36	V
REF Fault Lockout Voltage	Falling edge	2.4		3.2	V
REF Load Regulation	0mA < I _L < 5mA		30	75	mV
V+ Standby Current	D1 = D2 = D3 = ON3 = ON5 = DA0 = DA1 = DB0 = DB1 = 0V, V+ = 30V		70	110	μA
Quiescent Power Consumption (both PWM controllers on)	D1 = D2 = D3 = DA0 = DA1 = DB0 = DB1 = 0V, FB5 = CS5 = 5.25V, FB3 = CS3 = 3.5V		6.0	8.6	mW
V+ Off Current	FB5 = CS5 = 5.25V, VL switched over to FB5		30	60	μA
COMPARATORS					
D1-D3 Trip Voltage	Falling edge, hysteresis = 1%	1.61		1.69	V
D1-D3 Input Current	D1 = D2 = D3 = 0V to 5V			±100	nA
Q1-Q3 Source Current	VH = 15V, Q1-Q3 forced to 2.5V	12	20	30	μA
Q1-Q3 Sink Current	VH = 15V, Q1-Q3 forced to 2.5V	200	500	1000	μA
Q1-Q3 Output High Voltage	I _{SOURCE} = 5μA, VH = 3V	VH-0.5			V
Q1-Q3 Output Low Voltage	I _{SINK} = 20μA, VH = 3V			0.4	V
Quiescent VH Current	VH = 18V, D1 = D2 = D3 = 5V, no external load		6	10	μA
OSCILLATOR AND INPUTS/OUTPUTS					
Oscillator Frequency	SYNC = 3.3V	270	300	330	kHz
	SYNC = 0V or 5V	170	200	230	
SYNC High Pulse Width		200			ns
SYNC Low Pulse Width		200			ns
SYNC Rise/Fall Time	Not tested			200	ns
Oscillator SYNC Range		240		350	kHz
Maximum Duty Cycle	SYNC = 3.3V	89	92		%
	SYNC = 0V or 5V	92	95		
Input Low Voltage	ON3, ON5, DA0, DA1, DB0, DB1, SYNC			0.8	V
Input High Voltage	ON3, ON5, DA0, DA1, DB0, DB1	2.4			V
	SYNC	VL-0.5			
Input Current	ON3, ON5, DA0, DA1, DB0, DB1, V _{IN} = 0V or 5V			±1	μA
DL3/DL5 Sink/Source Current	DL3, DL5 forced to 2V		1		A
DH3/DH5 Sink/Source Current	BST3-LX3 = BST5-LX5 = 4.5V, DH3, DH5 forced to 2V		1		A
DL3/DL5 On Resistance	High or low			7	Ω
DH3/DH5 On Resistance	High or low, BST3-LX3 = BST5-LX5 = 4.5V			7	Ω

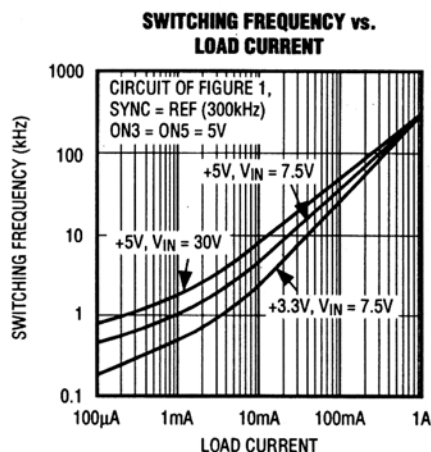
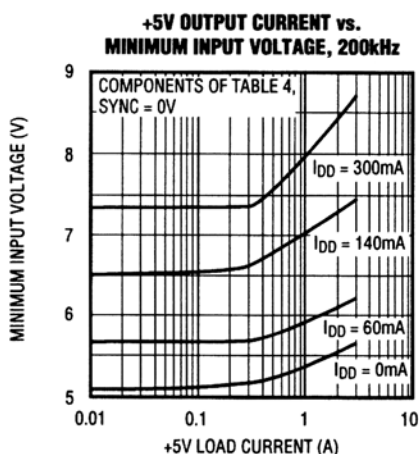
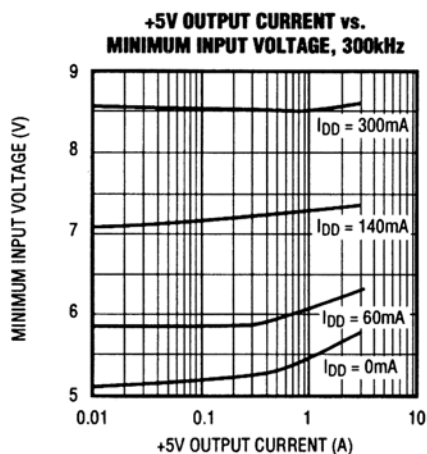
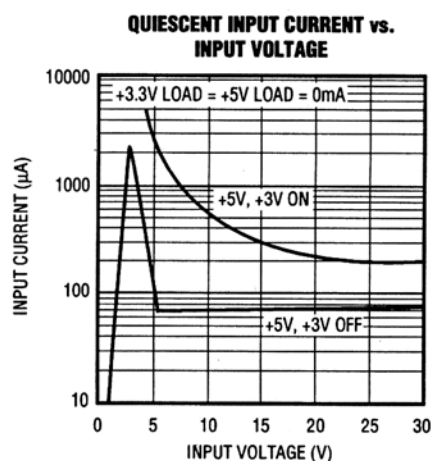
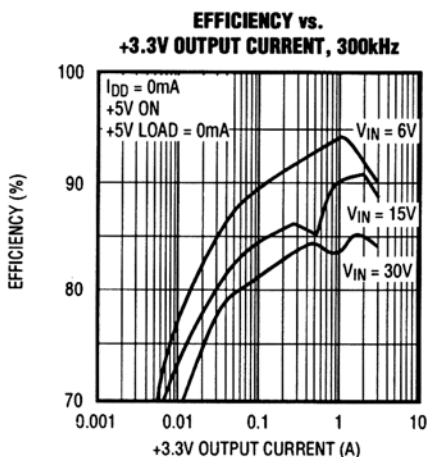
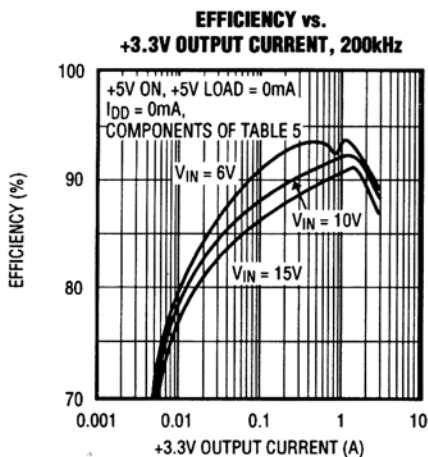
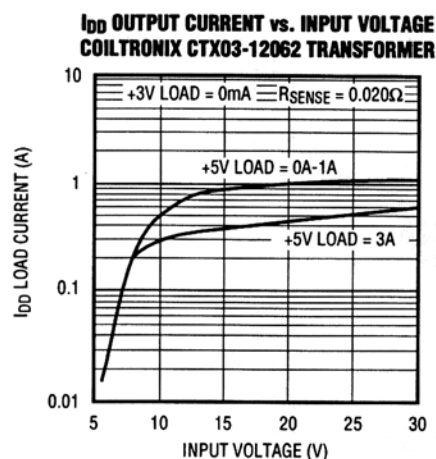
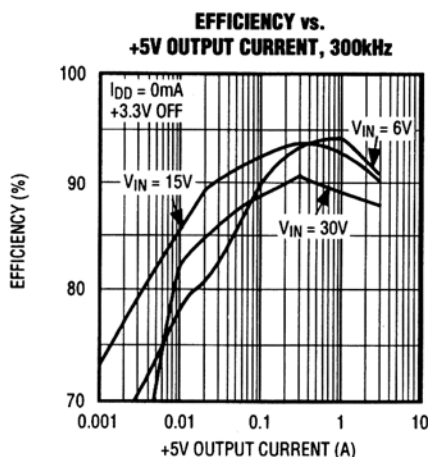
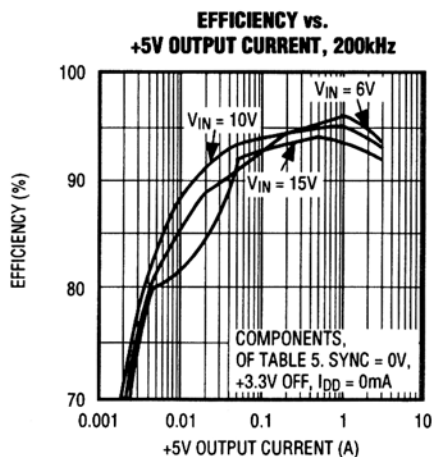
Note 1: Output current is further limited by maximum allowable package power dissipation.

Note 2: Since the reference uses VL as its supply, V+ line regulation error is insignificant.

ノートブックコンピュータ用 トリプル出力電源コントローラ

標準動作特性

(Circuit of Figure 1, Transpower transformer type TT15870, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

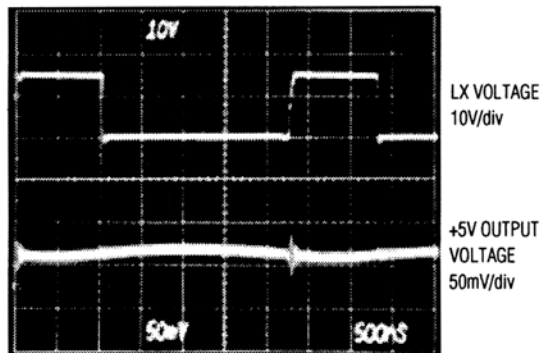


ノートブックコンピュータ用 トリプル出力電源コントローラ

標準動作特性(続き)

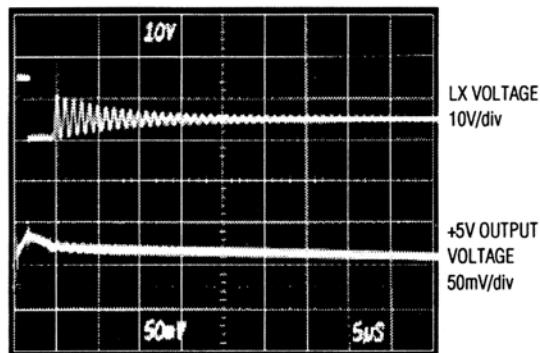
(Circuit of Figure 1, Transpower transformer type TTI5870, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

PULSE-WIDTH MODULATION MODE WAVEFORMS



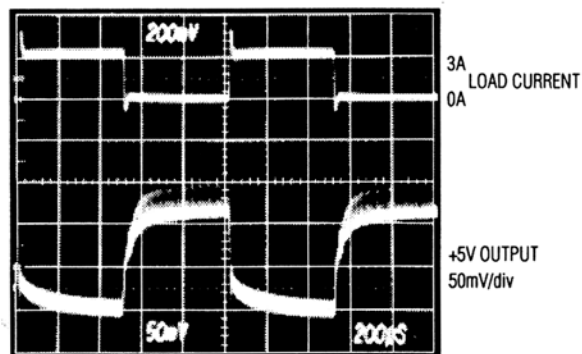
HORIZONTAL = 500ns/div
+5V OUTPUT CURRENT = 1A
INPUT VOLTAGE = 16V

IDLE-MODE WAVEFORMS



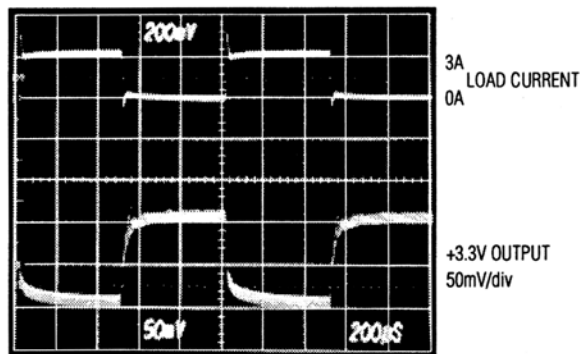
HORIZONTAL = 5μs/div
+5V OUTPUT CURRENT = 42mA
INPUT VOLTAGE = 16V

+5V LOAD-TRANSIENT RESPONSE



HORIZONTAL = 200μs/div
 $V_{IN} = 15\text{V}$

+3.3V LOAD-TRANSIENT RESPONSE



HORIZONTAL = 200μs/div
 $V_{IN} = 15\text{V}$

MAX782

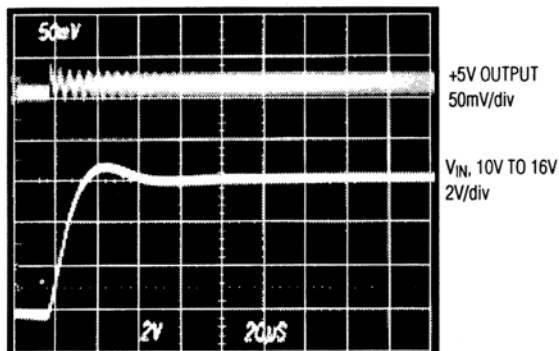
ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

標準動作特性(続き)

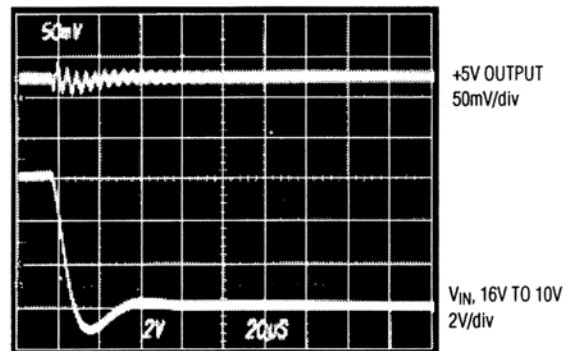
(Circuit of Figure 1, Transpower transformer type TTI5870, $V_{DD} \geq 13V$, $T_A = +25^\circ C$, unless otherwise noted.)

+5V LINE-TRANSIENT RESPONSE, RISING



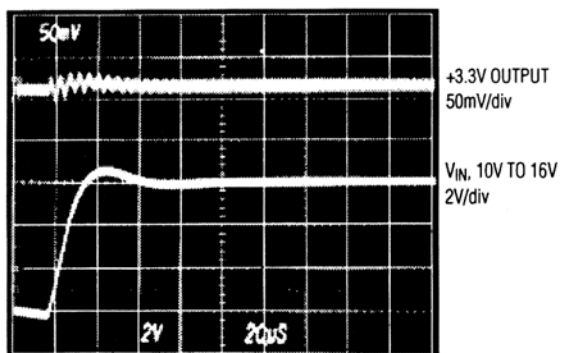
HORIZONTAL = 20µs/div
 $I_{LOAD} = 2A$

+5V LINE-TRANSIENT RESPONSE, FALLING



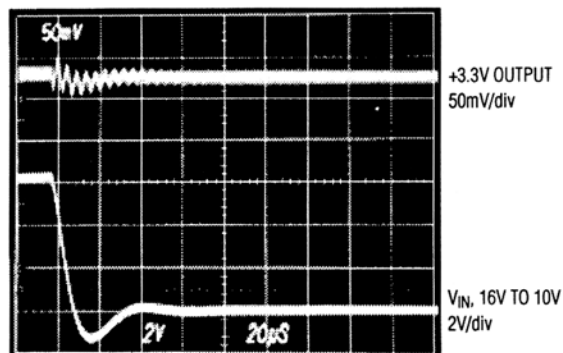
HORIZONTAL = 20µs/div
 $I_{LOAD} = 2A$

+3.3V LINE-TRANSIENT RESPONSE, RISING



HORIZONTAL = 20µs/div
 $I_{LOAD} = 2A$

+3.3V LINE-TRANSIENT RESPONSE, FALLING



HORIZONTAL = 20µs/div
 $I_{LOAD} = 2A$

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

端子説明

端子	名称	機能
1	ON3	+3.3Vをターンオンするロジック入力。ロジックハイでレギュレータをターンオン。自動スタート・アップ用にはVLに接続します。
2	D1	#1レベルトランスレータ/コンパレータ非反転入力。反転コンパレータ入力は、1.650Vに内部接続されています。Q1を制御。未使用の場合、グラウンドに接続して下さい。
3	D2	#2レベルトランスレータ/コンパレータ非反転入力。反転コンパレータ入力は1.650Vに内部接続されています。Q2を制御。未使用の場合、グラウンドに接続して下さい。
4	D3	#3レベルトランスレータ/コンパレータ非反転入力。反転コンパレータ入力は1.650Vに内部接続されています。Q3を制御。未使用の場合、グラウンドに接続して下さい。
5	VH	レベルトランスレータ/コンパレータ用の外部電源入力。NチャネルFET駆動用には、VDDあるいは+13V～+18Vの外部電源に接続して下さい。低電圧コンパレータ用には、+3.3Vまたは+5V(またはVL/REF)に接続して下さい。
6	Q3	#3レベルトランスレータ/コンパレータ出力。D3が“ハイ”の場合、VHから20 μ Aをソースします。D3が“ロー”の場合、VH=0Vでも500 μ Aをグラウンドにシンクします。
7	Q2	#2レベルトランスレータ/コンパレータ出力。D2が“ハイ”の場合、VHから20 μ Aをソースします。D2が“ロー”の場合、VH=0Vでも500 μ Aをグラウンドにシンクします。
8	Q1	#1レベルトランスレータ/コンパレータ出力。D1が“ハイ”の場合、VHから20 μ Aをソースします。D1が“ロー”の場合、VH=0でも500 μ Aをグラウンドにシンクします。
9	VPPA	0V、5V、12V、ハイインピーダンスのPCMCIA VPP出力。60mAまでソースします。DA0及びDA1によって制御。
10	VDD	15Vフライバック入力(フィードバック)。VDDが19Vを越えた場合、シャントレギュレータによりグラウンドに3mA流します。また、V _{PP} レギュレータの電源入力です。
11	VPPB	0V、5V、12V、ハイインピーダンスのPCMCIA VPP出力。60mAまでソースします。DB0及びDB1によって制御。
12	GND	低電流アナロググラウンド
13	REF	3.3Vリファレンス出力。5mAまで外部負荷にソースします。1 μ F/mA負荷または0.22 μ F(min)でグラウンドにバイパス。
14	SYNC	オンレータ周波数制御、及び同期化入力。f=200kHzでは、VLあるいはグラウンドに接続して下さい。f=300kHzでは、REFに接続して下さい。240kHz～350kHzの範囲で外部同期化する場合、“ハイ”から“ロー”への変化により新しいサイクルがスタートします。
15-18	DA1, DA0, DB1, DB0	インテル社の82365コンパチのPCMCIA VPP制御入力(表1参照)。
19	ON5	+5Vをターンオンするロジック入力。ロジックハイでレギュレータをターンオン。自動スタート・アップ用にはVLに接続します。
20	SS5	+5V電源のソフトスタート制御入力。全電流制限までのランプ時間は1ms/nF。
21	CS5	+5V電源の電流検出入力。+100mV=バックモードでの電流制限、-100mV=フライバックモードでの電流制限(FB5を基準として \pm 100mVです)。
22	DH5	+5V電源の外付けハイサイドスイッチ用MOSFETドライブ出力
23	LX5	+5V電源のインダクタ接続

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

端子説明(続き)

端子	名 称	機 能
24	BST5	+5V電源のブーストコンデンサ接続(LX5に0.1 μ F)
25	DL5	+5V電源の外付け同期整流用MOSFETドライブ出力
26	PGND	パワーグランド
27	FB5	+5V電源のフィードバック入力、及びローサイド電流検出端子
28	VL	内部5V電源出力。4.7 μ Fでバイパスします。この端子はV+からリニアレギュレートされているか、または効率を上げるために、+5V出力に切換えられます。VLは常にオン、また外部負荷に対して5mAまでソースできます。
29	V+	メイン(バッテリー)入力: 5.5V~30V
30	DL3	+3.3V電源の外付け同期整流用MOSFETドライブ出力
31	BST3	+3.3V電源のブーストコンデンサ接続(LX3には0.1 μ F)
32	LX3	+3.3V電源のインダクタ接続
33	DH3	+3.3V電源の外付けハイサイドスイッチ用MOSFETドライブ出力
34	FB3	+3.3V電源のフィードバック及びローサイド電流検出端子
35	CS3	+3.3V電源の電流検出入力。最大はFB3を基準として+100mV。
36	SS3	+3.3V電源のソフトスタート制御入力。全電流制限までのランプ時間は1ms/nF。

表 1. VPP制御端子の真理値表

D_0	D_1	VPP_
0	0	0V
0	1	5V
1	0	12V
1	1	Hi-Z

詳細

MAX782は、5.5V~30Vの入力を5個の出力に変換し(図1)、そのうち2個の、ハイパワー、スイッチモードパルス幅変調(PWM)電源を、+5Vと+3.3Vで発生します。この2個の電源は200kHzまたは300kHzで動作するため、超小型の外付け部品を使用することが可能です。出力電流能力は外付け部品に依存し、各電源で5Aを上回ります。15Vのハイサイド(VDD)電源も得られ、選択する外付け部品により300mAを越える出力を発生することも可能です。15VのVDDにより電源供給された2個のリニアレギュレータによりPCMCIAスロット用のプログラマブルVPP電源が供給されます。この電

源(VPPA、VPPB)はグランドあるいはハイインピーダンスに設定、または、5Vあるいは12Vで60mA出力を供給するように設定できます。

図2に示されているように、5V/5mAの内部電源(VL)及び3.3V/5mAのリファレンス電圧(REF)も発生します。内部電源の安定性が失われた場合、フォルト保護回路によりPWMとハイサイド電源は遮断されます。

この製品は3個の精密コンパレータを備えておりますが、この出力段構成によりハイサイドの外付けパワーMOSFET駆動用のレベルトランスレータとして使用できます。例えば、PCMCIAスロットへのV_{CC}ラインの切換えを容易にできます。

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

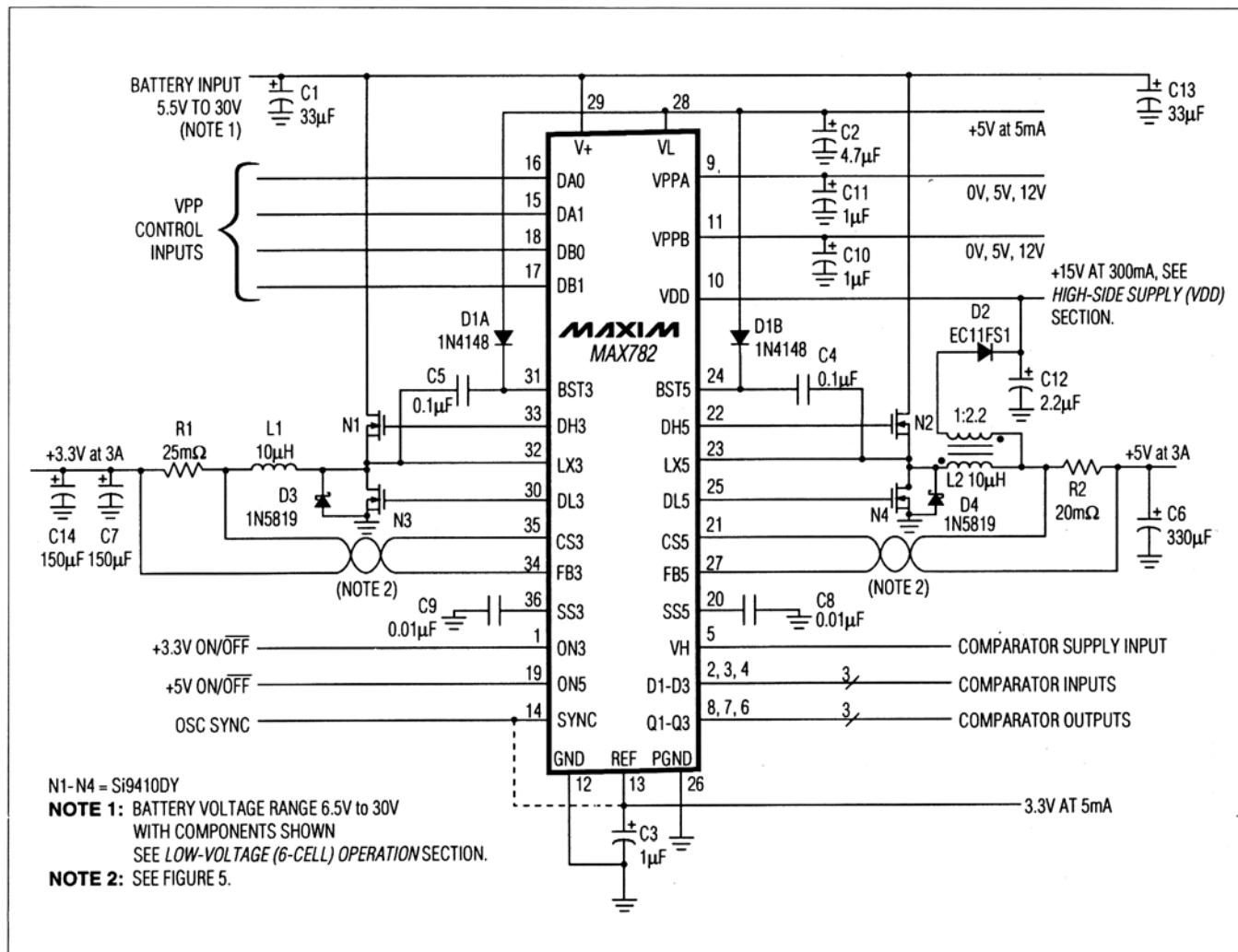


図1. MAX782アプリケーション回路

+3.3V電源

+3.3V電源は、2個の小型NチャネルMOSFET、キャッチダイオード、インダクタ、フィルタコンデンサを用いた電流モードPWMステップダウンレギュレータによって供給されます。

同期整流器として動作する第2のMOSFET (LX3とPGND間に接続)を使用することによって、効率はかなり高められています。BST3に接続されている0.1µFコンデンサにより、ハイサイド(上側)NチャネルMOSFETに駆動電圧が供給されます。

外付け検出抵抗により設定された電流制限により、電源投入時または短絡時の過剰なインダクタ電流を防ぎます。ソフトスタートコンデンサは、出力の上昇速度を調節するのに選択されます。この電源はON3をロジックハイに接続することによってターンオンされ、ON3をグランドに接続することによってターンオフされます。全ロジックレベルはTTLとCMOSコンパチです。

+5V電源

+5V出力は+3.3V電源と同じように電流モードPWMステップダウンレギュレータによって供給されます。この電源はトランスの1次側をインダクタとして使用し、2次側をハイサイド(VDD)電源用に使用します。さらに電流制限及びソフトスタートも備えています。ON5をグランドに接続することによってターンオフされ、ON5をロジックハイに接続することによってターンオンされます。

図1に示された回路では、+5V電源のドロップアウト電圧は400mV/2A(typ)です。VINが5V近くに低下すると、VLレギュレータ出力が低電圧ロックアウトスレッシュホールドに達するまで、+5V出力はVINと共に低下します。この時点で、+5V電源はターンオフします。

2つのPWMコントローラの初期設定周波数は300kHz (SYNCはREFに接続) ですが、SYNCをグランドまたはVLに接続することにより200kHzが使用できます。

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

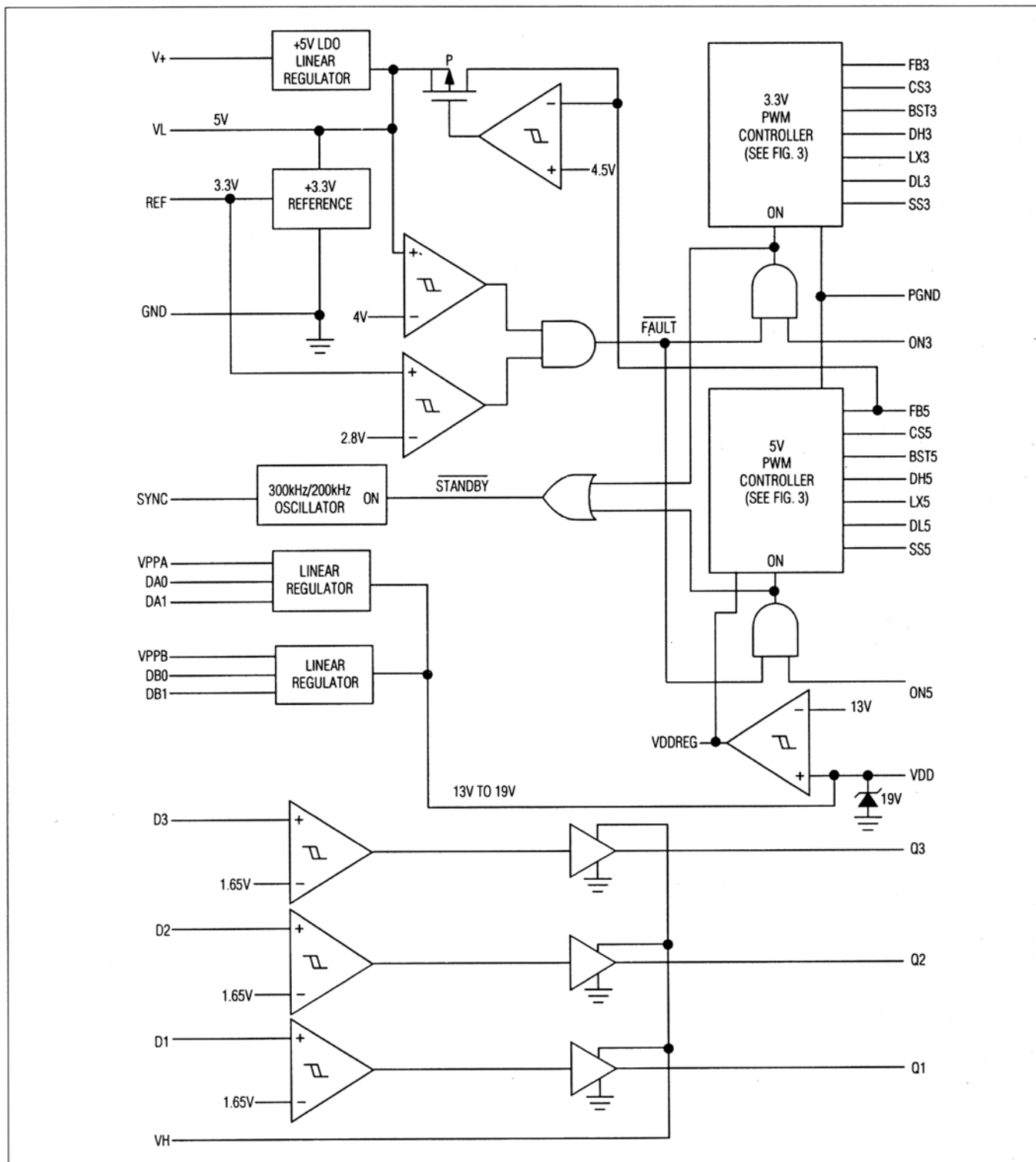


図2. MAX782ブロック図

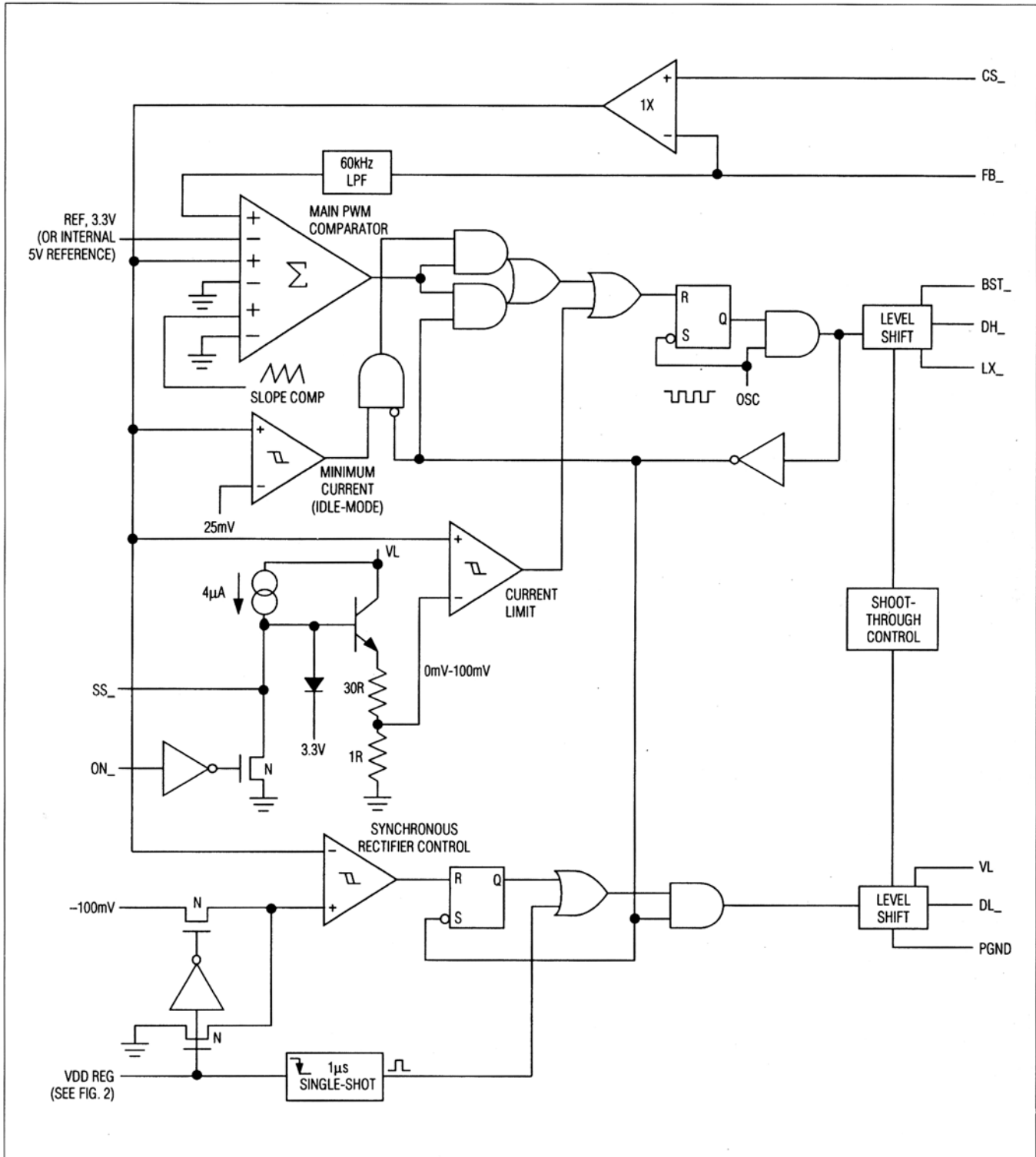


図3. PWMコントローラブロック図

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

+3.3V及び+5V PWMバックコントローラ

この2個の電流モードPWMコントローラは、出力電圧設定が異なること、及び+5V側でフライバック巻線制御ループを備えていることを除けば同一のもので(図3の+3.3V/+5V PWMコントローラブロック図参照)、また、マスターのオシレータに同期していることや共通のリファレンス(REF)及びロジック電源(VL)を使用していることを除けばそれぞれ独立しています。各PWMはON3及びON5を経由して別々にターンオン、ターンオフされます。PWMはダイレクトサミング型で、従来の積算型のエラーアンプやそれに伴う位相シフトがないため、“設計手順”の項に書かれているフィルタコンデンサのESRが満たされていれば、外付けフィードバック補償部品は必要ありません。

メインゲインブロックは、4個の入力信号(出力電圧エラー信号、電流検出信号、スロープ補償ランプ、精密電圧リファレンス)を加算するオープンループコンパレータです。このダイレクトサミング方式は、理想とする出力電圧のサイクル毎の制御に近づくものです。重負荷時、このコントローラは完全なPWMモードで動作し、オシレータからの全てのパルスは出力ラッチをセットし、デューティサイクル(約 V_{OUT}/V_{IN})によって設定された期間中ハイサイドスイッチをターンオンします。ハイサイドスイッチがターンオフすると、同期整流ラッチがセットされ、60ns後ローサイドスイッチがターンオンします(連続モードでは次のクロックサイクルの始めまで、また断続モードではインダクタ電流がゼロを横切るまでターンオンのままです)。インダクタ電流が100mVの電流制限スレッシュホールドを越えた場合、ハイサイドラッチはリセットされ、ハイサイドスイッチはターンオフされます。

軽負荷時、インダクタ電流が最小電流コンパレータによって設定された25mVのスレッシュホールド値を下回る時、PWMはアイドルモードに入り、スイッチング周波数を低下させスイッチング損失を低減するためにオシレータパルスのほとんどをスキップします。FB₋信号がリファレンス電圧レベル以下に低下しない限り最小電流コンパレータが各サイクルの始めにハイサイドラッチをすぐにリセットするため、軽負荷時にはオシレータの制御は遮断されてしまいます。

フライバック巻線コントローラは、メインの+5V出力に負荷がかかっていない場合、+15V VDD電源をレギュレートします。VDDが+13Vに設定されたVDDレギュレーションスレッシュホールド以下に低下した場合、1 μ sのワンショットはトリガされインダクタ電流がゼロを横切る点より更にローサイドスイッチのオンタイムが拡張されます(不連続モードで)。これによりインダクタ(1次側)電流は反転され、出力フィルタコンデンサから電流が流れ、フォワードモードで

フライバックトランスを動作させます。フォワードモードのトランスの2次側によるローインピーダンスにより、+15Vのフィルタコンデンサが素速く再充電され、VDDが安定化されます。

ソフトスタート/SS-入力

コンデンサをSS3及びSS5に接続することで、ON3とON5が“ハイ”になった後、+3.3V及び+5V電源が徐々に上昇します。ON3またはON5が“ロー”の場合、それぞれのSSコンデンサはグラウンドに放電されます。ON3またはON5が“ハイ”になった場合、このコンデンサは4 μ Aの定電流ソースによって4Vまで充電されます。この結果SS₋端子のランプ電圧は、電流制限コンパレータの設定点を直線的に増加させ、外付けパワーMOSFETへのデューティサイクルを最大出力になるまで増加させます。SSコンデンサが無い場合、この回路は10 μ s以内で最大電流制限に達します。

ソフトスタートにより初期の突入電流ピークを減少させることができ、スタートアップ時間を外部で設定することができます。

同期整流

同期整流によりショットキ整流器に伴う損失を低減することで、高効率を得られます。また、MAX782のゲート駆動用ブースト電源及びVDD電源を正常に動作させるにはこの同期整流MOSFETが必要です。

外部パワーMOSFET N1(またはN2)がターンオフされると、インダクタに蓄えられたエネルギーにより端子電圧がすぐに反転します。電流は、インダクタ、ショットキダイオード、負荷によって構成されたループ内を流れ、フィルタコンデンサを充電します。ショットキダイオードの順方向電圧は約0.5Vで、これは小さいですがかなりの電力損失が発生し効率が悪くなります。同期整流器のN3(またはN4)はダイオードと並列に接続され、ダイオードが導通した後すぐにDL3(またはDL5)によってターンオンされます。同期整流器のオン抵抗($r_{DS(ON)}$)はかなり低いいため、損失は低下します。

インダクタ電流がゼロに低下した時、同期整流MOSFETはターンオフされます。

クロスコンダクション(または貫通)と言われるものは、ハイサイドスイッチが同期整流器と同時にターンオンした場合に発生しますが、MAX782の内部にはブレーク・ビフォー・メーカーのタイミング方式を採用しているため貫通は起こりません。ショットキダイオードは両MOSFETがオンしていない期間導通していますが、これは同期整流MOSFETの損失の大きいボディダイオードが導通しないようにすることで効率を上げます。

この同期整流器は、断続モード、アイドルモードを含め全ての状態において動作します。+5V同期整流器は、15V VDD電圧も制御します(ハイサイド電源(VDD)の項を参照)。

ブーストゲート駆動電源

ハイサイドNチャンネルスイッチのゲート駆動電圧は、図4に示されているようにフライングコンデンサを用いたブースト回路により発生されます。このコンデンサはダイオードを経由してVL電源から交互に充電され、そしてハイサイドMOSFETのゲート・ソース端子間に並列に接続されます。電源投入時、同期整流(ローサイド)MOSFETは、LX₋を0Vにし、BST₋コンデンサを5Vに充電します。2回目のハーフサイクルで、PWMはBST₋とDH₋間の内部スイッチを閉じることによりコンデンサをMOSFETゲートに接続し、ハイサイドMOSFETをターンオンさせます。これにより、ハイサイドスイッチをターンオンするのに必要な電圧がバッテリー電圧の上にブーストされた+5Vゲート駆動信号として得られます。

断続モード(軽負荷)においてハイサイドMOSFETのゲート(DH3とDH4)で見られるリングングは、インダクタとLX₋ノードの浮遊容量によって構成される共振回路に残っているエネルギーによって起こる自然の動作状態です。ゲートドライバの負電源はLX₋によるため、リングングはゲート駆動用電源に直接カップリングされます。

動作モード

PWMモード

重負荷時(フルロードの約25%以上)、+3.3Vと+5V電源は連続電流モードのPWM電源として動作します(“標準動作特性”の項を参照)。デューティサイクル(%ON)のおおよその値は次の式で表せます。

$$\%ON = V_{OUT}/V_{IN}$$

電流はインダクタを連続して流れます。まず、パワーMOSFETが導通している時、電流は増加し、その後、エネルギーがインダクタに蓄えられ、そして負荷に放電されるため各サイクルのフライバック期間で電流は低下します。充電時、インダクタを流れる電流は負荷にも流れるため、連続してインダクタから負荷に電流が流れます。これにより出力リップルが最小限に抑えられ、外形サイズも電気的にも小さなインダクタの使用が可能です。出力リップルはフィルタコンデンサ(C7またはC6)のESR(等価直列抵抗)に依存し、50mV(typ)以下です(“設計手順”の項を参照)。出力リップルは軽負荷時、及び最大入力電圧時において最大となります。

アイドルモード

軽負荷時(フルロードの25%以下)、多くのクロックパルス完全にスキップし、1回のクロック期間のみ、ドライブ電圧をターンオン/オフすることによって、効率はさらに上がります。従ってオシロスコープ上でゴーストとして見られ

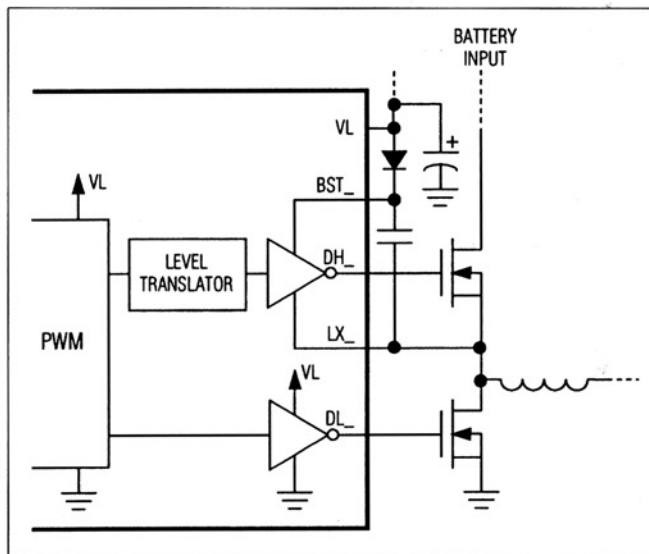


図4. ゲートドライバ用のブースト電源

る非同期スイッチングは、負荷電流がフルロードの約25%以下の時には普通の動作状態です。

ある入力電圧と負荷状態において、コントローラがアイドルモードからPWMモードに行ったり来たりするトランジション範囲が存在します。この状態で、短いバースト状のパルスが起こり、電流波形は不規則に見えますが、出力リップルには大して影響を与えません。効率は高いままが維持されます。

電流制限

CS3(CS5)とFB3(FB5)間の電圧は、連続的に監視されています。外付け低シャント抵抗は、インダクタと直列にこの端子間に接続され、インダクタ電流はスイッチングサイクルを通して連続的に測定されます。この電圧が100mVを越える時、外付けハイサイドMOSFETへのドライブ電圧は遮断されます。これにより短絡あるいは一時的な負荷サージからMOSFET、負荷、バッテリーを保護します。電流制限抵抗R1(R2)は、3Aの負荷電流に対して25mΩ typ(20mΩ)です。

オシレータ周波数; SYNC入力

SYNC入力により、オシレータ周波数が制御されます。SYNCをグランドまたはVLに接続することにより200kHz動作が選択され、REFに接続することにより300kHz動作が選択されます。またSYNCは、内部オシレータを同期させるために外部の240kHz~350kHzのCMOS/TTL信号で駆動することも可能です。

通常、インダクタとフィルタコンデンサのサイズを最小限にするために300kHzを使用しますが、低入力電圧用には200kHzの周波数が必要になります(“低電圧(6セル)動作”の項を参照)。

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

ハイサイド電源(VDD)

15V VDD電源は、トランスL2の2次側を整流し、平滑することによって得られます。VDDは+5V電源がオン(ON5=“ハイ”)の時、イネーブルになります。L2の1次側と2次側が接続されているため、各サイクルのフライバック期間(MOSFETのN2がオフでN4がオンの時)、このコアに蓄えられているエネルギーは、巻数比に従って1次側を通して+5V負荷に、2次側を通してVDDに送られます。2次側の電圧が+5Vに加えられ、VDDが得られます。VDD電源の負荷能力については“標準動作特性”の項を参照。

他のインダクタ結合によるフライバックコンバータとは異なり、VDD電圧は+5V出力の負荷とは関係なくレギュレートされます(多くのインダクタ結合によるコンバータは、メイン出力に負荷がかかっている場合、補助出力のみをレギュレートすることが可能です)。+5V電源に軽く負荷がかかっている場合、この回路は、通常同期整流器として使用されているMOSFETにパルスを加えることによりVDDを制御できます。これにより、+5V電源の出力コンデンサからエネルギーが流れ、トランスはフォワードコンバータモード(例: 1次側に電流が流れた時に、+15V出力は2次側からエネルギーを取り出します)で使用されます。これらのフォワードコンバータパルスは、通常の同期整流パルスに挿入され、+5V電源が軽負荷時において発生します。

整流され平滑されたトランスの2次側出力は、13V~19Vの広い範囲でレギュレートされているだけです。この出力はVDDに戻され、フィードバック入力とともに、PCMCIAのVPPレギュレータの電源として使用されます(“外付けリニアレギュレータによる補助VPP出力の発生”の項を参照)。またコンパレータや外部MOSFETドライバのVH電源としても使用できます。

入力電圧が20V以上の場合、または+5V電源の負荷が重くVDDの負荷が軽い時、L2の内部巻線容量と漏れインダクタンスにより巻線比から計算された以上の電圧を発生することがあります。3mAのシャントレギュレータによりVDDを+19Vに制限します。

VDDのクロック周波数ノイズは、ノーマル動作では $3V_{PP}$ までになることがあり、出力コンデンサ容量を増加することにより低減されます。

PCMCIAコンパチ

プログラマブルVPP電源

この製品には2個の独立したレギュレータが備えられており、PCMCIA VPP電源が得られます。VPPA及びVPPB出力は0V、5V、12Vを供給するよう、またハイインピーダンス状態になるようプログラムできます。0Vの出力モードは250Ωのプルダウン抵抗を備え、外部のフィルタコンデンサを放電させるため、フラッシュEEPROMは誤ってプログラムされません。これらのリニアレギュレータはハイサイド電源(VDD)で動作し、それぞれ60mAまで供給することができま

表2. V_{PP} のプログラムコード

DA0	DA1	VPPA
0	0	0V
0	1	5V
1	0	12V
1	1	Hi-Z

DB0	DB1	VPPB
0	0	0V
0	1	5V
1	0	12V
1	1	Hi-Z

す。少なくとも1μFのバイパスコンデンサで V_{PP} 端子から20mm以内でVPPAとVPPBをグラウンドにバイパスして下さい。

出力は、表2に示されているようにDA0、DA1、DB0、DB1で設定されます。

これらのコードはインテル社の82365(PCMCIAデジタルコントローラ)とコンパチです。他のインタフェースでは、片方の入力を“ハイ”か“ロー”に接続し、他の入力を制御することで電源をターンオン/オフすることができます。真理値表に示されているように、“0”か“1”によって各電源をターンオンすることができます。ハイインピーダンス状態にすることで、外部のプログラミング電圧が使用できます。2個のVPP出力は、負荷能力を増加させるために並列に接続することができ、この場合にはコントロール入力を互いに接続します(例: DA0とDB0、DA1とDB1)。VPPA及びVPPBが並列に接続された場合、出力電圧の設定電圧が僅かに異なるため、イネーブル時に数ミリアンペアの自己消費電流の増加が見られることがあります。

コンパレータ

3個の非反転コンパレータは、精密電圧コンパレータ、又ハイサイドドライバとして使用できます。このコンパレータの電源(VH)端子は外部に引出されており、+3V~+19Vの任意の電圧に接続することができます。非反転入力(DI~D3)はハイインピーダンスで、反転入力(I.650Vリファレンス)に内部接続されています。各出力(Q1~Q3)は、その入力が1.650V以上の場合、VHから20μAをソースし、1.650V以下の場合500μAをグラウンドにシンクします。プルアップ電流が僅か20μAのため、Q1~Q3の出力をワイアードOR構成で互いに接続できます。

VHをロジック電源(5Vまたは3V)に接続することにより、このコンパレータは低電圧検出器として使用できます。外部負荷をターンオン/オフするためのNチャネルパワーMOSFETを駆動するためには、VHは負荷電圧より6V~12V高くしなければなりません。これによりMOSFETが完全にターンオンされ、低い $r_{DS(ON)}$ が得られます。VDDはVHに適した電源です。

V_{+} が+4V以上の場合、たとえ $V_H=0V$ でもこのコンパレータは常にアクティブです。従って、Q1~Q3は $V_H=0V$ の場合でも電流をグラウンドにシンクしますが、 V_H が約1.5V以上の場合のみ、 V_H からソースします。

Q1、Q2、Q3出力を外部的に V_H 以上に高くした場合、内部ダイオードが導通し、 V_H を「出力ダイオードドロップ」だけ持上げ、 V_H に接続されたもの全てに電力を供給します。そしてこの電圧により、他のコンパレータ出力にも電力が供給されます。

内部VLとリファレンス電源

内部リニアレギュレータは、内部制御回路で使用する5Vを発生します。このレギュレータの出力端子はVLで、外部負荷に対し5mAを供給できます。VLを4.7 μF でグラウンドにバイパスして下さい。電力を節約するため、+5Vスイッチモード電源が4.5V以上の場合、内部リニアレギュレータがターンオフし、高効率+5Vスイッチモード電源出力がVLに接続されます。

内部3.3Vバンドギャップリファレンス(REF)は5Vの内部VL電源により電力供給され、常にオンの状態です。またこれは5mAまで供給可能です。0.22 μF +1 μF /mAの負荷電流の割合でREFをグラウンドにバイパスして下さい。

スイッチングレギュレータがターンオフされても、VLとREFはアクティブのため、メモリに電力を供給し続けることができます。

これらのリニアレギュレータ出力は、スタンバイモード時にメイン電源を動作させるために、対応するステップダウンレギュレータ出力に(例：REFを+3.3Vに、VLを+5Vに)直接接続することができます。しかし、スタートアップを確実にするために、スタンバイの負荷電流は各電源で5mAを越えてはいけません。

フォルト保護

どちらかのフォルト状態、 $V_L < +4.0V$ または $REF < +2.8V$ (通常値の85%)が起こった場合、+3.3Vと+5V PWM電源、ハイサイド電源、コンパレータはディセーブルになります。

設計手順

図1に示す回路図及び表3の部品リストは、+5V/3A出力と+3.3V/3A出力に適した値を示しています。この回路は、入力電圧6.5V~30Vの範囲で動作し、5mA~3Aの広範囲な出力電流において高効率を維持しています(標準動作特性を参照)。この回路の部品定数は、以下に説明される設計ガイドラインを用いることで、変更することができます。設計を始める前に、必ず次の様な入力条件を定めなければなりません。

$V_{IN(MAX)}$:最大入力(バッテリー)電圧 この電圧は、どのような

電源が動作するか、例えばバッテリーが挿入されていない状態でバッテリー充電器が接続された場合での無負荷(スタンバイ)動作での最悪状態を考慮する。 $V_{IN(MAX)}$ は最大30Vとする。

$V_{IN(MIN)}$:最低入力(バッテリー)電圧 この電圧は、バッテリーの最悪条件での全負荷電流動作時を考慮する。もし $V_{IN(MIN)}$ が約6.5V以下の場合には、 V_{DD} から取り出せる電力は低減されます。また、AC負荷レギュレーションを維持するために必要なフィルタコンデンサを増加し、+5V電源の電流制限は同じ負荷レベルに対して高く設定しなければなりません。

+3.3V用インダクタ(L1)

3つのインダクタのパラメータが要求されます：インダクタンス値(L)、ピークインダクタ電流(I_{LPEAK})、コイル抵抗(R_L)です。

インダクタンス値は：

$$L = \frac{V_{OUT} \times (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f \times I_{OUT} \times LIR}$$

ここで： V_{OUT} =出力電圧、3.3V

$V_{IN(MAX)}$ =最大入力電圧(V)

f=スイッチング周波数、通常300kHz

I_{OUT} =+3.3Vの最大DC負荷電流(A)

LIR=インダクタのピーク-ピークAC電流と平均DC負荷電流との比率、通常0.3

LIRの値を大きくすることで、より小さなインダクタンスが使用できますが、損失、リップルが大きくなってしまいます。

最大のピークインダクタ電流(I_{LPEAK})は、DC負荷電流(I_{OUT})とピーク-ピークACインダクタ電流(I_{LPP})の半分との和に等しくなります。ピーク-ピークACインダクタ電流は、一般的に最大DC負荷電流の30%に設定され、ピークインダクタ電流は I_{OUT} の1.15倍となります。

全負荷時のピークインダクタ電流は：

$$I_{LPEAK} = I_{OUT} + \frac{V_{OUT} \times (V_{IN(MAX)} - V_{OUT})}{2 \times f \times L \times V_{IN(MAX)}}$$

コイル抵抗(R_L)はできるだけ小さくし、数m Ω 以下にします。コイルは、負荷に対して常に直列になるため、電線の抵抗損失は次式のようにになります。

$$\text{電力損失} = I_{OUT}^2 \times R_L$$

一般的には、L、 I_{LPEAK} 、 R_L 要求を満足した標準タイプのインダクタを選択します(表3、4参照)。もし標準タイプのインダクタがない場合には、コアのパラメータ LI^2 が $L \times I_{LPEAK}^2$ より大きいコアを選択し、コアに適合する最大の電線を用います。

+5V用トランス(T1)

表3に、2つの汎用トランスとカスタムトランス用の部品を示してあります。以下に示す手順は、カスタムトランスの設計に必要とされるパラメータの設定方法を示してあります。

- L_P : 1次インダクタンス値
- I_{LPEAK} : 1次ピーク電流
- LI^2 : コアのエネルギー定格
- R_P 、 R_S : 1次及び2次抵抗
- N : 1次と2次の巻線比

トランスの1次巻線は、+3.3V用インダクタで $V_{OUT} = +5V$ とすることで設定できます。しかしながら、2次出力(VDD)電力は1次巻線の一部として加えなければなりません。VDD電流(I_{DD})は、通常VPPA及びVPPBの出力電流を含んでいます。+5Vの総電力 P_{TOTAL} は、これらの電力の和になります。

$$P_{TOTAL} = P_5 + P_{DD}$$

また、 P_5 、 P_{DD} は

$$P_5 = V_{OUT} \times I_{OUT}$$

$$P_{DD} = V_{DD} \times I_{DD}$$

ここで、

V_{OUT} : 出力電圧、5V

I_{OUT} : +5Vの最大負荷電流(A)

V_{DD} : VDD出力電圧、15V

I_{DD} : VDDの最大負荷電流(A)

結果として

$$P_{TOTAL} = (5V \times I_{OUT}) + (15V \times I_{DD})$$

そして等価的な+5Vの出力電流 I_{TOTAL} は、

$$I_{TOTAL} = P_{TOTAL} / 5V \\ = [(5V \times I_{OUT}) + (15V \times I_{DD})] / 5V$$

1次インダクタンス L_P は、

$$L_P = \frac{V_{OUT} \times (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f \times I_{TOTAL} \times LIR}$$

ここで、 V_{OUT} = 出力電圧、5V

$V_{IN(MAX)}$ = 最大入力電圧(V)

f = スイッチング周波数、通常300kHz

I_{TOTAL} = 等価最大負荷電流(A)

LIR = インダクタのピーク-ピークAC電流と平均DC負荷電流との比率、通常0.3

最大の1次ピーク電流(I_{LPEAK})は、全DC負荷電流(I_{TOTAL})とピーク-ピーク1次AC電流(I_{LPP})の半分との和に等しくなります。ピーク-ピークACインダクタ電流は、一般的に最大DC負荷電流の30%に設定され、ピークインダクタ電流は I_{OUT} の1.15倍となります。 LIR の値を大きくすることで、より小さなインダクタンスが使用できますが、損失、リップルが大きくなってしまいます。

全負荷時の1次ピーク電流は：

$$I_{LPEAK} = I_{TOTAL} + \frac{V_{OUT} \times (V_{IN(MAX)} - V_{OUT})}{2 \times f \times L_P \times V_{IN(MAX)}}$$

コアのパラメータ LI^2 が $L_P \times I_{LPEAK}^2$ より大きなコアを選択します。

巻線抵抗 R_P と R_S はできるだけ小さくし、数mΩに抑えます。コアに適した範囲で最大径の電線を用います。コイルは常に負荷に対して直列に挿入されるため、1次巻線での抵抗損失は $I_{TOTAL}^2 \times R_P$ となります。

最低巻線比 N_{MIN} は、5V : (15V - 5V)になります。+5Vの許容値を考慮して1 : 2.2を用います。巻線比を高く設定すると、VPPレギュレータの効率が低下します。

ダイオードの容量及び内部巻線の容量を最小化し、VDDシャントレギュレータでの損失を低減します。このことは、入力電圧が高い時、+5V負荷が重い時、そしてVDDでの負荷が無い時に顕著に現れます。

トランスの2次巻線の極性を間違えないように注意してください。VDD電源は、どちらの極性においても発生しますが、良好な動作は正しい極性の接続だけです。正しい極性接続かどうかは、VDDが無負荷で入力電圧(V_{IN})を全範囲で変化させた時のVDD電圧を測定することで確認します。VDDが13V~20Vの範囲を維持していれば、正しい接続になります。

電流検出抵抗(R_1 、 R_2)

検出抵抗は、全DC負荷電流を越えるインダクタのピーク電流を流さなければなりません。内部電流制限は、検出抵抗での電圧が公称100mV(最小80mV)に達した時に開始します。十分な出力電流能力を確実にするために、最小値を用います。+3.3V電源では $R_1 = 80mV / (1.15V \times I_{OUT})$ 、+5V電源では $R_2 = 80mV / (1.15V \times I_{TOTAL})$ となります($LIR = 0.3$ とする)。

検出抵抗値(例： $I_{OUT} = 3A$ の時、 $R_1 = 25m\Omega$)は、プリント基板上での数cmの幅の狭い配線と同じぐらいになるため、配線抵抗によって大きな誤差を発生することがあります。この誤差を防ぐために、検出抵抗とCS₋及びFB₋間をケルビン接続にします。例えば、図5に示すように、いかなるインダクタ及び負荷電流を導かないような分離した配線を用います。

このような配線は、最低間隔で並列になるようにします。安定性、低リップル出力を実現するために、このような配線でのレイアウトが重要になります(レイアウトとグラウンドの項を参照)。

MOSFETスイッチ(N1~N4)

4個のNチャネル・パワーMOSFETは、標準的には同等で“ロジックレベル”のFETを用います。即ち、僅か4Vのゲートソース間駆動電圧で、完全にオン(低 $r_{DS(ON)}$)しなければなりません。MOSFETの $r_{DS(ON)}$ は、理想的には検出抵抗値の2倍になるようにします。より低い $r_{DS(ON)}$ を備えたMOSFETは、ゲート容量が大きくなるため、スイッチング時間とスイッチング損失を増加させます。

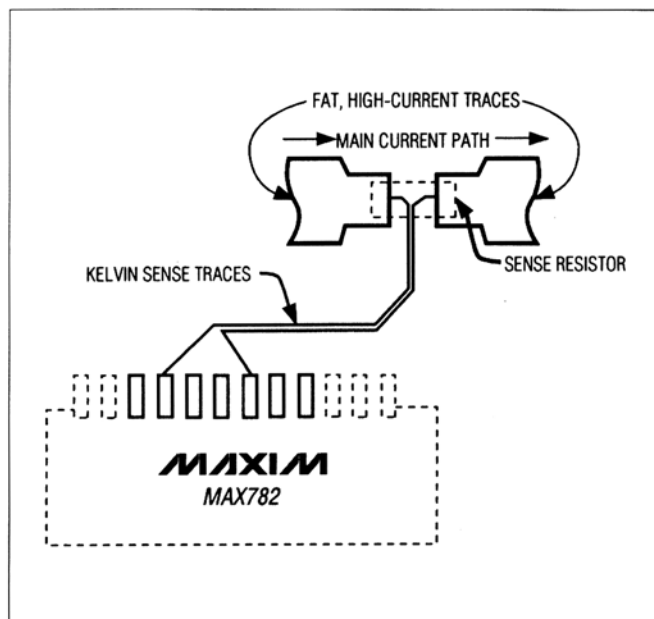


図5. 電流検出抵抗でのケルビン接続

ゲートスレッショルド規格の低いMOSFET(例: 最大 $V_{GS(TH)}$ が3Vではなく2V)が、特に高電流(5A)アプリケーションでは好ましいです。

出力フィルタコンデンサ(C6、C7、C14)

出力フィルタコンデンサは、ループ安定性と出力リップル電圧を決定します。安定性を得るための最低容量、及び最低ESRは次式のようになります。

$$C_F > \frac{V_{REF}}{V_{OUT} \times R_{CS} \times 2 \times \pi \times GBWP}$$

$$ESR_{CF} < \frac{V_{OUT} \times R_{CS}}{V_{REF}}$$

ここで、 C_F : 出力フィルタ容量、C6又はC7(F)

V_{REF} : リファレンス電圧、3.3V

V_{OUT} : 出力電圧、3.3V又は5V

R_{CS} : 検出抵抗(Ω)

GBWP: 利得帯域幅積、60kHz

ESR_{CF} : 出力フィルタコンデンサESR(Ω)

最低容量と最低ESRの両条件を満足するような出力コンデンサを選択します。低ESR条件を満足させるためには、計算された最低容量値の2~3倍のコンデンサを使用するのが適切と思われます。

連続電流モードでの出力リップルは:

$$V_{OUT(RPL)} = I_{LPP(MAX)} \times (ESR_{CF} + 1 / (2 \times \pi \times f \times C_F))$$

アイドルモードでは、リップルは容量性と抵抗性成分を持ちます。

$$V_{OUT(RPL)}(C) = \frac{4 \times 10^{-4} \times L}{R_{CS}^2 \times C_F} \times \left[\frac{1}{V_{OUT}} + \frac{1}{V_{IN} - V_{OUT}} \right] (V)$$

$$V_{OUT(RPL)}(R) = \frac{0.02 \times ESR_{CF}}{R_{CS}} (V)$$

全リップル $V_{OUT(RPL)}$ は、次式のように近似されます。

$V_{OUT(RPL)}(R) < 0.5 \times V_{OUT(RPL)}(C)$ の場合には

$$V_{OUT(RPL)} = V_{OUT(RPL)}(C)$$

それ以外では、

$$V_{OUT(RPL)} = 0.5 \times V_{OUT(RPL)}(C) + V_{OUT(RPL)}(R)$$

ダイオードD2(VDD整流用)

D2の電圧定格は、少なくとも $(2 \times V_{IN} + 5V + \text{安全マージン})$ 以上にします。最大入力電圧が30Vの場合には、電圧定格は少なくとも75V以上にします。ショットキダイオードは入力電圧が低い場合に適しており、入力電圧が7V以下の場合に使用します。入力電圧が高い場合には、高速のシリコンダイオード(高耐圧で低容量タイプ)を使用します。D2の電流定格は、VDDでの最大負荷電流の2倍以上にします。

ダイオードD3、D4

IN5819又は同等のショットキダイオードを使用します。D3とD4は僅か3%ぐらいの時間しか導通しないため、IN5819の1Aの電流定格で十分です。D3とD4の電圧定格は、バッテリーからの最大入力電圧以上にします。これらのダイオードには、ショットキダイオードを必ず用いて、損失の多いMOSFETのボディダイオードがオンすることを防ぎます。また同期整流用のMOSFETのすぐ近くに配置します。

ソフトスタートコンデンサ(C8、C9)

各SSピンとグランド間に接続されたコンデンサにより、電源が徐々に増加します。最大電流制限まで到達する時間 t_{SS} は、各SSピンの容量1000pFに対して約1msとなり、最低時間10 μ sです。標準的な容量値は、5V定格を満足させるために0.01~0.1 μ Fです。

この増加は電流制限回路に供給され、出力電圧が実際に増加する時間は負荷電流及び出力コンデンサ容量に依存します。図1の回路で負荷電流2A、SSコンデンサが無い場合には、出力が最大電圧値に達する時間は、ON₁がハイに駆動されてから約600 μ s後です。

ブーストコンデンサ(C4、C5)

コンデンサC4、C5はブースト電圧を蓄え、DH3及びDH5の駆動用として電源を供給します。0.1 μ Fを使用し、BST₁とLX₁ピンから10mm以内に配置します。

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

ブーストダイオード(D1A、D1B)

高速信号ダイオード(1N4148又は同等品)を使用します。

バイパスコンデンサ

入力フィルタコンデンサ(C1、C13)

入力フィルタコンデンサC1とC13の容量は、出力電力に対して最低 $3\mu\text{F}/\text{W}$ とします。コンデンサのESRは $150\text{m}\Omega$ 以下

とし、リングングを防ぐためにN1及びN2から 10mm 以内に配置し、マイナス端子を直接PGNDに接続します。コンデンサのサージ電流定格を越えないようにします。

VPP及びVDDバイパスコンデンサ(C10、C11、C12)

VDDに $2.2\mu\text{F}$ 、VPPAとVPPBに $1\mu\text{F}$ を使用します。

表3. 表面実装部品

(図1の回路図及び表4のメーカー一覧を参照)

COMPONENT	SPECIFICATION	MANUFACTURER	PART NO.
C1, C13	$33\mu\text{F}$, 35V tantalum capacitors	Sprague	595D336X0035R2B
C2	$4.7\mu\text{F}$, 15V tantalum capacitor	Sprague, Matsuo	595D475X0016A2B 267 M 1602 475
C3	$1\mu\text{F}$, 20V tantalum capacitor	Sprague, Matsuo	595D475X0016A2B 267 M 1602 475
C4, C5	$0.1\mu\text{F}$, 16V ceramic capacitors	Murata-Erie	GRM42-6X7R104K50V
C6	$330\mu\text{F}$, 10V tantalum capacitor	Sprague	595D337X0010R2B
C7, C14	$150\mu\text{F}$, 10V tantalum capacitors	Sprague	595D157X0010D2B
C8, C9	$0.01\mu\text{F}$, 16V ceramic capacitors	Murata-Erie	GRM42-6X7R103K50V
C10, C11	$1\mu\text{F}$, 35V tantalum capacitors	Sprague, Matsuo	595DD105X0035A2B 267 M 3502 105
C12	$2.2\mu\text{F}$, 25V tantalum capacitor	Sprague, Matsuo	595DD225X0025B2B 267 M 2502 225
D1A, D1B	1N4148SMTN diodes (fast recovery)	Philips	BAW56
D2	Fast-recovery high voltage diode	N.I.E.C.	EC11FS1
D3, D4	1N5819 SMT diodes	N.I.E.C.	EC10QS04
L1	$10\mu\text{H}$, 2.65A inductor	Sumida	CDR125-100
N1-N4	N-channel MOSFETs (SO-8)	Siliconix	Si9410DY
R1	0.025Ω , 1% (SMT) resistor	IRC	LR2010-01-R025-F
R2	0.020Ω , 1% (SMT) resistor	IRC	LR2010-01-R020-F
L2	Transformer (these two have different sizes and pinouts)	Coiltronics Transpower Technologies	CTX03-12067-1 TTI5870
	Transformer (for 5.5V, 200kHz operation)	Coiltronics	CTX03-12062-1
	Custom Transformer: Core Set Bobbin Clamp Primary Secondary	TDK TDK TDK	PC40EEM12.7/13.7-A160 BEM12.7/13.7-118G FEM12.7/13.7-A 8 turns #24 AWG 18 turns #26 AWG

表4. 表面実装部品のメーカー一覧

Company	Factory FAX [country code]	USA Phone
Central Semi	[1] 516 435-1824	(516) 435-1110
Coiltronics	[1] 407 241-9339	(407) 241-7876
IRC	[1] 213 772-9028	(213) 772-2000
Matsuo	[81] 6-331-1386	(714) 969-2491
Maxim	[1] 408 737-7194	(408) 737-7600
Murata-Erie	[1] 404 736-3030	(404) 736-1300
N.I.E.C.	[81] 3-3494-7414	(805) 867-2555*
Siliconix	[1] 408 727-5414	(408) 988-8000
Sprague	[1] 508 339-5063	(508) 339-8900
Sumida	[81] 3-3607-5428	(708) 956-0666
TDK	[81] 3-3278-5358	(708) 803-6100
Transpower Tech.	[1] 702 831-3521	(702) 831-0140
Zetex	[44] 61 627 5467	(516) 543-7100

* Distributor

アプリケーション情報

効率の考察

広い負荷電流範囲において素晴らしい効率を実現するには、バランスの取れた設計を行うことで、特にパワーMOSFETを選択する際での極端な部品選択を行わないことです。一般的に最良のアプローチは、公称バッテリー電圧(例えば、NiCd又はNiMHでの1.2V/セル)において、軽負荷及び重負荷(ホストコンピュータでのサスペンド及び動作モードに対応する)の2つの負荷条件に適するよう設計することです。効率は、ハイサイドスイッチの飽和電圧が入力電圧に対して低い限りにおいて、入力電圧が低減されることで向上します。もし選択が可能ならば、最も低い電圧のバッテリーパックを使用することが望ましいですが、最低6セル以上とします。

重負荷での効率

スイッチ、コイル、検出抵抗での寄生抵抗による損失は、負荷電流が高い場合に大きな要素になります。重負荷時においては、MAX782は連続コンダクションモードで動作し、このモードではインダクタ電流での大きなDCオフセットと小さな三角波のAC成分(+3.3V用インダクタの項目を参照)が存在します。このDC電流は負荷電流とほぼ同じです。全インダクタ電流はこのDCオフセット電流と等しいという仮定に基づくことで、抵抗損失を容易に推測することができます。

重負荷時の大きな損失の原因は、次の順序のようになります。

- I^2R 損失
- ゲート充電損失
- ダイオード導通損失
- スイッチング損失
- コンデンサのESR損失
- ICの動作電流による損失

重負荷時でのインダクタのコア損失は、インダクタ電流のAC成分が小さいことから、大変低くなります。このため、コア損失はこの計算式においては考慮されていません。

$$\begin{aligned}\text{効率} &= P_{\text{OUT}}/P_{\text{IN}} \times 100\% \\ &= P_{\text{OUT}}/(P_{\text{OUT}} + P_{\text{D_TOTAL}}) \times 100\%\end{aligned}$$

$$P_{\text{D_TOTAL}} = P_{\text{D}(I^2R)} + P_{\text{D_GATE}} + P_{\text{D_DIODE}} + P_{\text{D_TRAN}} + P_{\text{D_CAP}} + P_{\text{D_IC}}$$

$$P_{\text{D}(I^2R)} = \text{抵抗損失} = I_{\text{LOAD}}^2 \times (R_{\text{COIL}} + r_{\text{DS(ON)}} + R_{\text{CS}})$$

ここで、 R_{COIL} : コイルのDC抵抗 (Ω)

$r_{\text{DS(ON)}}$: MOSFETのドレイン-ソース間オン抵抗 (Ω)

R_{CS} : 電流検出抵抗 (Ω)

同期整流とハイサイドスイッチ用の2つのMOSFETが同等で、またこれらがインダクタ電流を時分割しているため、 $r_{\text{DS(ON)}}$ の項が決められます。もし2つのMOSFETが同等でない場合には、損失はそれぞれの $r_{\text{DS(ON)}}$ をデューティサイクルで平均化することで求められます。

$$P_{\text{D_GATE}} = \text{ゲート駆動損失} = q_{\text{G}} \times f \times V_{\text{L}}$$

ここで、 V_{L} : MAX782のロジック電源電圧(公称5V)

q_{G} : ローサイドとハイサイドスイッチのゲートチャージの和(C)

ゲート駆動損失は、MOSFETではなくIC内部で消費され、このためパッケージの温度上昇をもたらします。2つの同等なMOSFETの q_{G} は、1つのMOSFETのゲート容量(データシートでの規格値)を単純に2倍すればよいです。

$$P_{\text{D_DIODE}} = \text{ダイオードの導通損失} = I_{\text{LOAD}} \times V_{\text{D}} \times t_{\text{D}} \times f$$

ここで、 t_{D} : ダイオードの導通時間(110ns typ)

V_{D} : ショットキダイオードの順方向電圧(V)

f : スイッチング周波数(Hz)

$$P_{\text{D_TRAN}} = \text{トランスの損失} = \frac{V_{\text{IN}}^2 \times C_{\text{RSS}} \times I_{\text{LOAD}} \times f}{I_{\text{DRIVE}}}$$

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

ここで、 C_{RSS} ：ハイサイドMOSFETの逆伝達容量
(データシートでのパラメータ)

f ：スイッチング周波数

I_{DRIVE} ：MAX782のハイサイドのゲート駆動出力でのピーク電流能力(DH5又はDH3、約1A)

スイッチング損失は、キャッチダイオードの容量、コイルの巻線容量、ローサイドスイッチのドレイン容量を含む、スイッチング箇所での浮遊容量によって発生します。この損失は $PD_{SW} = V_{IN}^2 \times C_{STRAY} \times f$ で与えられますが、 C_{RSS} 損失と較べると無視できます。ローサイドのスイッチは、オン状態ではドレイン-ソース間電圧が低いため、僅かな損失しか発生しません。

$PD_{CAP} = \text{コンデンサのESR損失} = I_{RMS}^2 \times ESR$
また、

$I_{RMS} = \text{RMS AC入力電流}$

$$= I_{LOAD} \times \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

ここで、ESR：入力バイパスコンデンサの等価直列抵抗(Ω)

回路が重負荷時には、出力フィルタコンデンサにはチョッピング電流が流れ込まないため、コンデンサ損失は小さいです。出力コンデンサには、ほんの僅かな三角波のACリップル電流しか見られません。入力バイパスコンデンサのリップル電流定格は、 I_{RMS} 以上にします。

PD_{IC} はICの自己消費電力で、データシートのパラメータ($V_{IN} = 15V$ 時にIC全体で6mW typ)です。この消費電力は、+5Vのステップダウンスイッチモード電源がオンしている限りでは、+5V出力からIC自体に供給されているため、入力電圧に全く依存しません。各バックコントローラの効率を計算する際には、各コントローラの自己消費電流が全体の約半分のため、 PD_{IC} を3mWとします。

例：+5VバックSMPSで、 $f = 300kHz$ 、 $V_{IN} = 15V$ 、 $I_{LOAD} = 2A$ 、 $R_{CS} = R_{COIL} = ESR = 25m\Omega$ 、両MOSFETはSi9410DYで $r_{DS(ON)} = 0.05\Omega$ 、 $C_{RSS} = 160pF$ 、 $q_G = 30nC$ とする。

$PD_{TOTAL} = 400mW (I^2R) + 90mW (GATE) + 36mW (DIODE) + 22mW (TRAN) + 22mW (CAP) + 3mW (IC) = 573mW$

効率 = $10W / (10W + 573mW) \times 100\% = 94.6\%$
(実際の測定値は94%)

軽負荷時の効率

軽負荷時には、PWMは断続コンダクションモードで動作し、このモードではインダクタ電流は各スイッチングサイクルにおいてゼロまで放電します。重負荷時には顕著ではなかった、新しい損失のメカニズムが発生してきます。基本的に異なる点は、断続モードにおいては、インダクタ電流のAC成分が負荷電流に較べて大きくなることです。これによって、コア損失及び出力フィルタコンデンサ損失が

増加します。軽負荷時の効率を最良にするには、十分な電力トロイダルタイプのフェライトコアが推奨されます。

軽負荷時において、インダクタは連続モードでのほぼ一定した電流に較べて、三角波の電流パルスを提供します。このパルスは、アイドルモードの電流コンパレータによって設定されたポイントまで増加します。このポイントは、フルスケールの電流制限レベルの約25%に内部設定されています。この25%のスレッシュホールドにより、低電流効率と出力電圧ノイズの両特性のバランスが最適化されています。効率特性は、このスレッシュホールドが約45%に設定された方が良くなりますが、出力ノイズが高くなってしまいます。

I^2R 損失を低減するために、極端な部品として大型で低い $r_{DS(ON)}$ のMOSFETを使用すると、結果として中間及び軽負荷状態で最悪な効率を招いてしまいます。例え重負荷時においても、50Aの大型MOSFETのゲート駆動損失によって、低い $r_{DS(ON)}$ によって得られる利点も帳消しになってしまいます。

レイアウトとグラウンド

設計された出力電力、高効率及び低ノイズを実現するためには、良好なレイアウトが必要です。良好なレイアウトには、グラウンドプレーン、適切な部品配置、適切なパターン幅を用いた正しい配線等が含まれます。次に示したポイントが重要な順序です。

1. グラウンドプレーンは、最適化された特性を得るために欠くことができません。殆どのアプリケーションでは、電源は多層基板上に構成されており、4層またはそれ以上の銅箔面全部の使用を推奨します。上面と下面は互いの接続に使用し、内部層はグラウンドプレーン面に使用してください。
2. ケルビン接続された電流検出抵抗のトレースは、短く、互いに近づけ、そして常にスイッチング箇所から離します(図5を参照)。
3. LX接続点での部品、N1、N3、D3、L1はできるだけ近づけて配置します。これによって、グラウンドのインダクタンスが制限されるため、抵抗損失及びスイッチング損失が低減されます。もう一方のLX接続点での部品、N2、N4、D4、L2についても同様に配置します。
4. 入力フィルタコンデンサC1は、N1のドレインから10mm以内に配置します。接続される銅箔トレースは大電流を流すため、少なくとも2mm幅以上にし、5mm幅ぐらいが最適です。
- 同様に、C13もN2のドレインに近づけて配置し、広いトレースに接続します。
5. MOSFETゲートへの接続は、クリーンなスイッチングを行うために短くし、低インダクタンス化を計ります(20mm以内で、0.5mm幅以上)。

6. 良いシールドを行うために、高電圧なスイッチング信号 (MOSFETのゲート駆動DH3とDH5、BST3とBST5、2つのLX接続点)はボードの片面側に配線し、もう一方の面に敏感な点 (CS3、CS5、FB3、FB5、REF)を配線することで、最良な状態になります。
7. GNDおよびPGNDピンは、直接グランドプレーンに接続します。グランドプレーンは理想的には多層基板の内部層を 사용합니다。
8. バイパスコンデンサC2は、VLピンにできるだけ近づけて (10mm以内)配置します。
9. トランスの2次側での容量を最小化します。D2とC12は互いに近づけて、2次側に配置し、そしてICのVDDピンへ短いトレースで出力します。もしこの配線が50mm以上になる場合には、VDDピンの近くで0.1μFでバイパスしてください。

評価ボードのレイアウトを“評価キット”の項目で示してあります。このレイアウトにより、優れた低ノイズ、高効率を提供します。

パワーレディ及び電源シーケンス

“パワーレディ”信号は、内蔵されたコンパレータの1個を用いて発生することができます。この場合には、電源の1つ (図6の例では+5V電源)を高抵抗で構成された電圧分圧器を経由してコンパレータの入力に接続します。+5V出力用のコンパレータのスレッシュホールドは、R1とR2によって、 $V_{TH} = 1.65V \times (R1 + R2) / R2$ の計算式で設定されます。例として、 $R1 = 1M\Omega$ 、 $R2 = 604k\Omega$ とすると、公称スレッシュホールド $V_{TH} = 4.38V$ になります。

もし、+3.3V及び+5V電源の両方が立ち上がった際に、パワーレディ信号が必要な場合には、図7に示す監視回路用製品MAX707を使用してください。+3.3V電源用のコンパレータのスレッシュホールドは、R1とR2によって $V_{TH} = 1.25V \times (R1 + R2) / R2$ の計算式で設定されます。例として、 $R1 = 1.2M\Omega$ 、 $R2 = 1M\Omega$ とすると、公称スレッシュホールド $V_{TH} = 2.75V$ になります。+5V電源用のスレッシュホールドは、MAX707によって公称4.65Vに内部設定されています。どちらかの電源がそのスレッシュホールド以下の期間、そして両電源が復帰後最低140msの期間、リセットは発生された状態になります。

もし、+3.3Vと+5V電源のシーケンスが重要な場合には、いくつかの方法があります。例えば、SS3とSS5の容量を調整することで、2つの電源がシーケンス通りに立ち上がるようにします。この方法は、各電源の立ち上がり時間が負荷によって影響されるため、各電源のそれぞれの条件によってSSコンデンサを調整する必要があります。

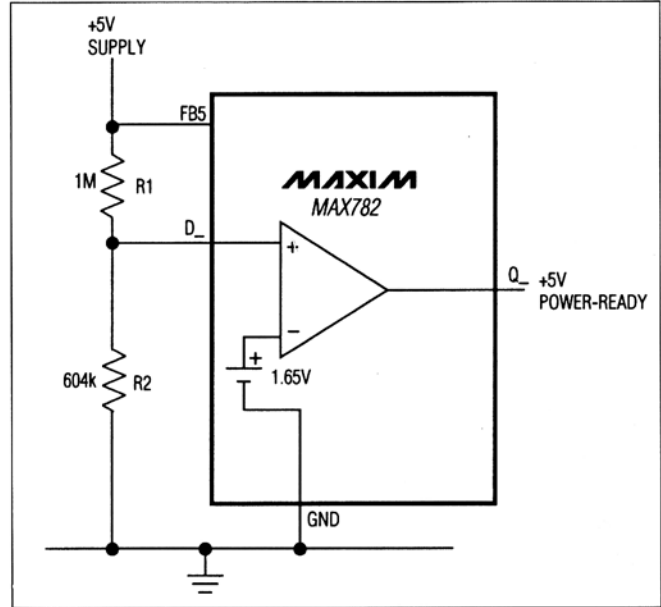


図6. +5V電源用パワーレディ信号

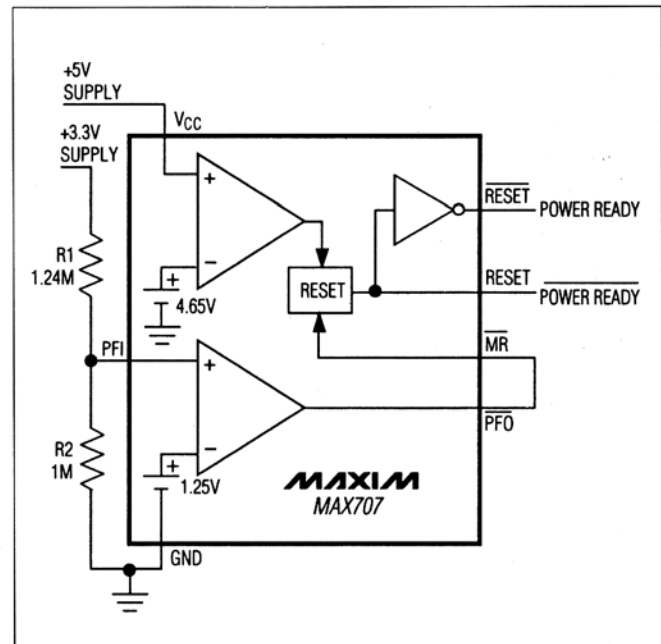


図7. 外部電圧監視IC (MAX707) による、+3.3Vと+5Vの両電源用パワーレディ信号

もう一つの方法は、片方の電源の“パワーレディ”のコンパレータ出力信号を用いて、もう一方のON_ピン入力を制御することです (図6)。

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

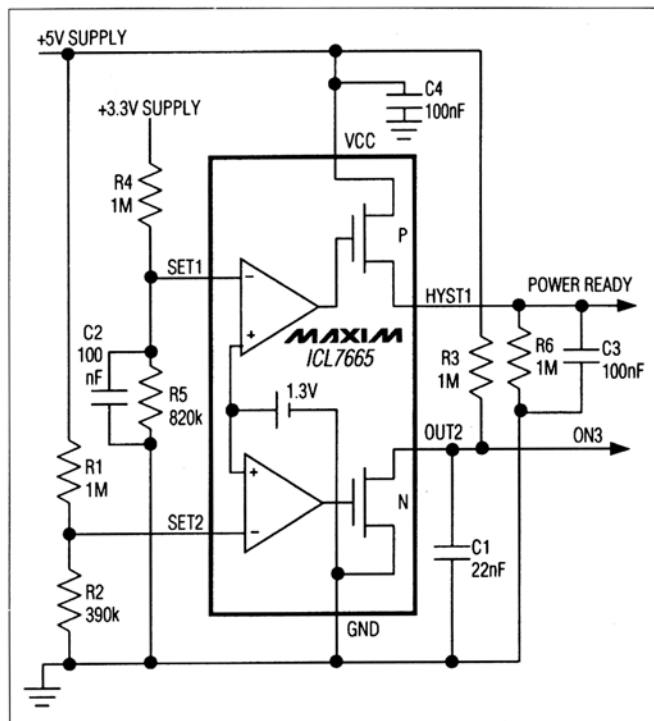


図8. インテル486SL用電源シーケンス

図8には、電源シーケンスのより複雑な例を示します。インテル社の486SLコンピュータは、パワーアップ時には+3.3Vの前に+5Vが立ち上がらなければなりません。パワーレディ信号は、最低50ms後に必要です。この回路のON3出力は、MAX782のON3ピンに接続され、またオープンドレインの出力にワイヤードOR接続することで、ほかの回路によって+3.3V電源をオフすることができます。

PCMCIAスロットの+3.3V/+5VのVCC切換え

MAX782にはレベルシフタを内蔵しており、PCMCIAカードのVCCを+3.3Vまたは+5Vに切り換えるための外部MOSFETを簡単に駆動することができます。PCMCIAカードをソケットに挿入する時に、活線接続によりPCMCIAカードを損傷させないために、カードエッジ上のVCCピンは0Vにパワーダウンしなければなりません。最も簡単な方法は、メカニカルスイッチを用いて、PCMCIAカードが挿入される前に機構的にオープンにすることです。VCCを開閉するスイッチは、カードがソケットに完全に挿入された時点で、閉じることが可能です。図9に、この方式と2つのMOSFETの正しい接続方法を示します。N2のドレインとソースが逆向きに誤って挿入されているように見えますが、これはVCCが+5V電源に接続された時に、MOSFETのボディーダイオードによって+3.3V電源が5Vにプルアップされることを防ぐために逆に接続されています。

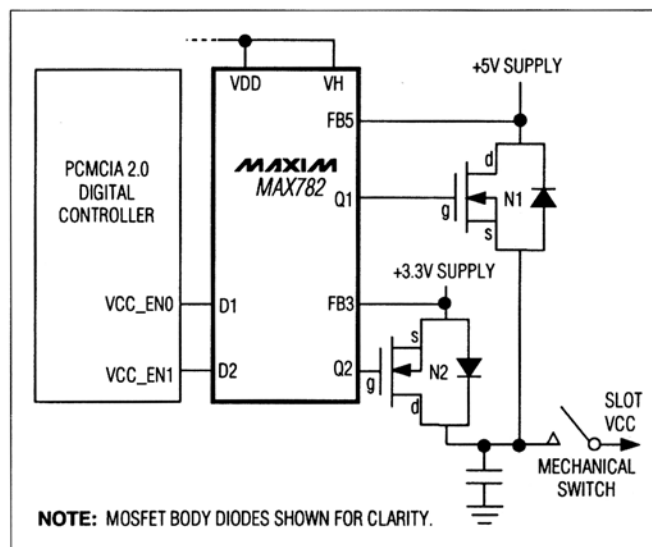


図9. PCMCIAスロットの簡単なVCC切換え

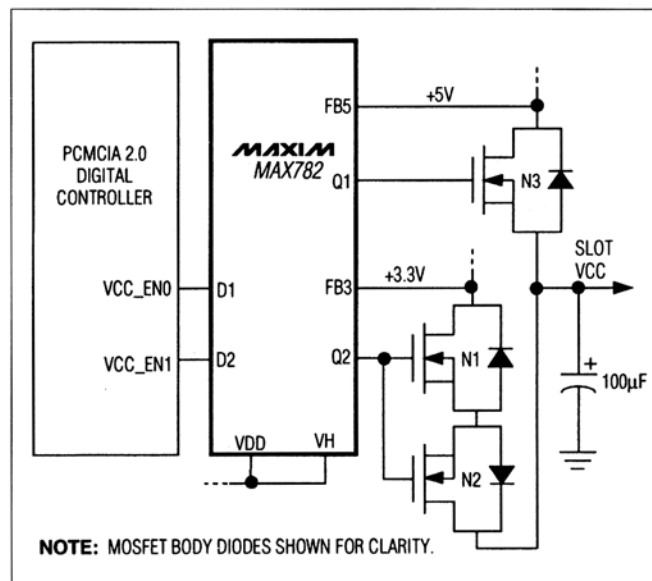


図10. レベルシフタを用いたPCMCIAスロットのVCC切換え

図10に、VCC電源をPCMCIAスロットに接続するもう一つの方法を示します。メカニカルスイッチの使用を避けたため、機構的な内部ロックの安全性は提供できません。N1、N2の2つのMOSFETを、それぞれのボディーダイオードが逆向きになるように接続することで、VCCがメカニカルスイッチを用いなくても0Vにシャットダウンでき、また+3.3V電源が5Vにプルアップされずに、VCCを5Vに接続することができます。

表5. 低電圧動作部品

(Circuit of Figure 1, $f = 200\text{kHz}$, V_{IN} Range = 5.5V to 12V)

Transformer L2:	Coiltronics CTX03-12062 (low-leakage inductance, 10 μH primary)
Filter Capacitor C6:	660 μF
Sense Resistor:	25m Ω
Flyback Rectifier D2:	1N5819 or equivalent Schottky diode

MAX782は、この目的に使用できる3つのコンパレータ/レベルシフタを内蔵しており、各PCMCIAポート用に2つが必要になります。2つのトランジスタを図11のように使用することで、2つ目のPCMCIAスロット用に、2つのTTL入力からのMOSFETゲートドライバが可能になります。部品定数は、5Vから3.3Vの切換えを、メークビフォアブレークでのグリッチを発生させずに、またVCC電源のブレークを起こすことなくスムーズに行えるように設定します。

低電圧(6セル)動作

低入力電圧、例えば6セルのNiCdバッテリーの終止電圧6Vでは、入出力電圧差が低くなるため、+5Vバックレギュレータでの新たな要求が発生します。標準アプリケーション回路は、供給電圧が6.5Vまで良好に動作しますが、6.5V以下に低下した場合には、数個の部品変更が必要になります(表5)、動作周波数を200kHzに設定しなければなりません。2つの主要な問題点は、負荷過渡応答と+15V VDD電源の出力能力になります。

+5Vの負荷過渡応答は、インダクタ電流のスルーレートが低下するため悪化し、そしてハイサイドスイッチのオン期間でのバックインダクタに印加される電圧が低減されるため、さらに引き起こされます。そして、+5Vのフィルタコンデンサ容量が増加されていない限り、急激な負荷変動によって+5Vの出力が低下します。この場合には、コンデンサ容量のみが影響し、ESRは影響しないことに注意してください。このため、増加される容量については、通常の低ESRスイッチング用コンデンサと並列に、低価格の一般的なコンデンサを追加すればよいです。ステップ負荷変動による電圧低下は次式で示されます。

$$V_{SAG} = \frac{I_{STEP}^2 \times L}{2 \times C_F \times (V_{IN(MIN)} \times DMAX - V_{OUT})}$$

ここでDMAXは、最大デューティサイクルです。オシレータ周波数が200kHzに低減された場合、PWMコンパレータの伝播遅延が一定しているため、全体としての割合が低下するため、より高いデューティサイクルが可能になります。

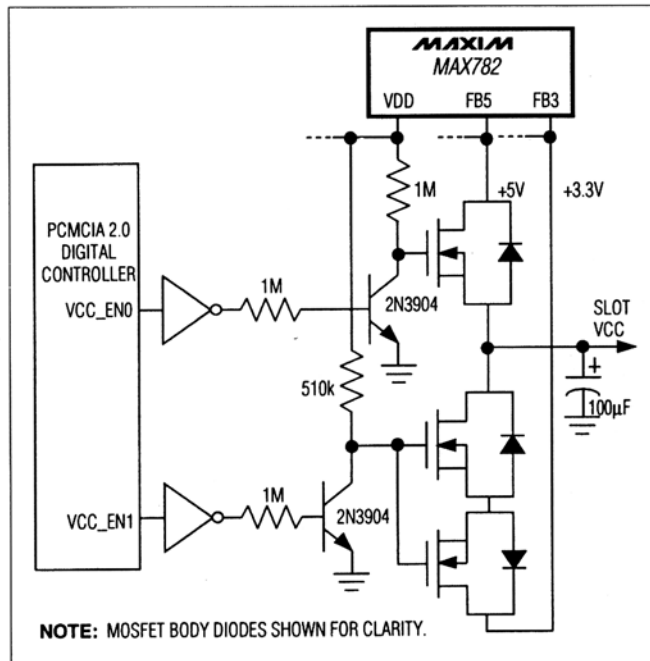


図11. PCMCIA 2.0スロットのVCCスイッチ用ディスクリート回路

200kHzにおける、試験された最悪でのDMAX値は92%です。インダクタンス値を低下させることで、フィルタのコンデンサ容量を低減することができますが、入力電圧が高い時にはノイズが(高ピーク電流のために)増加してしまいます。

表5に示した部品は、 $V_{IN} = 5.5\text{V}$ 時にメイン+5V電源から2Aを供給でき、また $V_{IN} = 5.7\text{V}$ 時にメイン+5V電源から2Aと同時に+15V電源から70mAを供給することができます。+3.3V電源の部品については、変更する必要はありません。

+15V電源の負荷能力は、入力電圧が低い時に、特に重負荷において影響されます。+5V電源が重負荷時においては、フライバック巻線コントローラのための充分なデューティサイクルが無いため、2次側にエネルギーを供給することができません。VDDの負荷電流の制限は、デューティサイクルの最悪制限値、及びトランス2次側での寄生抵抗とインダクタンスによって決定されてしまいます。これらの寄生要素、特にトランスの漏れインダクタンスと+15Vの整流ダイオードの順方向インピーダンスによって、1次電流が反転しトランスがフォワードモードで導通している短期間での、2次側での電流の立ち上がり速度を制限します。標準動作特性を参照して下さい。低電圧のアプリケーションで、+15Vの負荷電流を多く(例えば、6セル動作で+12V VPPが120mA以上)必要とする場合、MAX783を参照して下さい。このMAX783はMAX782と類似していますが、+15Vのフライバック巻線コントローラが+5V側から+3.3V側に変更されています。

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

トータルシャットダウン

+5V及び+3.3V電源がオフされた場合には、MAX782の全回路消費は約70 μ AとMOSFETのオフリークage電流との和になります。NiCd電池によっては、電池が完全に放電され、そして長期間(数ヶ月)負荷状態で放置された場合には、損傷することがあります。例えば100 μ Aでも、長期間放置した場合には損傷を与えることがあります。

ON5を“ロー”にし、MAX782のV₊ピンへの電源を断つことで、ブートストラップされた+5V電源はターンオフされ、電源システムを完全にシャットダウンすることができます。これにより、コントローラへの電源を取り除き、全ての電源をターンオフさせます。この状態において、消費電流はトランジスタのオフリークage電流レベルに低減します。V₊ラインの電力は大変少ないため、V₊電源を容易にオフさせることができます。しかしながら、バッテリーからの全電力をスイッチさせることは、大変難しいことになります。

図12に、モーメンタリ・スイッチによって全システムをオン/オフするための、ロジックインタフェースを示してあります。ロジック回路はバッテリー電源から動作しているため、バッテリーからの入力電圧はフリップ・フロップ・ゲートの標準電圧範囲(4000シリーズのCMOS回路では18V)によって制限されます。アクティブハイのOFF入力により、スイッチが押された時と同様に、電源をロジック制御によりターンオフすることができます。このロジック入力が必要な場合には、R1とQ1を取り除きます。電源は、スイッチによるハードウェアのみによって、ターンオンすることができます。自動的にターンオフさせるためには、OFF入力をバッテリー電圧の検出用コンパレータ、又はVL駆動されたタイマに接続します。OFF入力に接続された信号は、パワーアップ時にハイのグリッチが発生しないように注意します。

外付けリニアレギュレータによる補助VPP出力の発生

図13に、VDDラインから補助VPP出力を供給する、ロードロップアウトのリニアレギュレータの回路設計を示してあります。この回路は、ロジック信号によりターンオフでき、また出力は5V又は12Vに切り換えることができます。VDDでの高周波ノイズの除去も優れています。もしモノリシックのリニアレギュレータを使用する場合には、300kHzでのPSRR特性が優れたものを使用してください。

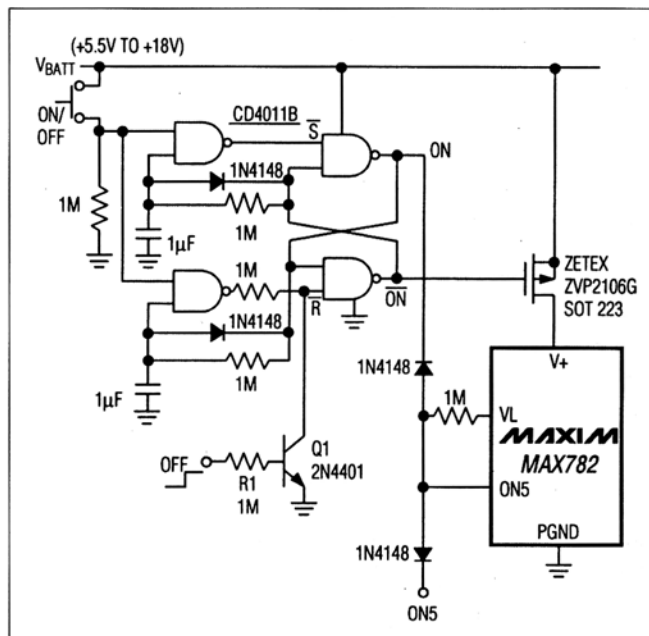


図12. ハードウェア/ソフトウェアによるトータルシャットダウン回路

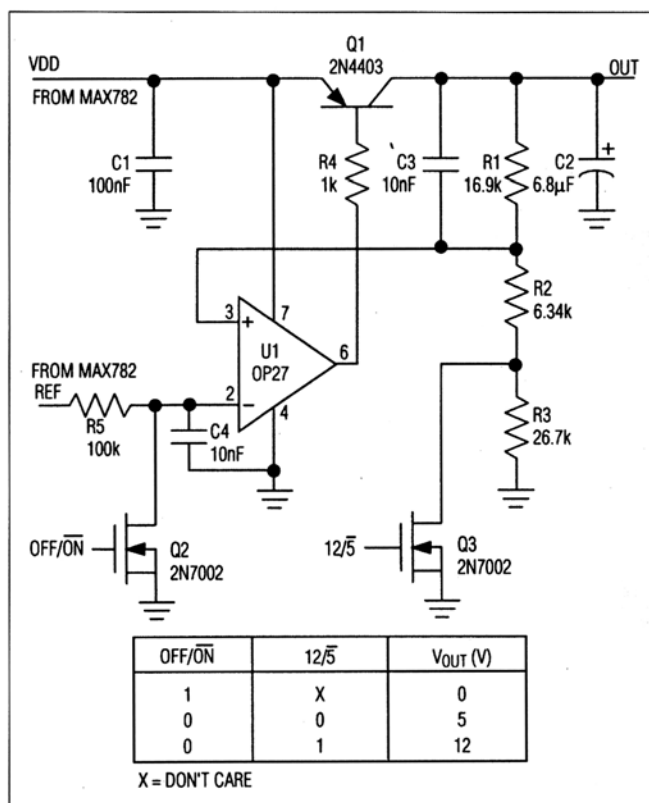


図13. 補助VPP出力用の外付けレギュレータ

評価キット

MAX782評価キット (EVキット) は、表面実装部品によって組み立てられた、デモ用ボードです。このキットは標準回路によって組み立てられ、3V、5V、VPPの各出力をディップスイッチを用いて制御しています。このボードのバッテリー入力電圧範囲は6.5V～30Vで、出力電力は30Wです。全ての機能は、標準CMOS/TTLロジックレベルで制御されます。

評価キットのセットアップ

評価キットを、次の手順でセットアップします。

1. BATT IN端子に電源を接続します。電源電圧範囲は6.5V～30Vです。入力電流は、入力電圧及び出力電力に関係し、数アンペア程度です。
2. ON5のディップスイッチをONに設定し、+5V出力をターンオンさせます。5V OUTのパッドから+5V/3Aを、+15V OUTのパッドから+15Vを供給できます。
3. ON3のディップスイッチをONに設定し、+3.3V出力をターンオンさせます。3.3V OUTのパッドから+3.3V/3Aを供給できます。この2つのレギュレータは独立して動作します。
4. VPPA/VPPBのプログラマブル電圧出力を使用する場合には、ON5をイネーブルにします。4個のディップスイッチを所望の出力に設定し、VPPAとVPPBのパッドで電圧を測定します。DA0とDAIがVPPA出力を、DB0とDBIがVPPB出力を制御します。

評価キットの詳細

バッテリー入力

BATT IN：バッテリー入力、6.5V～30V

GND：グラウンド

バッテリー入力電圧は、6.5V～30Vにします。入力電圧の上限は、入力バイパスコンデンサ(C1、C13)の電圧定格で制限され、そしてMAX782の最大定格30Vを越えないようにします。入力電圧が高くなるほど、入力コンデンサの外形サイズが大きくなります。

低電圧検出コンパレータ

レベルシフト/ハイサイドドライバを試験するには、Q1～Q3出力をプルアップするための+15V(VDD)を供給するために、ON5をイネーブルにします。VHパッドにおいて、ハイサイドドライバ電圧を測定して下さい。ロジックレベル入力のDI～D3のパッドによってQ1～Q3を制御します。DI～D3の各入力がある“ハイ”のロジックレベルの時に、対応す

るQ1～Q3がVHにプルアップされます。

アクティブの場合には、Q1～Q3はVHにプルアップされます。ボード裏面に装着された抵抗R16によって、ハイサイドドライバの電圧VHを+15Vにプルアップしています。R16の抵抗を取り除き、そしてR15に抵抗を接続することでVHが+3.3V出力に接続されます。またはR15とR16の両抵抗を取り除き、3V～20Vの任意の電圧をVHパッドに加えることもできます。Q1～Q3は、高電流の負荷を直接駆動することには適していませんので注意して下さい。

DI～D3のコンパレータは、各入力に抵抗分圧器(R11/R12、R10/R13、R9/R14)を接続することで、精密電圧検出器として使用できます。

電源コントローラ

ON3：3.3V電源をイネーブル

ON5：5.0V電源をイネーブル

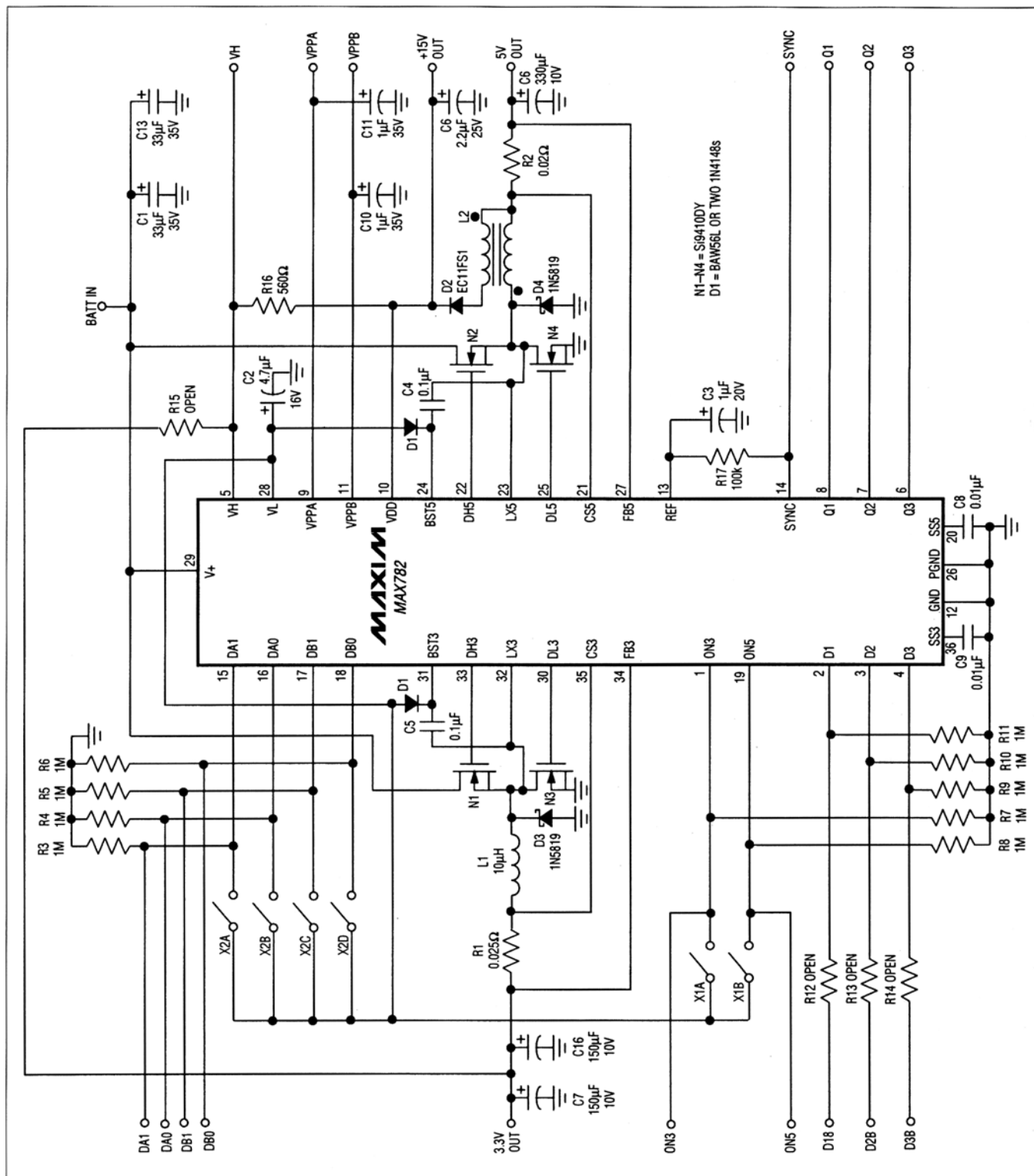
SYNC：スイッチモード電源の周波数入力

VPP電圧出力

PCMCIAとコンパチブルなプログラマブル電圧出力は、DA0、DAI、DB0、DBIのロジックレベル入力によって制御されます。MAX782は、工業標準のインテル社の82365とコンパチブルなVPPA/VPPB PCMCIAコントローラを備えています(端子説明を参照)。4個のディップスイッチは、パッドと同じように接続されています。左側から、スイッチ1はDAIを、スイッチ2はDA0を、スイッチ3はDBIを、スイッチ4はDB0を制御します。VPPAとVPPBは、各60mAを供給する能力があります。

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782



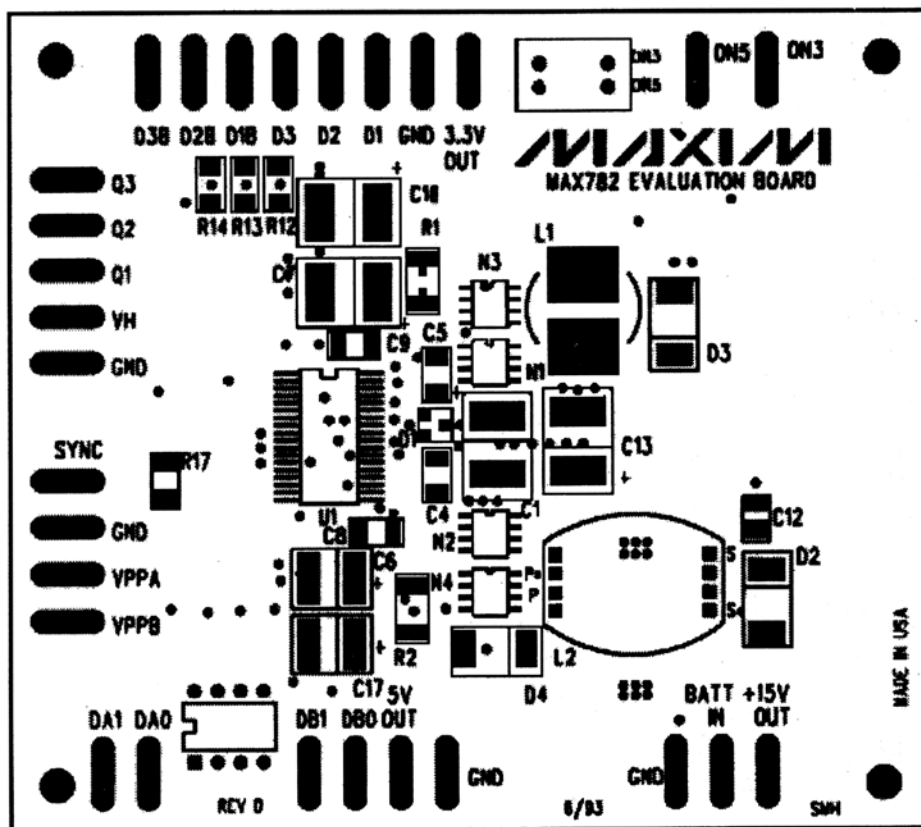


図15. MAX782評価キットの表面部品配置図とシルク図(上視図)

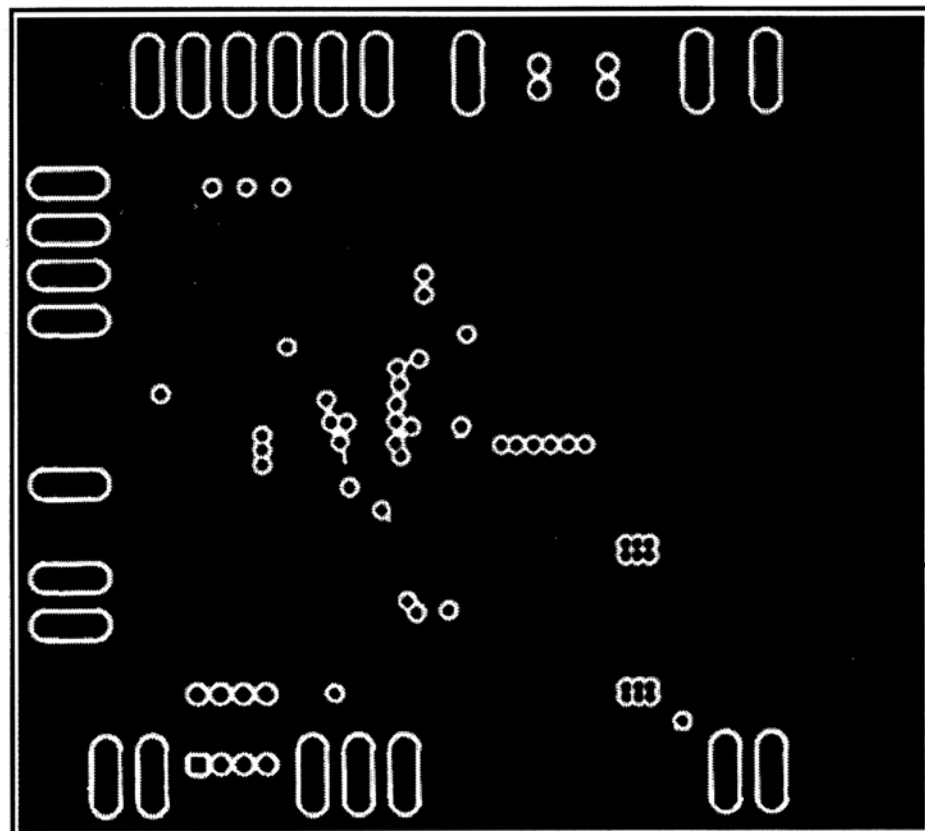


図16. MAX782評価キットのグラウンドプレーン(2、3層、上視図)

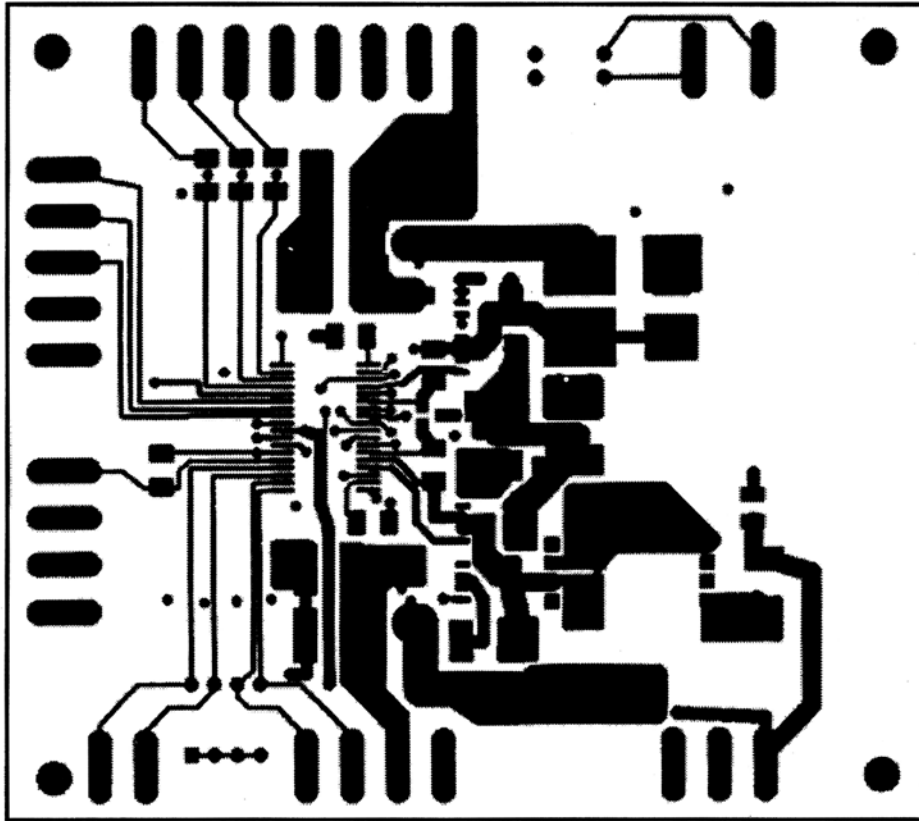


図17. MAX782評価キットの上層面パターン(1層、上視図)

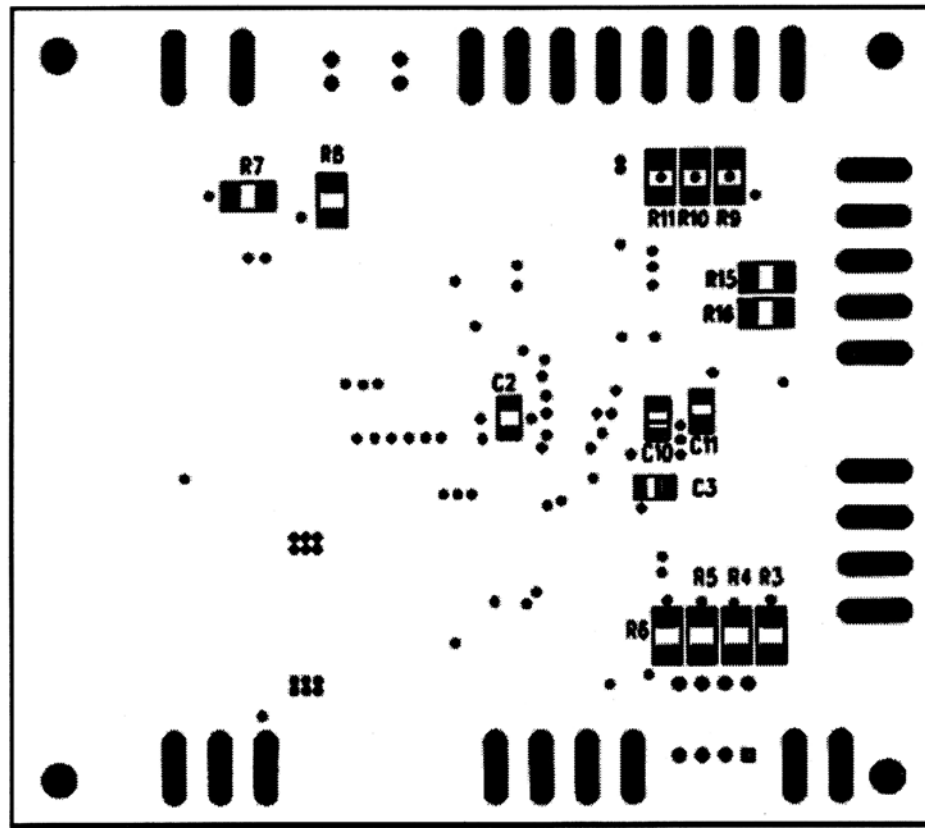


図18. MAX782評価キットの裏面部品配置図とシルク図(下視図)

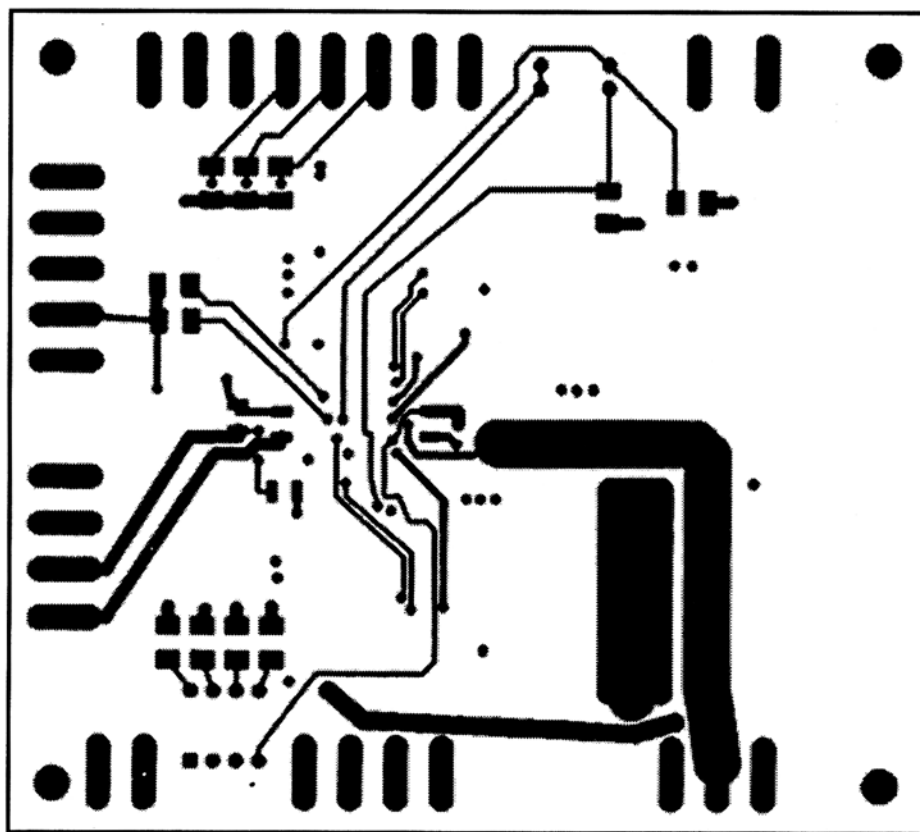
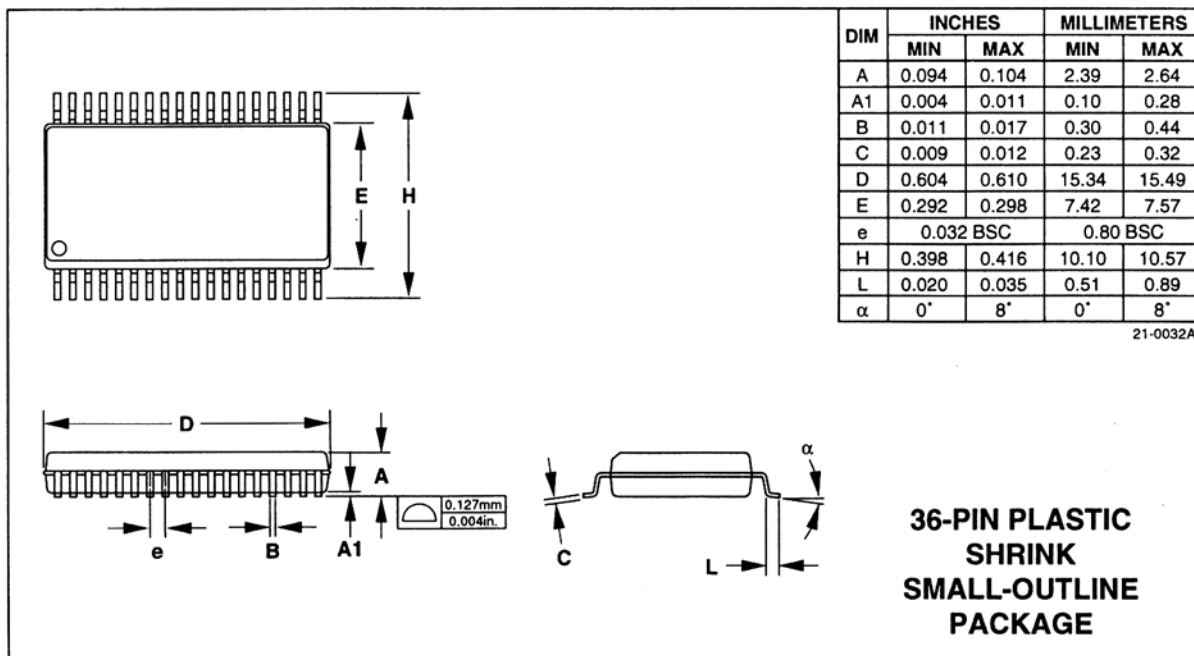


図19. MAX782評価キットの下層面パターン(4層、上視図)

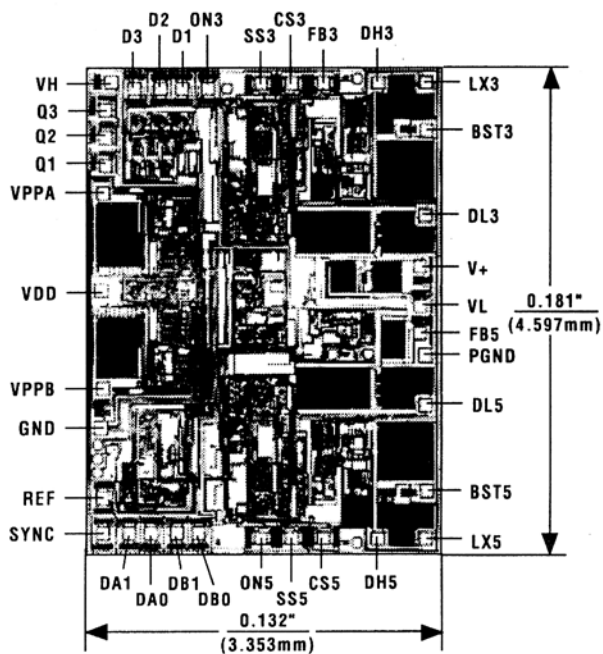
ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX782

パッケージ



チップ構造図



TRANSISTOR COUNT: 1569
SUBSTRATE CONNECTED TO GND

型番(続き)

PART	TEMP. RANGE	PIN-PACKAGE	VOUT
MAX782C/D	0°C to +70°C	Dice*	—
MAX782EBX	-40°C to +85°C	36 SSOP	3.3V
MAX782REBX	-40°C to +85°C	36 SSOP	3.45V
MAX782SEBX	-40°C to +85°C	36 SSOP	3.6V

EV KIT	TEMP. RANGE	BOARD TYPE
MAX782EVKIT-SO	0°C to +70°C	Surface Mount

* Contact factory for dice specifications.

販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03) 3232-6141 FAX. (03) 3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086(408)737-7600