

MAXIM

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

概要

MAX686は、正入力電圧を+27.5V又は-27.5Vまでの負LCDバイアス電圧に変換するDAC制御ブースト/インバータICです。このデバイスは内部NチャンネルMOSFETスイッチ、プログラマブル電流制限及び出力電圧のデジタル調整用6ビットDACを包含し、小型16ピンQSOPパッケージ(8ピンSOPパッケージと同サイズ)で提供されています。

MAX686は広範囲の負荷で高い効率を提供するために、電流制限パルス周波数変調(PFM)制御を使用しています。スイッチング周波数は高くなっているため(300kHzまで)、小型の外部コンポーネントも利用できます。

ディスプレイロジック電圧を排除すると、 $\overline{\text{LCDON}}$ 出力によってLCDバイアス電圧が自動的にディセーブルされ、ディスプレイが保護されるようになっています。MAX686のIC用入力電圧範囲は+2.7V~+5.5V、インダクタ用の入力電圧範囲は+0.8V~+27.5Vです。自己消費電流は65 μA (typ)、シャットダウン電流は1.5 μA となっています。

MAX686は省スペース、消費電力の低減及びバッテリー寿命の延長を目的として高集積化されているため、バッテリー駆動の携帯機器用に最適です。MAX629はMAX686と同じ機能を提供しますが、DACは組み込まれていません。これらのデバイスには、設計を容易にするための評価キットも用意されています。

アプリケーション

正又は負LCDバイアス

パーソナルデジタルアシスタント

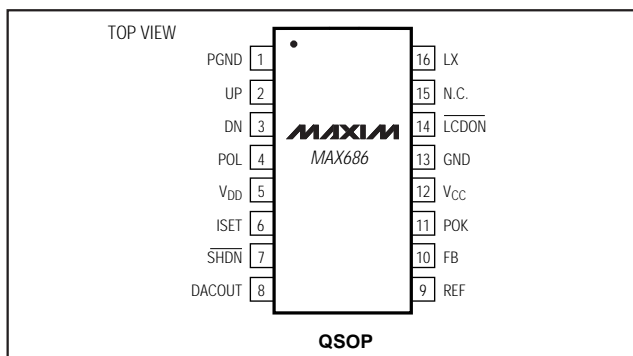
ノートブックコンピュータ

ポータブルデータ収集ターミナル

パームトップコンピュータ

バラクタチューニングダイオードバイアス

ピン配置



特長

- ◆ 内部500mA、28V Nチャンネルスイッチ (外部FET不要)
- ◆ 出力電圧：+27.5V~-27.5Vの範囲で調整可能
- ◆ 6ビットDAC制御出力電圧
- ◆ 効率：最高90%
- ◆ パッケージ：小型16ピンQSOPパッケージ (8ピンSOPと同サイズ)
- ◆ パワーOKインジケータ
- ◆ 自己消費電流：65 μA
- ◆ シャットダウン電流：1.5 μA
- ◆ スwitchング周波数：最高300kHz

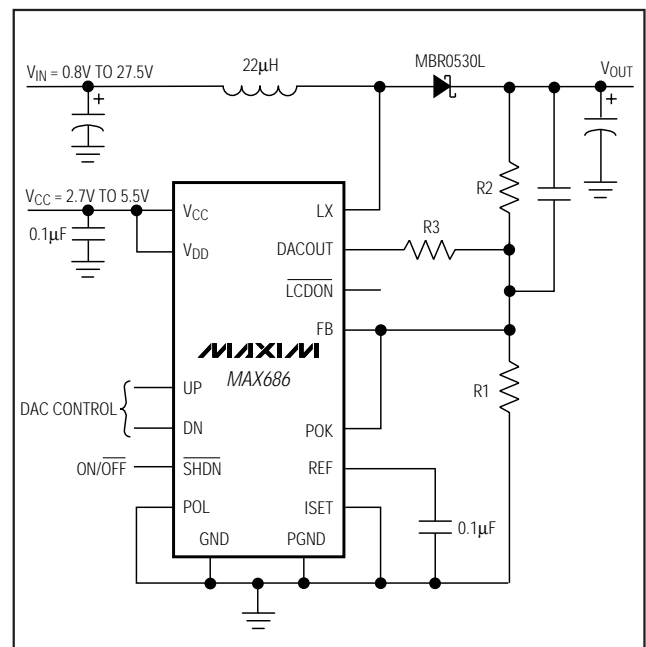
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX686C/D	0°C to +70°C	Dice*
MAX686EEE	-40°C to +85°C	16 QSOP

*Dice are specified at $T_A = +25^\circ\text{C}$, DC parameters only.

ファンクションダイアグラムは、データシートの最後に記載されています。

標準動作回路



DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

ABSOLUTE MAXIMUM RATINGS

Voltage		Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
V_{CC} , ISET, POK, POL, $\overline{\text{SHDN}}$, UP, DN, V_{DD} to GND	-0.3V to +6V	QSOP (derate 8.30mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$)667mW
FB, REF, DACOUT to GND	-0.3V to ($V_{CC} + 0.3\text{V}$)	Operating Temperature Ranges
PGND to GND	-0.3V to +0.3V	MAX686C/D0 $^\circ\text{C}$ to +70 $^\circ\text{C}$
LX, LCDON to GND	-0.3V to +30V	MAX686EEE-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
Current		Storage Temperature Range-65 $^\circ\text{C}$ to +160 $^\circ\text{C}$
LX (sinking)600mA	Lead Temperature (soldering, 10sec)+300 $^\circ\text{C}$
LCDON (sinking)10mA	

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{CC} = V_{DD} = V_{IN} = +5\text{V}$, $C_{REF} = 0.1\mu\text{F}$, $T_A = 0^\circ\text{C}$ to +85 $^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage (Note 1)	V_{CC} , V_{DD}		2.7		5.5	V
Input Voltage	V_{IN}	Voltage applied to L1	0.8		V_{OUT}	V
Supply Current	$I_{CC} + I_{DD}$	POL = GND, $V_{FB} = 1.3\text{V}$, $I_{DACOUT} = 0\text{mA}$		65	125	μA
Shutdown Current	I_{SHDN}	$\overline{\text{SHDN}} = \text{GND}$		1.3	4	μA
V_{CC} Undervoltage Lockout	V_{LOCK}	Rising or falling	2.10	2.5	2.65	V
V_{CC} Undervoltage Lockout Hysteresis				100		mV
V_{CC} DAC Reset Threshold	V_{RESET}		0.5	1.5	2.1	V
Line Regulation		Boost configuration, $V_{OUT} = 27.5\text{V}$, $I_{LOAD} = 5\text{mA}$, $V_{CC} = V_{DD} = 2.7\text{V}$ to 5.5V		0.1		%/V
Load Regulation		Boost configuration, $V_{OUT} = 27.5\text{V}$, $I_{LOAD} = 0\text{mA}$ to 5mA		0.01		%/mA
LX						
LX Voltage Range	V_{LX}				28	V
LX Switch Current Limit	I_{LX}	ISET = V_{CC}	0.42	0.50	0.58	A
		ISET = GND	0.21	0.25	0.29	
LX On-Resistance	R_{LX}	$V_{CC} = V_{DD} = 5\text{V}$, $I_{LX} = 100\text{mA}$		0.6	1.2	Ω
		$V_{CC} = V_{DD} = 3.3\text{V}$, $I_{LX} = 100\text{mA}$		0.8	1.6	
LX Leakage Current	I_{LXLEAK}	$V_{LX} = 28\text{V}$			1.5	μA
Maximum LX On-Time	t_{ON}		8	10	12	μs
Minimum LX Off-Time	t_{OFF}	POL = GND, $V_{FB} > 1.2\text{V}$	0.8	1	1.2	μs
		POL = V_{CC} , $V_{FB} < 0.15\text{V}$	2.8	3.5	4.2	
		POL = GND, $V_{FB} < 0.8\text{V}$	4	5	6	
		POL = V_{CC} , $V_{FB} > 0.4\text{V}$	4	5	6	

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = V_{DD} = V_{IN} = +5V$, $C_{REF} = 0.1\mu F$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE AND FB INPUT						
REF Output Voltage	V_{REF}	$V_{CC} = V_{DD} = 2.7V$ to $5.5V$, no load	1.225	1.250	1.275	V
REF Load Regulation		$I_{REF} = 0\mu A$ to $25\mu A$, $C_{REF} = 0.1\mu F$		1	10	mV
		$I_{REF} = 0\mu A$ to $50\mu A$, $C_{REF} = 0.47\mu F$		1.5		
FB Set Point	V_{FB}	$POL = GND$	1.225	1.250	1.275	V
		$POL = V_{CC}$	-15	0	15	mV
FB Input Bias Current	I_{FB}				± 50	nA
POWER OK COMPARATOR, LCDON OUTPUT						
POK Threshold	V_{POK}	V_{POK} rising	1.100	1.125	1.150	V
POK Input Current	I_{POK}				± 50	nA
POK Hysteresis				12		mV
LCDON Sink Current	I_{LCDON}	$V_{LCDON} = 0.4V$, $V_{POK} = 1.25V$	2	6		mA
LCDON Leakage Current		$V_{LCDON} = 28V$, $V_{POK} = GND$		0.02	1	μA
DAC OUTPUT (Notes 2, 3)						
Full-Scale Output Voltage	V_{FS}	$-50\mu A < I_{DACOUT} < 0\mu A$	$V_{REF} - 0.015$	V_{REF}	$V_{REF} + 0.015$	V
Zero-Scale Output Voltage	V_{ZS}	$0\mu A < I_{DACOUT} < 20\mu A$	0		15	mV
Resolution			6			bits
Mid-Scale Accuracy	MSA	Mid-scale = $V_{REF} \times 32/63$	-2		2	%
Differential Nonlinearity	DNL	Guaranteed monotonic	-1		1	LSB
Output Resistance in Shutdown	R_{DACOUT}			1.5		k Ω
LOGIC INPUTS: POL, ISET, UP, DN, SHDN						
Input Low Level	V_{IL}	$2.7V < V_{CC} = V_{DD} < 5.5V$			0.7	V
Input High Level	V_{IH}	$2.7V < V_{CC} = V_{DD} < 5.5V$	2.4			V
Input Bias Current	I_{BIAS}				± 1	μA
Pulse Width High	t_{PWH}	UP, DN, $T_A = +25^\circ C$	1			μs
Pulse Width Low	t_{PWL}	UP, DN, $T_A = +25^\circ C$	1			μs
Pulse Separation	t_{PWS}	UP, DN, $T_A = +25^\circ C$	1			μs

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

ELECTRICAL CHARACTERISTICS

($V_{CC} = V_{DD} = V_{IN} = +5V$, $C_{REF} = 0.1\mu F$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage (Note 1)	V_{CC}, V_{DD}		2.7		5.5	V
Input Voltage	V_{IN}	Voltage applied to L1	0.8		V_{OUT}	V
Supply Current	$I_{CC} + I_{DD}$	$POL = GND, V_{FB} = 1.3V, I_{DACOUT} = 0mA$			125	μA
Shutdown Current	I_{SHDN}	$\overline{SHDN} = GND$			4	μA
V_{CC} Undervoltage Lockout	V_{LOCK}	Rising or falling	2.10		2.65	V
LX						
LX Voltage Range	V_{LX}				28	V
LX Switch Current Limit	I_{LX}	$ISET = V_{CC}$	0.4		0.6	A
		$ISET = GND$	0.2		0.3	
LX On-Resistance	R_{LX}	$V_{CC} = V_{DD} = 5V, I_{LX} = 100mA$			1.2	Ω
		$V_{CC} = V_{DD} = 3.3V, I_{LX} = 100mA$			1.6	
LX Leakage Current	I_{LXLEAK}	$V_{LX} = 28V$			1.5	μA
Maximum LX On-Time	t_{ON}		7.5		12.5	μs
Minimum LX Off-Time	t_{OFF}	$POL = GND, V_{FB} > 1.2V$	0.7		1.3	μs
		$POL = V_{CC}, V_{FB} < 0.15V$	2.8		4.2	
		$POL = GND, V_{FB} < 0.8V$	3.8		6.2	
		$POL = V_{CC}, V_{FB} > 0.4V$	3.8		6.2	
REFERENCE AND FB INPUT						
REF Output Voltage	V_{REF}	$V_{CC} = V_{DD} = 2.7V$ to $5.5V$, no load	1.22		1.28	V
REF Load Regulation		$I_{REF} = 0\mu A$ to $25\mu A, C_{REF} = 0.1\mu F$			10	mV
FB Set Point	V_{FB}	$POL = GND$	1.22		1.28	V
		$POL = V_{CC}$	-15		15	mV
FB Input Bias Current	I_{FB}				± 50	nA
POWER OK COMPARATOR, \overline{LCDON} OUTPUT						
POK Threshold	V_{POK}	V_{POK} rising	1.05		1.20	V
POK Input Current	I_{POK}				± 50	nA
\overline{LCDON} Sink Current	$I_{\overline{LCDON}}$	$V_{\overline{LCDON}} = 0.4V, V_{POK} = 1.25V$	2			mA
DAC OUTPUT (Notes 2, 3)						
Full-Scale Output Voltage	V_{FS}	$-50\mu A < I_{DACOUT} < 0\mu A$		$V_{REF} - 0.02$	$V_{REF} + 0.02$	V
Zero-Scale Output Voltage	V_{ZS}	$0\mu A < I_{DACOUT} < 20\mu A$	0		15	mV
Resolution			6			Bits
Mid-Scale Accuracy	MSA	Mid-scale = $V_{REF} \times 32/63$	-3		3	%
LOGIC INPUTS: POL, ISET, UP, DN, \overline{SHDN}						
Input Low Level	V_{IL}	$2.7V < V_{CC} = V_{DD} < 5.5V$			0.7	V
Input High Level	V_{IH}	$2.7V < V_{CC} = V_{DD} < 5.5V$	2.4			V
Input Bias Current	I_{BIAS}				± 1	μA

Note 1: The MAX686 requires a supply voltage at $V_{CC} = V_{DD}$ between $+2.7V$ and $+5.5V$; however, the voltage that supplies the inductor can vary from $+0.8V$ to $+27.5V$, depending on circuit operating conditions.

Note 2: The DAC output is set to its midpoint value at power-on.

Note 3: The DAC setting is guaranteed to remain valid as long as V_{CC} is greater than the V_{CC} DAC Reset Threshold.

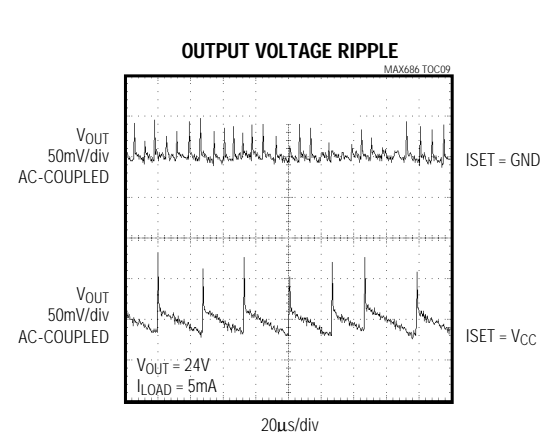
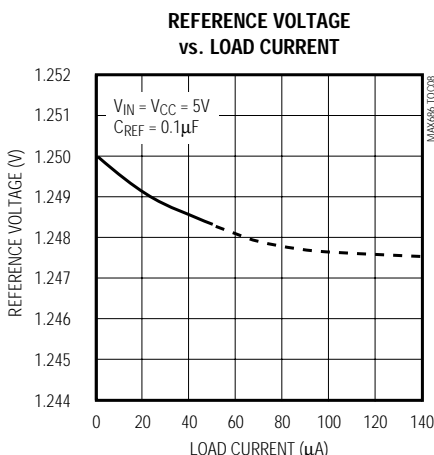
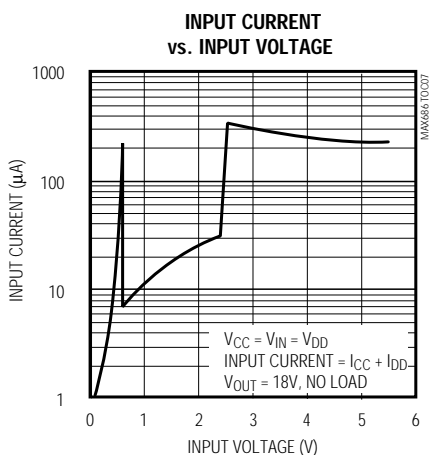
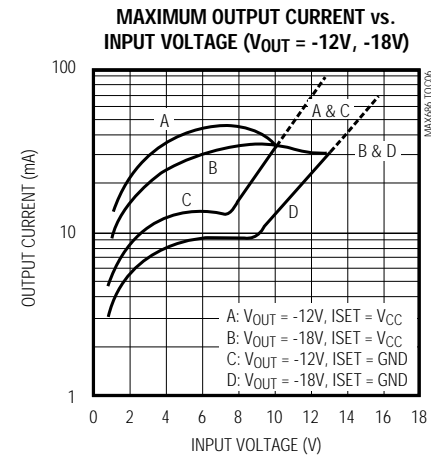
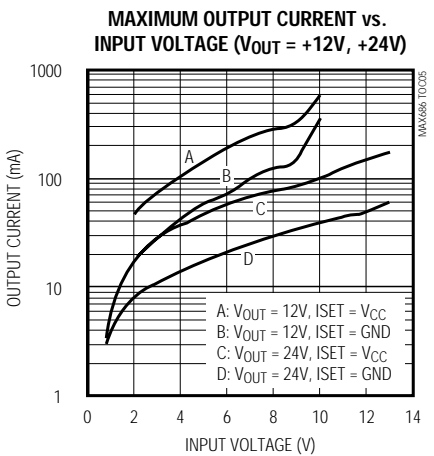
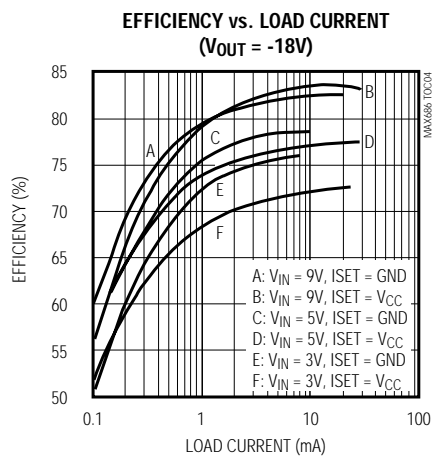
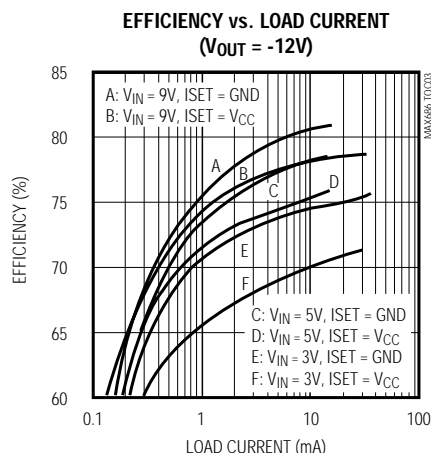
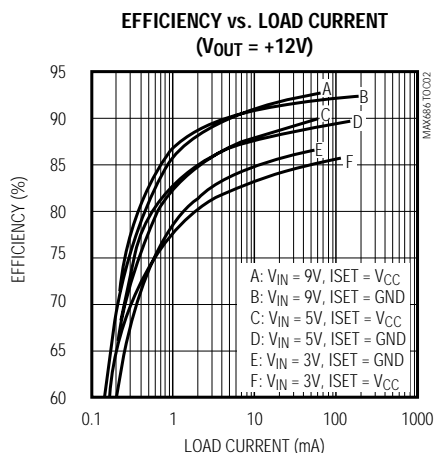
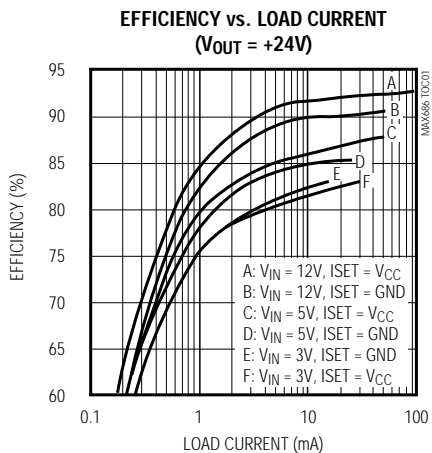
Note 4: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX6886

標準動作特性

(Circuits of Figures 1 and 2, $V_{CC} = V_{DD} = V_{IN} = +5V$, $L1 = 22\mu H$, $\overline{SHDN} = V_{CC}$, $C_{REF} = 0.1\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)

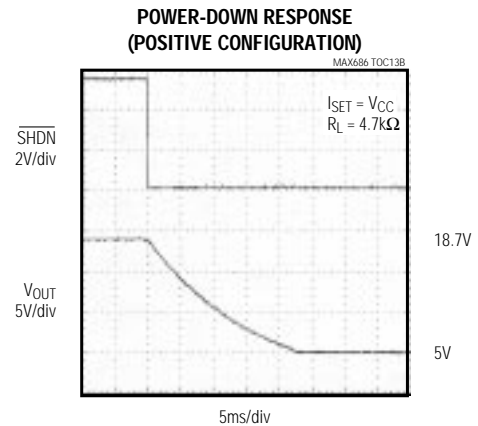
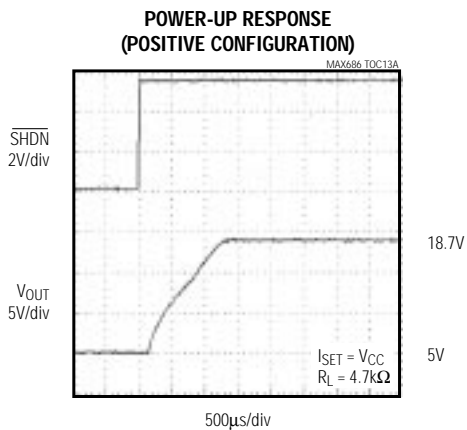
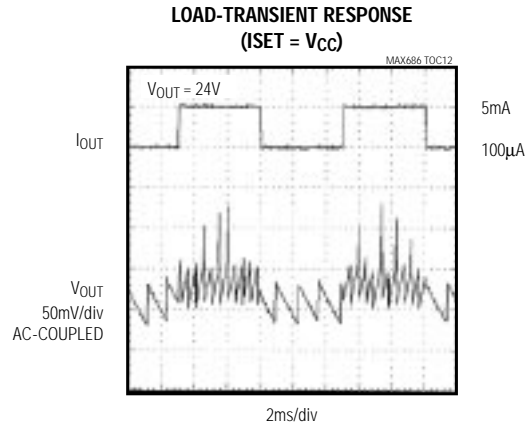
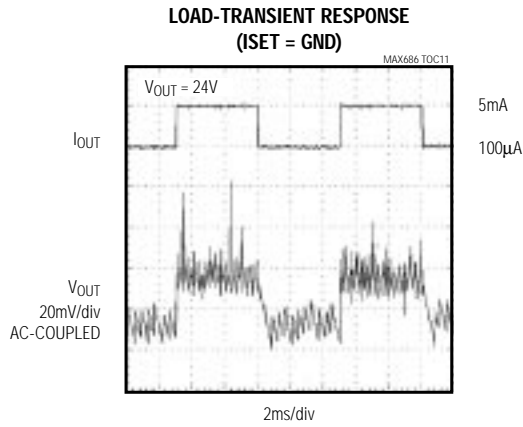
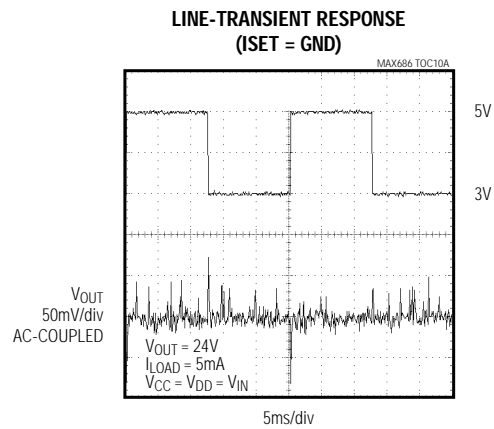
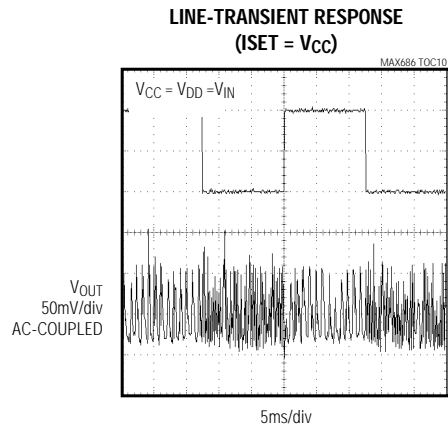


DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX6686

標準動作特性(続き)

(Circuits of Figures 1 and 2, $V_{CC} = V_{DD} = V_{IN} = +5V$, $L1 = 22\mu H$, $\overline{SHDN} = V_{CC}$, $C_{REF} = 0.1\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)

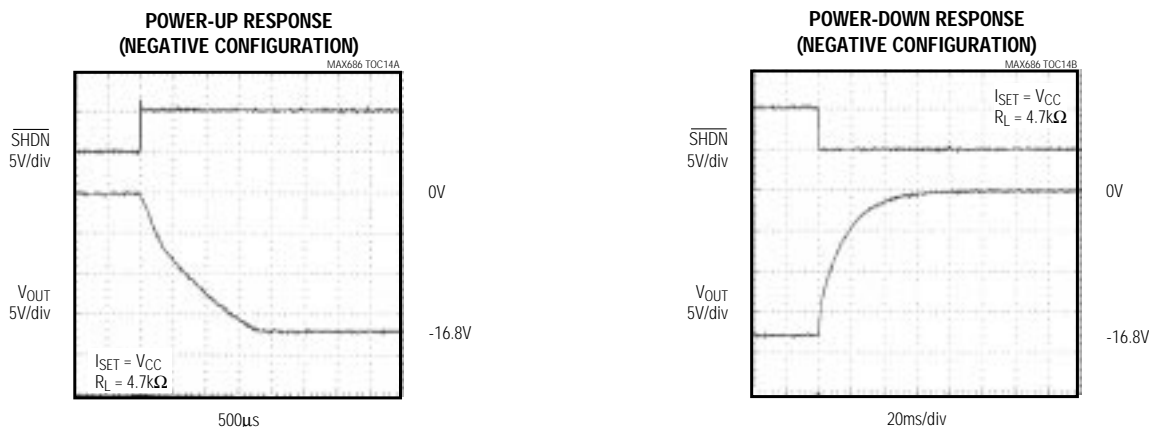


DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

標準動作特性(続き)

(Circuits of Figures 1 and 2, $V_{CC} = V_{DD} = V_{IN} = +5V$, $L1 = 22\mu H$, $\overline{SHDN} = V_{CC}$, $C_{REF} = 0.1\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子	名称	機能
1	PGND	パワーグランド。GNDに接続してください。
2	UP	インクリメント出力電圧入力。 V _{OUT} が増加するように、各立上りエッジでDACをステップアップします。
3	DN	デクリメント出力電圧入力。 V _{OUT} が減少するように、各立上りエッジでDACをステップダウンします。
4	POL	極性入力。正又は負の出力電圧をレギュレーションできるように、FBの極性及びスレッシュホールドを変化します。又、コードが増加すると常に出力電圧が増加するように、DAC出力の極性も変化します。正の出力電圧の場合はPOL = GNDに、負の出力電圧の場合はPOL = V _{CC} に設定してください。
5	V _{DD}	内部MOSFET用のゲート駆動電源。V _{CC} に接続してください。
6	ISET	LX電流リミットの設定。内部スイッチのピーク電流リミットを設定します。500mA電流リミットの場合はV _{CC} に、250mA電流リミットの場合はGNDに接続してください。
7	\overline{SHDN}	シャットダウン入力。 \overline{SHDN} がロジックローになると、MAX686はシャットダウンモードになります。通常動作時はV _{CC} に接続してください。
8	DACOUT	DAC出力電圧
9	REF	リファレンス出力。0.1µFセラミックコンデンサでGNDにバイパスしてください。
10	FB	フィードバック入力。MAX686の出力電圧を設定するには、外部分圧器に接続してください。詳細については、「DACを使用した場合の出力電圧の設定」の項を参照してください。
11	POK	パワーOKセンス入力/パワーOKコンパレータ入力。1.125V以上の電圧をPOKに供給すると、 \overline{LCDON} がローに設定されます。V _{IN} 又はV _{OUT} の監視用抵抗分圧器に接続してください。
12	V _{CC}	IC電源入力
13	GND	グランド
14	\overline{LCDON}	パワーOKコンパレータオープンドレイン出力。LCDの電源をオン/オフするには、外部スイッチに接続してください。詳細については、「POK及び \overline{LCDON} によるLCDの制御」の項を参照してください。
15	N.C.	無接続。内部接続されていません。
16	LX	内部28V、500mA Nチャンネルスイッチのドレイン

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

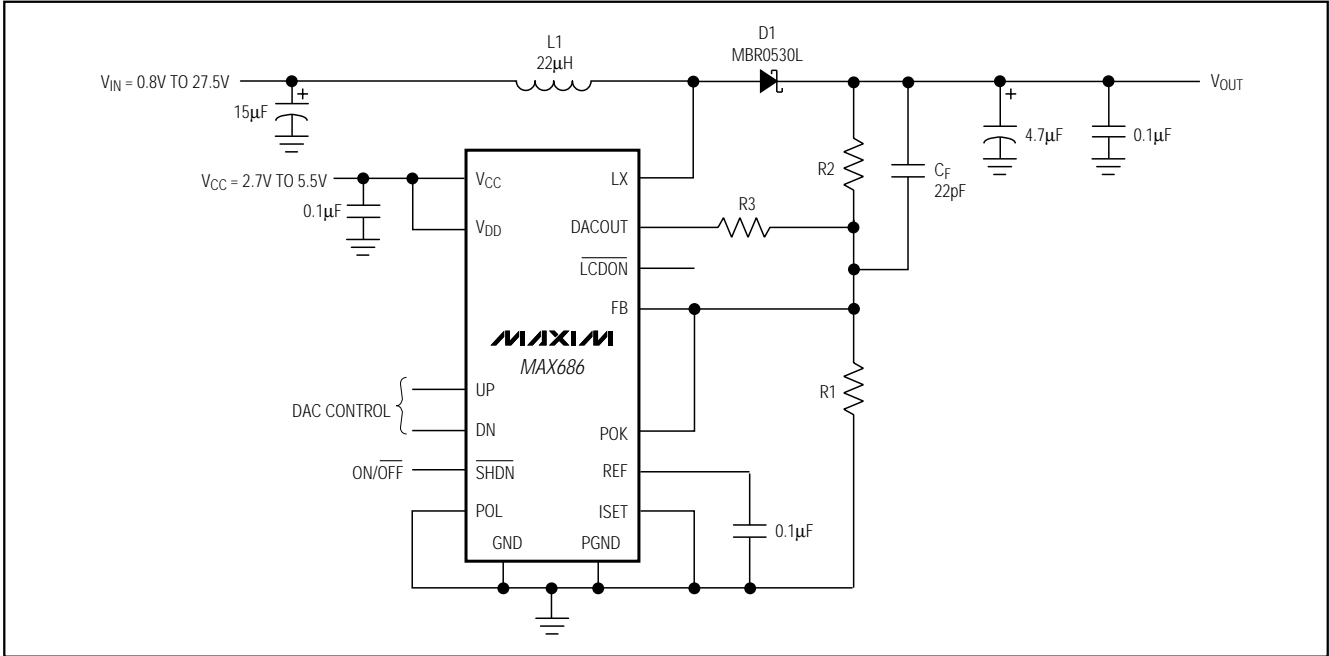


図1. ブーストコンバータ：正の出力電圧

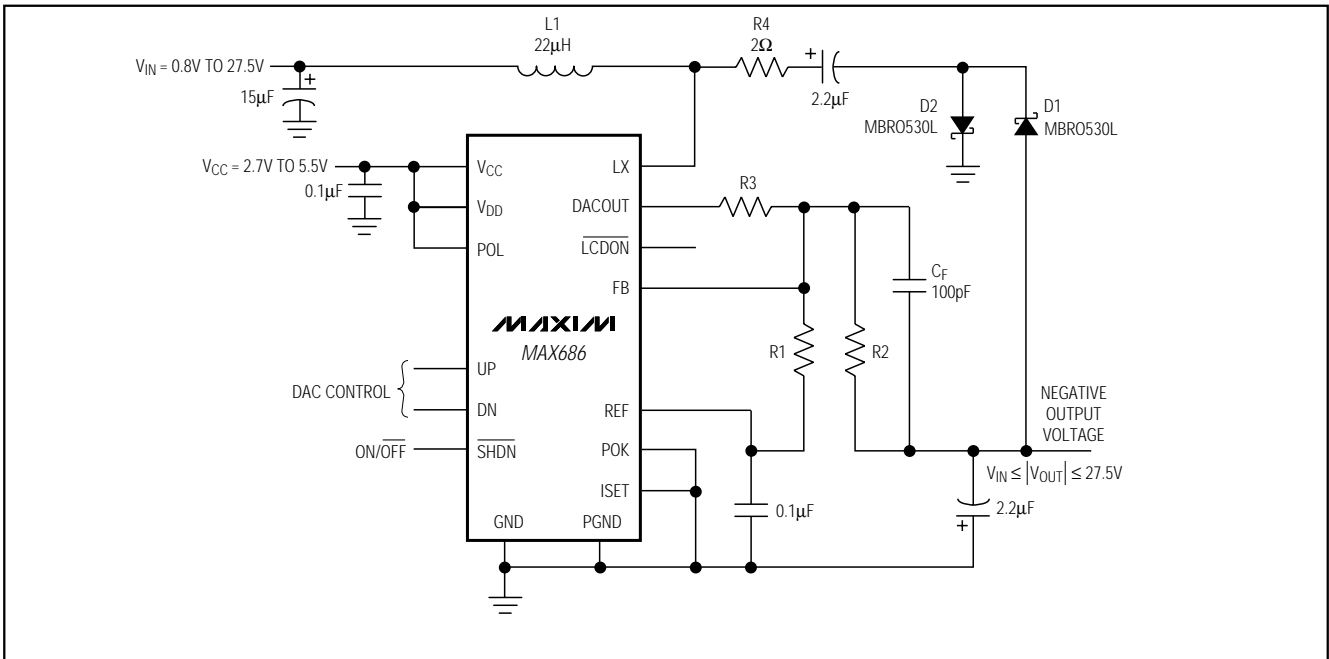


図2. 負出力電圧のアプリケーション回路

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

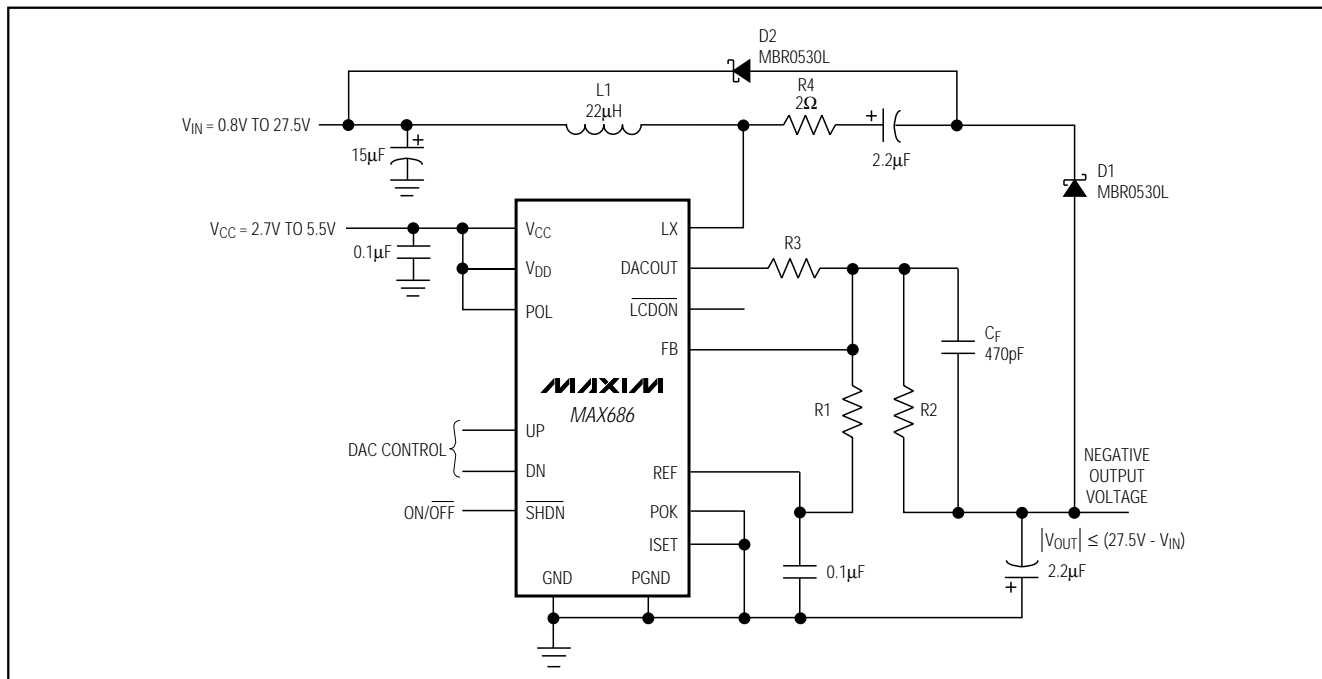


図3. 負出力電圧の別のアプリケーション回路

詳細

MAX686は、+0.8V~+27.5Vのバッテリー電圧をより高い正又は負の電圧に変換するための内部NチャンネルMOSFETスイッチを備えたステップアップコンバータです。図1は正の出力電圧を発生するように構成したMAX686、図2はダイオードとコンデンサを1つずつ追加して、負の出力電圧を発生するように構成したMAX686を示しています。又、図3に負の出力電圧を開発する別の方法を示します。出力電圧は、外部の抵抗分圧ネットワークで設定します。出力電圧の調整には、内部のデジタルアナログコンバータ(DAC)を使用します。MAX686の電流制限パルス周波数変調(PFM)制御には、プログラマブル電流制限を適用しており、広い範囲の負荷に対して高い効率を提供できます。

ブースト制御法(POL = GND)

MAX686のスイッチングは、ピーク電流制限及び1組のワンショットを組み合わせて制御しています。オンサイクルでは、内部スイッチが閉じ、10µs固定の最大オンタイムが(低入力電圧で)経過するか、又はスイッチピーク電流リミットに達するまで、インダクタを流れる電流がランプアップします。このピーク電流リミットは、500mA(ISET=VCC)又は250mA(ISET = GND)のどちらにでも設定できます(「ピークインダクタ電流リミットの設定」の項参照)。

オンサイクルが終わるとスイッチがオフになり、ダイオードを介しインダクタによって出力コンデンサが充電されます。最小オフタイムの経過後、出力がレギュレーション範囲外の場合は、次のオンサイクルが開始されます。最小オフタイムが経過した時に出力がレギュレーション範囲内になった場合は、出力がレギュレーション範囲外になるまでオフサイクルが延長され、レギュレーション範囲外になった時点でオンサイクルが開始されます。

MAX686は、FB(V_{FB})の電圧を1.25Vに安定化します。出力がレギュレーション以下の時(V_{FB}が1V以下で、スイッチ電流リミットを越えた時)は、MAX686が初期パワーアップモードで動作し、ソフトスタートを実行するために最小オフタイムが5µsまで増加します。負荷に依存するスイッチング周波数、入力電圧及び出力電圧は、300kHzまで対応できます。

反転制御法(POL = VCC)

反転動作時は、MAX686がFBの電圧(V_{FB})を0Vに安定化し、誤差アンプの極性が反転します。負出力電圧では、最小オフタイムが3.5µsに変化します。出力がレギュレーション以下の時(V_{FB}が0.25V以上で、スイッチ電流リミットを越えた時)は、初期パワーアップが想定され、ソフトスタートを実行するために最小オフタイムが5µsまで増加します。

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

パワーOKコンパレータ

POKはパワーOKコンパレータの入力です。このコンパレータは、内部NチャネルMOSFETを駆動します。MOSFETのオープンドレイン出力LCDONは、1つの外部PNPトランジスタ又はPチャネルMOSFETを駆動することができますが、正のV_{OUT}をLCDに切り替えることとなります(図6及び図7参照)。POKの電圧が1.125Vを超えると(パワーOK)、LCDONがローになり、外部PNPトランジスタがオンになります。POKの電圧が1.125V以下に下がると(パワーノットOK)、外部PNPトランジスタがオフになり、LCDディスプレイへの電源が切れます。この特長により、LCDディスプレイを不正レベルの電圧から保護します。シャットダウン又は低電圧ロックアウト時は、LCDONがハイインピーダンスになります。

シャットダウンモード

SHDNがローの時は、MAX686がシャットダウンモードになり、制御回路、POKコンパレータ、DAC出力バッファ、リファレンス及び内部バイアス回路がオフになります。DAC設定は、V_{CC}がDACリセットスレッショルド以上である限り保存されます。この時の消費電流は1.5µAに低下します。SHDNはロジックレベル入力です。通常動作時はV_{CC}に接続してください。

シャットダウンモードにおける出力電圧は、出力電圧の極性によって異なります。正の出力電圧構成(図1)では、ダイオード(D1)及びインダクタ(L1)を介して直接入力に接続されます。デバイスがシャットダウンモードになると、1つのダイオードに対する出力電圧降下が入力電圧以下に下がり、出力に接続されている負荷には電流が流れ続けることもあります。負の出力電圧構成(図2及び図3)では、入力と出力の間にDC経路がなく、シャットダウンモードにおいては出力がGNDに降下します。

内部DAC

MAX686は出力電圧をデジタル制御するための内部6ビットカウンタ及びDACが備わっています(「DACを使用した場合の出力電圧の設定」の項参照)。UP及びDN入力ピンがDACを直接制御する内部アップ/ダウンカウンタを駆動します。ブースト構成においてV_{OUT}を増加するには、立上りエッジをUPに供給します。これによってDAC出力電圧が1ステップだけ低下し、その分だけV_{OUT}が増加します。逆に、V_{OUT}を低下させるには、立上りエッジをDNに供給します。この場合DAC出力電圧が1ステップだけ増加し、その分だけV_{OUT}が低下します。負の出力では、出力電圧の絶対値の制御方向を一定に保つために、UPとDNの制御方向が反転します。パワーアップ時には、DACコードが内部的に中間スケールになります。DACの内部カウンタは、一旦フルスケール又はゼロに達するとロールオーバーしません。従って、

この状態で立上りエッジが発生しても無視されるため、予期しない低電圧や過電圧を防止できます。

内部リファレンス

MAX626の1.25V内部リファレンスは、温度範囲で2%の精度になっています。50µAまでの電流を供給できるようになっているため、少なくとも0.1µFのコンデンサでバイパスしてください。「バイパスコンデンサ」の項を参照してください。

設計手順

DACを使用した場合の出力電圧の設定

アプリケーションでは出力電圧が正又は負にかかわらず、MAX686の出力電圧は図1、図2及び図3に示す3つの外部抵抗(R1、R2、R3)を使用して設定してください。FBの最大入力バイアス電流は50nAになるため、大きな抵抗をフィードバックループに使用しても、精度にはそれ程影響がありません。R1には10kΩ ~ 220kΩ の範囲のものを選択し、R2とR3には、次の項で示す計算式で適切な値を決定してください。

最小正出力電圧の設定

最小出力電圧は、V_{OUT}からFBの抵抗分圧器(R1 ~ R2、図1)で設定します。出力電圧は、V_{DACOUT} = V_{FB} = 1.25Vの時に最小になります。従って、R3は最小出力電圧には関係ありません。R1の値としては、分圧器の電流が約10µAになるように、120kΩ を選択します。R2の値は次式で求めます。

$$R2 = R1 \times (V_{OUT(MIN)} - V_{FB}) / V_{FB}$$

例えば、V_{OUT(MIN)} = 12.5Vとすると、R2の値は次のようになります。

$$R2 = 120k\Omega \times (12.5 - 1.25) / (1.25) = 1.08M\Omega$$

R1及びR2は、寄生容量が最小になるように、FBの近くに配置してください。

最大正出力電圧の設定

DACは、0V ~ 1.25Vの範囲を64ステップで調整でき、1LSB = 1.25V/63 = 19.8mVです。R3には、DACOUTでV_{OUT}を調整できるような値を選択します(図1)。

V_{OUT(MAX)} = 25V、V_{OUT(MIN)} = 12.5Vの場合は、R3の値が次のようになります。

$$R3 = R2 \times (V_{FB}) / (V_{OUT(MAX)} - V_{OUT(MIN)}) \\ = 1.08M\Omega \times (1.25) / (25 - 12.5) = 108k\Omega$$

DAC出力(V_{DACOUT})の関数としてのV_{OUT}は、一般に次の通りです。

$$V_{OUT} = V_{OUT(MIN)} + (V_{FB} - V_{DACOUT}) \times R2 / R3$$

パワーアップ時は、V_{DACOUT} = 0.635VでDACが中間スケールにリセットされます。

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

従って、パワーアップ後の出力電圧は次のようになります。

$$V_{OUT(MID)} = V_{OUT(MIN)} + (1.25 - 0.635) \times R2 / R3 = 18.65V$$

尚、正の出力電圧では、 V_{OUT} が増加すると V_{DACOUT} が低下することに注意してください。この場合、 $V_{OUT(MAX)}$ は $V_{DACOUT} = 0V$ に対応し、 $V_{OUT(MIN)}$ は $V_{DACOUT} = 1.25V$ に対応します。

最小負出力電圧の設定

負出力電圧では、FBのスレッシュホールド電圧(V_{FB})が0Vで、 $R1$ がFBとREFの間になります(図2及び図3)。この場合も同様に、分圧器の電流が約 $10\mu A$ になるように、 $120k\Omega$ を $R1$ の値として選択します。 $R2$ の値は、次式で求めます。

$$R2 = R1 \times |V_{OUT} / V_{REF}|$$

例えば、 $V_{OUT(MIN)} = -12.5V$ とすると、 $R2$ の値は次のようになります。

$$R2 = 120k\Omega \times |(-12.5) / (1.25)| = 1.2M\Omega$$

最大負出力電圧の設定

$V_{OUT(MAX)} = -25V$ 、 $V_{OUT(MIN)} = -12.5V$ とすると、 $R3$ 及び $V_{OUT(MID)}$ の値は次のようになります。

$$R3 = R2 \times (V_{FB} - V_{DACOUT(MAX)}) / (V_{OUT(MAX)} - V_{OUT(MIN)}) \\ = 1.2M\Omega \times (0 - 1.25) / (-25 - -12.5) = 120k\Omega$$

負出力電圧では次のようになります。

$$V_{OUT} = V_{OUT(MIN)} + (V_{FB} - V_{DACOUT}) \times R2 / R3$$

パワーアップ時は、 $V_{DACOUT} = 0.635V$ でDACが中間スケールにリセットされます。従って、リセット後の出力電圧は次のようになります

$$V_{OUT(MID)} = -12.5 + (0 - 0.635) \times (1.2M) / (120k) = -18.85V$$

尚、負の出力電圧では、 V_{DACOUT} が増加すると $|V_{OUT}|$ も増加することに注意してください。この場合、 $|V_{OUT(MAX)}|$ は $V_{DACOUT} = 1.25V$ に対応し、 $|V_{OUT(MIN)}|$ は $V_{DACOUT} = 0V$ に対応します。

DACを使用しない場合の出力電圧の設定

MAX686はDACを使用しなくても出力電圧を制御できます。この場合、出力電圧は正、負に関係なく、図1、図2及び図3に示すように2つの外部抵抗($R1$ 及び $R2$)だけを使用して設定してください。FBには最大50nAの入力バイアス電流が流れるため、フィードバックループに大きな抵抗を使用しても、精度に大きな影響が現れることはありません。 $R1$ には $10k\Omega \sim 220k\Omega$ の範囲内のものを選択し、 $R2$ の値は次の項で示す式で求めます。

正出力電圧の設定

ここでは、POLをGNDに接続し、 $R3$ を省略した図1の回路を使用します。POLをGNDに接続すると、FBのスレッシュホールド電圧が V_{REF} に設定されます。 $R1$ の値は $10k\Omega \sim 220k\Omega$ の範囲内で選択し、 $R2$ の値は次式で求めます。

$$R2 = R1 \times (V_{OUT} / V_{REF} - 1)$$

ここで、 $V_{REF} = 1.25V$ です。

負出力電圧の設定

負出力電圧の場合は、POLを V_{CC} に接続し、 $R3$ を省略した図2及び図3のように、 $R1$ と $R2$ を構成します。POLを V_{CC} に接続すると、FBのスレッシュホールド電圧が負出力電圧用のGNDに設定されます。 $R1$ の値は $10k\Omega \sim 220k\Omega$ の範囲内で選択し、 $R2$ の値は次式で求めます。

$$R2 = R1 \times |V_{OUT} / V_{REF}|$$

ここで、 $V_{REF} = 1.25V$ です。

図2と図3は、それぞれMAX686で負電圧を発生するための方法例を示したものです。図3では、 $D2$ を入力電源(V_{IN})に接続しています。この構成は出力リップル性能に優れていますが、 $|V_{OUT}|$ を $-27.5V \sim V_{IN}$ 以下に制限することが必要です。アプリケーションにより大きな負電圧が必要な場合は、 $D2$ をGNDに接続した図2の構成を使用してください。この構成では、許容最大出力電圧が $-27.5V$ になりますが、 $|V_{OUT}|$ は V_{IN} 以上であることが必要です。

ピークインダクタ電流リミットの設定

電流リミットを外部で選択すると、MAX686の出力性能をより正確に制御できます。電流リミットが高い程1サイクルでインダクタに貯蔵されるエネルギーの量も多くなり、出力電流能力も高くなります。より大きな出力電流を必要とするアプリケーションでは、 I_{SET} を V_{CC} に接続し、500mAの電流リミットを選択してください。負荷に要する出力電流が低い場合は、250mAの電流リミットを選択します。この場合インダクタが小さくなるため、ボード面積とコストが節約できるだけでなく、1サイクル当たりの転送エネルギーも小さくなるため、与えられたコンデンサに対する出力リップルも低減できます。電流リミットを250mAに設定するには、 I_{SET} をGNDに接続します。 I_{SET} を V_{CC} に接続すると、電流リミットが500mAに設定されます。それぞれの I_{SET} 電流設定における効率及び負荷電流グラフについては、「標準動作特性」を参照してください。

インダクタの選択

MAX686はスイッチング周波数が高くなっているため、小さなインダクタを使用できます。殆どのアプリケーションでは、図1、図2及び図3に示す $22\mu H$ インダクタが勧められますが、 $10\mu H \sim 47\mu H$ の範囲内のものも使用できます。インダクタには、フェライトコア又はその相当品を使用してください。スイッチング周波数が高い場合には、鉄粉コアは勧められません。インダクタの増分飽和定格は、選択した電流リミット以上であることが必要です。最高の効率を得るには、DC抵抗の低いインダクタ($200m\Omega$ 以下)を使用してください。表1のインダクタメーカを参照してください。

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

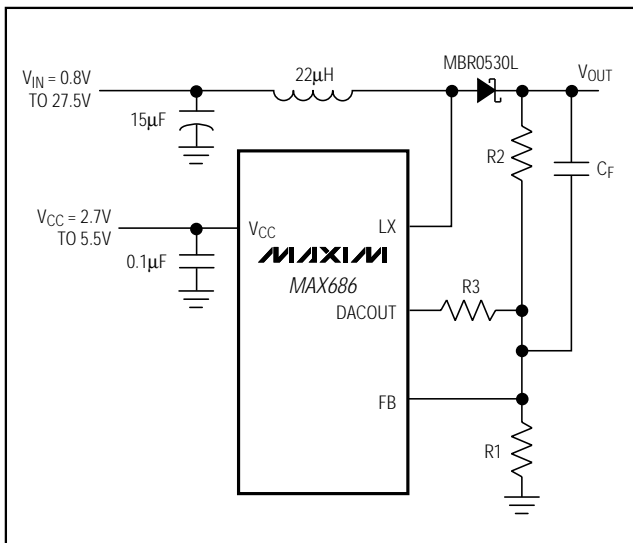


図4. 順方向フィードコンデンサ

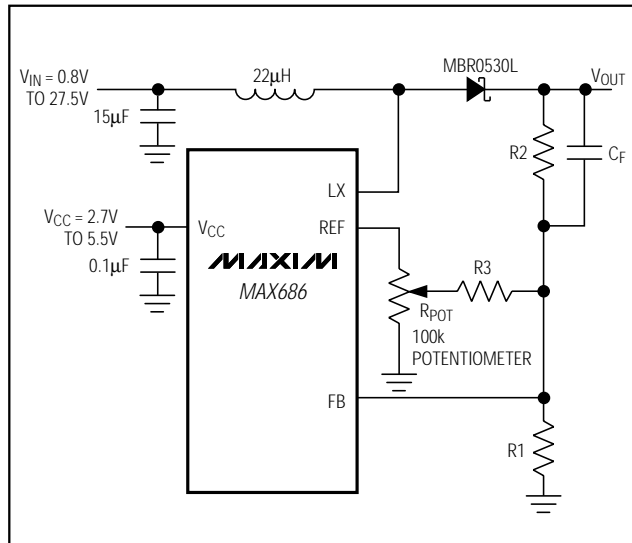


図5. 出力電圧の調整にポテンショメータを使用

表1. 部品メーカー

SUPPLIER	PHONE	FAX
CAPACITORS		
AVX: TPS series	(803) 946-0690	(803) 626-3123
Matsuo: 267 series	(714) 969-2491	(714) 960-6492
Sprague 595D series	(603) 224-1961	(603) 224-1430
DIODES		
Motorola: MBR0530L	(602) 303-5454	(602) 994-6430
Nihon: EC11 FS1 series	(805) 867-2555	(805) 867-2698
INDUCTORS		
Coilcraft: DO1608 and DT1608 series	(847) 639-6400	(847) 639-1469
Murata-Erie: LQH4 series	(814) 237-1431	(814) 238-0490
Sumida: CD43, CD54, and CD74 series	(847) 956-0666	(847) 956-0702
TDK: NLC565050 series	(847) 390-4373	(847) 390-4428

ダイオードの選択

MAX686はスイッチング周波数が高いため、高速整流器が必要です。この場合1N5818やMBR0530Lなどのショットキダイオードが勧められます。但し、ダイオードのピーク電流定格は、ISETで設定したピーク電流以上であり、ブレークダウン電圧は出力電圧以上であることが必要です。最も好ましいのは、順方向電圧の低いショットキダイオードですが、超高速シリコン整流器でも構いません。表1のショットキダイオードのメーカーを参照してください。

コンデンサの選択

出力フィルタコンデンサ

出力フィルタコンデンサの選択で最も重要な基準は、等価直列抵抗(ESR)の低さです。出力電圧に発生する高周波数リップルの影響は、ピークインダクタ電流と出力フィルタコンデンサのESRとの積によって決まります。「ピークインダクタ電流リミットの設定」の項でも述べたように、この条件は電流リミットを正しく選択することによってバランスを取ることができます。表1の低ESRコンデンサのメーカーを参照してください。

バイパスコンデンサ

MAX686アプリケーションの多くは、出力電流が比較的小さくなっていますが、入力電源は、ISET電流リミットと等しい電流トランジェントに電流を提供できなければなりません。入力バイパスコンデンサは、電圧ソースからのピーク電流を低下し、MAX686のスイッチング動作によるノイズを低減します。入力(VIN)に必要なコンデンサのサイズは、入力ソースインピーダンスによって決まります。出力フィルタコンデンサと同様に最も重要になるのは、低ESRです。殆どのアプリケーションでは、15µFの低ESRコンデンサで十分です。軽負荷アプリケーションでは、より小さなバイパスコンデンサでも問題ありません。ICは、できるだけVCCピン及びGNDピンの近くに0.1µFセラミックコンデンサを接続し、バイパスしてください。

REF電流が25µAまでの場合は、REFからGNDを0.1µFセラミックコンデンサでバイパスしてください。REFでは、50µAまでの電流を外部負荷に供給できます。25µA < IREF < 50µAの場合は、0.47µFコンデンサでREFをバイパスしてください。

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

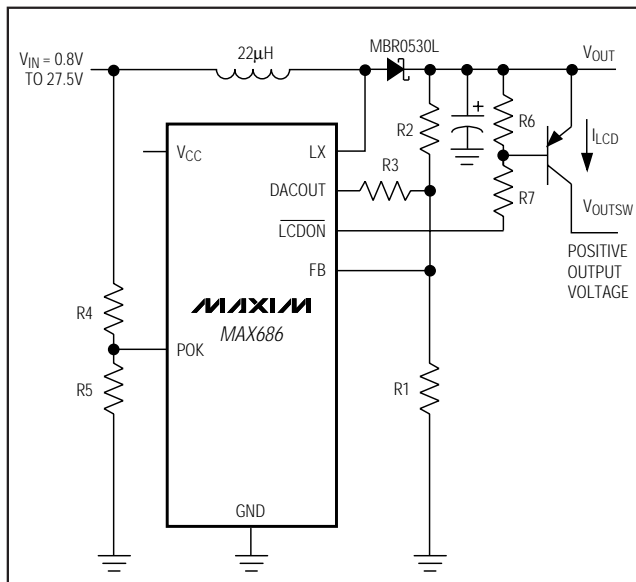


図6. 入力電圧の監視にPOKを使用

順方向フィードコンデンサ

フィードバックループを補償し、安定性を保証するために、順方向フィードコンデンサ(C_F)をR2と並列に接続してください(図4)。殆どのアプリケーションでは、コンデンサ値として100pFを使用してください。この場合、安定性を保証できる最低のコンデンサ値を選択してください。コンデンサ値が大きいと、ラインレギュレーションが劣化します。

アプリケーション情報

出力電圧の調整にポテンショメータを使用する場合

出力はDACの代わりにポテンショメータを使用しても調整できます(図5)。この場合、 $R_{POT} = 100k$ のものを選択し、REFとGND間に接続します。R3は、DACOUTではなくポテンショメータのワイパに接続します。設計式はDACで出力電圧を調整する場合と同じです。

POK及びLCDONを使用したLCDの制御

POKの電圧が1.125V(typ)以上になると、オープンドレインLCDON出力がローに引き下げられます。外部PNPトランジスタでMAX686の正出力をオンに設定するための制御では、LCDONで27.5Vまでに対応できません(図6及び図7)。PFETも使用できますが、この場合は抵抗分圧器も使用し、PFETが V_{GS} 定格を越えないようにすることが必要です。この機能の便利なアプリケーションとしては、次の3つがあります。

- シャットダウン時に正のブースト出力を0Vにするオフスイッチドライバ。POKはSHDNに接続します。

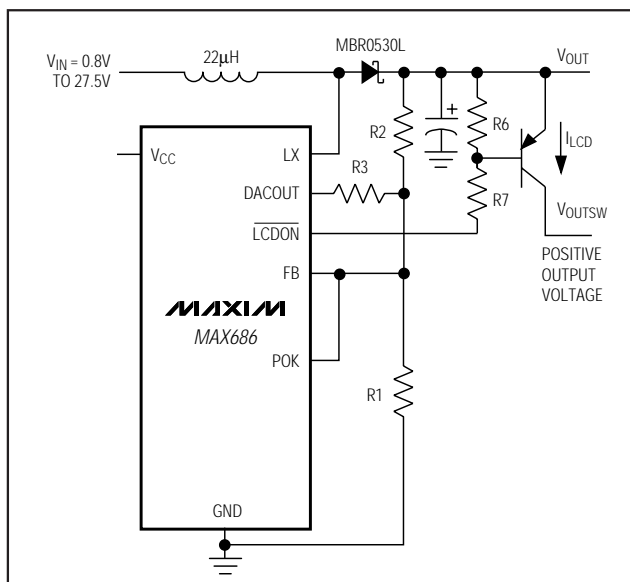


図7. 出力電圧の監視にPOKを使用

このスイッチを使用しない場合は、シャットダウン時に1つのダイオードに対する正出力の降下が入力電圧(V_{IN})以下になります。負出力では、シャットダウン時の電圧が0Vに降下するため、LCDONは必要ありません。

- 正出力に対する入力センスカットオフ。POKは、入力電圧を検出するために分圧器に接続します。出力スイッチがオンになるのは、入力が設定したレベルに達した時のみです(図6)。
- 正出力に対する出力センスカットオフ。POKは、出力電圧を検出するためにフィードバック分圧器に接続します。出力スイッチがオンになるのは、出力が設定電圧の90%に達した時のみです(図7)。

正出力電圧を検出する場合は、出力電圧を監視するためにPOKを直接FBに接続します(図7)。POKスレッシュホールドは、FBの設定電圧の90%です。従って、出力電圧が設定値から10%低下すると、POK回路によって外部PNPトランジスタがオフに設定され、負荷の接続が切断されます。

入力電圧の検出では、VINからPOKの抵抗分圧器(図6のR4からR5)が、 $V_{POK} > 1.125V$ でローに引き下がるオープンドレイン出力LCDONを制御します。R5には100kを選択してください。例えば、最小バッテリー電圧が5.3Vとすると、R4の値は次のようになります。

$$R4 = R5 \times [(V_{IN} / V_{POK}) - 1] \\ = 100k \times [(5.3 / 1.125) - 1] = 371k\Omega$$

LCDONは、通常低コストのPNPトランジスタ(2N2907又はその相当品等)を駆動し、正のVOUTを

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

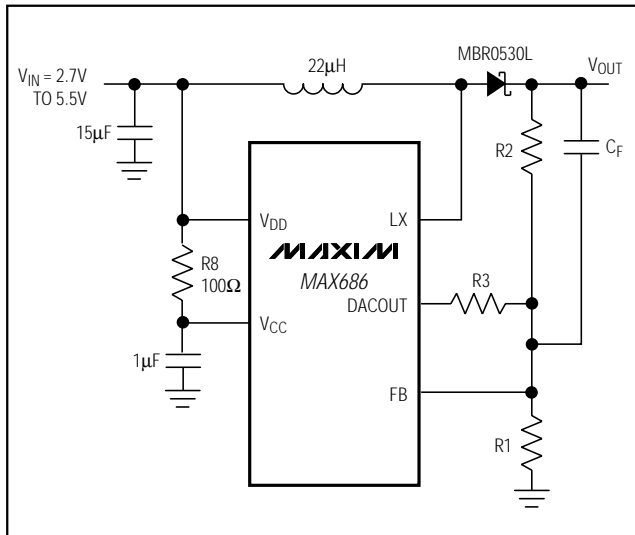


図8. 一般の電源電圧ソースを使用

LCDに切り替えます。PNPには、必要な負荷電流で V_{CESAT} が低くなるものを選択してください。R7はPNPのベース電流を制限し、R6は \overline{LCDON} がハイになった時オフになります。R6とR7には同じ値のものを使用できます。この場合、R7は最小ベース電流がコレクタ電流の1/50以上あるものを選択してください。例えば、 $V_{OUT(MIN)} = 12.5V$ 、 $I_{LCD} = 10mA$ とすると、R7は次のようになります。

$$R7 \leq 50 \times (12.5 - 0.7) / 10mA = 59k\Omega$$

尚、LCD電圧 V_{OUTSW} は、レギュレーション後の出力電圧からPNPスイッチの降下(300mV typ)を差し引いた値になることに注意してください。

V_{IN} と V_{CC} との接続

+5.5Vの V_{CC} 最大リミットさえ厳守すれば、MAX686 (V_{CC} 、 V_{DD})及びインダクタ(V_{IN})には同一のソースを使用できます。安定性を保証するには、図8に示すように、 V_{IN} 及び V_{DD} をソースに直接接続し、 V_{CC} は100

抵抗(R8)を介してソースに接続した上で、 V_{CC} は1µFセラミックコンデンサでバイパスします。この場合、消費電流が非常に少ないため、R8の電圧降下は小さく、性能に影響することはありません。RCはインダクタと内部電源スイッチによるスイッチングノイズから V_{CC} を保護します。

多くの場合、MAX686とインダクタには同一のソースを使用しますが、バッテリー駆動アプリケーションでは、MAX686 IC(V_{CC} 、 V_{DD})には安定化した電源を使用し、インダクタ(V_{IN})にはバッテリーから直接電源を供給するのが適切です。この場合、MAX686の V_{CC} は+2.7V~+5.5Vを必要としますが、インダクタは0.8Vでも問題ないため、バッテリー寿命の延長につながります。

レイアウト上の留意点

高い電流レベル及び高速のスイッチング波形はノイズを発生するため、正しいPCボードのレイアウトが重要になります。初期のプロトタイプでは、MAX686評価キット又はこれに該当するPCボード設計を利用することをお勧めします。スイッチングレギュレータを試作する時は、ブレッドボードやプロトボードは使用しないでください。

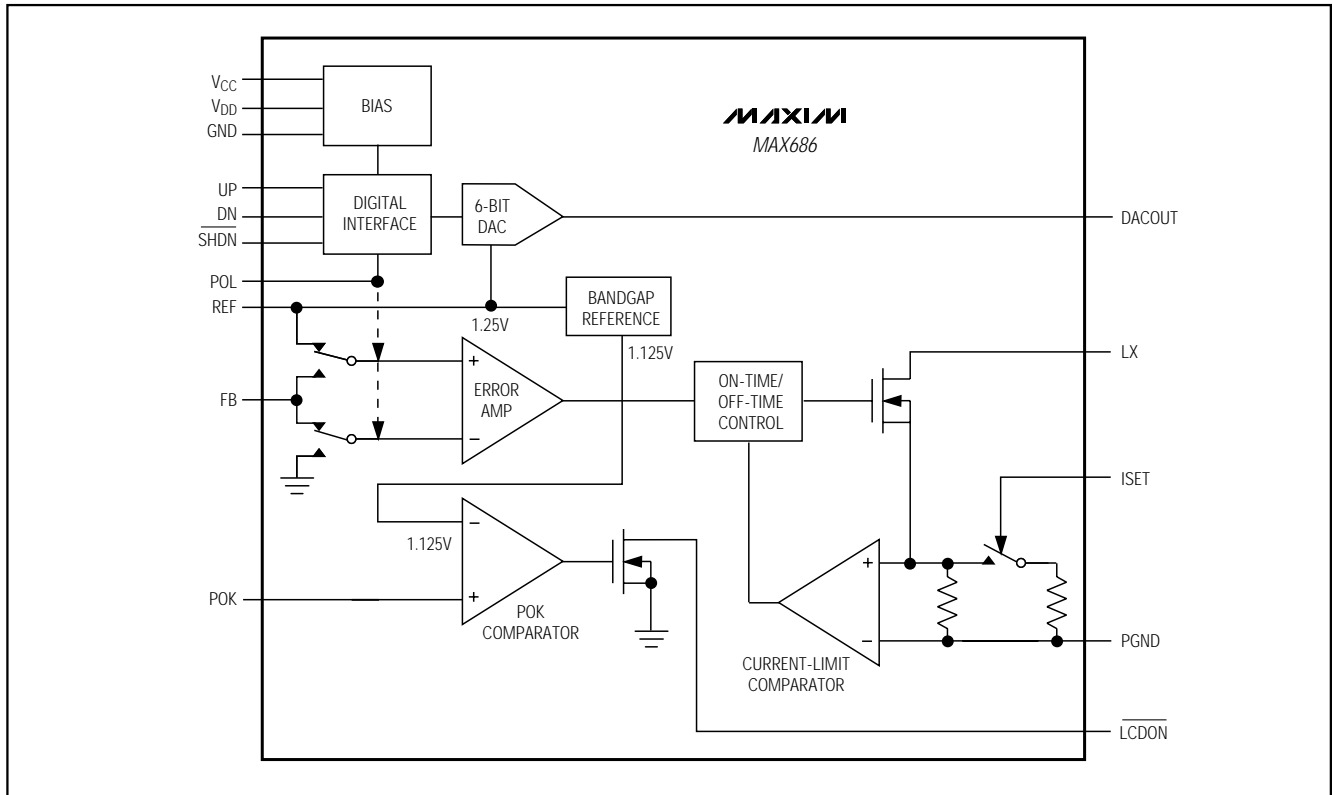
グラウンドノイズを最小にし、レギュレーションを向上させるには、GNDピン、入力バイパスコンデンサのグラウンドリード及び出力フィルタコンデンサのグラウンドリードを1点(星型構成)に接続します。又、フィードバック回路、グラウンド回路及びLXを優先し、浮遊容量、トレース抵抗及び放射ノイズを低減するには、リードの長さを最小にします。R1とR2は、できるだけフィードバックピンの近くに配置してください。又、バイパスコンデンサはできるだけピンの近くに配置してください。

正しいボードレイアウトの例については、MAX686評価キットのデータシートをご覧ください。

DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

ファンクションダイアグラム

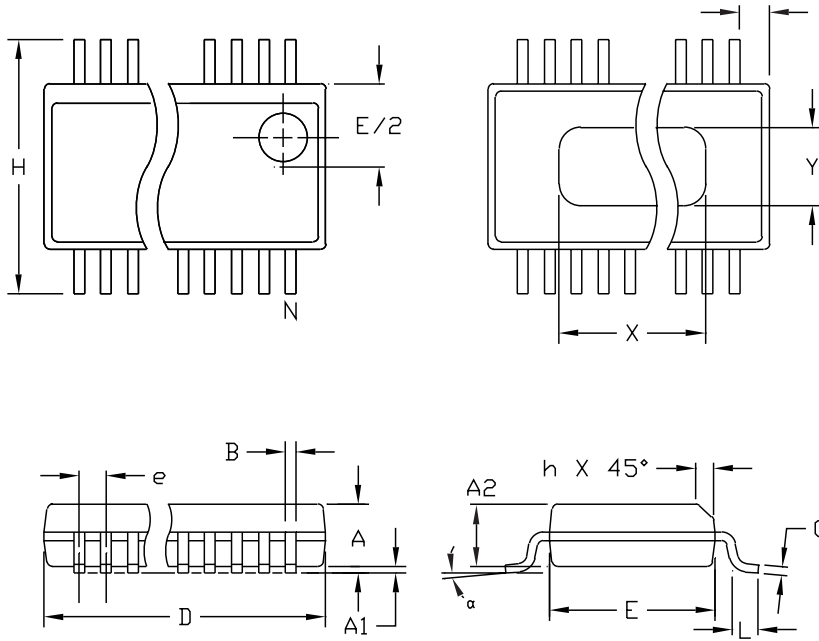
MAX686



DAC制御ブースト/インバータ LCDバイアス電源、内部スイッチ付

MAX686

OSOP-EPS



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.061	.068	1.55	1.73
A1	.004	.0098	0.102	0.249
A2	.055	.061	1.40	1.55
B	.008	.012	0.20	0.31
C	.0075	.0098	0.191	0.249
D	SEE VARIATIONS			
E	.150	.157	3.81	3.99
e	.025 BSC		0.635 BSC	
H	.230	.244	5.84	6.20
h	.010	.016	0.25	0.41
L	.016	.035	0.41	0.89
N	SEE VARIATIONS			
X	SEE VARIATIONS			
Y	.071	.087	1.803	2.209
α	0°	8°	0°	8°

VARIATIONS:

DIM	INCHES		MILLIMETERS		N
	MIN.	MAX.	MIN.	MAX.	
D	.189	.196	4.80	4.98	16 AA
S	.0020	.0070	0.05	0.18	
X	.107	.123	2.72	3.12	
D	.337	.344	8.56	8.74	20 AB
S	.0500	.0550	1.270	1.397	
D	.337	.344	8.56	8.74	24 AC
S	.0250	.0300	0.635	0.762	
D	.386	.393	9.80	9.98	28 AD
S	.0250	.0300	0.635	0.762	
X	.271	.287	6.88	7.29	

NOTES:

1. D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006" PER SIDE.
3. HEAT SLUG DIMENSIONS X AND Y APPLY ONLY TO 16 AND 28 LEAD POWER-QSOP PACKAGES.
4. CONTROLLING DIMENSIONS: INCHES.

MAXIM
 PROPRIETARY INFORMATION
 TITLE:
 PACKAGE OUTLINE, QSOP, .150", .025" LEAD PITCH
 APPROVAL: _____ DOCUMENT CONTROL NO. 21-0055 REV. B 1/1

チップ情報

TRANSISTOR COUNT: 1325
 SUBSTRATE CONNECTED TO GND