

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンμMAXパッケージ

概要

MAX551/MAX552は、12ビット電流出力4象限乗算型D/Aコンバータ(DAC)です。これらのデバイスは、+5V(MAX551)又は+3V(MAX552)の単一電源動作時にユニポーラ又はバイポーラ出力が可能です。内部パワーオンリセット回路は、パワーアップ時に全てのDACレジスタをクリアし、DAC出力電圧を0Vに設定します。

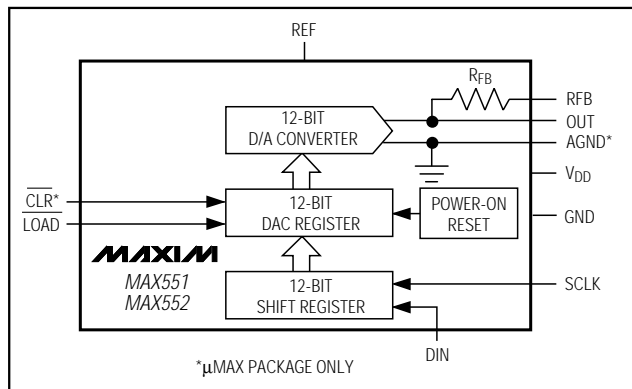
SPI™/QSPI™及びMICROWIRE™コンパチブルの3線シリアルインタフェースは、パラレルインタフェースと比べて省スペース、省電力となっています。MAX551/MAX552は、12ビット入力レジスタ及び12ビットDACレジスタ付のダブルバッファ付インタフェースロジックを備えています。DACレジスタ内のデータによって、DAC出力電圧がセットされます。データは、シリアルインタフェースを通じて入力レジスタにロードされます。LOAD入力によりデータは入力レジスタからDACレジスタに転送され、DAC出力電圧が更新されます。

MAX551/MAX552は、8ピンDIPパッケージ又は省スペースの10ピンμMAXパッケージで提供されています。μMAXパッケージは、非同期クリア(CLR)入力を備えています。この入力をGNDに引き下げると、全てのDACレジスタがクリアされ、出力電圧が0Vに設定されます。

アプリケーション

- 自動キャリブレーション
- 利得調節
- トランスデューサドライバ
- プロセス制御I/Oボード
- デジタル制御フィルタ
- モーション制御機器
- μP制御機器
- プログラマブルアンプ/アッテネータ

ファンクションダイアグラム



特長

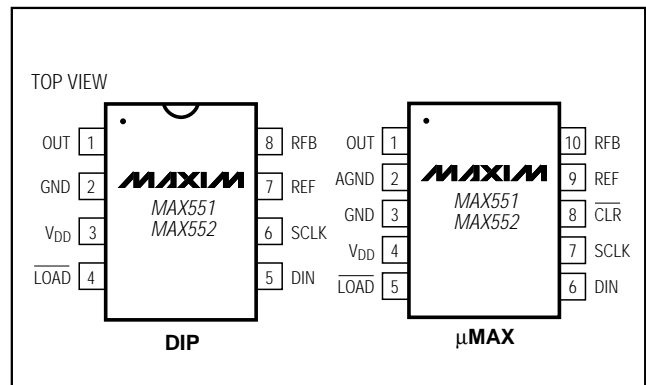
- ◆ 単一電源動作 :
 - +4.5V ~ +5.25V (MAX551)
 - +2.7V ~ +3.6V (MAX552)
- ◆ シリアルインタフェース : 12.5MHz、3線
- ◆ SPI/QSPI及びMICROWIREコンパチブル
- ◆ パワーオンリセットでDAC出力をゼロにクリア
- ◆ 非同期クリア入力でDAC出力をゼロにクリア
- ◆ 単一電源で電圧モード又はバイポーラモード動作
- ◆ フォトカプラに直接インタフェースするためのシュミットトリガデジタル入力
- ◆ 消費電流 : 0.4μA
- ◆ パッケージ : 10ピンμMAX

型番

PART	TEMP RANGE	PIN-PACKAGE	LINEARITY (LSB)
MAX551ACPA	0°C to +70°C	8 Plastic DIP	±1/2
MAX551BCPA	0°C to +70°C	8 Plastic DIP	±1
MAX551ACUB	0°C to +70°C	10 μMAX	±1/2
MAX551BCUB	0°C to +70°C	10 μMAX	±1
MAX551AEPA	-40°C to +85°C	8 Plastic DIP	±1/2
MAX551BEPA	-40°C to +85°C	8 Plastic DIP	±1
MAX551AEUB	-40°C to +85°C	10 μMAX	±1/2
MAX551BEUB	-40°C to +85°C	10 μMAX	±1

型番はデータシートの最後に続きます。

ピン配置



SPI及びQSPIはMotorola Inc.の商標です。MICROWIREはNational Semiconductor Corp.の商標です。

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンMAXパッケージ

MAX551/MAX552

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND.....	6V
REF, RFB to GND.....	±12V
Digital Inputs (SCLK, DIN, $\overline{\text{LOAD}}$, $\overline{\text{CLR}}$) to GND.....	-0.3V to 6V
OUT to GND.....	-0.3V to (V _{DD} + 0.3V)
AGND to DGND.....	±0.3V
Continuous Power Dissipation (T _A = +70°C) Plastic DIP (derate 9.09mW/°C above +70°C).....	727mW
μMAX (derate 5.60mW/°C above +70°C).....	444mW

Operating Temperature Ranges	
MAX55_C_.....	0°C to +70°C
MAX55_E_.....	-40°C to +85°C
Storage Temperature Range.....	-65°C to +150°C
Lead Temperature (soldering, 10s).....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX551

(V_{DD} = +4.5V to +5.25V, V_{REF} = 5V, OUT = AGND = GND, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC PERFORMANCE						
Resolution	N		12			Bits
Integral Nonlinearity	INL		MAX551A	±1/2		LSB
			MAX551B	±1		
Differential Nonlinearity	DNL	Guaranteed monotonic over temperature	MAX551A	±1/2		LSB
			MAX551B	±1		
Gain Error		Using internal feedback resistor (R _{FB})	MAX551A	±1		LSB
			MAX551B	±2		
Gain Tempco (ΔGain/ΔTemp)		Using internal feedback resistor (R _{FB}) (Note 2)		±0.2	±1	ppm/°C
Power-Supply Rejection	PSR	ΔV _{DD} = +5%, -10%			2	ppm/%
DYNAMIC PERFORMANCE (Note 3)						
Current Settling Time	t _S	T _A = +25°C, to 1/2LSB, OUT load is 100Ω 13pF, DAC register alternately loaded with 1s and 0s		0.08	1	μs
Digital-to-Analog Glitch		V _{REF} = 0V, OUT load is 100Ω 13pF, DAC register alternately loaded with 1s and 0s		0.65	20	nV-s
AC Feedthrough at OUT		V _{REF} = 5V _{p-p} at 10kHz, DAC register loaded with all 0s		0.3	1	mV _{p-p}
Total Harmonic Distortion	THD	V _{REF} = 6V _{RMS} at 1kHz, DAC register loaded with all 1s		-85		dB
Output Noise-Voltage Density		10Hz to 100kHz, measured between RFB and OUT		13	15	nV/√Hz

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンμMAXパッケージ

MAX551/MAX552

ELECTRICAL CHARACTERISTICS—MAX551 (continued)

($V_{DD} = +4.5V$ to $+5.25V$, $V_{REF} = 5V$, $OUT = AGND = GND$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE INPUT						
Input Resistance	R_{REF}	Measured between REF and OUT	7	11	15	$k\Omega$
Input Resistance Tempco				6.5		ppm/ $^{\circ}C$
Reference -3dB Bandwidth	BW	$V_{OUT} = 0.31V_{P-P}$, $R_L = 50\Omega$, code = full-scale		725		kHz
ANALOG OUTPUT						
OUT Leakage Current		DAC register loaded with all 0s	$T_A = +25^{\circ}C$	± 0.15	± 5	nA
			$T_A = T_{MIN}$ to T_{MAX}			
OUT Capacitance	C_{OUT}	Code = zero scale (Note 2)		14	20	pF
		Code = full scale (Note 2)		20	30	
DIGITAL INPUTS						
Input High Voltage	V_{IH}		2.4			V
Input Low Voltage	V_{IL}				0.8	V
Input Hysteresis	HYST	\overline{LOAD} , \overline{CLR} , DIN, and SCLK, $V_{DD} = 5V$		156		mV
Input Leakage Current	I_{IN}	\overline{CLR}	$V_{\overline{CLR}} = V_{DD}$		± 1	μA
			$V_{\overline{CLR}} = 0V$		18	
		SCLK, \overline{LOAD} , DIN	Inputs at 0V or V_{DD}			
Input Capacitance	C_{IN}	Inputs at 0V or V_{DD} (Note 2)			8	pF
SWITCHING CHARACTERISTICS						
SCLK Pulse Width High	t_{CH}		25			ns
SCLK Pulse Width Low	t_{CL}		25			ns
DIN Data to SCLK Setup	t_{DS}		15			ns
DIN Data to SCLK Hold	t_{DH}		15			ns
\overline{LOAD} Pulse Width	t_{LD}		20			ns
LSB SCLK to \overline{LOAD}	t_{SL}		0			ns
\overline{LOAD} High to SCLK	t_{LC}		15			ns
\overline{CLR} Pulse Width	t_{CLR}		20			ns
POWER SUPPLY						
Supply Voltage	V_{DD}		4.50		5.25	V
Supply Current	I_{DD}	All digital inputs at V_{IL} or V_{IH} , $\overline{CLR} = V_{DD}$		0.5	1.5	mA
		All digital inputs at 0V or V_{DD} , $\overline{CLR} = V_{DD}$		0.4	5	μA

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンMAXパッケージ

MAX551/MAX552

ELECTRICAL CHARACTERISTICS—MAX552

($V_{DD} = +2.7V$ to $+3.6V$, $V_{REF} = 2.5V$, $OUT = AGND = GND$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC PERFORMANCE						
Resolution	N		12			Bits
Integral Nonlinearity	INL		MAX552A		$\pm 1/2$	LSB
			MAX552B		± 1	
Differential Nonlinearity	DNL	Guaranteed monotonic over temperature	MAX552A		$\pm 1/2$	LSB
			MAX552B		± 1	
Gain Error		Using internal feedback resistor (R_{FB})	MAX552A		± 1	LSB
			MAX552B		± 2	
Gain Tempco ($\Delta Gain/\Delta Temp$)		Using internal feedback resistor (R_{FB}) (Note 2)		± 0.3	± 1	ppm/ $^\circ C$
Power-Supply Rejection	PSR	$\Delta V_{DD} = +20\%, -10\%$			1	ppm/%
DYNAMIC PERFORMANCE (Note 3)						
Current Settling Time	t_s	$T_A = +25^\circ C$, to 1/2LSB, OUT load is $100\Omega 13pF$, DAC register alternately loaded with 1s and 0s		0.12	1	μs
Digital-to-Analog Glitch		$V_{REF} = 0V$, OUT load is $100\Omega 13pF$, DAC register alternately loaded with 1s and 0s		0.6	20	nV-s
AC Feedthrough at OUT		$V_{REF} = 3V_{P-P}$ at 10kHz, DAC register loaded with all 0s		0.2	0.6	mV _{P-P}
Total Harmonic Distortion	THD	$V_{REF} = 6V_{RMS}$ at 1kHz, DAC register loaded with all 1s		-85		dB
Output Noise-Voltage Density		10Hz to 100kHz, measured between RFB and OUT		13	15	nV/ \sqrt{Hz}
REFERENCE INPUT						
Input Resistance	R_{REF}	Measured between REF and OUT	7	11	15	k Ω
Input Resistance Tempco				7.5		ppm/ $^\circ C$
Reference -3dB Bandwidth	BW	$V_{OUT} = 0.31V_{P-P}$, $R_L = 50\Omega$, code = full-scale		725		kHz
ANALOG OUTPUT						
OUT Leakage Current		DAC register loaded with all 0s	$T_A = +25^\circ C$	± 0.13	± 5	nA
			$T_A = T_{MIN}$ to T_{MAX}		± 25	
OUT Capacitance	C_{OUT}	Code = zero code (Note 2)		14	20	pF
		Code = full scale (Note 2)		20	30	

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンμMAXパッケージ

MAX551/MAX552

ELECTRICAL CHARACTERISTICS—MAX552 (continued)

($V_{DD} = +2.7V$ to $+3.6V$, $V_{REF} = 2.5V$, $V_{OUT} = AGND = GND$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DIGITAL INPUTS						
Input High Voltage	V_{IH}		2.1			V
Input Low Voltage	V_{IL}				0.6	V
Input Hysteresis	HYST	\overline{LOAD} , \overline{CLR} , DIN, and SCLK, $V_{DD} = 3V$		135		mV
Input Leakage Current	I_{IN}	\overline{CLR}	$V_{CLR} = V_{DD}$		± 1	μA
			$V_{CLR} = 0V$	12	75	
		SCLK, \overline{LOAD} , DIN	Inputs at 0V or V_{DD}		± 1	
Input Capacitance	C_{IN}	Inputs at 0V or V_{DD} (Note 2)			8	pF
SWITCHING CHARACTERISTICS						
SCLK Pulse Width High	t_{CH}		40			ns
SCLK Pulse Width Low	t_{CL}		40			ns
DIN Data to SCLK Setup	t_{DS}		15			ns
DIN Data to SCLK Hold	t_{DH}		15			ns
\overline{LOAD} Pulse Width	t_{LD}		30			ns
LSB SCLK to \overline{LOAD}	t_{SL}		0			ns
\overline{LOAD} High to SCLK	t_{LC}		15			ns
\overline{CLR} Pulse Width	t_{CLR}		30			ns
POWER SUPPLY						
Supply Voltage	V_{DD}		2.7		3.6	V
Supply Current	I_{DD}	All digital inputs at V_{IL} or V_{IH} , $\overline{CLR} = V_{DD}$		0.1	0.5	mA
		All digital inputs at 0V or V_{DD} , $\overline{CLR} = V_{DD}$		0.07	5	μA

Note 1: AGND and \overline{CLR} are for μMAX only.

Note 2: Guaranteed by design. Not subject to production testing.

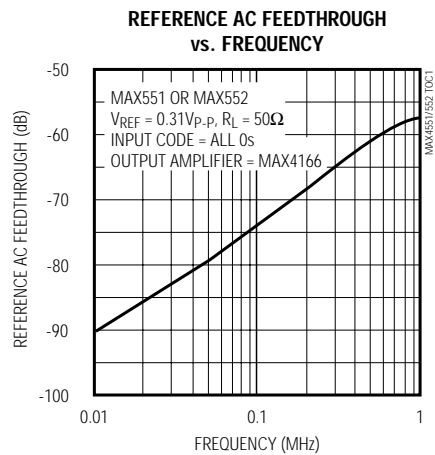
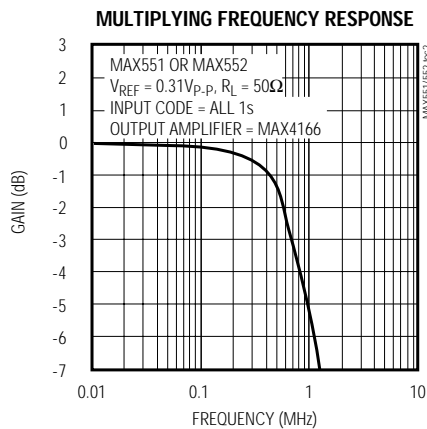
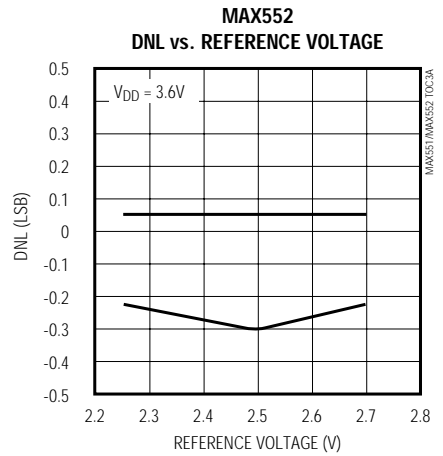
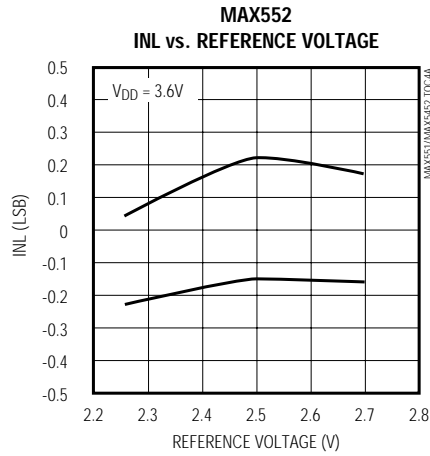
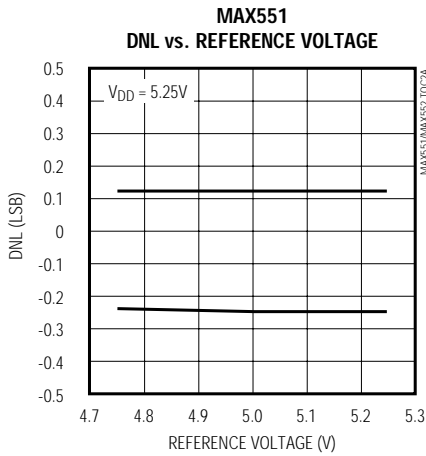
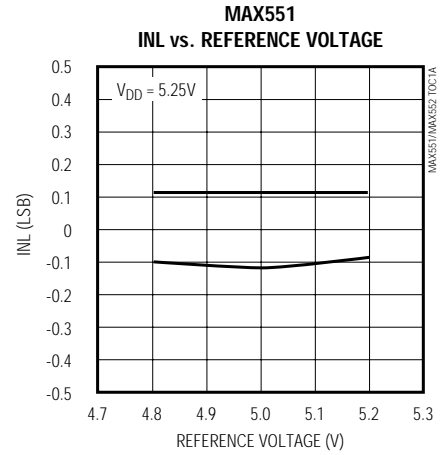
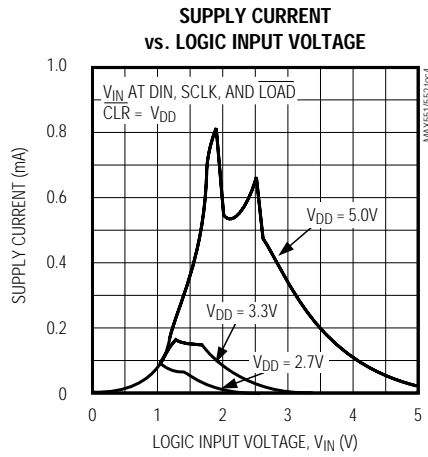
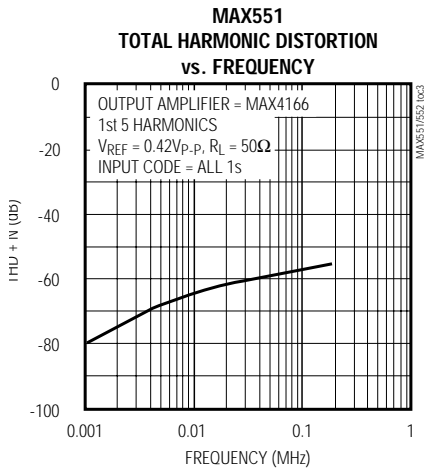
Note 3: Parametric limits are provided for design guidance, and are not production tested.

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンMAXパッケージ

MAX551/MAX552

標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



+3V/+5V、12ビット、シリアル乗算型DAC 10ピン μ MAXパッケージ

MAX551/MAX552

端子説明

端子		名称	機能
DIP	μ MAX		
1	1	OUT	DAC電流出力
—	2	AGND	アナロググランド
2	3	GND	デジタルグランド。DIPパッケージのアナロググランドでもあります。
3	4	V _{DD}	電源電圧
4	5	$\overline{\text{LOAD}}$	アクティブラーのDACロード入力。この非同期入力をローにすると、入力レジスタの内容がDACレジスタに転送されます。
5	6	DIN	シリアルデータ入力
6	7	SCLK	シリアルクロック入力。シリアル入力データは、SCLKの立上がりエッジで同期入力されます。
—	8	$\overline{\text{CLR}}$	DACクリア入力。DACレジスタをクリアします。使用しない場合は、V _{DD} に接続するかフロートにしてください。
7	9	REF	リファレンス入力
8	10	RFB	フィードバック抵抗

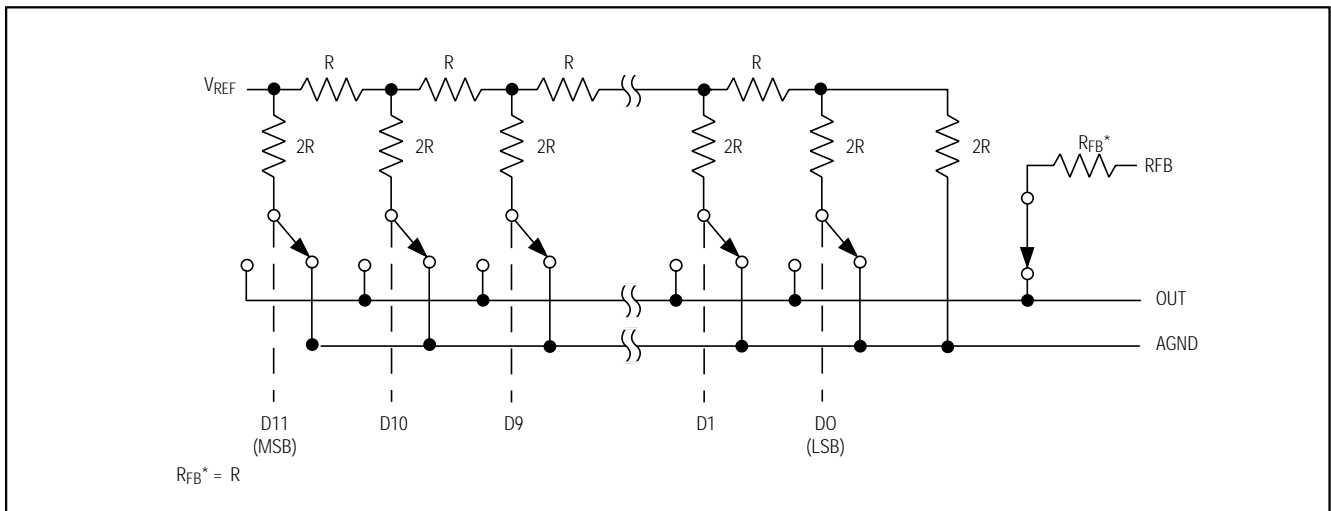


図1. MAX551/MAX552の簡略回路

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンMAXパッケージ

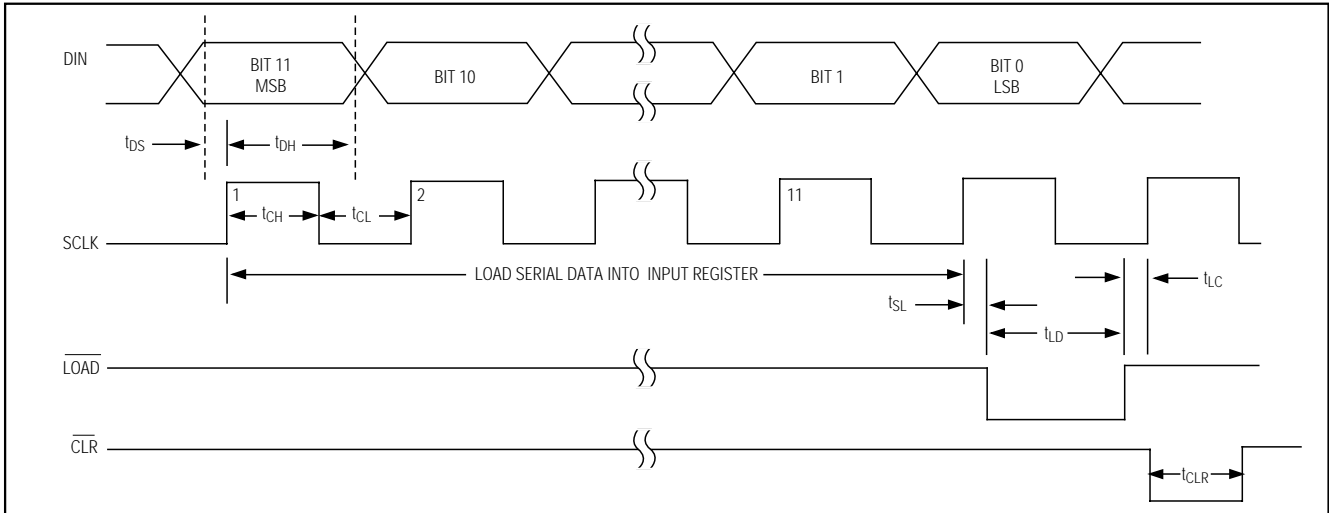


図2. 書き込みサイクルのタイミング図

詳細

MAX551/MAX552 D/Aコンバータ(DAC)回路は、NMOS電流スイッチ付のレーザトリミング薄膜R-2R抵抗アレイで構成されています(図1)。バイナリ重み付の電流が各入力データビットの状態に応じて、OUT又はAGNDにスイッチングされます。OUT及びAGNDにおける電流はデジタル入力コードに依存しますが、この2つの出力電流の合計は常にREFにおける入力電流と等しくなります。

外部出力アンプを接続することによって、出力電流(I_{OUT})を電圧に変換できます(図3)。REF入力は固定及び時間変動電圧又は電流入力を含む広範囲の信号を受け付けます。リファレンス入力に電流ソースを使用する場合は、内部フィードバック抵抗(R_{FB})の代わりに温度係数の小さな外部フィードバック抵抗を使用して、利得の温度変化を最小限に抑えて下さい。

表1. 図3の回路のユニポーラバイナリコード表

DIGITAL INPUT			ANALOG OUTPUT
MSB		LSB	
1111	1111	1111	$-V_{REF} \left(\frac{4095}{4096} \right)$
1000	0000	0000	$-V_{REF} \left(\frac{2048}{4096} \right) = -\frac{V_{REF}}{2}$
0000	0000	0001	$-V_{REF} \left(\frac{1}{4096} \right)$
0000	0000	0000	0

内部フィードバック抵抗(R_{FB})は、R-2Rアレイで使用されているNMOSスイッチとマッチングされたNMOSスイッチによって補償されているため、優れた電源除去比及び利得温度係数が実現されています。

OUTピンの出力容量(C_{OUT})はコードに依存します。 C_{OUT} は通常000hexで14pF、FFFhexで20pFです。

シリアルインタフェース

MAX551/MAX552のシリアルインタフェースは、SPI/QSPI及びMICROWIREシリアルインタフェース規格とコンパチブルです。これらのデバイスは、最大12.5MHzまでのシリアルクロック(デューティサイクル50%)を受け付けます。SCLK入力が対称でない場合、使用するクロック信号が「Electrical Characteristics」で与えられている t_{CH} 及び t_{CL} の必要条件を満たす必要があります。

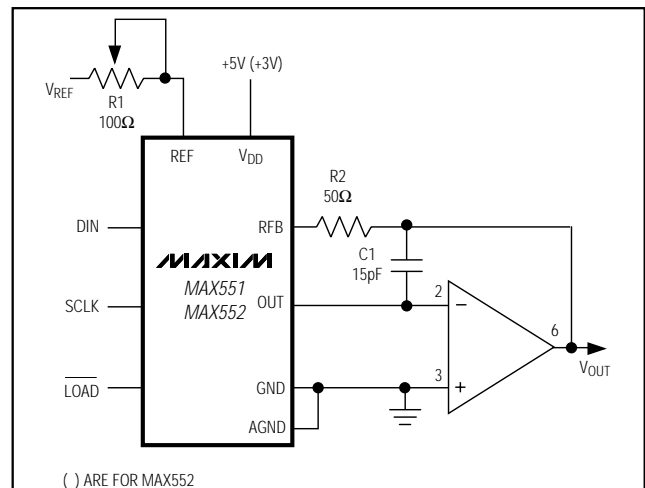


図3. ユニポーラ動作

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンMAXパッケージ

MAX551/MAX552

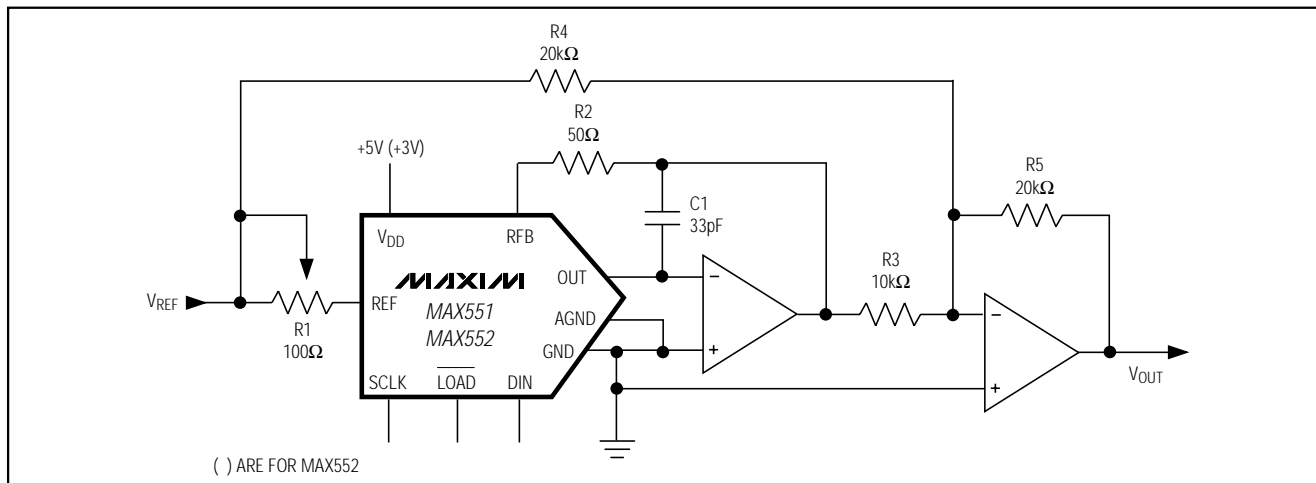


図4. バイポーラ動作

表2. 図4の回路のオフセット
バイナリコード表

DIGITAL INPUT			ANALOG OUTPUT
MSB		LSB	
1111	1111	1111	$+V_{REF} \left(\frac{2047}{2048} \right)$
1000	0000	0001	$+V_{REF} \left(\frac{1}{2048} \right)$
1000	0000	0000	0
0111	1111	1111	$-V_{REF} \left(\frac{1}{2048} \right)$
0000	0000	0000	$-V_{REF} \left(\frac{2048}{2048} \right)$

図2に、MAX551/MAX552のタイミング図を示します。常に最上位ビット(MSB)を先頭に、SCLKの立上がりエッジでロードされます。全てのデータが入力レジスタにシフトインされると、LOAD信号をローにすることによってデータがDACレジスタにロードされます。DACレジスタはLOADがローの時は影響を受けず、LOADがハイの時ラッチされます。MAX551/MAX552のデジタル入力は、CMOSロジックレベルとコンパチブルです。MAX551の入力は、TTLロジックともコンパチブルになっています。

ユニポーラ動作

図3に、MAX551/MAX552の基本的なアプリケーションを示します。この回路は、ユニポーラ動作又は2象限乗算用に使用されます。このモードのコード表について

は、表1を参照して下さい。出力の極性がリファレンス電圧の極性と反対になっていることに注意して下さい。

多くのアプリケーションでは利得精度が十分であるため、利得調整の必要がありません。このような場合は、図3のR1及びR2を省略できます。利得をトリミングし、DACを広い温度範囲で動作させる場合は、R1及びR2に温度係数の小さい(300ppm/以下)抵抗を使用して下さい。コンデンサC1は位相補償で、DACの出力に高速アンプを使用した場合のオーバシュート及びリングングを最小限に小さくします。

バイポーラ動作

図4は、MAX551/MAX552をバイポーラ(又は4象限乗算)モードで動作させる場合を示しています。抵抗R3、R4及びR5はマッチングされていますが、良好な温度トラッキング特性(15ppm/以下)を得るために同じ材質(金属皮膜又は巻線が好ましい)を使用し、12ビット性能を得るには0.01%までマッチングして下さい。出力コードは、表2に示すようにオフセットバイナリです。

回路を調節するには、DACに1000 0000 0000をロードして、出力が0VになるようにR1をトリミングして下さい。R1及びR2が省略されている場合は、R3とR4の比を調節して出力0Vを得る代替のゼロトリミングを行う必要があります。フルスケールのトリミングは、DACに全桁0又は全桁1をロードし、希望の正又は負出力が得られるまでVREF振幅を調節するかR5を変化させて下さい。利得トリミングを必要としないアプリケーションにおいては、抵抗R1及びR2を省略して下さい。利得トリミングを必要とし、しかもDACが広い温度範囲で動作する場合は、温度係数の小さな(300ppm/以下)抵抗を使用して下さい。

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンMAXパッケージ

アプリケーション情報

出力アンプ

最高の直線性を得るには、OUT及びGNDが正確に0Vになるように終端処理して下さい。殆どのアプリケーションにおいて、OUTは反転オペアンプの加算ジャンクションに接続されています。アンプの入力オフセット電圧によって、DACの直線性が劣化する場合があります。これは、OUTがゼロでない電圧に終端処理されるためです。この結果生じる誤差は、次式で求めます。

$$\text{誤差電圧} = V_{OS}(1 + R_{FB}/R_O)$$

ここで、 V_{OS} はオペアンプのオフセット、 R_O はDACの出力抵抗(コードに依存)です。最大誤差電圧($R_O = R_{FB}$)は $2V_{OS}$ 、最小誤差電圧($R_O = 0$)は V_{OS} です。この誤差を最小限に抑えるには、MAX416(ユニポーラ出力)又はMAX427(バイポーラ出力)等の低オフセットアンプを使用して下さい。それが不可能な場合は、アンプのオフセットをトリミングでゼロにする必要があります。目安として、 V_{OS} が1/10LSB以上にならないようにして下さい。

出力アンプの入力バイアス電流(I_B)によって、性能が制限される場合もあります。これは、 $I_B \times R_{FB}$ がオフセット誤差を発生するためです。 I_B がDACの1LSB出力電流($V_{REF} = 5V$ の時に111nA typ、 $V_{REF} = 2.5V$ の時に55.5nA typ)よりも非常に小さな(例えば1/10)オペアンプを選んで下さい。出力アンプの非反転入力バイアス電流補償抵抗を通じて接地されているために、オフセット及び直線性が悪化することもあります。この抵抗はこのピンにおけるオフセットを増加させるため、使用しないで下さい。最高の性能を得るには、非反転入力を直接グランドに接続して下さい。

静的又はDCアプリケーションにおいて、出力アンプの特性は重要ではありません。リファレンス信号がAC信号であるか、DAC出力が新しい設定値に速くセトリングしなければならないような高速アプリケーションにおいては、オペアンプのACパラメータを考慮する必要があります。

DACを高速出力アンプと共に使用する場合は、補償コンデンサC1が必要になることがあります。このコンデンサの目的は、DAC出力容量(C_{OUT})及び内部フィードバック抵抗 R_{FB} によって形成されたポールをキャンセルすることにあります。値は使用するオペアンプのタイプに依存しますが、通常は14pF~30pFです。値が小さすぎると出力リングングが生じ、大きすぎると出力のオーバーダンピングが起こります。プリント基板上の

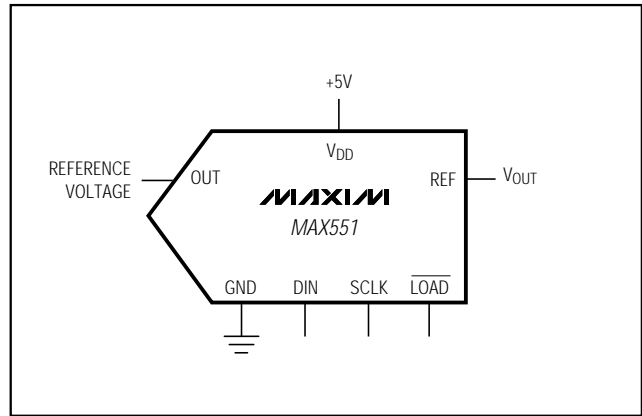


図5. 単一電源、電圧モード動作

トレースを短くし、OUTにおける浮遊容量をできるだけ小さくすることによって、C1のサイズを最小限に抑え、出力電圧セトリング時間を改善できます。

単一電源動作

リファレンス電圧

MAX551/MAX552は真の4象限DACであるため、乗算アプリケーションに最適です。リファレンス入力は、 $\pm 6V$ 以内の電圧範囲のAC及びDC信号の両方を受け付けます。R-2Rラダーは薄膜抵抗で構成されており、DACが単一電源動作であるにもかかわらず、ユニポーラとバイポーラのいずれのリファレンス電圧も使用できます。 V_{REF} における電圧によって、DACのフルスケール出力電圧を設定します。

リファレンスのノイズが大き過ぎる場合は、REFピンのできるだけ近くに0.1 μ Fセラミックコンデンサを接続して、GND(10ピンMAXパッケージの場合はAGND)にバイパスして下さい。

電圧モード(MAX551)

MAX551は、OUTがGNDと V_{DD} の間の任意の電圧にバイアスされた状態で電圧モード、単一電源動作が可能です。OUTがGNDより0.3V低くなったり、 V_{DD} より0.3V高くならないようにして下さい。この範囲を超えると内部ダイオードがターンオンして大電流が流れ、デバイスが損傷する恐れがあります。

図5は、MAX551を電圧出力DACとして接続した例です。この動作モードにおいては、OUTピンがリファレンス電圧ソースに接続され、GNDピンはPCBグランドプレーンに接続されます。DAC出力はここではREFピンに出てきます。このピンは、リファレンス入力抵抗(11k typ)に等しい一定の抵抗を持っています。出力インピーダンスを小さくする必要がある場合は、この出力をオペアンプでバッファして下さい。このモード

+3V/+5V、12ビット、シリアル乗算型DAC 10ピンμMAXパッケージ

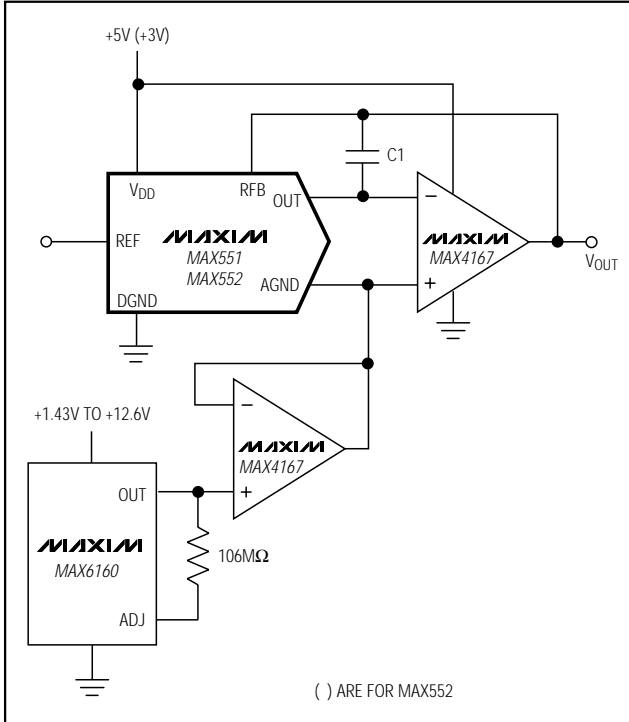


図6. 単一電源、電流モード動作

では、RFBピンは使用されません。リファレンスの入力 (OUT)インピーダンスはコードに依存し、回路の応答時間は負荷条件の変化に対するリファレンスソースの挙動に依存します。

電圧モードの利点は、正出力のために負のリファレンスを必要としないことです。リファレンス入力 (OUT) は常に正であることが必要であり、 V_{DD} が5Vの時に2V以下に制限されることに注意して下さい。図3及び図4のユニポーラ及びバイポーラ回路は、電圧モードに改造できます。

電流モード

図6に、MAX551/MAX552の電流出力構成を示します。ここでは出力アンプが単一電源で駆動され、AGNDは1.23Vにバイアスされています。REF入りに0Vが印加された状態で、出力を1.23V (ゼロコード) から2.46V (フルスケール) の範囲で設定できます。REFに2.45Vが印加された状態では、出力を1.23V (ゼロコード) から0.01V (フルスケール) の範囲で設定できます。

AGNDを駆動するMAX4166オペアンプは、AGNDのインピーダンスがDACのデジタルコードの変化に伴ってハイインピーダンス (ゼロコード) から7k の最小値 (フルスケール) まで変動する際に、1.23Vのバイアスを維持します。

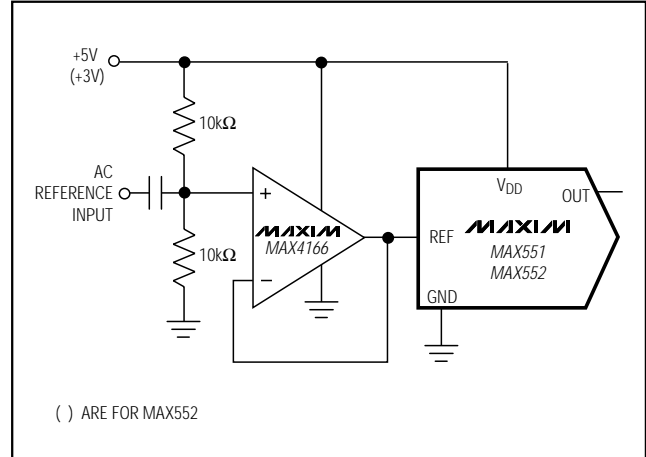


図7. 単一電源ACリファレンス入力回路

ACリファレンスの使用

リファレンス電圧がAC信号成分を持つアプリケーションにおいて、MAX551/MAX552は±6Vのリファレンス入力範囲内で乗算能力を持っています。DAC及び出力アンプが単一電源電圧で動作している場合は、DAC出力電圧が出力アンプの負出力範囲を超えるのを防ぐために図7に示す回路でACリファレンス入力をオフセットできます。「標準動作特性」のグラフに示すように、リファレンス入力の標準-3dB帯域幅は700kHz以上です。

AGNDのオフセット設定

MAX551/MAX552のμMAXパッケージでは、AGND入力とGND入力が別々になっています。このパッケージでは、AGNDのバイアスをGNDよりも高くすることにより、「0」入力コードに対して任意の非ゼロ出力電圧を提供できます (図8)。

レイアウト、グランド及びバイパス

V_{DD} は、0.1μFコンデンサを V_{DD} 及びGNDのできるだけ近くに取り付けてバイパスして下さい。良質のグランドを得るため、グランドピン (AGND及びGND) は星型構成で接続して下さい。又、グランドはMAX551/MAX552のできるだけ近くに配置して下さい。

OUT及び出力アンプの非反転入力はオフセット電圧に敏感であるため、接地するノードは別の低抵抗 (0.2以下) 配線によって一点グランドに直接接続して下さい。OUT及びAGNDにおける電流は入力コードによって変化するため、これらの端子とグランド (又は仮想グランド) の間の経路に抵抗があると、コードに依存する誤差が発生します。

動的アプリケーションにおいては、REFからOUTへの信号の寄生カップリングが誤差の原因になります。こ

+3V/+5V、12ビット、シリアル乗算型DAC 10ピン μ MAXパッケージ

MAX551/MAX552

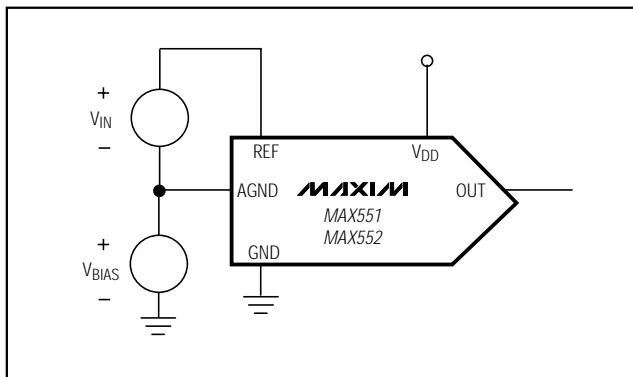


図8. AGNDバイアス電流

のカップリングは、ボードレイアウト及びピンとピンの間のパッケージ容量の関数です。デジタル入力、REF及びOUTピンの間にガードトレースを設け、デジタルフィードスルーを最小限に抑えて下さい。

MAX551/MAX552は、ハイインピーダンスデジタル入力を備えています。ノイズを拾うのを防ぐため、これらの入力を使用しない時は V_{DD} 又はGNDに接続して下さい。アクティブな入力は、大きな抵抗(1M Ω)を使用して V_{DD} 又はGNDに接続するのが得策です。これは、回路カードが接続されない状態など、これらのピンがフロートの時に静電荷が蓄積するのを防ぐためです。

μ MAXデバイスのCLR入力は、標準値が125k Ω の内部プルアップ抵抗を持っています。CLR入力を使用しない時は、 V_{DD} に接続することにより消費電流を最小限に抑えて下さい。

型番(続き)

PART	TEMP RANGE	PIN-PACKAGE	LINEARITY (LSB)
MAX552ACPA	0°C to +70°C	8 Plastic DIP	$\pm 1/2$
MAX552BCPA	0°C to +70°C	8 Plastic DIP	± 1
MAX552ACUB	0°C to +70°C	10 μ MAX	$\pm 1/2$
MAX552BCUB	0°C to +70°C	10 μ MAX	± 1
MAX552AEPA	-40°C to +85°C	8 Plastic DIP	$\pm 1/2$
MAX552BEPA	-40°C to +85°C	8 Plastic DIP	± 1
MAX552AEUB	-40°C to +85°C	10 μ MAX	$\pm 1/2$
MAX552BEUB	-40°C to +85°C	10 μ MAX	± 1

チップ情報

TRANSISTOR COUNT: 887

SUBSTRATE CONNECTED TO V_{DD}

パッケージ

最新のパッケージ情報は、<http://japan.maxim-ic.com/packages>をご参照ください。

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

12 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2002 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.