

## 2線シリアルインタフェース付、低コスト、低電力、6ビットDAC SOT23パッケージ

### 概要

MAX5360/MAX5361/MAX5362は、超小型5ピンSOT23パッケージに収められた低コスト、6ビットデジタルアナログコンバータ(DAC)です。本製品は複数のデバイスとの通信を可能にするシンプルな2線シリアルインタフェースを備えています。MAX5360は内部+2Vリファレンスを備え、+2.7V~+3.6V電源で動作します。MAX5361は内部+4Vリファレンスを備え、+4.5V~+5.5V電源で動作します。MAX5362は+2.7V~+5.5Vの広電源電圧範囲で動作し、 $0.9V \times V_{DD}$ に等しい内部リファレンスを備えています。

高速モードI<sup>2</sup>C™コンパチブルシリアルインタフェースによって、最大400kbpsのデータ速度で通信できるため、多くのアプリケーションにおいて基板スペースを最小限に抑え、相互接続の複雑性を緩和させることができます。各デバイスは4種類の出荷時設定アドレスから選択できます(「選択ガイド」を参照)。

MAX5360/MAX5361/MAX5362は、出力バッファ、低電力シャットダウンモード及びパワーオンリセット(最初のパワーアップ時にDAC出力ゼロを保証)も備えています。シャットダウンモード時は、消費電流が1μA以下に低減し、出力は10kΩ抵抗でGNDに引き下げられます。

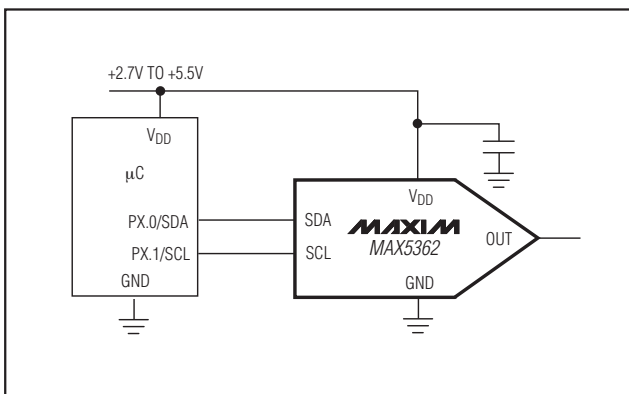
MAX5360/MAX5361/MAX5362は超小型5ピンSOT23パッケージで提供されています。

### アプリケーション

- 自動同調(VCO)
- パワーアンプのバイアス制御
- プログラマブルスレッショルドレベル
- 自動利得制御
- 自動オフセット調整

I<sup>2</sup>CはPhilips Corp.の商標です。

### 標準動作回路



### 特長

- ◆ 超小型5ピンSOT23パッケージで6ビット精度を実現
- ◆ 広電源電圧範囲: +2.7V~+5.5V(MAX5362)
- ◆ 1μAシャットダウンモード
- ◆ バッファ出力が抵抗性負荷を駆動
- ◆ 低グリッチのパワーオンリセットがDAC出力ゼロを保証
- ◆ 高速I<sup>2</sup>Cコンパチブルシリアルインタフェース
- ◆ フルスケール誤差: -5%以下(MAX5362)
- ◆ 最大INL/DNL: 1LSB以下
- ◆ 最大消費電流: 僅か230μA

### 型番

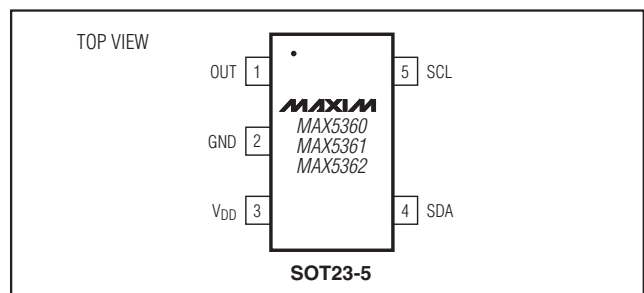
PART	TEMP. RANGE	PIN-PACKAGE
MAX5360_EUK-T*	-40°C to +85°C	5 SOT23-5
MAX5361_EUK-T*	-40°C to +85°C	5 SOT23-5
MAX5362_EUK-T*	-40°C to +85°C	5 SOT23-5

\*See Selector Guide for address options.

### 選択ガイド

PART	ADDRESS	REFERENCE	TOP MARK
MAX5360LEUK	0x60	+2.0V	ADM M
MAX5360MEUK	0x62	+2.0V	AD M Y
MAX5360NEUK	0x64	+2.0V	AD N E
MAX5360PEUK	0x66	+2.0V	AD M O
MAX5361LEUK	0x60	+4.0V	AD M U
MAX5361MEUK	0x62	+4.0V	AD N A
MAX5361NEUK	0x64	+4.0V	AD N G
MAX5361PEUK	0x66	+4.0V	AD M Q
MAX5362LEUK	0x60	$0.9 \times V_{DD}$	AD M W
MAX5362MEUK	0x62	$0.9 \times V_{DD}$	AD N C
MAX5362NEUK	0x64	$0.9 \times V_{DD}$	AD N I
MAX5362PEUK	0x66	$0.9 \times V_{DD}$	AD M S

### ピン配置



# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

MAX5360/MAX5361/MAX5362

## ABSOLUTE MAXIMUM RATINGS

V<sub>DD</sub> to GND .....-0.3V to +6V  
 OUT to GND .....-0.3V to (V<sub>DD</sub> + 0.3V)  
 SCL, SDA to GND.....-0.3V to +6V  
 Maximum Current into Any Pin.....50mA  
 Continuous Power Dissipation (T<sub>A</sub> = +70°C)

5-Pin SOT23 (derate 7.1mW/°C above +70°C).....571mW  
 Operating Temperature Range  
 MAX536\_\_EUK-T .....-40°C to +85°C  
 Storage Temperature Range .....-65°C to +150°C  
 Maximum Junction Temperature .....+150°C  
 Lead Temperature (soldering, 10s) .....+300°C

*Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.*

## ELECTRICAL CHARACTERISTICS

(V<sub>DD</sub> = 2.7V to 3.6V (MAX5360); V<sub>DD</sub> = 4.5V to 5.5V (MAX5361); V<sub>DD</sub> = 2.7V to 5.5V (MAX5362); R<sub>L</sub> = 10kΩ, C<sub>L</sub> = 50pF, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted. Typical values are T<sub>A</sub> = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>STATIC ACCURACY</b>						
Resolution			6			Bits
Integral Linearity Error	INL	(Note 1)			±1	LSB
Differential Linearity Error	DNL	Guaranteed monotonic (Note 2)			±1	LSB
Offset Error	V <sub>OS</sub>	Guaranteed monotonic (Note 2)		±1	±2	mV
Offset Error Supply Rejection		MAX5362 (Notes 2, 3)	60			dB
Offset Error Temperature Coefficient		(Note 2)	MAX5360/MAX5361	3		ppm/°C
			MAX5362	1		
Full-Scale Error		Code = 63	MAX5360/MAX5361		10	% of Ideal FS
			MAX5362		5	
Full-Scale Error Supply Rejection		Code = 63, MAX5360/MAX5361 (Note 4)			60	dB
Full-Scale Error Temperature Coefficient		Code = 63	MAX5360/MAX5361	±40		ppm/°C
			MAX5362	±10		
<b>DAC OUTPUT</b>						
Internal Reference (Note 5)	REF	MAX5360	1.8	2	2.2	V
		MAX5361	3.6	4	4.4	
		MAX5362	0.85 × V <sub>DD</sub>	0.9 × V <sub>DD</sub>	0.95 × V <sub>DD</sub>	
Output Load Regulation		Code = 63, 0 to 100μA		0.5		LSB
		Code = 0, 0 to -100μA		0.5		
Output Resistance		V <sub>OUT</sub> = 0 to V <sub>DD</sub> , power-down mode		10		kΩ
<b>DYNAMIC PERFORMANCE</b>						
Voltage Output Slew Rate		Positive and negative		0.4		V/μs
Output Settling Time		To 1/2LSB, 50kΩ and 50pF load (Note 6)		20		μs
Digital Feedthrough		Code = 0, all digital inputs from 0 to V <sub>DD</sub>		2		nVs
Digital-Analog Glitch Impulse		Code 31 to 32		40		nVs
Wake-Up Time		From software shutdown		50		μs

# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

MAX5360/MAX5361/MAX5362

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 2.7V$  to  $3.6V$  (MAX5360);  $V_{DD} = 4.5V$  to  $5.5V$  (MAX5361);  $V_{DD} = 2.7V$  to  $5.5V$  (MAX5362);  $R_L = 10k\Omega$ ,  $C_L = 50pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER REQUIREMENTS</b>						
Supply Voltage	$V_{DD}$	MAX5360	2.7		3.6	V
		MAX5361	4.5		5.5	
		MAX5362	2.7		5.5	
Supply Current	$I_{DD}$	No load, all digital inputs at 0 or $V_{DD}$ , code = 63		150	230	$\mu A$
		Shutdown mode			1	
<b>DIGITAL INPUTS (SCL, SDA)</b>						
Input Low Voltage	$V_{IL}$			$0.3 \times V_{DD}$		V
Input High Voltage	$V_{IH}$		$0.7 \times V_{DD}$			V
Input Hysteresis	$V_{hys}$		$0.05 \times V_{DD}$			V
Input Capacitance	$C_{IN}$	(Note 7)		10		pF
Input Leakage Current	$I_i$				$\pm 10$	$\mu A$
Pulse Width of Spike Suppressed	$t_{SP}$		0		50	ns
<b>DIGITAL OUTPUT (SDA) (open drain)</b>						
Output Low Voltage	$V_{OL}$	$I_{SINK} = 3mA$		0	0.4	V
		$I_{SINK} = 6mA$		0	0.6	
Output Fall Time	$t_{of}$	$V_{IH}$ min to $V_{IL}$ max, bus capacitance 10pF to 400pF	$I_{SINK} = 3mA$		250	ns
			$I_{SINK} = 6mA$		250	

## TIMING CHARACTERISTICS

( $V_{DD} = 2.7V$  to  $3.6V$  (MAX5360);  $V_{DD} = 4.5V$  to  $5.5V$  (MAX5361);  $V_{DD} = 2.7V$  to  $5.5V$  (MAX5362);  $R_L = 10k\Omega$ ,  $C_L = 50pF$ ,  $T_A = T_{MAX}$  to  $T_{MIN}$ , Figure 3, unless otherwise noted. Typical values are  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	$f_{SCL}$		0		400	kHz
Bus-Free Time Between a STOP and a START Condition	$t_{BUF}$		1.3			$\mu s$
Hold Time (Repeated) START Condition	$t_{HD, STA}$		0.6			$\mu s$
Low Period of the SCL Clock	$t_{LOW}$		1.3			$\mu s$
High Period of the SCL Clock	$t_{HIGH}$		0.6			$\mu s$

# 2線シリアルインタフェース付、低コスト、低電力、6ビットDAC SOT23パッケージ

MAX5360/MAX5361/MAX5362

## TIMING CHARACTERISTICS (continued)

( $V_{DD} = 2.7V$  to  $3.6V$  (MAX5360);  $V_{DD} = 4.5V$  to  $5.5V$  (MAX5361);  $V_{DD} = 2.7V$  to  $5.5V$  (MAX5362);  $R_L = 10k\Omega$ ,  $C_L = 50pF$ ,  $T_A = T_{MAX}$  to  $T_{MIN}$ , Figure 3, unless otherwise noted. Typical values are  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Setup Time for a Repeated START Condition	$t_{SU, STA}$		0.6			$\mu s$
Data Hold Time	$t_{HD, DAT}$		0		0.9	$\mu s$
Data Setup Time	$t_{SU, DAT}$		100			ns
Rise Time of Both SDA and SCL Signals	$t_r$				300	ns
Fall Time of Both SDA and SCL Signals	$t_f$				300	ns
Setup Time for STOP Condition	$t_{SU, STO}$		0.6			$\mu s$
Capacitive Load for Each Bus Line	$C_b$				400	pF

**Note 1:** Guaranteed from code 1 to code 63.

**Note 2:** The offset value extrapolated from the range over which the INL is guaranteed.

**Note 3:** MAX5362, tested at  $V_{DD} = 5V \pm 10\%$ .

**Note 4:** MAX5360, tested at  $V_{DD} = 3V \pm 10\%$ ; MAX5361, tested at  $V_{DD} = 5V \pm 10\%$ .

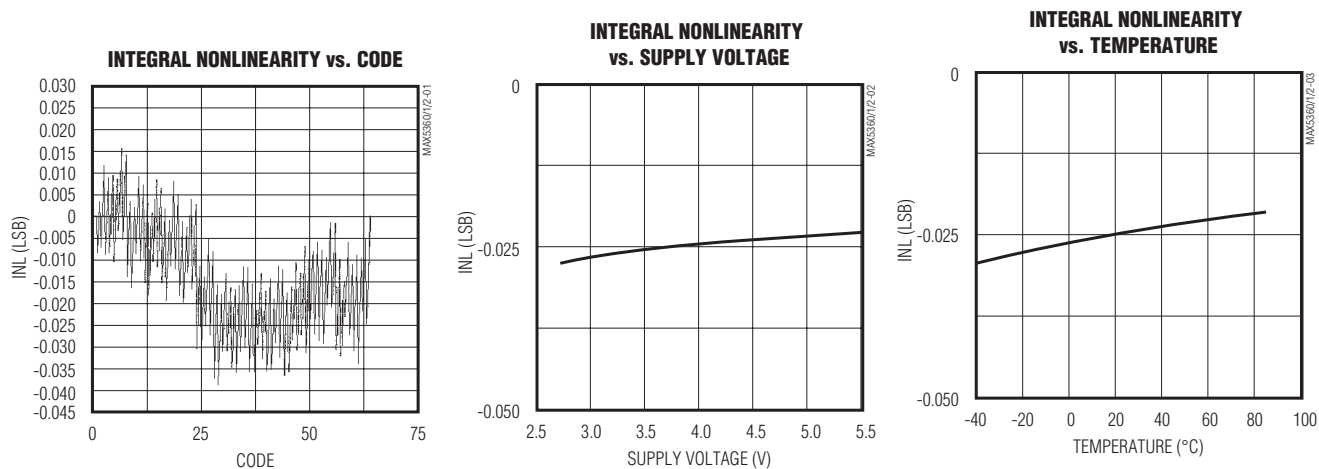
**Note 5:** Actual output voltage at full scale is  $63/64 \times V_{REF}$ .

**Note 6:** Output settling time is measured by taking the code from code 1 to code 63, and from code 63 to code 1.

**Note 7:** Guaranteed by design.

## 標準動作特性

( $V_{DD} = 3V$  (MAX5360),  $V_{DD} = 5V$  (MAX5361/MAX5362),  $T_A = +25^\circ C$ , unless otherwise noted.)

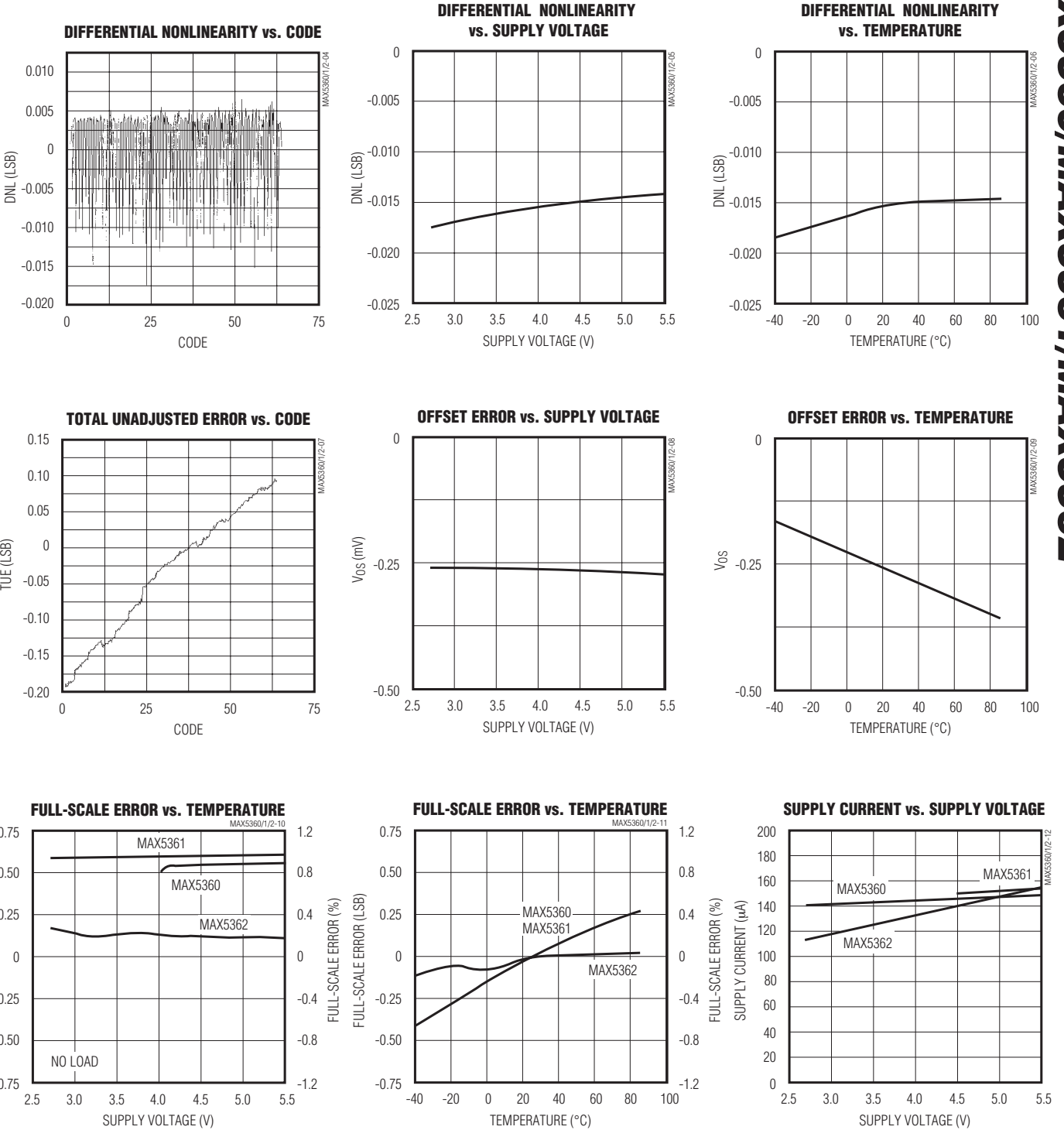


# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

## 標準動作特性(続き)

( $V_{DD} = 3V$  (MAX5360),  $V_{DD} = 5V$  (MAX5361/MAX5362),  $T_A = +25^\circ C$ , unless otherwise noted.)

MAX5360/MAX5361/MAX5362

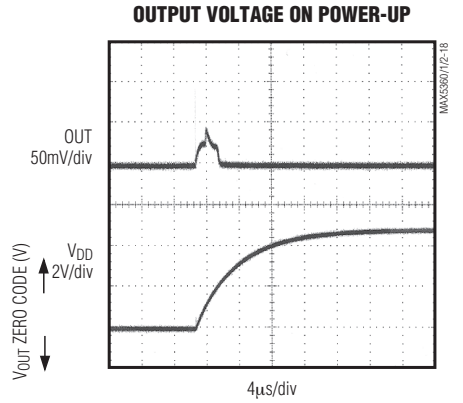
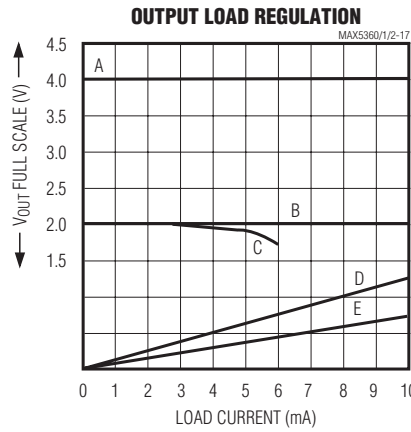
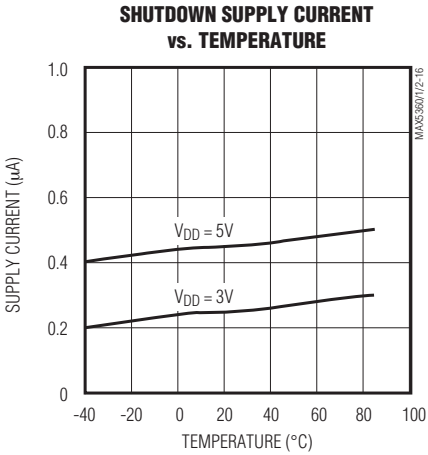
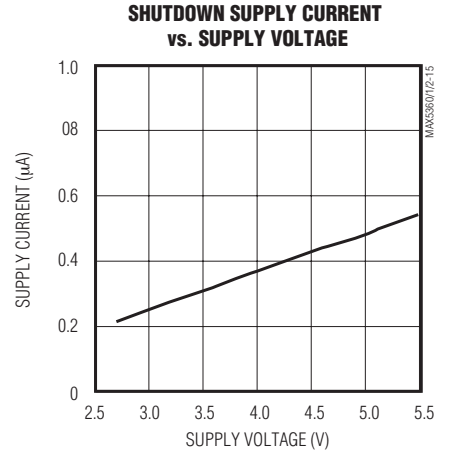
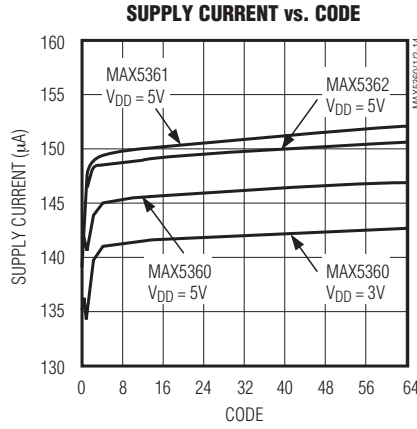
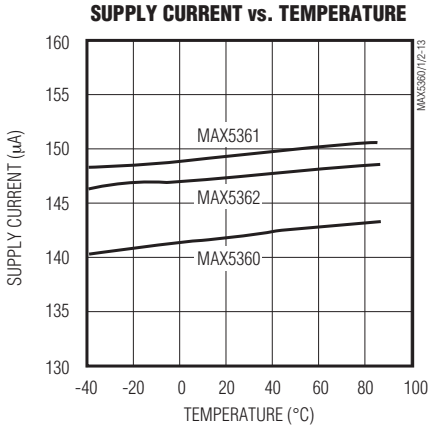


# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

MAX5360/MAX5361/MAX5362

## 標準動作特性(続き)

( $V_{DD} = 3V$  (MAX5360),  $V_{DD} = 5V$  (MAX5361/MAX5362),  $T_A = +25^\circ C$ , unless otherwise noted.)

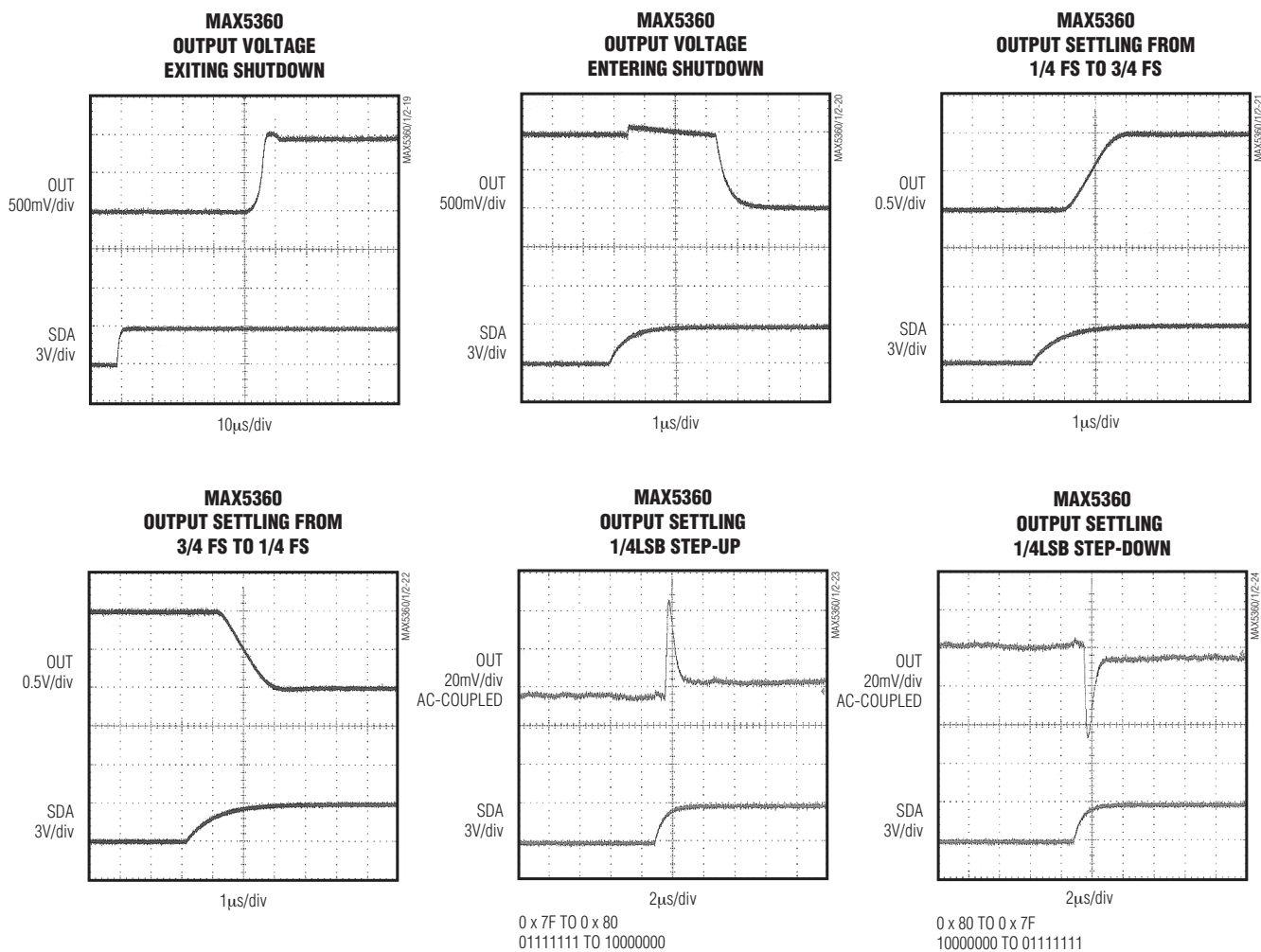


- A: MAX5361/MAX5362,  $V_{DD} = 4.5V$ , FULL-SCALE OR SOURCING
- B: MAX5360, FULL-SCALE,  $V_{DD} = 2.7V$  SINKING,  $V_{DD} = 5V$  SOURCING
- C: MAX5360, FULL-SCALE,  $V_{DD} = 2.7V$ , SOURCING
- D: ZERO CODE,  $V_{DD} = 2.7V$ , SINKING
- E: ZERO CODE,  $V_{DD} = 5.5V$  SINKING

# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

## 標準動作特性(続き)

( $V_{DD} = 3V$  (MAX5360),  $V_{DD} = 5V$  (MAX5361/MAX5362),  $T_A = +25^\circ C$ , unless otherwise noted.)



MAX5360/MAX5361/MAX5362

## 端子説明

端子	名称	機能
1	OUT	DAC電圧出力
2	GND	グラウンド
3	$V_{DD}$	電源入力
4	SDA	シリアルデータ入力
5	SCL	シリアルクロック入力

# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

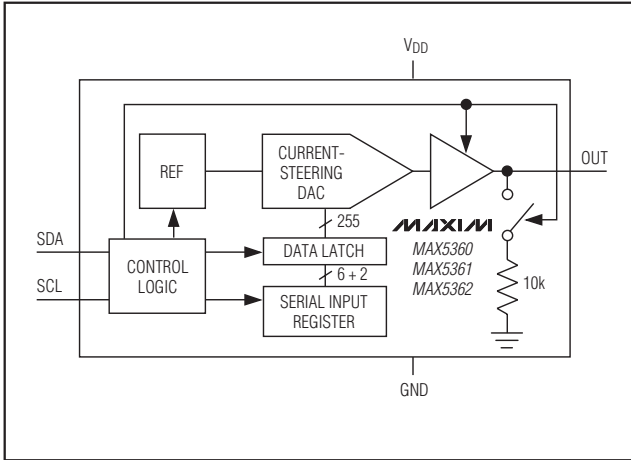


図1. ファンクションダイアグラム

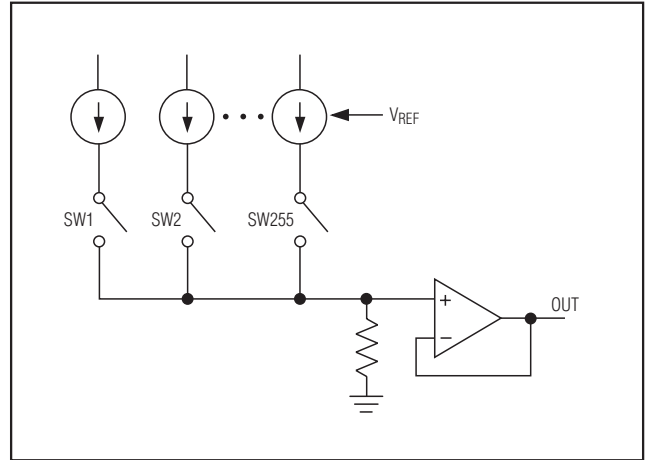


図2. 電流ステアリングトポロジー

表1. ユニポーラコード電流

DAC CODE 6 BITS + 2 SUBBITS	OUTPUT VOLTAGE		
	MAX5360	MAX5361	MAX5362
111111 (00)	$2V \times (63/64)$	$4V \times (63/64)$	$0.9 \times V_{DD} \times (63/64)$
100000 (00)	1V	2V	$0.9 \times V_{DD} / 2$
000001 (00)	31mV	62mV	$0.9 \times V_{DD} / 64$
000000 (00)	0	0	0

## 詳細

MAX5360/MAX5361/MAX5362は、積分非直線性(INL)誤差1LSB未満、微分非直線性(DNL)誤差1LSB未満の電圧出力6ビットDACです。これらのデバイスは最大400kHzで動作するシンプルな2線高速モードI<sup>2</sup>Cコンパチブルシリアルインタフェースを使用しています。MAX5360/MAX5361/MAX5362は内部リファレンス、出力バッファ及び低電流シャットダウンモードを備えているため、低電力、高集積アプリケーションに最適です。図1に本デバイスのファンクションダイアグラムを示します。

## アナログ部

MAX5360/MAX5361/MAX5362は、図2に示す電流ステアリングDACトポロジーを備えています。DACの中心部はリファレンス電流を発生するリファレンス電圧電流コンバータ(V/I)です。この電流は255個の等しい重みを持った電流ソースに反映(ミラー)されます。DACスイッチはこれらの電流ミラーの出力を制御し、全電流ミラー電流のうちの必要な部分だけがDAC出力に導かれます。この電流が抵抗両端の電圧に変換され、出力バッファアンプによってバッファされます。

## 出力電圧

表1にDACコードとアナログ出力電圧の関係を示します。6ビットDACコードはバイナリユニポーラで、1LSB = (V<sub>REF</sub>/64)です。MAX5360/MAX5361は内部リファレンスによってフルスケール出力電圧がそれぞれ(+2V - 1LSB)及び(+4V - 1LSB)に設定されています。MAX5362のフルスケール出力電圧は(0.9 × V<sub>DD</sub> - 1LSB)です。各デバイスは8ビットDACコードを受け付けますが、精度は6ビットしか保証されていません。

## 出力バッファ

DACの電圧出力は内部でバッファされたユニティゲインフォロワです(標準スルーレート±0.4V/μs)。出力は0からフルスケール間でスイング可能です。1/4 FSから3/4 FSへの出力遷移において、アンプ出力は5μs以内に1/2LSBまでセトリングします(負荷は10kΩ/50pF)。このバッファアンプは10kΩ以上の抵抗性負荷及び50pF以下の容量性負荷の任意の組み合わせに対して安定です。



# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

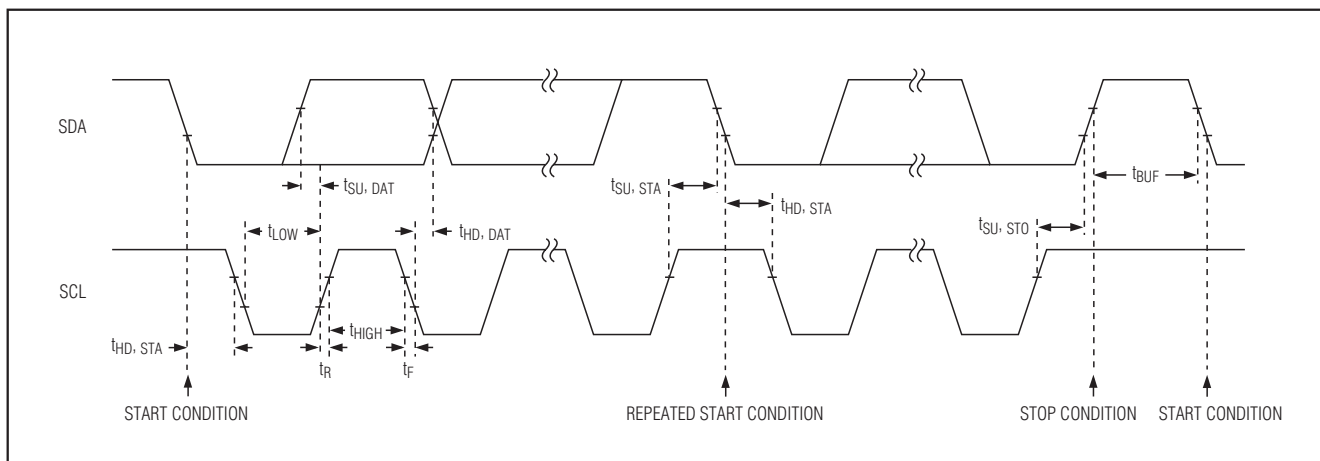


図3. 2線シリアルインタフェースタイミング図

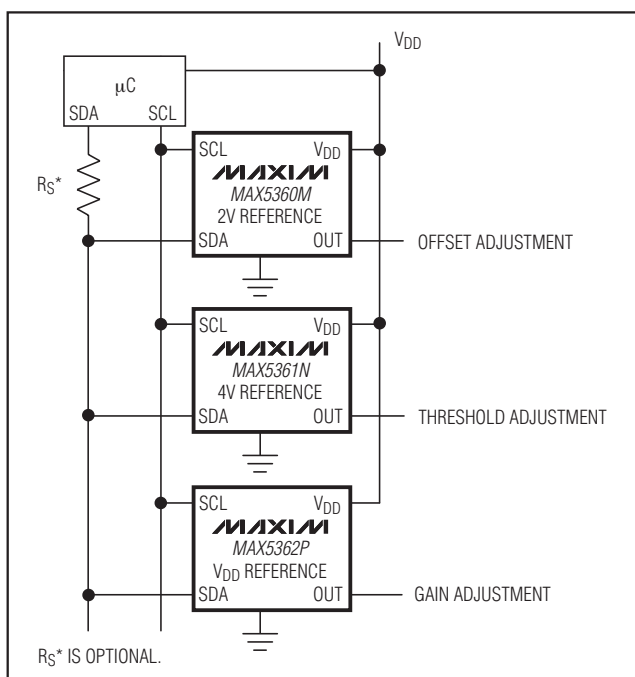


図4. 標準アプリケーション回路

## パワーオンリセット

MAX5360/MAX5361/MAX5362は、 $V_{DD}$ が最初に投入された時及び $V_{DD}$ が1.7Vよりも低くなった時にDACの出力を0に設定するパワーオンリセット回路を備えています。これにより、システムスタートアップの直後に望ましくないDAC出力電圧が発生するのを防ぐことができます。スタートアップ時の出力グリッチは50mV以下(typ)です。

## シャットダウンモード

MAX5360/MAX5361/MAX5362は、消費電流を1 $\mu A$ 以下に低減するソフトウェア制御のシャットダウンモードを備えています。全ての内部回路がディセーブルされ、OUTとGNDの間に内部10k $\Omega$ 抵抗が接続されてシャットダウン中にOUTが0Vになることが保証されます。シャットダウンの開始は5 $\mu s$ 以内、シャットダウンの解除は50 $\mu s$ 以内で完了します。

## デジタル部

### シリアルインタフェース

MAX5360/MAX5361/MAX5362はシンプルな2線シリアルインタフェースを使用しています。このインタフェースは標準マイクロプロセッサ( $\mu P$ )ポートのI/Oラインを僅か2本(2線バス)必要とするだけです。図3に2線バス上の信号のタイミング図を示します。

バスが使用されていない時、この2つのバスライン(SDA及びSCL)はハイでなければなりません。MAX5360/MAX5361/MAX5362は受信専用デバイス(スレーブ)であるため、バスマスターデバイスによって制御される必要があります。図4に示す標準アプリケーションにおいては、複数のデバイスのアドレス設定が互いに違っていればそれらのデバイス全てをバスに接続できるようになっています。プッシュ/プルドライバで駆動される場合、これらのラインに外部プルアップ抵抗は不要です。ただし、既存の回路とのコンパチビリティを維持するため、MAX5360/MAX5361/MAX5362はプルアップ抵抗の必要な(例えばI<sup>2</sup>C機器)アプリケーションにも使用できるようになっています。シリアルインタフェースは最大SCL速度400kHzまで動作します。SDAの状態はSCLがローの時にのみ変化させることができます(例外は図5に示すSTART及びSTOP条件)。各伝送はバスマスターデバイスが送るSTART条件、それに続くMAX5360/MAX5361/MAX5362の固定

# 2線シリアルインタフェース付、低コスト、低電力、6ビットDAC SOT23パッケージ

MAX5360/MAX5361/MAX5362

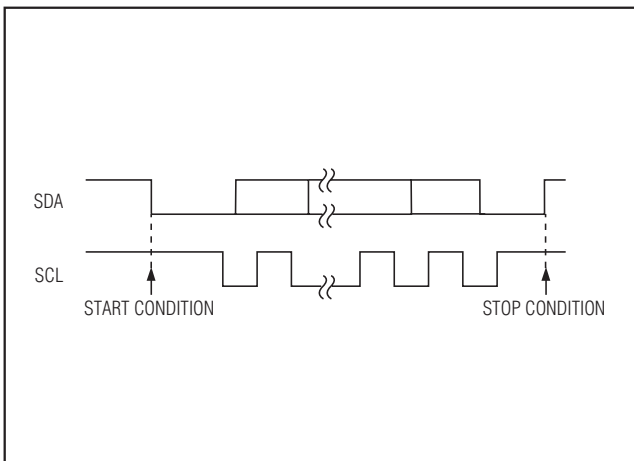


図5. スタート及びストップ条件

スレーブアドレス、パワーモードビット、DACデータ(6ビット+2サブビット)、そして最後にSTOP条件から構成されています(図6)。この後バスは解放され、次の伝送を受け付けることができます。

SCLがハイの時にSDAの状態がサンプリングされるため、この時にSDAの状態が安定していなければなりません。データは8ビットバイトで伝送されます。各バイトをMAX5360/MAX5361/MAX5362に伝送するには9クロックサイクルが必要です。9番目のクロックサイクルで選択されたデバイスがバイトの受信をアックノレッジしたら、SDAをローにすることでSDAをリリースします。選択されたデバイスがアックノレッジしている時にマスターの出力が強制的にハイに駆動される時は、SDAラインに直列抵抗が必要になる場合があります(図4)。

## スレーブアドレス

MAX5360/MAX5361/MAX5362は、4つの固定スレーブアドレスのいずれかに設定された状態で提供

されています。各アドレスオプションは、部品番号に追加されたサフィックスL、M、N又はPで識別されています。アドレスは、START条件の後でマスターが送信する7つの最上位ビット(MSB)として定義されます。アドレスオプションは0x60、0x62、0x64及び0x66です(左揃え、LSBは0に設定)。8番目のビット(通常は書込み又は読取りプロトコルを定義するために使用されます)がデバイスのパワーモード(SHDN)を設定します。SHDNが1に設定されるとデバイスはパワーダウンします。デバイスサーチルーチンの間、MAX5360/MAX5361/MAX5362は両方のオプション(SHDN = 0又はSHDN = 1)をアックノレッジしますが、ストップ条件(又はリスタート)が直ちに発生した場合はそれ自身のパワー状態を変更しません。デバイスがパワーモードとDAC出力の両方を更新するには、2番目のバイト(DACデータ)が送信/受信される必要があります。

## DACデータ

6ビットDACデータはMSBを先頭にした1LSB = ( $V_{REF}/64$ )のストレートバイナリとしてデコードされ、表1に示す通りに対応するアナログ電圧に変換されます。2つのサブビットによりデータバイトが完全なものになります。これらの2ビットは単調性の保証に関してテストされていないため、ゼロに設定して下さい。

データバイトを受信した後、MAX5360/MAX5361/MAX5362は受信をアックノレッジして、STOP条件を予期します。STOP条件が来るとDAC出力が更新されます。デバイスは、2番目のバイトがデバイスに同期入力(SHDN = 0)されるか、あるいはデバイスから同期出力(SHDN = 1)された時にだけ出力とパワーモードを更新します。SHDN = 1の時、マスターはデータバイトを同期出力する時に全部1を読取ります。MAX5360/MAX5361/MAX5362はアックノレッジビットを除いてSDAを駆動しません。

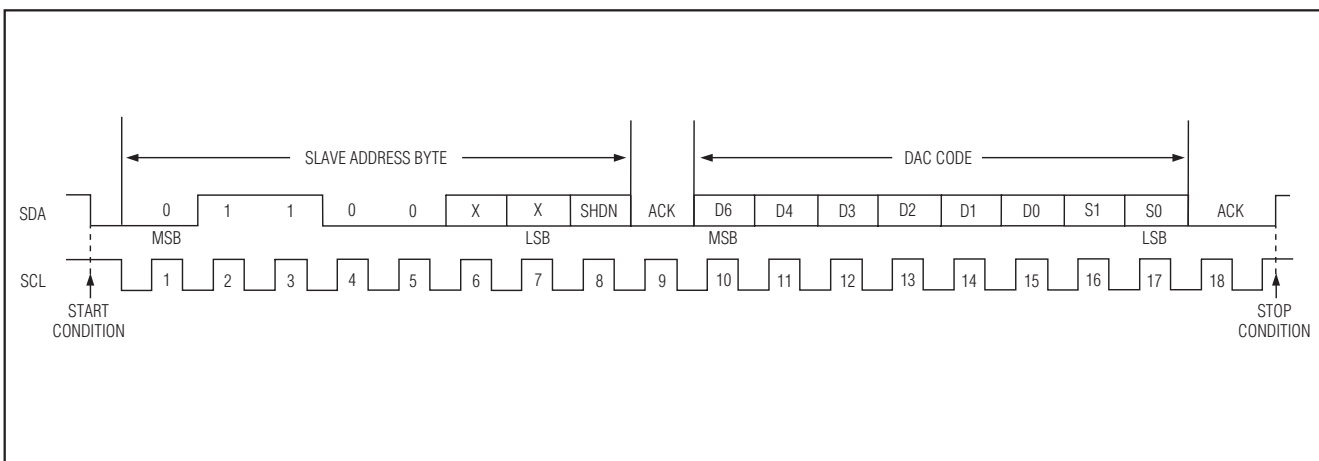


図6. 完全シリアル伝送

# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

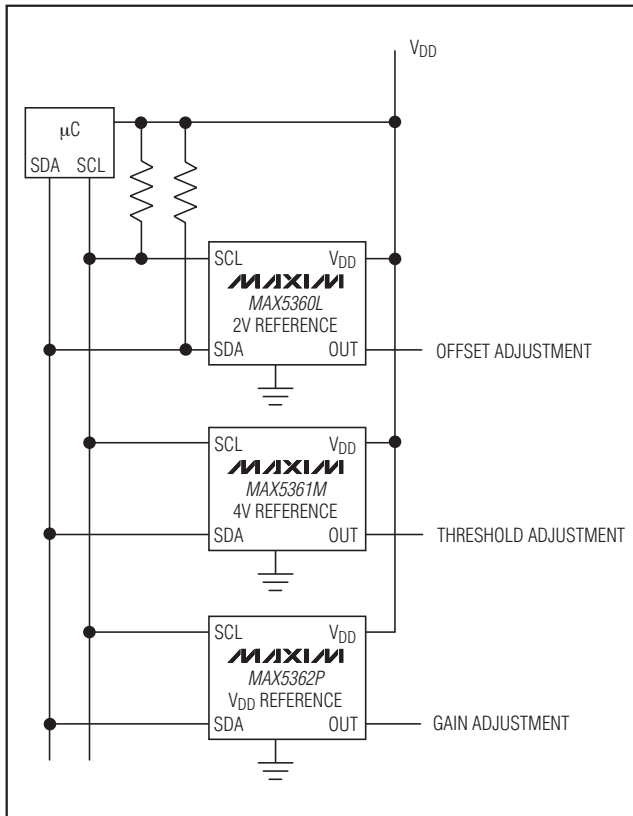


図7. I<sup>2</sup>Cの標準アプリケーション

## I<sup>2</sup>Cコンパチビリティ

MAX5360/MAX5361/MAX5362は既存のI<sup>2</sup>C機器とコンパチブルです。SCL及びSDAはハイインピーダンス入力です。SDAは9番目のクロックパルス中にデータラインをローに引き下げるオープンドレインを備えています。図7に標準I<sup>2</sup>Cアプリケーションを示します。通信プロトコルは標準I<sup>2</sup>C 8ビット通信をサポートします。一般コールアドレスは無視され、CBUSフォーマットもサポートしません。MAX5360/MAX5361/MAX5362

のアドレスは7ビットI<sup>2</sup>Cアドレス指定プロトコルのみとコンパチブルです。10ビットフォーマットはサポートされていません。RESTARTプロトコルはサポートされていますが、DACを更新するには直ちにSTOP条件が必要です。

## アプリケーション情報

### デジタル入力及びインタフェースロジック

シリアル2線インタフェースは $V_{OL} = 0.3 \times V_{DD}$ 及び $V_{OH} = 0.7 \times V_{DD}$ と定義されたロジックレベルを持っています。全ての入力は遷移の遅いインタフェースを許容できるようにシュミットトリガバッファを備えています。これは、外付ロジックを追加しなくてもフォトカプラを直接MAX5360/MAX5361/MAX5362にインタフェースできるということを意味します。デジタル入力はCMOSロジックレベルとコンパチブルですが、 $V_{DD}$ より高い電圧で駆動することは許されません。

### 電源バイパス及びレイアウト

システム性能を高めるには、プリント基板のレイアウトを注意深く行って下さい。クロストークとノイズの注入を低減するため、アナログ信号とデジタル信号を分離して下さい。GNDから電源グラウンドへのグラウンドリターンは短く、低インダクタンスになるようにして下さい。グラウンドプレーンの使用をお勧めします。 $V_{DD}$ はデバイスのできるだけ近くに配置した0.1 $\mu$ Fでグラウンドにバイパスして下さい。電源のノイズが大きい場合は、電源及び $V_{DD}$ と直列に10 $\Omega$ 抵抗を接続し、容量を追加して下さい。

## チップ情報

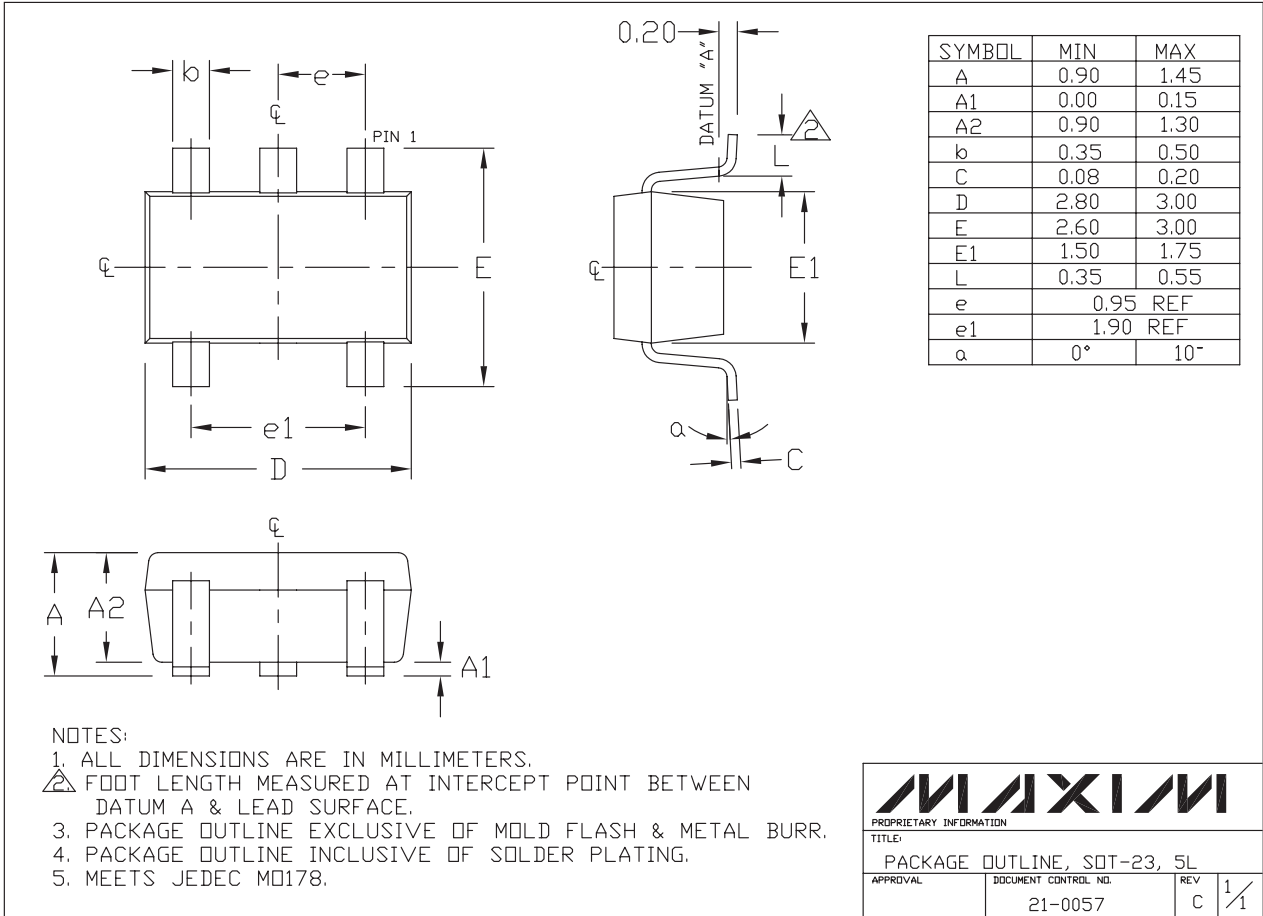
TRANSISTOR COUNT: 2910

PROCESS: BiCMOS

# 2線シリアルインタフェース付、低コスト、低電力、 6ビットDAC SOT23パッケージ

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



SOT23LEPS

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

12 \_\_\_\_\_ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2001 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.