

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

## 概要

MAX5352/MAX5353は、低電力、電圧出力の12ビットデジタルアナログコンバータ(DAC)及び高精度出力アンプを8ピン $\mu$ MAX又はDIPパッケージに内蔵しています。MAX5352は+5V単一電源で動作し、MAX5353は+3.3V単一電源で動作します。消費電流は、いずれも僅か280 $\mu$ Aとなっています。

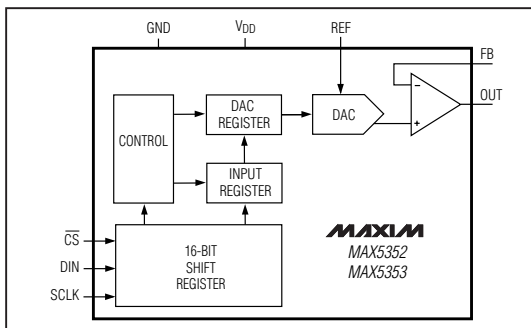
出力アンプの反転入力を使用することができるため、特定の利得設定、リモートセンシング及び大出力駆動能力の実現が容易になっています。このため、MAX5352/MAX5353は工業用プロセス制御アプリケーション等の広範囲のアプリケーションに最適です。その他の特長としては、ソフトウェアシャットダウン及びパワーオンリセット等が挙げられます。

シリアルインタフェースは、SPI™/QSPI™及びMicrowire™とコンパチブルです。このDACは、入力レジスタにDACレジスタが続く構成のダブルバッファ付入力を備えています。データは、16ビットのシリアルワードにより入力レジスタにロードされます。DACレジスタは、入力レジスタとは独立あるいは同時に更新できます。全てのロジック入力は、TTL/CMOSロジックコンパチブルです。また、シュミットトリガでバッファされているため、フォトカプラに直接インタフェースできます。

## アプリケーション

- 工業用プロセス制御
- 自動試験機器
- デジタルオフセット及び利得調節
- モーションコントロール
- 遠隔工業用制御
- マイクロプロセッサ制御のシステム

## ファンクションダイアグラム



## 特長

- ◆ 設定可能な出力アンプ付の12ビットDAC
- ◆ 電源：+5V単一 (MAX5352)  
+3.3V単一 (MAX5353)
- ◆ 低消費電流：0.28mA (通常動作)  
2 $\mu$ A (シャットダウンモード)
- ◆ パッケージ：8ピン $\mu$ MAXも提供
- ◆ パワーオンリセットでDACを0Vにクリア
- ◆ SPI/QSPI及びMicrowireコンパチブル
- ◆ フォトカプラへの直接インタフェース用にシュミットトリガデジタル入力を装備
- ◆ +3.3V MAX5353は+5Vロジックと直接インタフェース

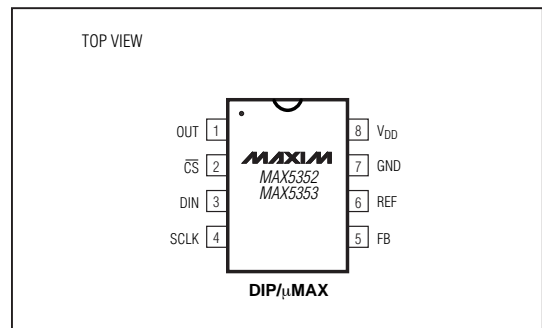
## 型番

PART*	TEMP. RANGE	PIN-PACKAGE	INL (LSB)
MAX5352ACPA	0°C to +70°C	8 Plastic DIP	$\pm 1/2$
MAX5352BCPA	0°C to +70°C	8 Plastic DIP	$\pm 1$
MAX5352ACUA	0°C to +70°C	8 $\mu$ MAX	$\pm 1/2$
MAX5352BCUA	0°C to +70°C	8 $\mu$ MAX	$\pm 1$

**Ordering Information continued at end of data sheet.**

\*Contact factory for availability of 8-pin SO package.

## ピン配置



SPI及びQSPIはMotorola, Inc.の商標です。MicrowireはNational Semiconductor Corp.の商標です。

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

## ABSOLUTE MAXIMUM RATINGS

V <sub>DD</sub> to GND	-0.3V, +6V
REF, OUT, FB to GND	-0.3V to (V <sub>DD</sub> + 0.3V)
Digital Inputs to GND	-0.3V to +6V
Continuous Current into Any Pin	±20mA
Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
Plastic DIP (derate 9.09mW/°C above +70°C)	727mW
μMAX (derate 4.10mW/°C above +70°C)	330mW
CERDIP (derate 8.00mW/°C above +70°C)	640mW

Operating Temperature Ranges	
MAX5352_C_A/MAX5353_C_A	0°C to +70°C
MAX5352_E_A/MAX5353_E_A	-40°C to +85°C
MAX5352BMJA/MAX5353BMJA	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS: MAX5352

(V<sub>DD</sub> = +5V ±10%, REF = 2.5V, GND = 0V, R<sub>L</sub> = 5kΩ, C<sub>L</sub> = 100pF, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C. Output buffer connected in unity-gain configuration (Figure 8).)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>STATIC PERFORMANCE—ANALOG SECTION</b>						
Resolution	N		12			Bits
Integral Nonlinearity (Note 1)	INL	MAX5352A			±0.5	LSB
		MAX5352B			±1.0	
		MAX5352BMJA			±2.0	
Differential Nonlinearity	DNL	Guaranteed monotonic			±1.0	LSB
Offset Error	V <sub>OS</sub>			±0.3	±8	mV
Offset-Error Tempco	TCV <sub>OS</sub>			6		ppm/°C
Gain Error (Note 1)	GE			-0.3	±3	LSB
Gain-Error Tempco				1		ppm/°C
Power-Supply Rejection Ratio	PSRR	4.5V ≤ V <sub>DD</sub> ≤ 5.5V			600	μV/V
<b>REFERENCE INPUT</b>						
Reference Input Range	V <sub>REF</sub>		0		V <sub>DD</sub> - 1.4	V
Reference Input Resistance	R <sub>REF</sub>	Code dependent, minimum at code 1554 hex	14	20		kΩ
<b>MULTIPLYING-MODE PERFORMANCE</b>						
Reference -3dB Bandwidth		V <sub>REF</sub> = 0.67Vp-p		650		kHz
Reference Feedthrough		Input code = all 0s, V <sub>REF</sub> = 3.6Vp-p at 1kHz		-84		dB
Signal-to-Noise Plus Distortion Ratio	SINAD	V <sub>REF</sub> = 1Vp-p at 25kHz, code = full scale		77		dB
<b>DIGITAL INPUTS</b>						
Input High Voltage	V <sub>IH</sub>		2.4			V
Input Low Voltage	V <sub>IL</sub>				0.8	V
Input Leakage Current	I <sub>IN</sub>	V <sub>IN</sub> = 0V or V <sub>DD</sub>		0.001	±0.5	μA
Input Capacitance	C <sub>IN</sub>			8		pF

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

## ELECTRICAL CHARACTERISTICS: MAX5352 (continued)

( $V_{DD} = +5V \pm 10\%$ ,  $REF = 2.5V$ ,  $GND = 0V$ ,  $R_L = 5k\Omega$ ,  $C_L = 100pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ . Output buffer connected in unity-gain configuration (Figure 8).)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DYNAMIC PERFORMANCE</b>						
Voltage Output Slew Rate	SR			0.6		V/ $\mu$ s
Output Settling Time		To $\pm 1/2LSB$ , $V_{STEP} = 2.5V$		14		$\mu$ s
Output Voltage Swing		Rail-to-rail (Note 2)		0 to $V_{DD}$		V
Current into FB				0.001	$\pm 0.1$	$\mu$ A
Start-Up Time				20		$\mu$ s
Digital Feedthrough		$\overline{CS} = V_{DD}$ , $DIN = 100kHz$		5		nV-s
<b>POWER SUPPLIES</b>						
Supply Voltage	$V_{DD}$		4.5		5.5	V
Supply Current	$I_{DD}$	(Note 3)		0.28	0.4	mA
Supply Current in Shutdown		(Note 3)		4	20	$\mu$ A
Reference Current in Shutdown				0.001	$\pm 0.5$	$\mu$ A
<b>TIMING CHARACTERISTICS</b> (Figure 6)						
SCLK Clock Period	$t_{CP}$		100			ns
SCLK Pulse Width High	$t_{CH}$		40			ns
SCLK Pulse Width Low	$t_{CL}$		40			ns
$\overline{CS}$ Fall to SCLK Rise Setup Time	$t_{CSS}$		40			ns
SCLK Rise to $\overline{CS}$ Rise Hold Time	$t_{CSH}$		0			ns
DIN Setup Time	$t_{DS}$		40			ns
DIN Hold Time	$t_{DH}$		0			ns
SCLK Rise to $\overline{CS}$ Fall Delay	$t_{CS0}$		40			ns
$\overline{CS}$ Rise to SCLK Rise Hold Time	$t_{CS1}$		40			ns
$\overline{CS}$ Pulse Width High	$t_{CSW}$		100			ns

**Note 1:** Guaranteed from code 11 to code 4095 in unity-gain configuration.

**Note 2:** Accuracy is better than 1LSB for  $V_{OUT} = 8mV$  to  $V_{DD} - 100mV$ , guaranteed by a power-supply rejection test at the end points.

**Note 3:**  $R_L = \infty$ , digital inputs at GND or  $V_{DD}$ .

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

## ELECTRICAL CHARACTERISTICS: MAX5353

( $V_{DD} = +3.15V$  to  $+3.6V$ ,  $REF = 1.25V$ ,  $GND = 0V$ ,  $R_L = 5k\Omega$ ,  $C_L = 100pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ . Output buffer connected in unity-gain configuration (Figure 8).)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>STATIC PERFORMANCE—ANALOG SECTION</b>						
Resolution	N		12			Bits
Integral Nonlinearity (Note 4)	INL	MAX5353A			$\pm 1$	LSB
		MAX5353B			$\pm 2$	
		MAX5353BMJA			$\pm 4$	
Differential Nonlinearity	DNL	Guaranteed monotonic			$\pm 1.0$	LSB
Offset Error	VOS			$\pm 0.3$	$\pm 8$	mV
Offset-Error Tempco	TCVOS			6		ppm/ $^\circ C$
Gain Error (Note 4)	GE			-0.3	$\pm 3$	LSB
Gain-Error Tempco				1		ppm/ $^\circ C$
Power-Supply Rejection Ratio	PSRR				600	$\mu V/V$
<b>REFERENCE INPUT</b>						
Reference Input Range	$V_{REF}$		0		$V_{DD} - 1.4$	V
Reference Input Resistance	$R_{REF}$	Code dependent, minimum at code 1554 hex	14	20		$k\Omega$
<b>MULTIPLYING-MODE PERFORMANCE (<math>V_{DD} = +3.3V</math>)</b>						
Reference -3dB Bandwidth		$V_{REF} = 0.67V_{p-p}$		650		kHz
Reference Feedthrough		Input code = all 0s, $V_{REF} = 1.9V_{p-p}$ at 1kHz		-84		dB
Signal-to-Noise Plus Distortion Ratio	SINAD	$V_{REF} = 1V_{p-p}$ at 25kHz, code = full scale		72		dB
<b>DIGITAL INPUTS</b>						
Input High Voltage	$V_{IH}$		2.4			V
Input Low Voltage	$V_{IL}$				0.6	V
Input Leakage Current	$I_{IN}$	$V_{IN} = 0V$ or $V_{DD}$		0.001	$\pm 0.5$	$\mu A$
Input Capacitance	$C_{IN}$			8		pF
<b>DYNAMIC PERFORMANCE</b>						
Voltage Output Slew Rate	SR			0.6		V/ $\mu s$
Output Settling Time		$T_O \pm 1/2LSB$ , $V_{STEP} = 1.25V$		14		$\mu s$
Output Voltage Swing		Rail-to-rail (Note 5)		0 to $V_{DD}$		V
Current into FB				0.001	$\pm 0.1$	$\mu A$
Start-Up Time				20		$\mu s$
Digital Feedthrough		$\overline{CS} = V_{DD}$ , $DIN = 100kHz$		5		nV-s
<b>POWER SUPPLIES</b>						
Supply Voltage	$V_{DD}$		3.15		3.6	V
Supply Current	$I_{DD}$	(Note 6)		0.24	0.4	mA
Supply Current in Shutdown		(Note 6)		1.6	10	$\mu A$
Reference Current in Shutdown				0.001	$\pm 0.5$	$\mu A$

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

## ELECTRICAL CHARACTERISTICS: MAX5353 (continued)

( $V_{DD} = +3.15V$  to  $+3.6V$ ,  $REF = 1.25V$ ,  $GND = 0V$ ,  $R_L = 5k\Omega$ ,  $C_L = 100pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ . Output buffer connected in unity-gain configuration (Figure 8).)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>TIMING CHARACTERISTICS</b> (Figure 6)						
SCLK Clock Period	$t_{CP}$		100			ns
SCLK Pulse Width High	$t_{CH}$		40			ns
SCLK Pulse Width Low	$t_{CL}$		40			ns
$\overline{CS}$ Fall to SCLK Rise Setup Time	$t_{CSS}$		40			ns
SCLK Rise to $\overline{CS}$ Rise Hold Time	$t_{CSH}$		0			ns
DIN Setup Time	$t_{DS}$		40			ns
DIN Hold Time	$t_{DH}$		0			ns
SCLK Rise to $\overline{CS}$ Fall Delay	$t_{CS0}$		40			ns
$\overline{CS}$ Rise to SCLK Rise Hold Time	$t_{CS1}$		40			ns
$\overline{CS}$ Pulse Width High	$t_{CSW}$		100			ns

**Note 4:** Guaranteed from code 22 to code 4095 in unity-gain configuration.

**Note 5:** Accuracy is better than 1LSB for  $V_{OUT} = 8mV$  to  $V_{DD} - 150mV$ , guaranteed by a power-supply rejection test at the end points.

**Note 6:**  $R_L = \infty$ , digital inputs at GND or  $V_{DD}$ .

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

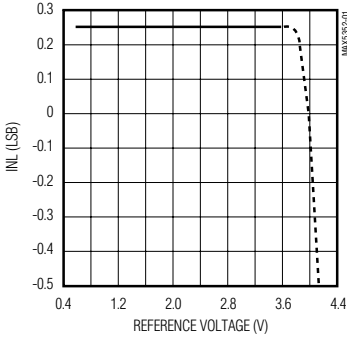
MAX5352/MAX5353

## 標準動作特性

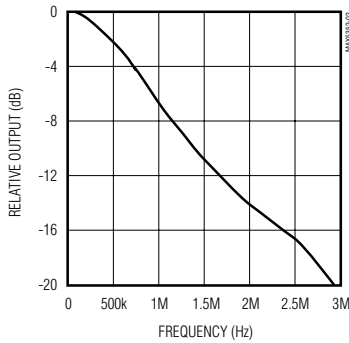
(MAX5352 only,  $V_{DD} = +5V$ ,  $R_L = 5k\Omega$ ,  $C_L = 100pF$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

### MAX5352

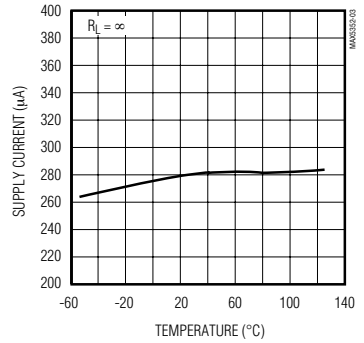
**INTEGRAL NONLINEARITY vs. REFERENCE VOLTAGE**



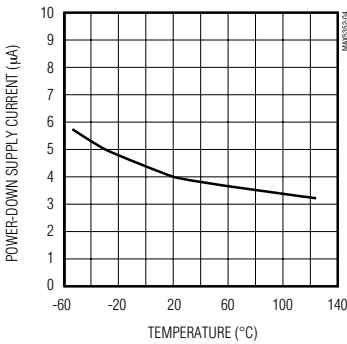
**REFERENCE VOLTAGE INPUT FREQUENCY RESPONSE**



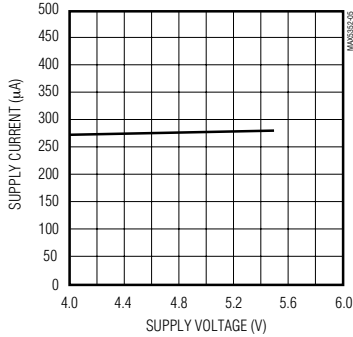
**SUPPLY CURRENT vs. TEMPERATURE**



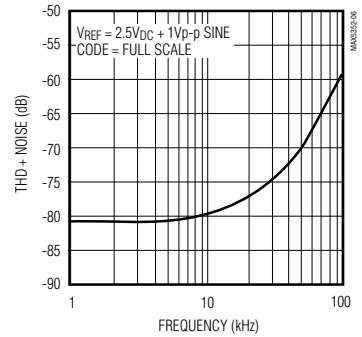
**POWER-DOWN SUPPLY CURRENT vs. TEMPERATURE**



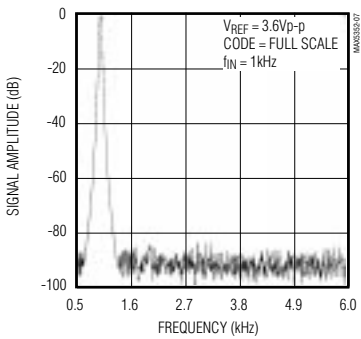
**SUPPLY CURRENT vs. SUPPLY VOLTAGE**



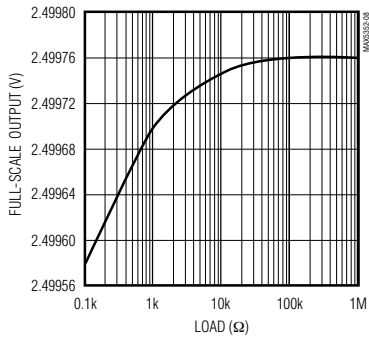
**TOTAL HARMONIC DISTORTION PLUS NOISE vs. FREQUENCY**



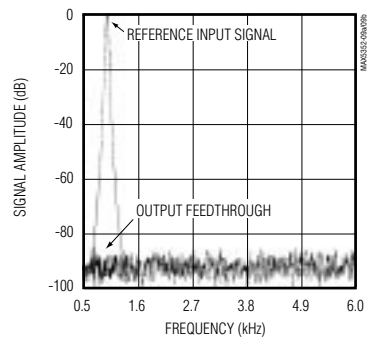
**OUTPUT FFT PLOT**



**FULL-SCALE OUTPUT vs. LOAD**



**REFERENCE FEEDTHROUGH AT 1kHz**



# 低電力、12ビット電圧出力DAC シリアルインタフェース付

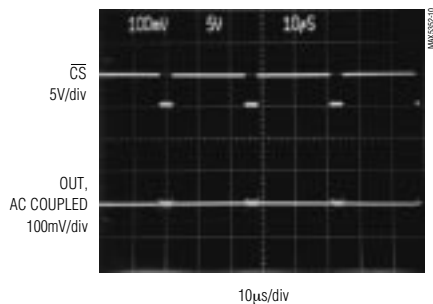
## 標準動作特性(続き)

(MAX5352 only,  $V_{DD} = +5V$ ,  $R_L = 5k\Omega$ ,  $C_L = 100pF$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

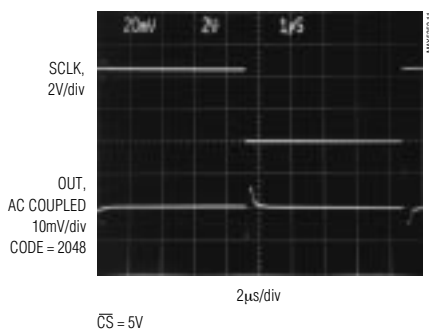
### MAX5352 (continued)

MAX5352/MAX5353

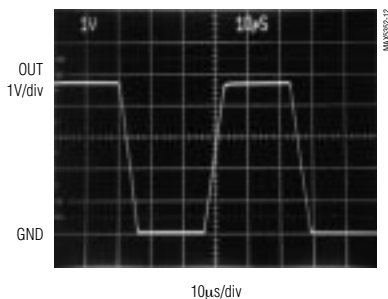
#### MAJOR-CARRY TRANSITION



#### DIGITAL FEEDTHROUGH ( $f_{SCLK} = 100kHz$ )



#### DYNAMIC RESPONSE



GAIN = 2, SWITCHING FROM CODE 0 TO 4020

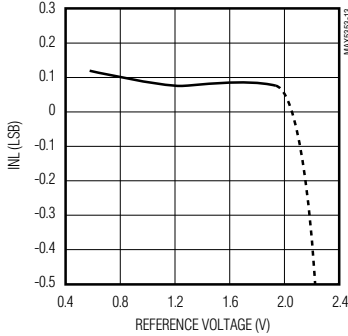
# 低電力、12ビット電圧出力DAC シリアルインタフェース付

## 標準動作特性(続き)

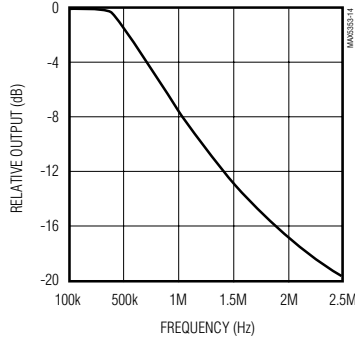
(MAX5353 only,  $V_{DD} = +3.3V$ ,  $R_L = 5k\Omega$ ,  $C_L = 100pF$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

### MAX5353

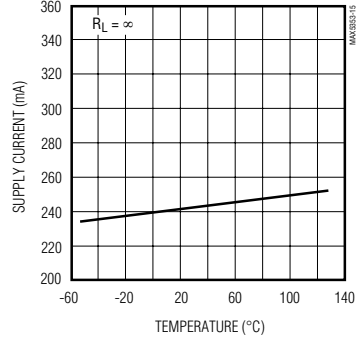
**INTEGRAL NONLINEARITY vs. REFERENCE VOLTAGE**



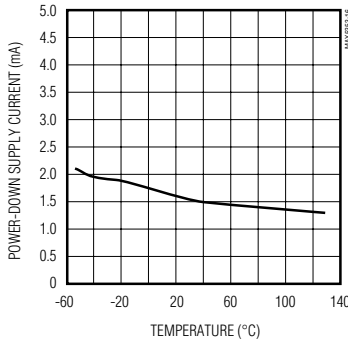
**REFERENCE VOLTAGE INPUT FREQUENCY RESPONSE**



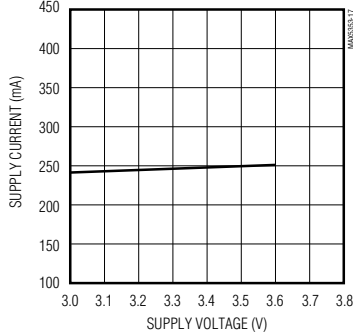
**SUPPLY CURRENT vs. TEMPERATURE**



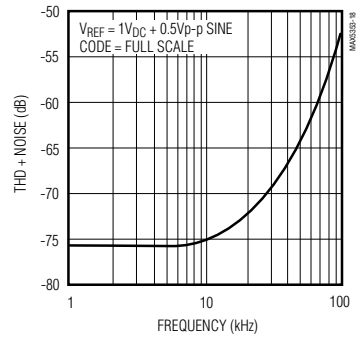
**POWER-DOWN SUPPLY CURRENT vs. TEMPERATURE**



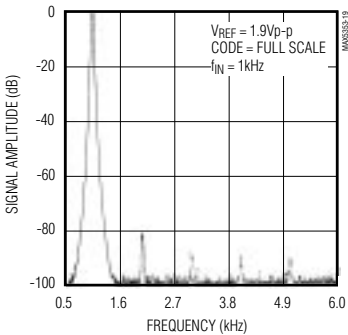
**SUPPLY CURRENT vs. SUPPLY VOLTAGE**



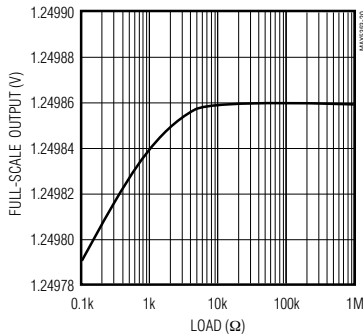
**TOTAL HARMONIC DISTORTION PLUS NOISE vs. FREQUENCY**



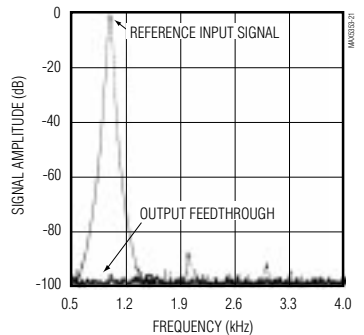
**OUTPUT FFT PLOT**



**FULL-SCALE OUTPUT vs. LOAD**



**REFERENCE FEEDTHROUGH AT 1kHz**





# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

## 端子説明

端子	名称	機能
1	OUT	DAC出力電圧
2	$\overline{CS}$	チップセレクト入力。アクティブロー。
3	DIN	シリアルデータ入力
4	SCLK	シリアルクロック入力
5	FB	DAC出力アンプフィードバック
6	REF	リファレンス電圧入力
7	GND	グランド
8	VDD	正電源

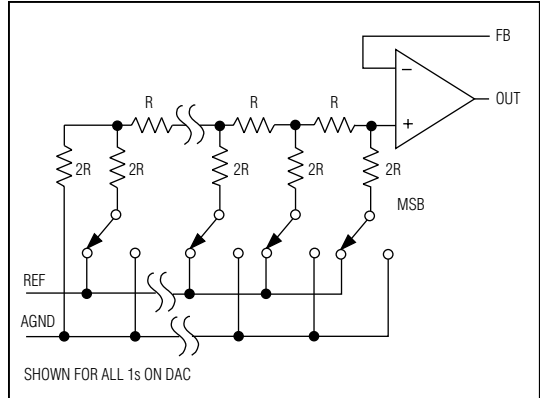


図1. DACの簡略回路図

## 詳細

MAX5352/MAX5353は、シンプルな3線シリアルインタフェースを使用して、簡単にアドレス指定できる電圧出力デジタルアナログコンバータ(DAC)を内蔵しています。それぞれ16ビットシフトレジスタを備え、入力レジスタ及びDACレジスタからなるダブルバッファ付入力を備えています(ファンクションダイアグラムを参照)。ユーザは、電圧出力の他にアンプの負入力を使用できます。

DACは、デジタル入力(12データビット及び1サブビット)を印加されたリファレンス電圧入力に比例した等価アナログ出力電圧に変換する反転R-2Rラダーネットワークです。図1に、簡略化したDACの回路図を示します。

### リファレンス入力

リファレンス入力は、正DC及びAC信号を受け入れます。リファレンス入力電圧によりDACのフルスケール出力電圧が設定されます。リファレンス入力電圧範囲は、0V ~ (V<sub>DD</sub> - 1.4V)です。出力電圧(V<sub>OUT</sub>)は、次式で示されるデジタル的に設定可能な電圧ソースとなります。

$$V_{OUT} = (V_{REF} \times NB/4096) \times \text{ゲイン}$$

ここで、NBはDACのバイナリー入力コードの数値(0 ~ 4095)です。V<sub>REF</sub>はリファレンス電圧であり、ゲインは外部で設定された電圧利得です。

リファレンス入力の入力インピーダンスはコードに依存し、DACの入力コードが16進の1554の時に最小値の14kΩとなり、入力コードが16進の0000の時に最大値(リーク電流に起因し、数GΩ以上)となります。リファレンスピンの入力インピーダンスがコードに依存するため、リファレンスソースの負荷レギュレーションが重要になります。

シャットダウンモードにおけるMAX5352/MAX5353のREF入力はハイインピーダンス状態となり、入力リーク電流は0.001µA(typ)となります。

リファレンス入力容量もコードに依存し、入力コードが全て0の時に15pF、フルスケール時に50pF(typ)になります。

MAX5352にはMAX873 +2.5Vリファレンスをお勧めします。

### 出力アンプ

MAX5352/MAX5353 DACの出力は、内部の高精度アンプ(標準スループレート0.6V/µs)によりバッファされています。出力アンプの反転入力へのアクセスが可能であるため、ユーザによる出力利得設定/信号調節の自由度が高くなっています(「アプリケーション情報」の項を参照)。

MAX5352/MAX5353の出力でフルスケール遷移があった場合の±1/2LSBへの標準セトリング時間は、負荷が5kΩと100pFの並列の時に14µsです(負荷が2kΩ以下の場合、性能が劣化します)。

アンプの出力動的応答及びセトリング性能は、「標準動作特性」に示されています。

### シャットダウンモード

MAX5352/MAX5353は、ソフトウェアでプログラム可能なシャットダウンモードを備えており、この時の消費電流は4µA(typ)まで低減します。入力制御ワードとして111XXXXXXX XXXX XXXXを書き込むとシャットダウンモードになります(表1)。

シャットダウンモードでは、MAX5352/MAX5353のアンプ出力及びリファレンス入力はハイインピーダンス状態になります。シリアルインタフェースはアクティブのままです。入力レジスタ内のデータはシャットダウン中も保持されるため、MAX5352/MAX5353はシャットダウンに入る前の出力状態を呼び起こすことができます。シャットダウン状態から復帰するには、

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

以前の設定を呼び起こすか、又は新規のデータでDACを更新してください。本製品をパワーアップする時及びシャットダウン状態から回復させる時は、出力安定時間として20 $\mu$ s待ってください。

## シリアルインタフェースの構成

MAX5352/MAX5353の3線シリアルインタフェースは、Microwire™(図2)及びSPI™/QSPI™(図3)のいずれともコンパチブルです。図4に示すように、シリアル入力ワードは制御ビット3個の後に12+1個のデータビット(MSBが先頭)が続く構成になっています。この3ビットの制御コードにより、表1に示すMAX5352/MAX5353の応答が決定されます。

MAX5352/MAX5353のデジタル入力は、ダブルバッファ付です。シリアルインタフェースからのコマンドに従って、DACレジスタに影響を与えずに入力レジスタにロードするか、DACレジスタに直接ロードするか、あるいは入力レジスタによってDACレジスタを更新することができます(表1)。

+3.3V MAX5353は、+5Vロジックと直接インタフェースすることができます。

## シリアルインタフェースの内容

MAX5352/MAX5353は、16ビットのシリアルデータを必要とします。表1は、シリアルインタフェースプログラミングコマンドのリストです。コマンドによっては、12+1個のデータビットが「任意」となっています。データはMSBを先頭にして送られ、2つの8ビットパケットとして、または1つの16ビットワードとして送ることができます(16ビットが転送されるまで $\overline{CS}$ がローに保持される必要があります)。シリアルデータは、3個の制御ビット(C2、C1、C0)に12+1個のデータビットD11...D0、S0が続く構成になっています(図4)。サブビット(S0)はゼロに設定してください。3ビットの制御コードによって以下の事項が決まります。

- 更新すべきレジスタ
- シャットダウンモードから復帰した時のデバイスの構成設定

図5に、シリアルインタフェースのタイミングの必要条件を示します。DACのシリアルインタフェースをイネードするには、チップセレクトピン( $\overline{CS}$ )がローであることが必要です。 $\overline{CS}$ がハイの時は、インタフェース制御回路がディセーブルされます。最初のビットを正しくクロックインするには、 $\overline{CS}$ がシリアルクロック(SCLK)の立上りエッジよりも少なくとも $t_{CSS}$ 以前にローになっている必要があります。 $\overline{CS}$ がローの時、データはSCLKの立上りエッジでシリアルデータ入力ピン(DIN)を通じて内部

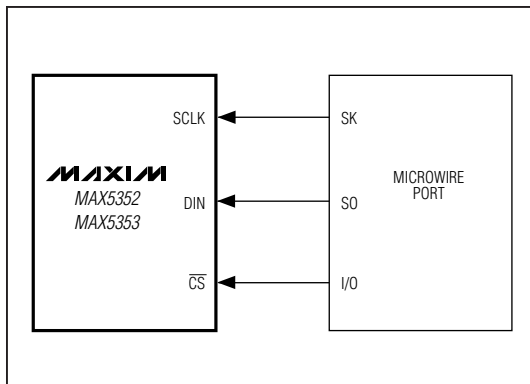


図2. Microwire用の接続

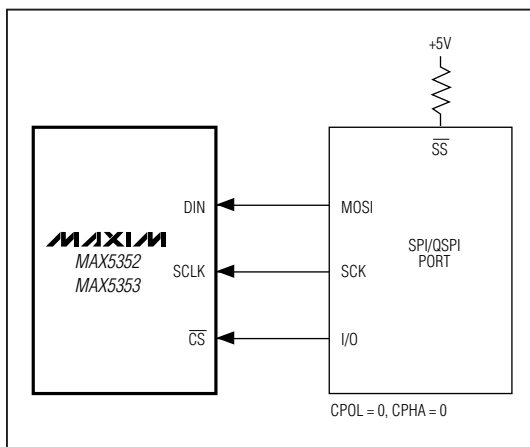


図3. SPI/QSPI用の接続

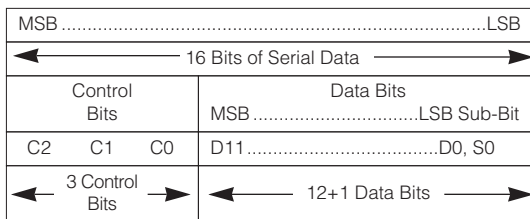


図4. シリアルデータフォーマット

シフトレジスタにクロックインされます。最大保証クロック周波数は10MHzです。データは、 $\overline{CS}$ の立上りエッジでMAX5352/MAX5353の入力/DACレジスタにラッチインされます。

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

表1. シリアルインタフェースのプログラミングコマンド

16ビットシリアルワード					機能
C2	C1	C0	D11.....D0 MSB            LSB	S0	
X	0	0	12ビットデータ	0	入力レジスタへのロード；DACレジスタは即時更新（またシャットダウンの解除）されます。
X	0	1	12ビットデータ	0	入力レジスタへのロード；DACレジスタは無変化。
X	1	0	XXXXXXXXXXXX	X	入力レジスタでDACレジスタを更新（またシャットダウンの解除；前の状態の呼出し）。
1	1	1	XXXXXXXXXXXX	X	シャットダウン
0	1	1	XXXXXXXXXXXX	X	ノーオペレーション(NOP)

“X” = 任意

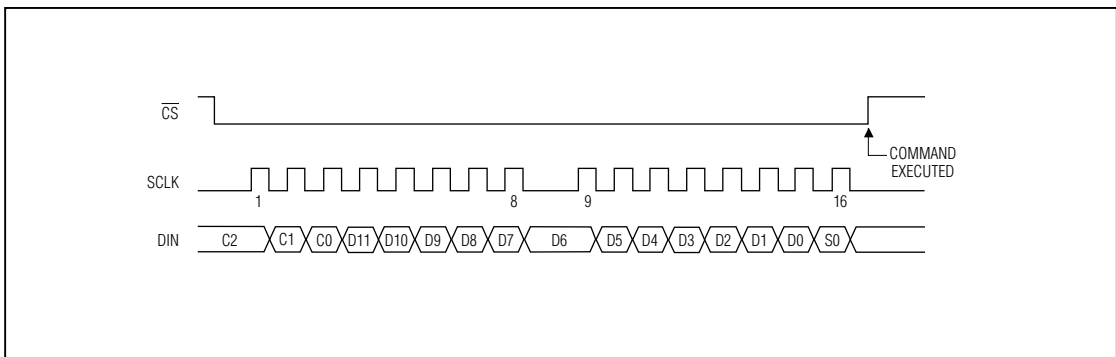


図5. シリアルインタフェースタイミング図

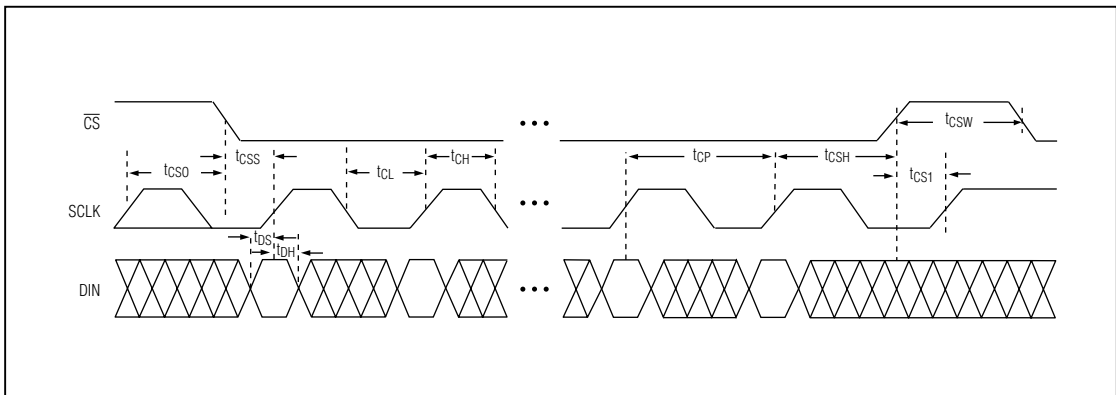


図6. シリアルインタフェースタイミング詳細図

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

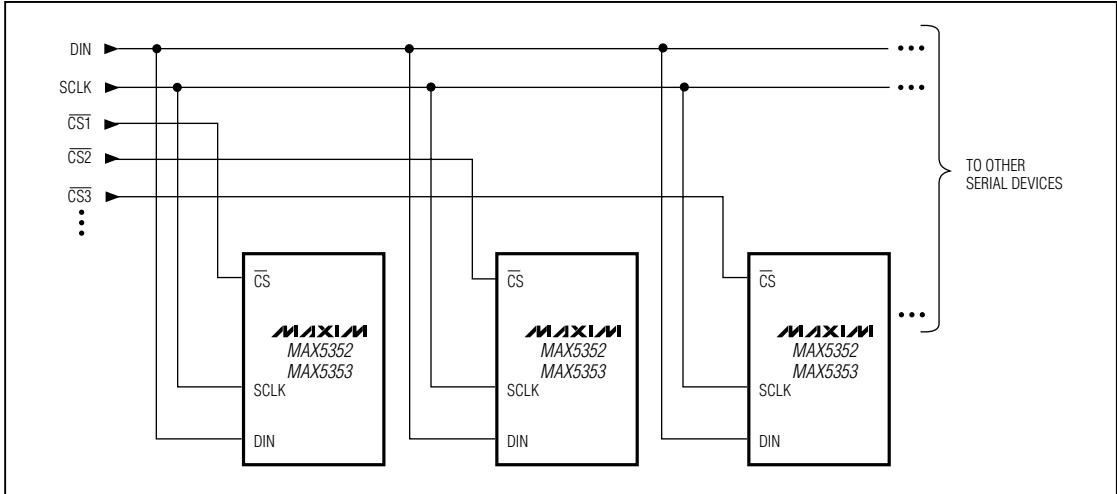


図7. 複数のMAX5352/MAX5353による共通DIN及びSCLKラインの共有

図7に複数のMAX5352/MAX5353を接続するための方法を示します。この構成では、クロック及びデータバスは全てのデバイスに共通になっており、各ICについて専用のチップセレクト入力を使用されています。

## アプリケーション情報

### ユニポーラ出力

ユニポーラ出力の場合、出力電圧とリファレンス入力は同じ極性を持っています。図8に、MAX5352/MAX5353のユニポーラ出力回路を示します(これが標準動作回路になっています)。表2にユニポーラ出力コードを示します。

レイルトゥレイルの出力については、図9を参照してください。この回路は、MAX5352の出力アンプが閉ループ利得+2に設定されており、2.5Vのリファレンスを使用した場合に0V~5Vのフルスケール電圧範囲が提供されるようになっています。MAX5353において1.25Vのリファレンスを使用した場合には、この回路で0V~2.5Vのフルスケール電圧範囲が提供されます。

### バイポーラ出力

MAX5352/MAX5353の出力は、図10の回路を使用してバイポーラ動作に構成することができます。

$$V_{OUT} = V_{REF}[(2NB/4096) - 1]$$

ここでNBは、DACのバイナリ入力コードの数値です。表3に、図10の回路のデジタルコード(オフセットバイナリ)及び対応する出力電圧を示します。

レイルトゥレイルは日本モトローラの登録商標です。

表2. ユニポーラコード表

DAC CONTENTS MSB	LSB	ANALOG OUTPUT
1111	1111 1111 (0)	$+V_{REF} \left( \frac{4095}{4096} \right)$
1000	0000 0001 (0)	$+V_{REF} \left( \frac{2049}{4096} \right)$
1000	0000 0000 (0)	$+V_{REF} \left( \frac{2048}{4096} \right) = \frac{+V_{REF}}{2}$
0111	1111 1111 (0)	$+V_{REF} \left( \frac{2047}{4096} \right)$
0000	0000 0001 (0)	$+V_{REF} \left( \frac{1}{4096} \right)$
0000	0000 0000 (0)	0V

注：( )はサブビット用。

### ACリファレンスの使用

リファレンスがAC信号成分を持つアプリケーションでは、MAX5352/MAX5353はリファレンス入力範囲仕様内における乗算能力を持っています。図11に、リファレンス入力にサイン波信号を印加する技法を示します(AC信号はREFに印加される前にオフセットされます)。リファレンス電圧が絶対にGNDよりマイナスにならないようにしてください。

MAX5352の全高調波歪み及びノイズ(THD + N)は、信号スイングが1V<sub>p-p</sub>で入力周波数が最大25kHzのときに-77dB以下(typ)です。また、MAX5353ではTHD + Nは

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

表3. バイポーラコード表

DAC CONTENTS MSB                      LSB	ANALOG OUTPUT
1111 1111 1111 (0)	$+V_{REF} \left( \frac{2047}{2048} \right)$
1000 0000 0001 (0)	$+V_{REF} \left( \frac{1}{2048} \right)$
1000 0000 0000 (0)	0V
0111 1111 1111 (0)	$-V_{REF} \left( \frac{1}{2048} \right)$
0000 0000 0001 (0)	$-V_{REF} \left( \frac{2047}{2048} \right)$
0000 0000 0000 (0)	$-V_{REF} \left( \frac{2048}{2048} \right) = -V_{REF}$

注：( )はサブビット用。

-72dB (typ) 以下です。「標準動作特性」のグラフに示すように、標準的な-3dB周波数は両製品とも650kHzです。

### デジタルプログラマブル電流ソース

図12の回路を使うと、オペアンプのフィードバックループ内のNPNトランジスタ(2N3904等)がデジタルでプログラムできる一方向性電流ソースになります。出力電流は次式で計算されます。

$$I_{OUT} = (V_{REF}/R) \times (NB/4096)$$

ここでNBはDACのバイナリ入力コードの数値、Rは図12に示されている検出抵抗です。

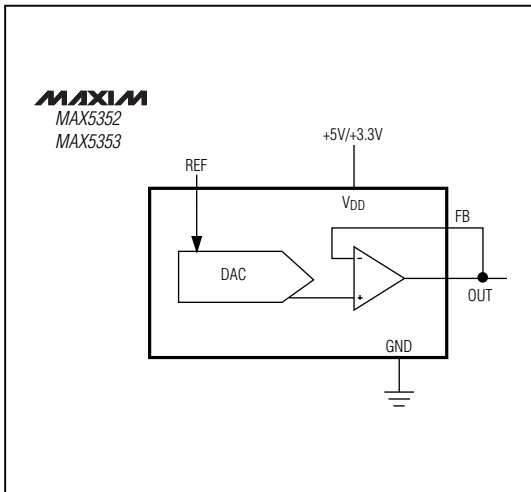


図8. ユニポーラ出力回路

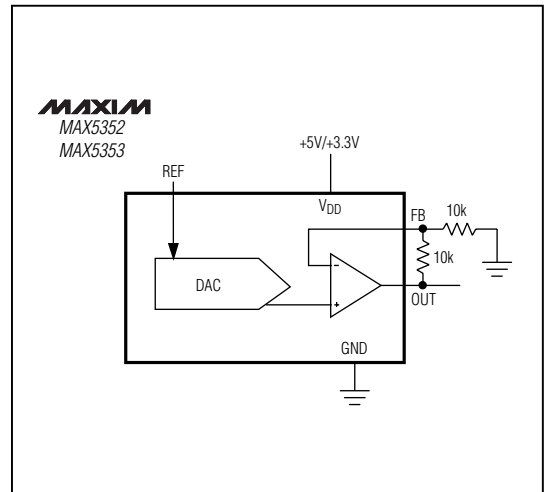


図9. ユニポーラのレールトゥレール出力の回路

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

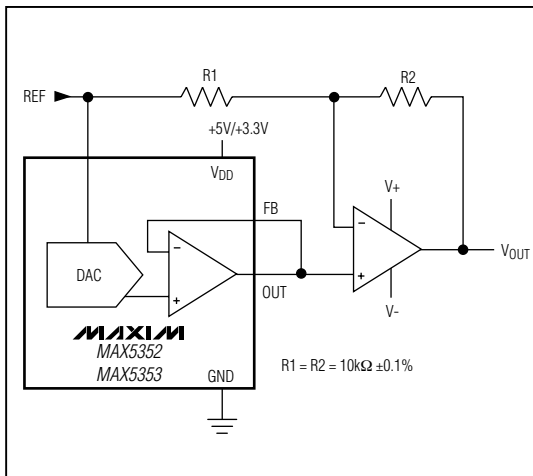


図10. バイポーラ出力回路

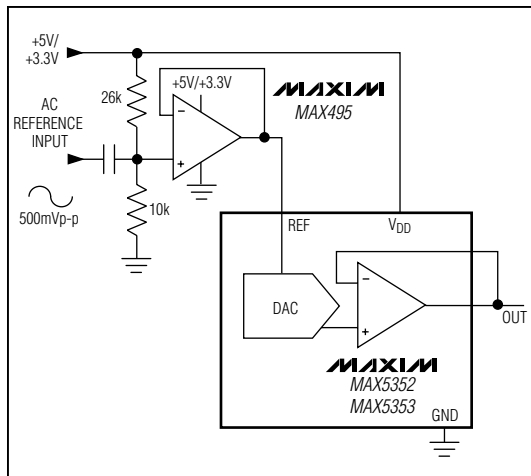


図11. ACリファレンス入力回路

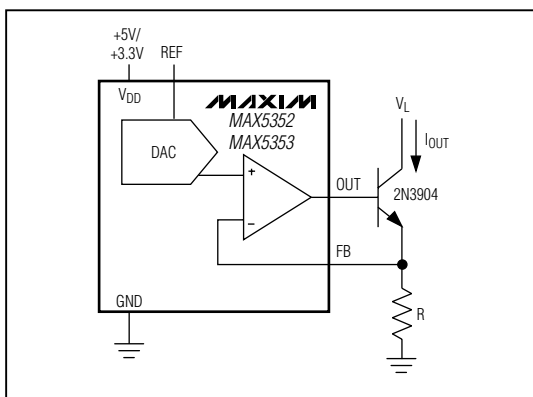


図12. デジタルプログラマブル電流ソース

## 電源に関する考慮

パワーアップ時に、入力及びDACレジスタはクリア（ゼロコードに設定）されます。

MAX5352/MAX5353に定格通りの性能を発揮させるには、REFを( $V_{DD} - 1.4V$ )よりも低くしてください。 $V_{DD}$ は、 $4.7\mu F$ コンデンサ及び $0.1\mu F$ コンデンサを並列に使用してGNDにバイパスしてください。リード線は短くし、バイパスコンデンサは電源ピンのできるだけ近くに取り付けてください。

## 接地及びレイアウト

グラウンドのデジタル又はACトランジェント信号のために、アナログ出力にノイズが発生することがあります。GNDをできるだけ良質のグラウンドに接続してください。

プリント基板のグラウンドレイアウトを良くすることによって、DAC出力、リファレンス入力及びデジタル入力の間のクロストークを最小限に抑えることができます。アナログラインをデジタルラインから遠ざけてクロストークを低減してください。ワイヤラッピングボードは推奨できません。

# 低電力、12ビット電圧出力DAC シリアルインタフェース付

MAX5352/MAX5353

型番(続き) \_\_\_\_\_

チップ情報 \_\_\_\_\_

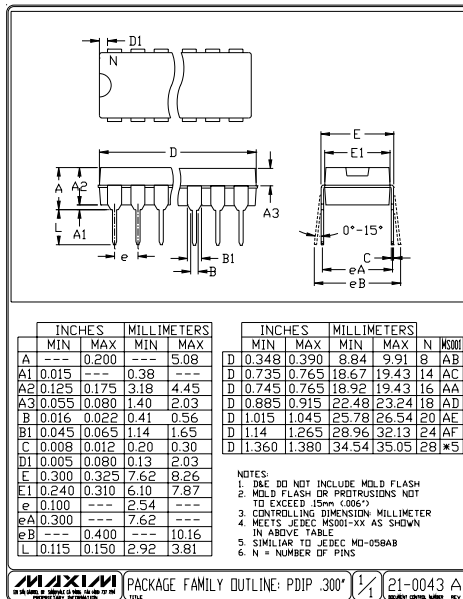
PART*	TEMP. RANGE	PIN-PACKAGE	INL (LSB)
MAX5352AEPA	-40°C to +85°C	8 Plastic DIP	±1/2
MAX5352BEPA	-40°C to +85°C	8 Plastic DIP	±1
MAX5352AEUA	-40°C to +85°C	8 μMAX	±1/2
MAX5352BEUA	-40°C to +85°C	8 μMAX	±1
MAX5352BMJA	-55°C to +125°C	8 CERDIP**	±2
<b>MAX5353</b> ACPA	0°C to +70°C	8 Plastic DIP	±1
MAX5353BCPA	0°C to +70°C	8 Plastic DIP	±2
MAX5353ACUA	0°C to +70°C	8 μMAX	±1
MAX5353BCUA	0°C to +70°C	8 μMAX	±2
MAX5353AEPA	-40°C to +85°C	8 Plastic DIP	±1
MAX5353BEPA	-40°C to +85°C	8 Plastic DIP	±2
MAX5353AEUA	-40°C to +85°C	8 μMAX	±1
MAX5353BEUA	-40°C to +85°C	8 μMAX	±2
MAX5353BMJA	-55°C to +125°C	8 CERDIP**	±4

TRANSISTOR COUNT: 1677

\*Contact factory for availability of 8-pin SO package.

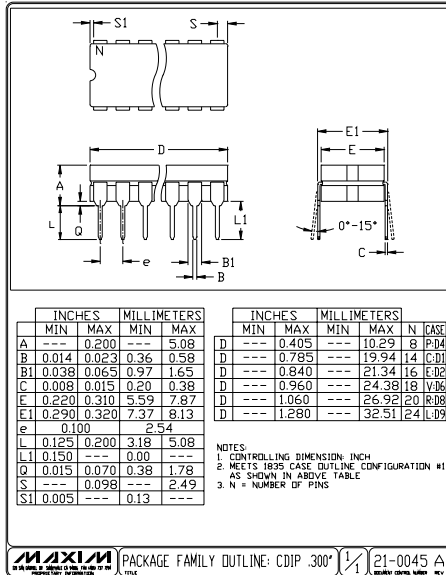
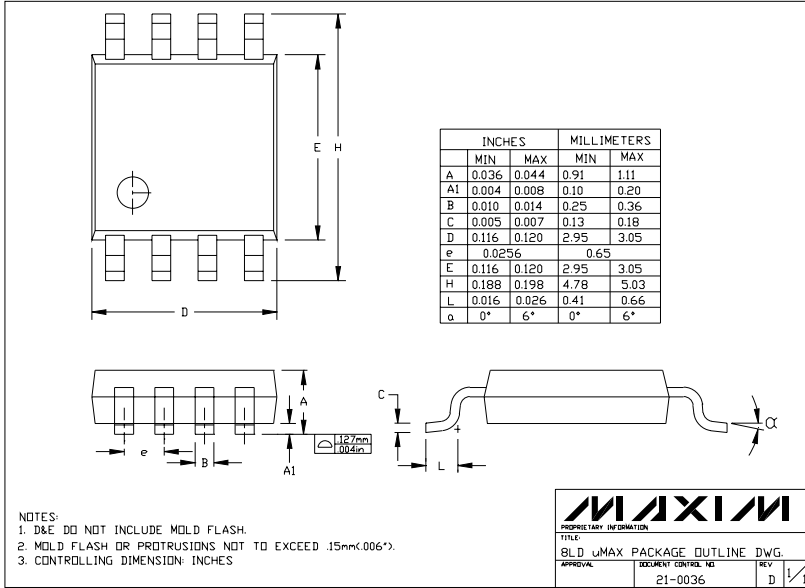
\*\*Contact factory for availability and processing to MIL-STD-883.

パッケージ \_\_\_\_\_



# 低電力、12ビット電圧出力DAC シリアルインタフェース付

パッケージ(続き)



マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

16 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**