

電源電圧範囲の出力 2線シリアル8ビットDAC

概要

MAX517/MAX518/MAX519は、複数のデバイス間の通信を可能にする、シンプルな2線シリアルインタフェースを備えた8ビット電圧出力DACです。これらのDACは5V単一電源で動作し、内蔵されている高精度バッファによって、DAC出力は電源電圧範囲でスイングします。

MAX517はシングルDACで、MAX518/MAX519はデュアルDACです。MAX518は、電源電圧を両方のDACのリファレンスとして使用しています。MAX517はシングルDAC用のリファレンス入力具备、MAX519の2つのDACは、それぞれ専用のリファレンス入力具备しています。

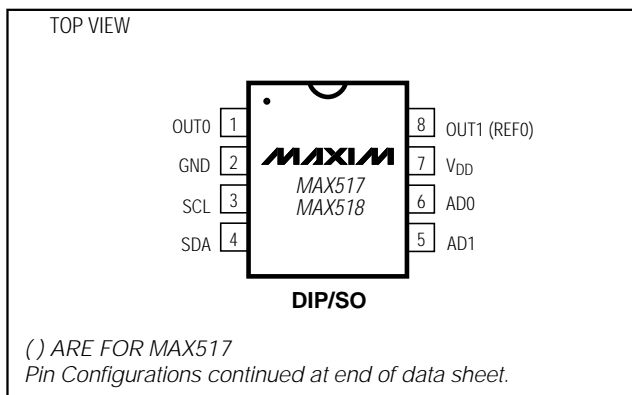
MAX517/MAX518/MAX519は、シリアルインタフェースと内部ソフトウェアプロトコルを特長とし、400kbpsのデータレートまでの通信が可能です。このインタフェースをダブルバッファ入力構成と組み合わせることで、デュアルデバイスのDACレジスタを独立または同時に更新することができます。さらに、これらのデバイスは、消費電流が僅か4 μ Aまで低減するローパワーシャットダウンモードに設定することもできます。また、パワーオン・リセットによって、電源投入時のDAC出力が0Vであることを保証しています。

MAX517/MAX518は省スペースの8ピンDIP及びSOPパッケージで、MAX519は16ピンDIP及びSOPパッケージで提供されています。

アプリケーション

- 部品点数を最小限に抑えたアナログシステム
- デジタルオフセット/ゲイン調整
- 工業プロセス制御
- 自動テスト装置
- プログラマブル・アッテネータ

ピン配置



特長

- ◆ +5V単一電源
- ◆ シンプルな2線シリアルインタフェース
- ◆ I²Cコンパチブル
- ◆ 出力バッファアンプは電源電圧範囲でスイング
- ◆ 省スペースの8ピンDIP/SOPパッケージ (MAX517/MAX518)
- ◆ 両方の電源電圧を含むリファレンス入力範囲 (MAX517/MAX519)
- ◆ パワーオン・リセットによる全ラッチのクリア
- ◆ 4 μ Aのパワーダウンモード

型番

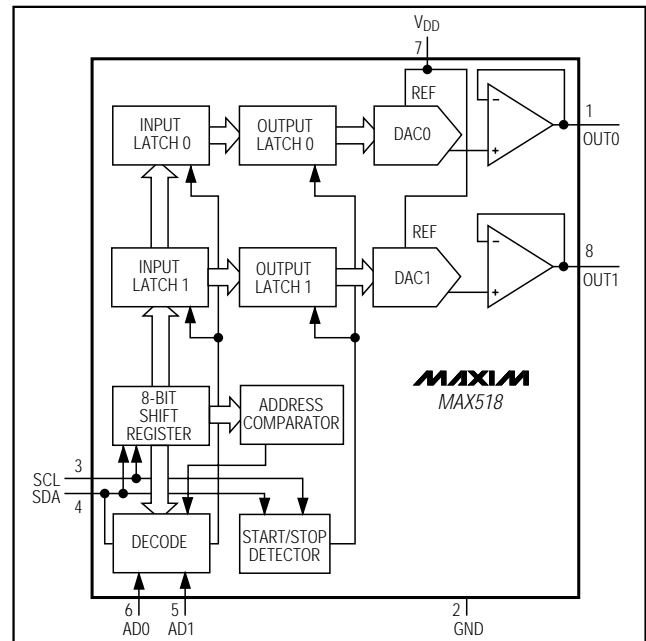
PART	TEMP RANGE	PIN-PACKAGE	TUE (LSB)
MAX517ACPA	0°C to +70°C	8 Plastic DIP	1
MAX517BCPA	0°C to +70°C	8 Plastic DIP	1.5
MAX517ACSA	0°C to +70°C	8 SO	1
MAX517BCSA	0°C to +70°C	8 SO	1.5
MAX517BC/D	0°C to +70°C	Dice*	1.5

Ordering Information continued at end of data sheet.

*Dice are specified at $T_A = +25^\circ\text{C}$, DC parameters only.

**Contact factory for availability and processing to ML-STD-883.

ブロック図



電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND	-0.3V to +6V
OUT ₋	-0.3V to (V _{DD} + 0.3V)
REF ₋ (MAX517, MAX519)	-0.3V to (V _{DD} + 0.3V)
AD ₋	-0.3V to (V _{DD} + 0.3V)
SCL, SDA to GND	-0.3V to +6V
Maximum Current into Any Pin	50mA
Continuous Power Dissipation (T _A = +70°C)	
8-Pin Plastic DIP (derate 9.09mW/°C above +70°C)	727mW
8-Pin SO (derate 5.88mW/°C above +70°C)	471mW
8-Pin CERDIP (derate 8.00mW/°C above +70°C)	640mW

16-Pin Plastic DIP (derate 10.53mW/°C above +70°C)	842mW
16-Pin Narrow SO (derate 8.70mW/°C above +70°C)	696mW
16-Pin CERDIP (derate 10.00mW/°C above +70°C)	800mW
Operating Temperature Ranges	
MAX51_C_	0°C to +70°C
MAX51_E_	-40°C to +85°C
MAX51_MJB	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = 5V ±10%, V_{REF-} = 4V (MAX517, MAX519), R_L = 10kΩ, C_L = 100pF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC ACCURACY						
Resolution			8			Bits
Total Unadjusted Error (Note 1)	TUE		MAX51_A	±1		LSB
			MAX51_B	±1.5		
Differential Nonlinearity (Note 1)	DNL	Guaranteed monotonic			±1	LSB
Zero-Code Error	ZCE	Code = 00 hex	MAX51_C	18		mV
			MAX51_E	20		
			MAX51_BM	20		
Zero-Code-Error Supply Rejection		Code = 00 hex	MAX51_C	±1		mV
			MAX51_E	±1		
			MAX51_BM	±1		
Zero-Code-Error Temperature Coefficient		Code = 00 hex			±10	μV/°C
Full-Scale Error		Code = FF hex, MAX518 unloaded	MAX51_C	±18		mV
			MAX51_E	±20		
			MAX51_BM	±20		
Full-Scale-Error Supply Rejection		MAX517, MAX519 Code = FF hex V _{DD} = +5V ±10%	MAX51_C	±1		mV
			MAX51_E	±1		
			MAX51_BM	±1		
Full-Scale-Error Temperature Coefficient		Code = FF hex			±10	μV/°C

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = 5V \pm 10\%$, $V_{REF} = 4V$ (MAX517, MAX519), $R_L = 10k\Omega$, $C_L = 100pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE INPUTS (MAX517, MAX519)						
Input Voltage Range			0		V_{DD}	V
Input Resistance	R_{IN}	Code = 55 hex (Note 2)	16	24		$k\Omega$
Input Current		Power-down mode			± 10	μA
Input Capacitance		Code = FF hex (Note 3)		30		pF
Channel-to-Channel Isolation (MAX519)		(Note 4)		-60		dB
AC Feedthrough		(Note 5)		-70		dB
DAC OUTPUTS						
Full-Scale Output Voltage			0		V_{DD}	V
Output Load Regulation		$OUT_ = 4V$, 0mA to 2.5mA		0.25		LSB
		MAX51_C/E, $REF_ = V_{DD}$ (MAX517, MAX519), code = FF hex, 0 μA to 500 μA		1.5		
		MAX51_M, $REF_ = V_{DD}$ (MAX517, MAX519), code = FF hex, 0 μA to 500 μA		2.0		
Output Leakage Current		$OUT_ = 0V$ to V_{DD} , power-down mode			± 10	μA
DIGITAL INPUTS SCL, SDA						
Input High Voltage	V_{IH}		0.7 V_{DD}			V
Input Low Voltage	V_{IL}				0.3 V_{DD}	V
Input Leakage Current	I_{IN}	$0V \leq V_{IN} \leq V_{DD}$			± 10	μA
Input Hysteresis	V_{HYST}		0.05 V_{DD}			V
Input Capacitance	C_{IN}	(Note 6)			10	pF
DIGITAL INPUTS AD0, AD1, AD2, AD3						
Input High Voltage	V_{IH}		2.4			V
Input Low Voltage	V_{IL}				0.8	V
Input Leakage Current	I_{IN}	$V_{IN} = 0V$ to V_{DD}			± 10	μA
DIGITAL OUTPUT SDA (Note 7)						
Output Low Voltage	V_{OL}	$I_{SINK} = 3mA$			0.4	V
		$I_{SINK} = 6mA$			0.6	
Three-State Leakage Current	I_L	$V_{IN} = 0V$ to V_{DD}			± 10	μA
Three-State Output Capacitance	C_{OUT}	(Note 6)			10	pF
DYNAMIC PERFORMANCE						
Voltage Output Slew Rate		Positive and negative	MAX51_C		2.0	V/ μs
			MAX51_E		1.4	
			MAX51_M		1.0	
Output Settling Time		To 1/2 LSB, 10 $k\Omega$ and 100pF load (Note 8)		6		μs
Digital Feedthrough		Code = 00 hex, all digital inputs from 0V to V_{DD}		5		nV-s

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = 5V \pm 10\%$, $V_{REF_} = 4V$ (MAX517, MAX519), $R_L = 10k\Omega$, $C_L = 100pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Digital-Analog Glitch Impulse		Code 128 to 127		12		nV-s
Signal to Noise + Distortion Ratio (MAX517, MAX519)	SINAD	$V_{REF_} = 4V_{p-p}$ at 1kHz, $V_{DD} = 5V$, Code = FF hex		87		dB
Multiplying Bandwidth (MAX517, MAX519)		$V_{REF_} = 4V_{p-p}$, 3dB bandwidth		1		MHz
Wideband Amplifier Noise				60		μV_{RMS}
POWER REQUIREMENTS						
Supply Voltage	V_{DD}		4.5		5.5	V
Supply Current	I_{DD}	Normal mode, output(s) unloaded, all digital inputs at 0V or V_{DD}	MAX517C	1.5	3.0	mA
			MAX517E/M	1.5	3.5	
			MAX518C, MAX519C	2.5	5	
			MAX518E/M, MAX519E/M	2.5	6	
		Power-down mode		4	20	μA

TIMING CHARACTERISTICS

($V_{DD} = 5V \pm 10\%$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Serial Clock Frequency	f_{SCL}		0		400	kHz
Bus Free Time Between a STOP and a START Condition	t_{BUF}		1.3			μs
Hold Time, (Repeated) Start Condition	$t_{HD, STA}$		0.6			μs
Low Period of the SCL Clock	t_{LOW}		1.3			μs
High Period of the SCL Clock	t_{HIGH}		0.6			μs
Setup Time for a Repeated START Condition	$t_{SU, STA}$		0.6			μs
Data Hold Time	$t_{HD, DAT}$	(Note 9)	0		0.9	μs
Data Setup Time	$t_{SU, DAT}$		100			ns
Rise Time of Both SDA and SCL Signals, Receiving	t_R	(Note 10)	$20 + 0.1C_b$		300	ns
Fall Time of Both SDA and SCL Signals, Receiving	t_F	(Note 10)	$20 + 0.1C_b$		300	ns
Fall Time of SDA Transmitting	t_F	$I_{SINK} \leq 6mA$ (Notes 7, 10)	$20 + 0.1C_b$		250	ns
Setup Time for STOP Condition	$t_{SU, STO}$		0.6			μs
Capacitive Load for Each Bus Line	C_b				400	pF
Pulse Width of Spike Suppressed	t_{SP}	(Notes 6, 11)	0		50	ns

Note 1: For the MAX518 (full-scale = V_{DD}) the last three codes are excluded from the TUE and DNL specifications, due to the limited output swing when loaded with $10k\Omega$ to GND.

Note 2: Input resistance is code dependent. The lowest input resistance occurs at code = 55 hex.

Note 3: Input capacitance is code dependent. The highest input capacitance occurs at code FF hex.

Note 4: $V_{REF_} = 4V_{p-p}$, 10kHz. Channel-to-channel isolation is measured by setting the code of one DAC to FF hex and setting the code of all other DACs to 00 hex.

Note 5: $V_{REF_} = 4V_{p-p}$, 10kHz, DAC code = 00 hex.

Note 6: Guaranteed by design.

Note 7: I²C compatible mode. $R_{PULLUP} = 1.7k\Omega$.

Note 8: Output settling time is measured by taking the code from 00 hex to FF hex, and from FF hex to 00 hex.

Note 9: A master device must provide a hold time of at least 300ns for the SDA signal (referred to V_{IL} of the SCL signal) in order to bridge the undefined region of SCL's falling edge.

Note 10: C_b = total capacitance of one bus line in pF. t_R and t_F measured between $0.3V_{DD}$ and $0.7V_{DD}$.

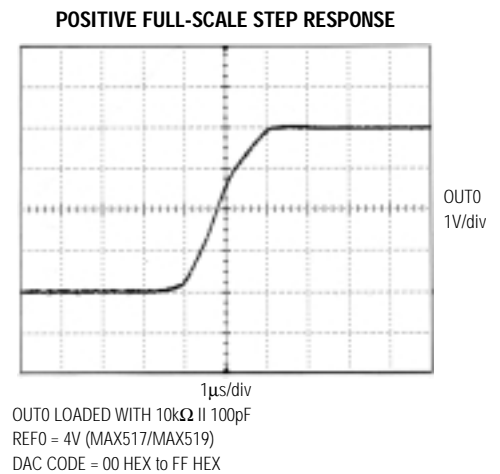
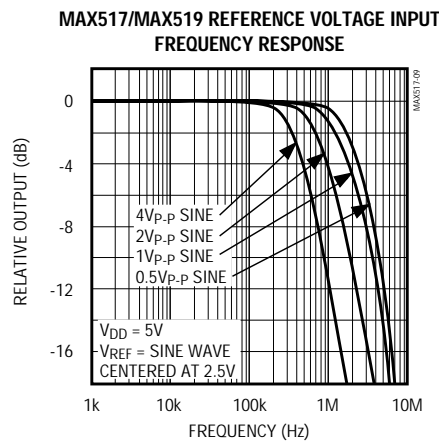
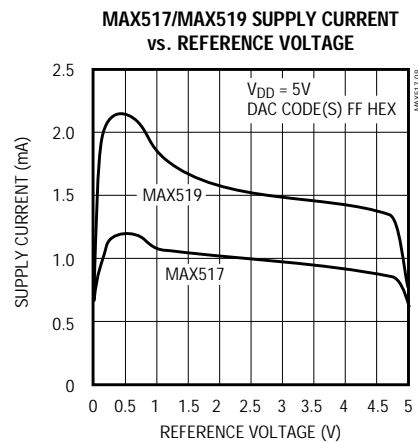
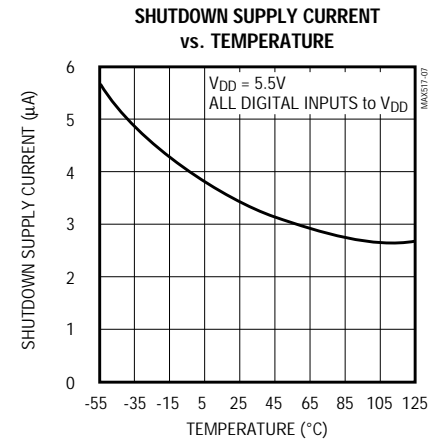
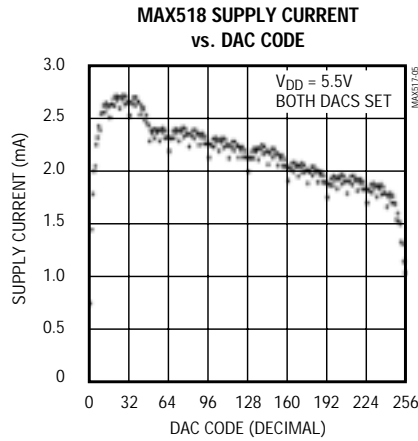
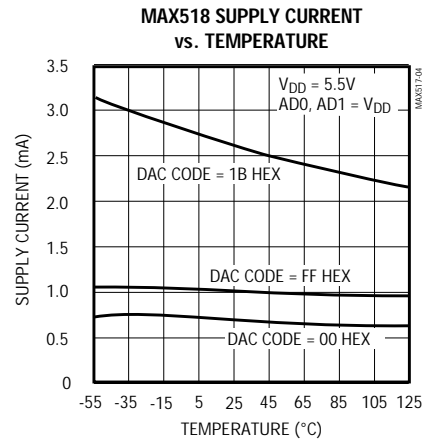
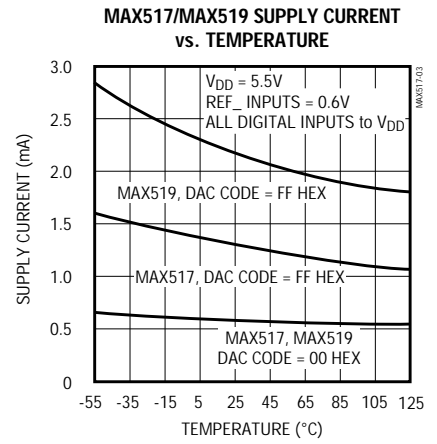
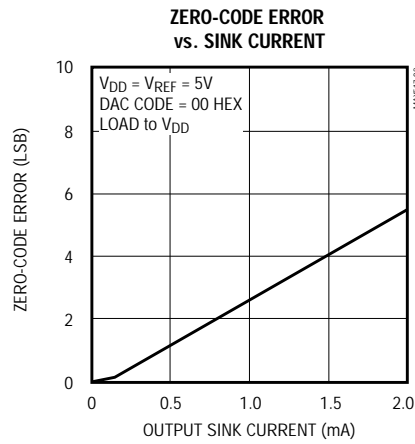
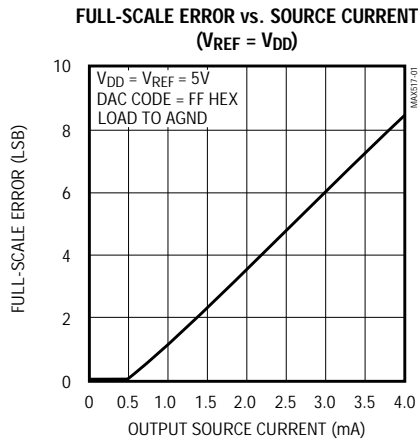
Note 11: Input filters on the SDA and SCL inputs suppress noise spikes less than 50ns.

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



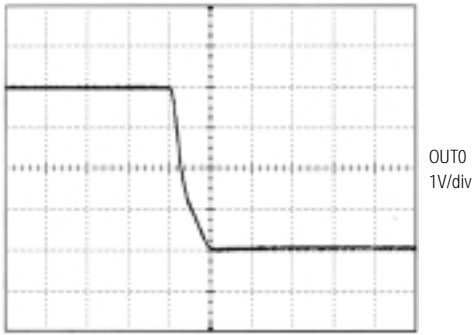
電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

標準動作特性(続き)

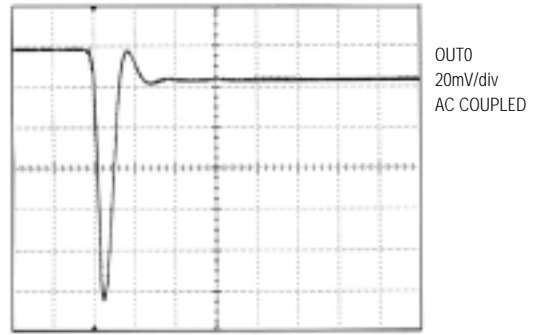
($T_A = +25^\circ\text{C}$, unless otherwise noted.)

NEGATIVE FULL-SCALE STEP RESPONSE



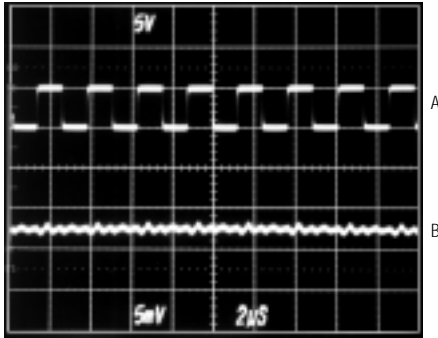
OUT0 LOADED WITH $10\text{k}\Omega$ || 100pF
 REFO = 4V (MAX517/MAX519)
 DAC CODE = FF HEX to 00 HEX

WORST-CASE 1LSB STEP CHANGE



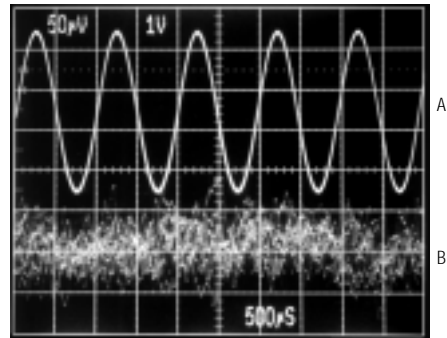
REFO = 5V (MAX517/MAX519)
 DAC CODE = 80 HEX to 7F HEX

CLOCK FEEDTHROUGH



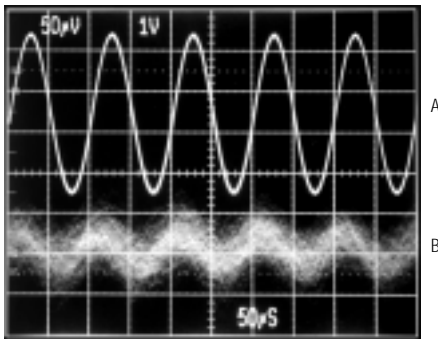
A = SCL, 400kHz, 5V/div
 B = OUT0, 5mV/div
 DAC CODE = 7F HEX
 REFO = 5V (MAX517/MAX519)

**MAX517/MAX519
REFERENCE FEEDTHROUGH AT 1kHz**



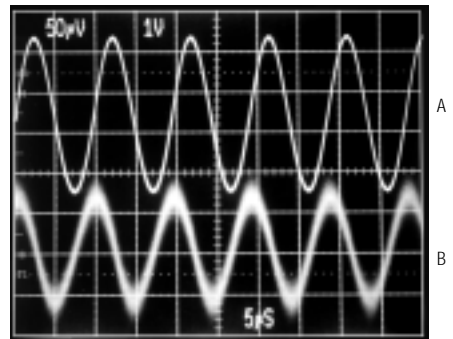
A = REFO, 1V/div (4Vp.p)
 B = OUT0, $50\mu\text{V}/\text{div}$, UNLOADED
 FILTER PASSBAND = 100Hz to 10kHz
 DAC CODE = 00 HEX

**MAX517/MAX519
REFERENCE FEEDTHROUGH AT 10kHz**



A = REFO, 1V/div (4Vp.p)
 B = OUT0, $50\mu\text{V}/\text{div}$, UNLOADED
 FILTER PASSBAND = 1kHz to 100kHz
 DAC CODE = 00 HEX

**MAX517/MAX519
REFERENCE FEEDTHROUGH AT 100kHz**



A = REFO, 1V/div (4Vp.p)
 B = OUT0, $50\mu\text{V}/\text{div}$, UNLOADED
 FILTER PASSBAND = 10kHz to 1MHz
 DAC CODE = 00 HEX

電源電圧範囲の出力 2線シリアル8ビットDAC

端子説明

端子			名称	機能
MAX517	MAX518	MAX519		
1	1	1	OUT0	DAC0電圧出力
2	2	4	GND	グラウンド
—	—	5	AD3	アドレス入力3 (ICのスレーブアドレスを設定)
3	3	6	SCL	シリアルクロック入力
4	4	8	SDA	シリアルデータ入力
—	—	9	AD2	アドレス入力2 (ICのスレーブアドレスを設定)
5	5	10	AD1	アドレス入力1 (ICのスレーブアドレスを設定)
6	6	11	AD0	アドレス入力0 (ICのスレーブアドレスを設定)
7	7	12	VDD	+5V電源(MAX518のリファレンスとして使用)
—	—	13	REF1	DAC1のリファレンス電圧入力
8	—	15	REF0	DAC0のリファレンス電圧入力
—	8	16	OUT1	DAC1電圧出力
—	—	2, 3, 7, 14	N.C.	無接続 - 内部接続されていません。

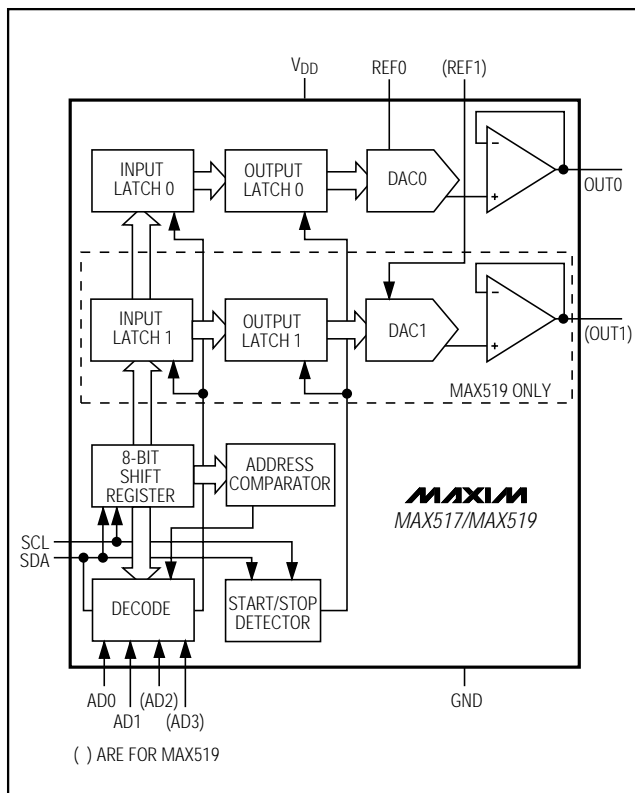


図1. MAX517/MAX519のブロック図

詳細

シリアルインタフェース

MAX517/MAX518/MAX519は、標準マイクロプロセッサ(μP)ポートのI/Oライン2本のみ(2線バス)を使用する、シンプルな2線シリアルインタフェースを採用しています。図2は、2線バスの信号タイミング図です。この2線バスには、(MAX517/MAX518/MAX519に加え)いくつかのデバイスを接続することができます。ただし、バスを使用していない時は、2本のバスライン(SDA及びSCL)をハイに設定しておく必要があります。使用時は、SDA及びSCLに適切な信号を発生させるために、ポートビットをトグルします。これらのラインは外部プルアップ抵抗を必要としません。MAX517/MAX518/MAX519は、既存の回路とのコンパチビリティを維持するためにプルアップ抵抗が必要となるようなアプリケーション(I²Cシステムなど)にも適用することができます。

MAX517/MAX518/MAX519は受信専用デバイスであるため、バスマスタデバイスで制御する必要があります。これらのデバイスは、400kHzまでのSCLレートで動作します。マスタデバイスは、まずバスを介してこれらのデバイスのアドレスを送信し、次に情報を送信します。1つの伝送単位は、START状態、MAX517/MAX518/MAX519のプログラマブル・スレーブアドレス、一組以上のコマンドバイト/出力バイト(最終バイトの場合はコマンドバイトのみ)、及びSTOP状態の順に構成されます(図4)。

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

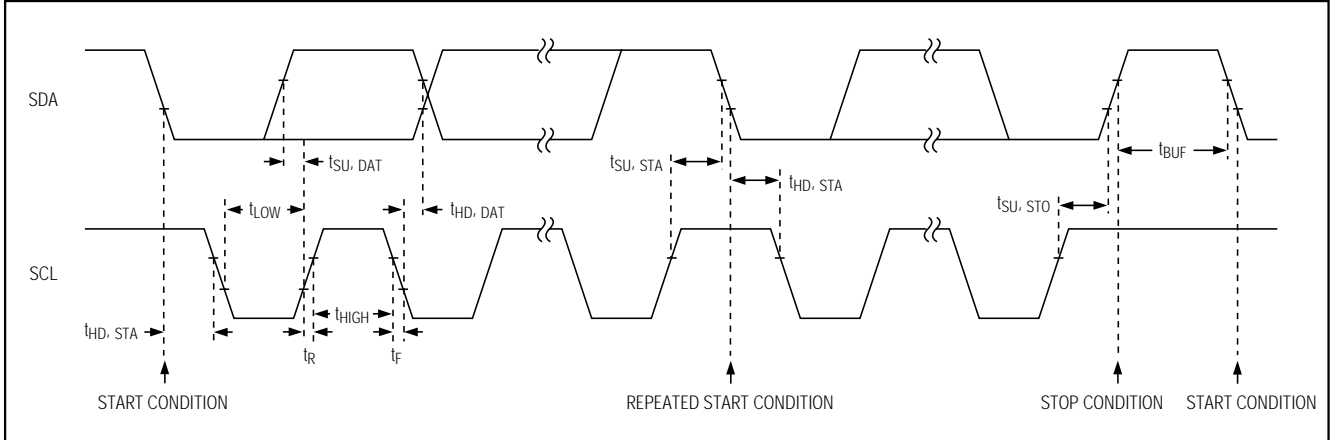


図2. 2線シリアルインタフェースのタイミング図

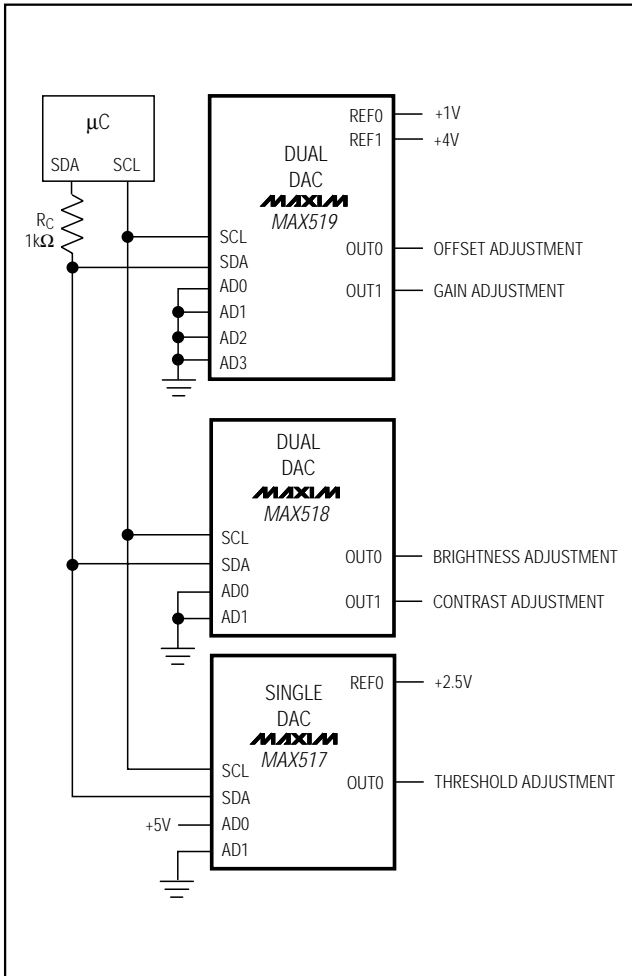


図3. MAX517/MAX518/MAX519のアプリケーション回路

アドレスバイトと一組以上のコマンドバイト/出力バイトは、START状態とSTOP状態の間に送信されます。SDAの状態は、START状態とSTOP状態を除き、SCLがローの時のみ変化させることができます。このSDAの状態はサンプリングされるため、SCLがハイの時は安定した状態を維持しなければなりません。データは8ビットのバイト単位で送信されます。データビットをMAX517/MAX518/MAX519へ転送するためには、9クロックサイクルが必要です。MAX517/MAX518/MAX519は9クロックサイクル目でSDAをローに設定するため、9番目のクロックサイクル中はSDAをローに設定しておいてください。SDAが短時間ハイに留まった場合、この時流れる電流は R_C (図3)によって制限されます。

START状態とSTOP状態

バスを使用していない時は、SCL及びSDAを両方共ハイに設定することが必要です。バスマスタは、SCLがハイの時にSDAをハイからローに変化させることによって、START状態を発行し、伝送の開始を知らせます(図5)。スレーブとの通信が終了すると、マスタは、SCLがハイの時にSDAをローからハイに変化させることによって、STOP状態を発行します。これによってバスが解放され、次の通信が行えるようになります。

スレーブアドレス

MAX517/MAX518/MAX519のそれぞれには、7ビット長のスレーブアドレスがあります(図6)。最初の3ビット(MSB)は、出荷時に固定値010にプログラムされています。また、MAX517及びMAX518では、次の2ビットも出荷時に1にプログラムされています。7ビットから成るスレーブアドレスのLSBビットは、アドレス入力のロジック状態(MAX517/MAX518のAD0及びAD1、MAX519のAD0、AD1、AD2及びAD3)によって決まります。これらの入力ピンは、VDDまたはDGNDに接続するか、あるいはTTLまたはCMOSのロジックレベルで

電源電圧範囲の出力 2線シリアル8ビットDAC

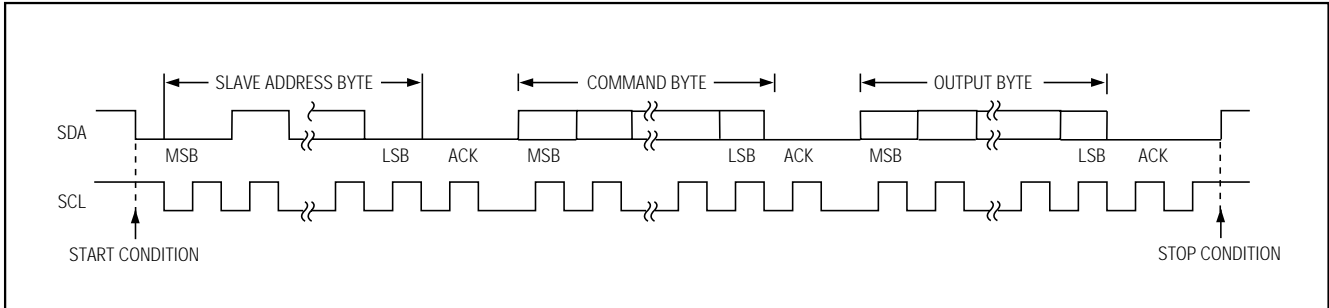


図4. 完全なシリアル伝送

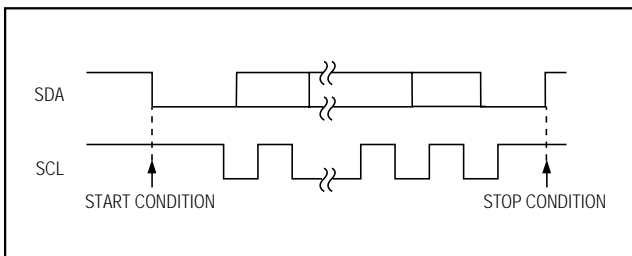


図5. 通信は常にSTART状態で開始し、STOP状態で終了し、いずれもバスマスタによって発行されます。

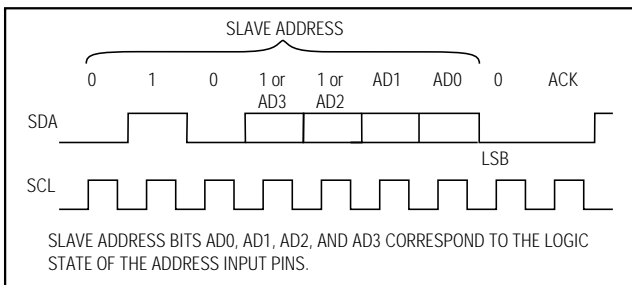


図6. アドレスバイト

駆動することができます。MAX517/MAX518には4つのスレーブアドレスが存在するため、最大4個のデバイスでバスを共用することができます。MAX519には16個のスレーブアドレスが提供されています。尚、MAX517/MAX518/MAX519への書き込み時は、スレーブアドレスバイトの8番目のビット(LSB)をローに設定する必要があります。

MAX517/MAX518/MAX519は常時バスを監視し、START状態及びそれに続く該当スレーブアドレスを待ちます。スレーブアドレスを検出した時点でデータの受信が可能になります。

コマンドバイトと出力バイト

スレーブアドレスの後にはコマンドバイトが続きます。コマンドバイトのフォーマットを図7に示します。伝送の最終バイトでない限り、通常コマンドバイトの直後

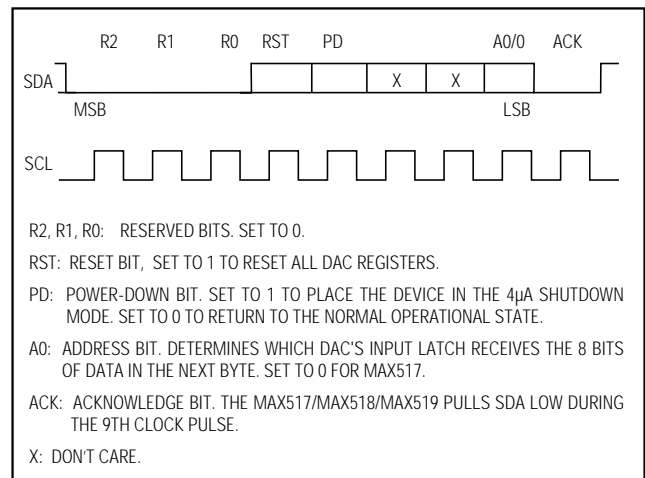


図7. コマンドバイト

には出力バイトが存在します。最終バイトの場合は、PD(パワーダウン)とRST(リセット)以外のビットは全て無視されます。コマンドバイトの直後に出力バイトが存在する場合、コマンドバイトのA0は、DACのデジタルアドレスを示し、デジタル出力データを受信するための入力データラッチを指定します。MAX517への書き込みを行う時はこのビットを0に設定してください。データは伝送に続くSTOP状態の時にDACの出力ラッチへ転送されます。これによって、MAX518/MAX519の両方のDACを同時に更新することができます(図8)。

PDビットをハイに設定すると、STOP状態後にMAX517/MAX518/MAX519はパワーダウンモードに入ります(図9a)。PDビットがハイに設定されたコマンドバイトの後に出力バイトが続く時は、アドレスされたDACの入力ラッチが更新され、データはSTOP状態後にDACの出力ラッチに転送されます(図9b)。

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

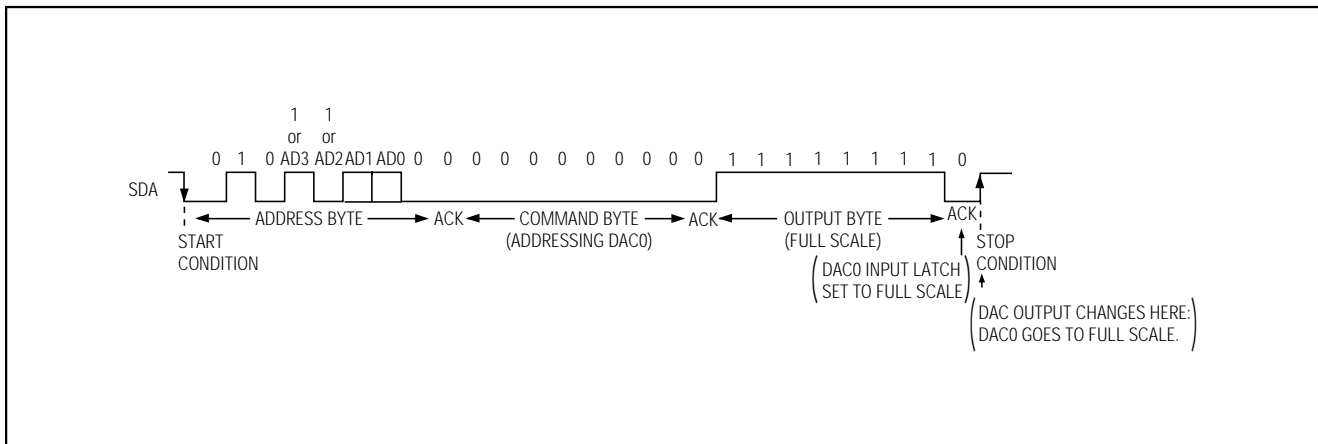


図8a. 一つのDAC出力の設定(MAX517/MAX518/MAX519)

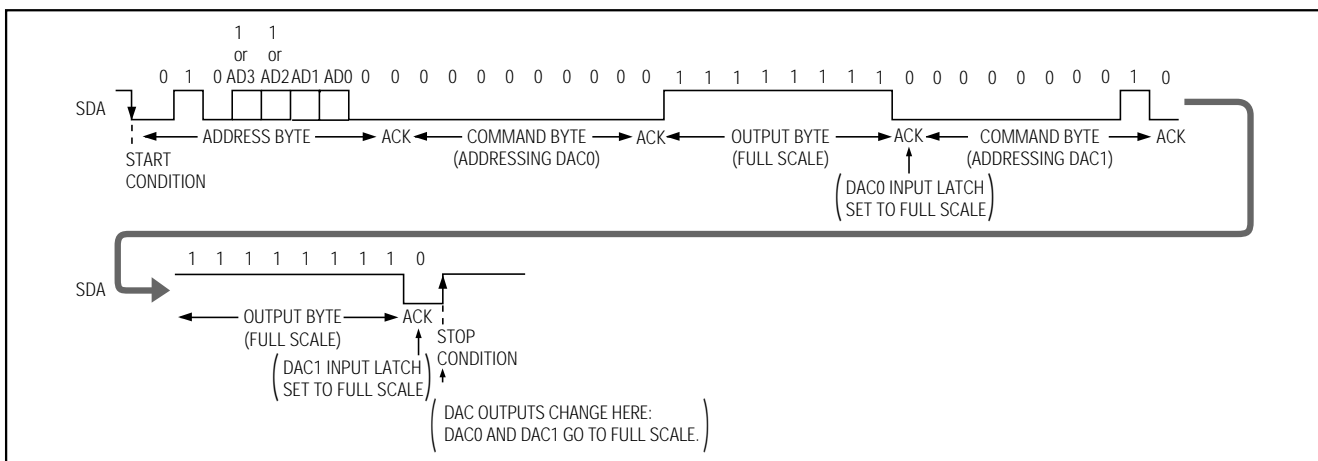


図8b. 両方のDAC出力の設定(MAX518/MAX519)

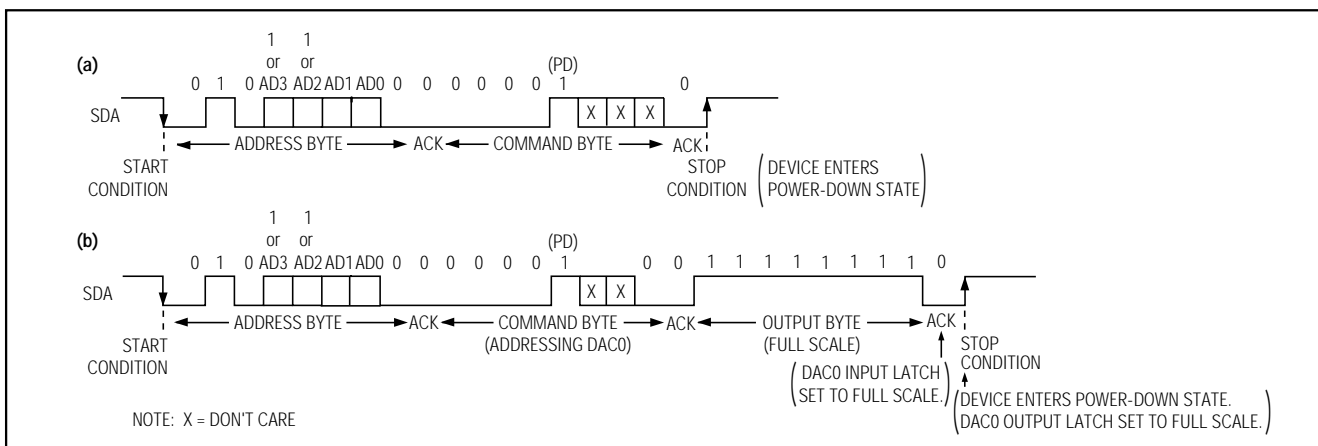


図9. パワーダウンモードの設定

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

最終コマンドバイトのPDがハイに設定されている場合、出力ラッチは更新されますが、STOP状態の検出と同時にDACがパワーダウンモードに入るため、入力した新しいデータは電圧出力に反映されません。パワーダウン時、DAC出力はフローティング状態です。このモードでの消費電流は最高20 μ Aです。PDビットがローに設定されたコマンドバイトにより、MAX517/MAX518/MAX519はSTOP状態後に通常動作に戻り、出力ラッチの内容が電圧出力に反映されます(図10a及び10b)。PDビットは以降のコマンドバイトによってオーバーライトされるため、パワーダウンモードに関しては最後のコマンドバイトのみが有効になります。

RSTビットをハイに設定することでDAC入力ラッチがクリアされます。DAC出力はSTOP状態が検出されるまで変化しません(図11a)。リセットが発行された場合、

以降の出力バイトは無視されます。入力ラッチは以降のコマンドバイト/出力バイトによってオーバーライトされます(図11b)。

伝送時に行われた変更は、伝送が終了し、STOPが検出された時点でMAX517/MAX518/MAX519の出力に反映されます。

尚、予備ビットR0、R1及びR2は常に0に設定しておいてください。

I²Cとのコンパチビリティ

MAX517/MAX518/MAX519は既存のI²Cシステムと完全にコンパチブルです。SCL及びSDAはハイインピーダンス入力で、SDAは、9番目のクロックパルスでデータラインをローに設定するオープンドレインを備えています。標準的なI2Cアプリケーションを図12に示します。

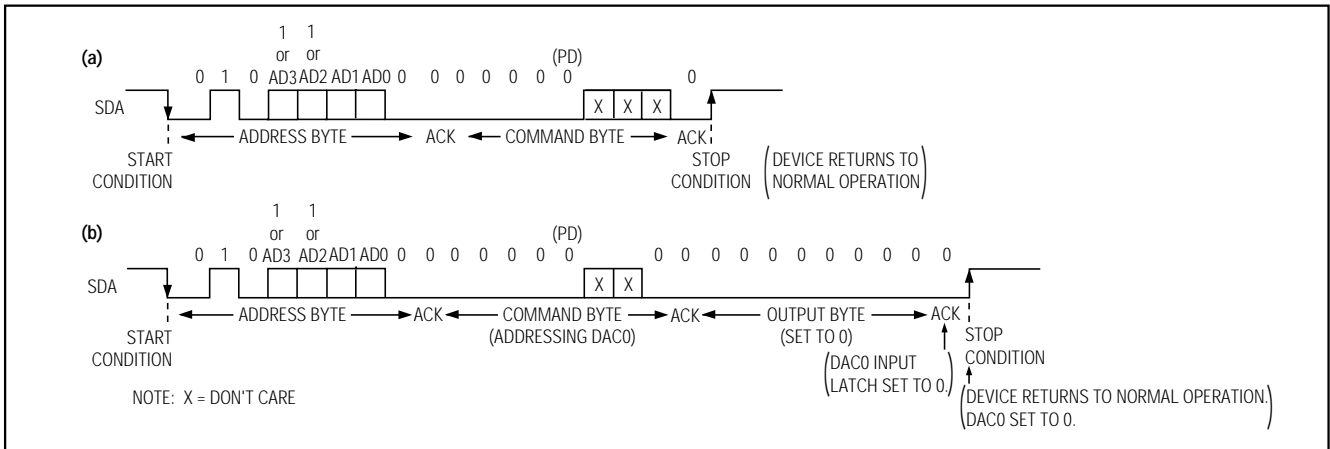


図10. パワーダウンモードから通常動作への復帰

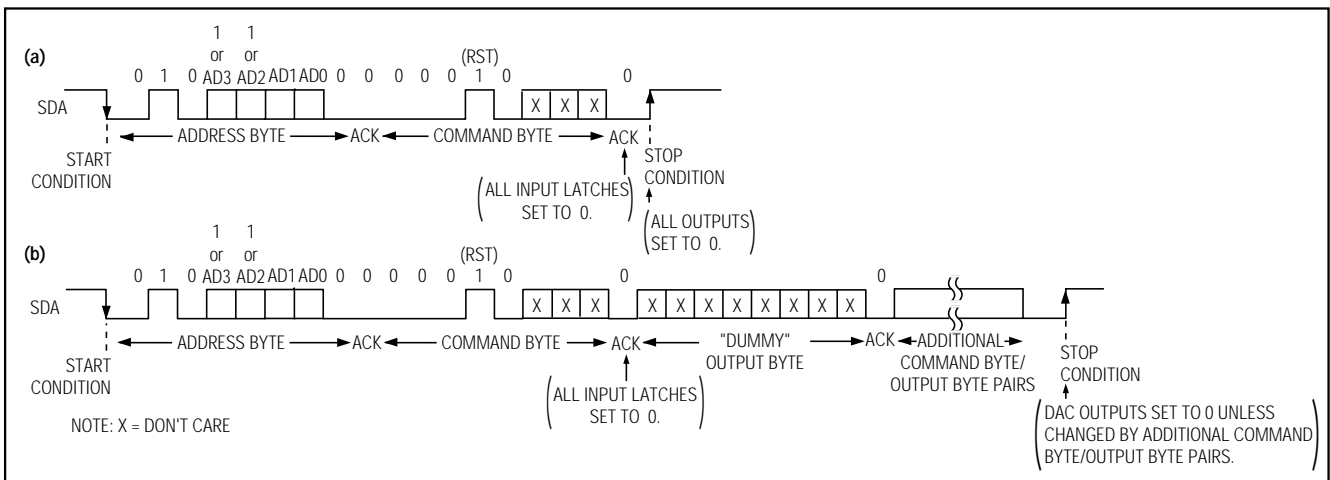


図11. DAC出力のリセット

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

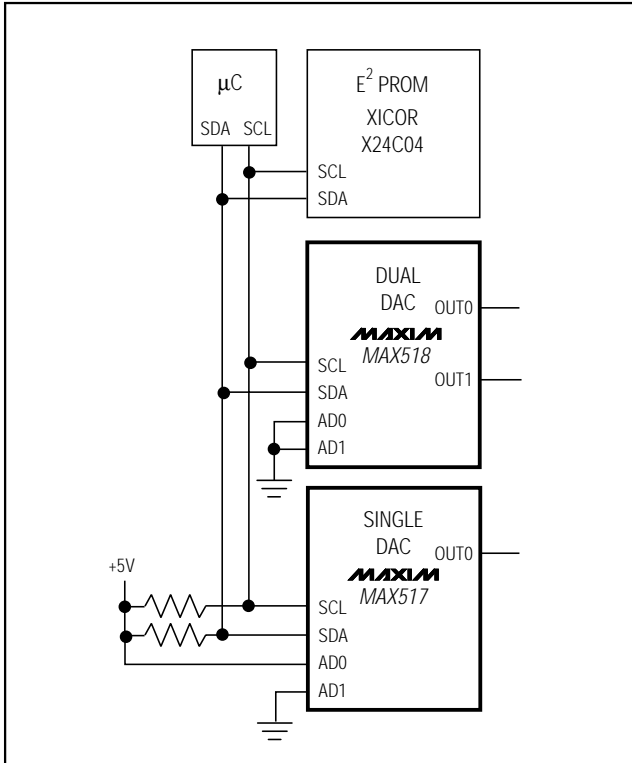


図12. 標準的なI²Cアプリケーション回路におけるMAX517/MAX518/MAX519の使用

START状態の追加

あるデバイスへの伝送は、新しいSTART状態(スタートの繰返し)で中断(例えば別のデバイスに対して)することができます。この場合、出力ラッチに転送されていないデータが入力ラッチに残ってしまいます(図13)。現在のアドレスされたデバイスのみがSTOP状態を認識し、データを該当する出力ラッチへ転送します。デバイスの

入力ラッチにデータが残っている場合、このデータは、デバイスが次回アドレスされ最低1つのコマンドバイトと1つのSTOP状態を受信した時に出力ラッチに転送されます。

早期のSTOP状態

アドレスされたデバイスは、伝送中の任意の時点でSTOP状態を認識することができます。コマンドバイト中にSTOPが検出された場合、それまでのコマンドバイトと出力バイトは受けられますが、割込みの発生したコマンドバイトは無視され、伝送はその時点で終了します(図14a)。また、出力バイト中にSTOPが検出された場合は、それまでのコマンドバイトと出力バイト、及び最後のコマンドバイトのPDビットとRSTビットは受けられますが、割込みの発生した出力バイトは無視され、伝送はその時点で終了します(図14b)。

アナログ部

DAC動作

MAX518及びMAX519には2つのマッチングされた電圧出力DACが備えられており、MAX517には1つのDACが備えられています。これらのDACは、印加したリファレンス電圧に従って8ビットのデジタルワードを等価アナログ出力電圧へ変換する、反転R-2Rラダーネットワークです。MAX518では、両方のDACのリファレンス入力V_{DD}に接続されています。DACの概略回路を図15に示します。

MAX517/MAX519のリファレンス入力

MAX517及びMAX519は、乗算アプリケーションに使用することができます。リファレンスは、DC信号及びAC信号共に0V ~ V_{DD}の電圧を受け付けます。各REF入力の電圧は該当するDACのフルスケール出力電圧を

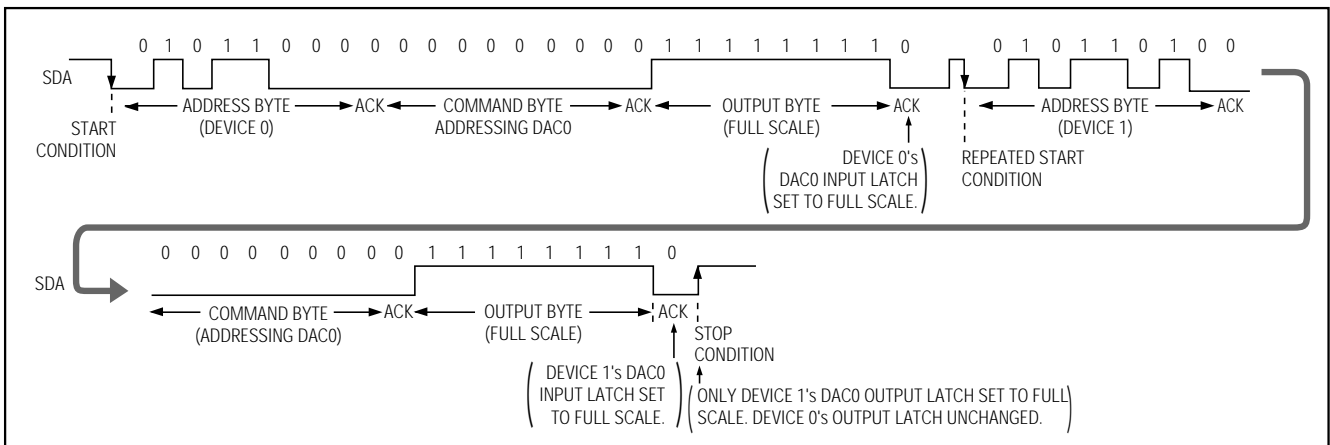


図13. START状態の繰返し

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

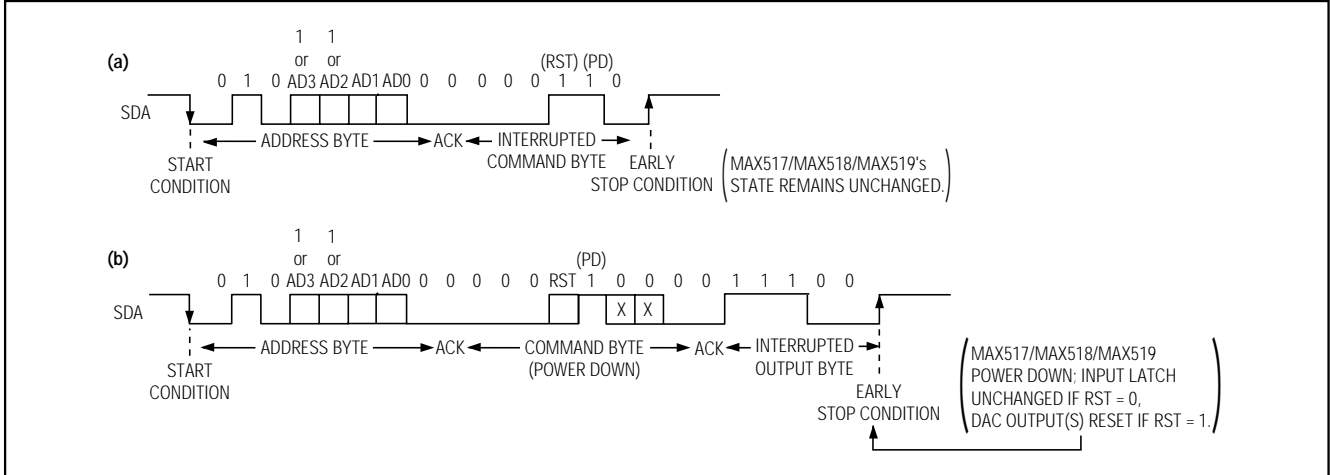


図14. 早期のSTOP状態

表1. ユニポーラコード表

DAC CONTENTS	ANALOG OUTPUT
11111111	$+V_{REF} \left(\frac{255}{256} \right)$
10000001	$+V_{REF} \left(\frac{129}{256} \right)$
10000000	$+V_{REF} \left(\frac{128}{256} \right) = \frac{V_{REF}}{2}$
01111111	$+V_{REF} \left(\frac{127}{256} \right)$
00000001	$+V_{REF} \left(\frac{1}{256} \right)$
00000000	0V

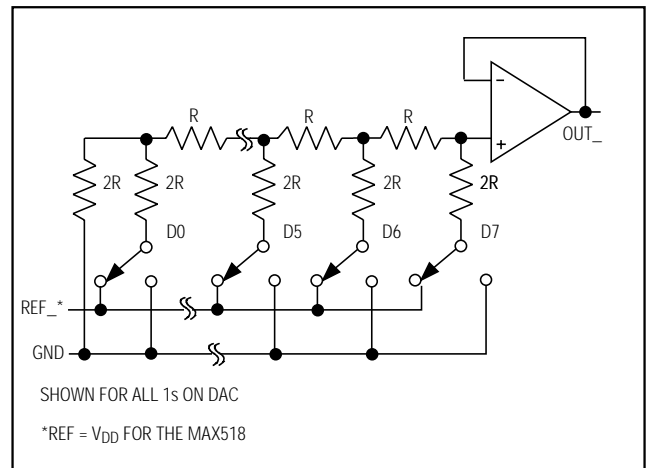


図15. DACの概略回路図

設定します。この場合、リファレンス電圧の極性はプラスでなければなりません。DACの入力インピーダンスはコードに依存し、入力コードが55(16進)または01010101の時に最小値になり、00(16進)の時に最大値になります。REF入力抵抗(RIN)はコードに依存するため、出力の直線性を維持するためには、REF入力抵抗を出力インピーダンスの低い回路(RIN ÷ 2000以下)で駆動することが必要です。また、REF入力容量もコードに依存し、コードFF(16進)で最大値になります(30pFtyp)。DACの出力電圧はデジタルでプログラマブルな電圧ソース、つまり $V_{OUT} = (N \times V_{REF}) / 256$ で表すことができます。ここで、NはDACのバイナリ入力コードの数値を示します。

出力バッファアンプ

DACの電圧出力は、1V/μsの最大スルーレートをもち、内部バッファリングされた高精度のユニティゲインフォロワです。出力は0V ~ V_{DD}の範囲でスイングします。0Vから4V(または4Vから0V)の出力遷移の場合、負荷10kΩを100pFと並列に接続した時のアンプの出力は、6μs(typ)で1/2LSBにセトリングします。このバッファアンプは、2kΩ以上の抵抗負荷と300pF以下の容量性負荷であれば、任意の組み合わせで安定性を維持します。MAX517/MAX518/MAX519は、出力電圧とリファレンス入力に対してAGNDに対してプラスとなるユニポーラ出力の1象限乗算用に設計されています。ユニポーラコードを表1に示します。

電源電圧範囲の出力 2線シリアル8ビットDAC

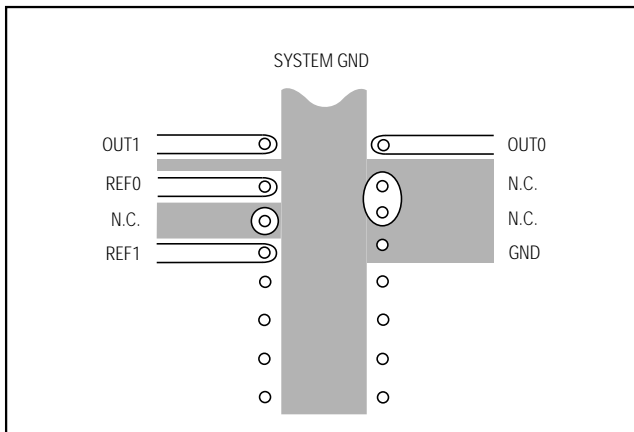


図16. MAX519のクロストークを最小限に抑えるPCボードレイアウト(底面図)

アプリケーション情報

電源のバイパスとグランド管理

0.1μFコンデンサをV_{DD}とGNDにできるだけ近い位置に接続し、V_{DD}をバイパスします。DAC出力間、リファレンス入力間、及びデジタル入力間のクロストークは、PCボードのレイアウト次第で最小限に留めることができます。クロストークを最小限に抑えるためのPCボードレイアウトを図16に示します。

MAX518(またはV_{DD}をリファレンスとしたMAX517/MAX519)を使用する場合、特にノイズの多い環境では、V_{DD}電源(図17)またはリファレンス入力(図18)にノイズフィルタを加えることが考えられます。リファレンス入力の帯域はAC信号の場合1MHzを超えるため、リファレンス入力に妨害が発生するとDAC出力にも影響を与えます。

単一のリファレンス入力に対する最大入力電流は、 $V_{REF}/16k = I_{REF(max)}$ です。図17の回路では、リファレンス入力電流の変化がリファレンス電圧に影響しないようなR_Fを選択します。例えば、R_F=6 の場合、R_Fによる最大出力誤差は以下の式から得られます。

$$6\Omega \times I_{REF(max)} = 1.9mV \text{ または } 0.1LSB$$

図18の回路ではR_Fに電圧ドロップが発生し、これがTUEに加わります。この電圧ドロップは、リファレンス入力電流($V_{REF}/16k \text{ max}$)、消費電流(6mA_{max})及びアンプの出力電流(V_{REF}/R_{LOAD})の合計に依存します。従って、この電圧ドロップが許容できる値になるようにR_Fを選択することが必要です。例えば10k の負荷では、以下の式を満たすようなR_Fを選択することによって、R_Fに起因する誤差を0.5LSB(9.8mV)に制限することができます。

$$R_F = V_{R_F} / I_{R_F} \leq 9.8mV / (5V / 16k\Omega + 6mA + 5V / 10k\Omega)$$

$$R_F \leq 1.4\Omega$$

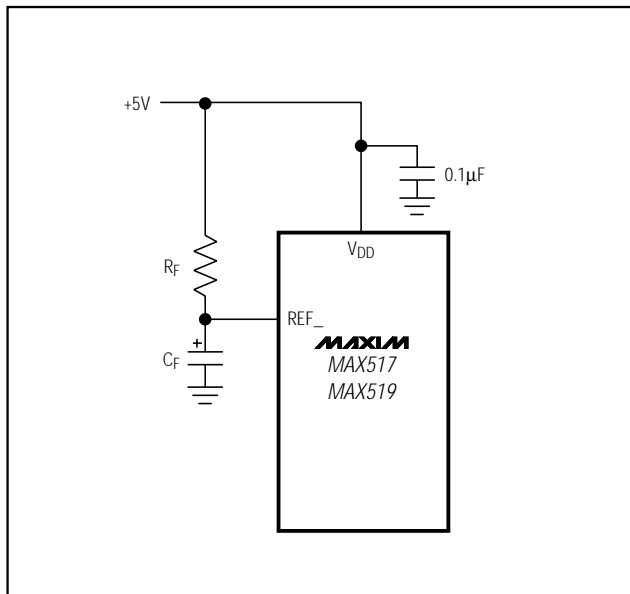


図17. V_{DD}をリファレンスとして使用した時のリファレンスフィルタ

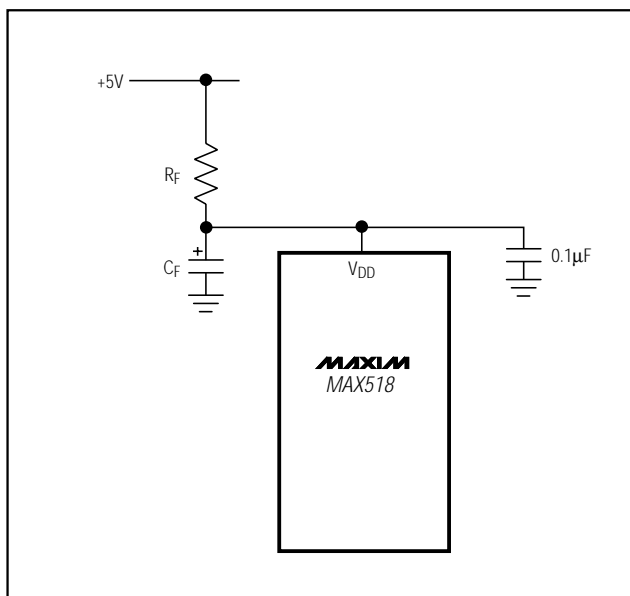
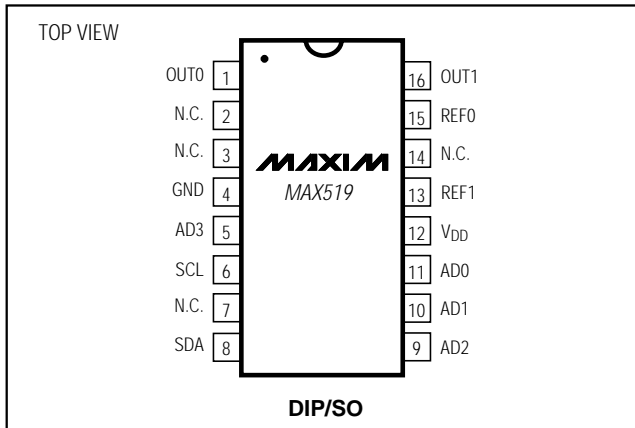


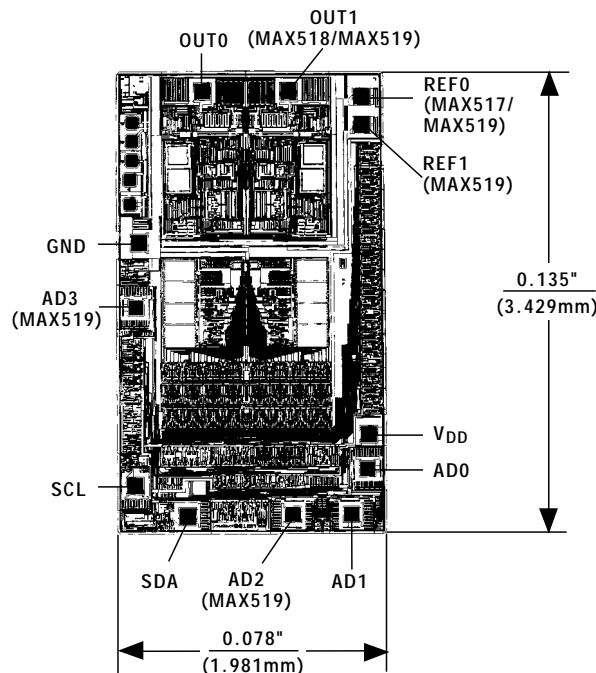
図18. V_{DD}をリファレンスとして使用した時のV_{DD}フィルタ

電源電圧範囲の出力 2線シリアル8ビットDAC

ピン配置(続き)



チップ構造図



TRANSISTOR COUNT: 1797
SUBSTRATE CONNECTED TO VDD

型番(続き)

PART	TEMP RANGE	PIN-PACKAGE	TUE (LSB)
MAX517AEPA	-40°C to +85°C	8 Plastic DIP	1
MAX517BEPA	-40°C to +85°C	8 Plastic DIP	1.5
MAX517AESA	-40°C to +85°C	8 SO	1
MAX517BESA	-40°C to +85°C	8 SO	1.5
MAX517BMJA	-55°C to +125°C	8 CERDIP**	1.5
MAX518 ACPA	0°C to +70°C	8 Plastic DIP	1
MAX518BCPA	0°C to +70°C	8 Plastic DIP	1.5
MAX518ACSA	0°C to +70°C	8 SO	1
MAX518BCSA	0°C to +70°C	8 SO	1.5
MAX518BC/D	0°C to +70°C	Dice*	1.5
MAX518AEPA	-40°C to +85°C	8 Plastic DIP	1
MAX518BEPA	-40°C to +85°C	8 Plastic DIP	1.5
MAX518AESA	-40°C to +85°C	8 SO	1
MAX518BESA	-40°C to +85°C	8 SO	1.5
MAX518BMJA	-55°C to +125°C	8 CERDIP**	1.5
MAX519 ACPE	0°C to +70°C	16 Plastic DIP	1
MAX519BCPE	0°C to +70°C	16 Plastic DIP	1.5
MAX519ACSE	0°C to +70°C	16 Narrow SO	1
MAX519BCSE	0°C to +70°C	16 Narrow SO	1.5
MAX519BC/D	0°C to +70°C	Dice*	1.5
MAX519AEPE	-40°C to +85°C	16 Plastic DIP	1
MAX519BEPE	-40°C to +85°C	16 Plastic DIP	1.5
MAX519AESE	-40°C to +85°C	16 Narrow SO	1
MAX519BESE	-40°C to +85°C	16 Narrow SO	1.5
MAX519BMJE	-55°C to +125°C	16 CERDIP**	1.5

*Dice are specified at $T_A = +25^\circ\text{C}$, DC parameters only.

**Contact factory for availability and processing to MIL-STD-883.

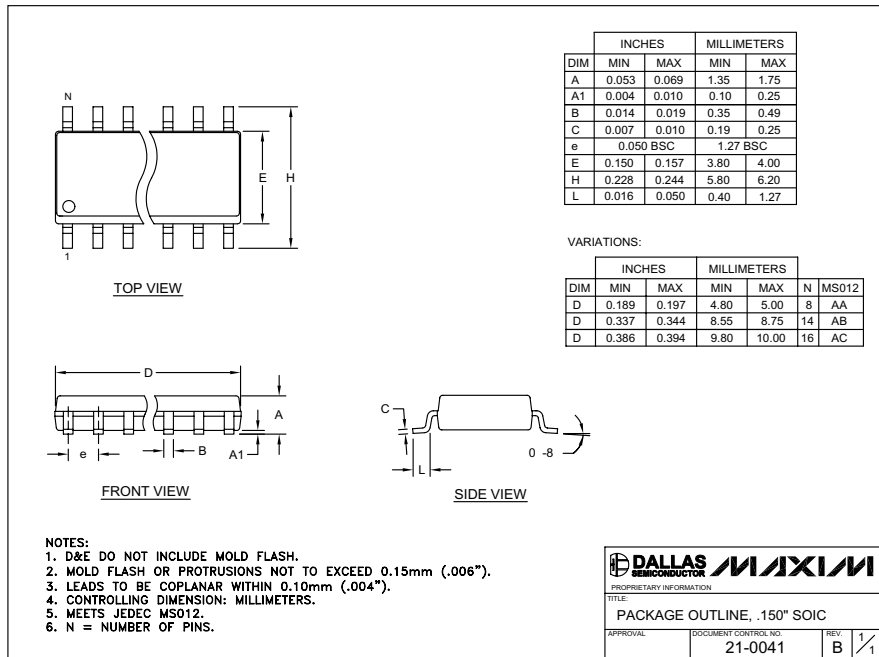
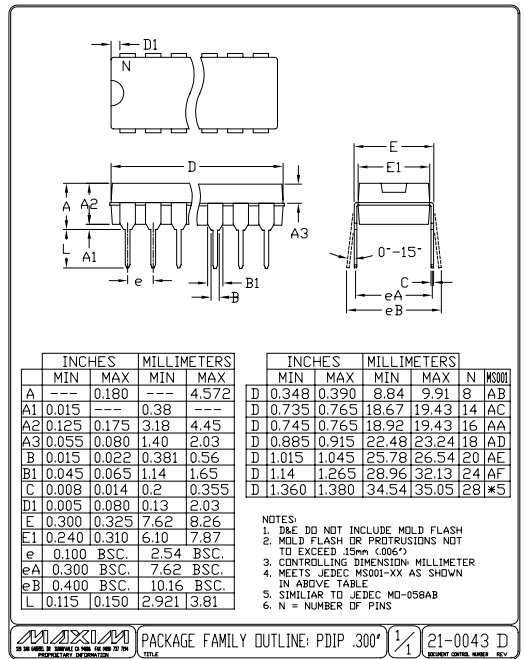
MAX517/MAX518/MAX519

電源電圧範囲の出力 2線シリアル8ビットDAC

MAX517/MAX518/MAX519

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、<http://japan.maxim-ic.com/packages>をご参照下さい。)



マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

16 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 2002 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.