

MAXIM

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

MAX512/MAX513

概要

MAX512/MAX513は、3個の8ビット電圧出力型デジタルアナログ・コンバータ(DAC A、DAC B、DAC C)を内蔵しています。DAC AおよびDAC B用の出力バッファ・アンプは外付け部品数を減らし、電圧出力を提供します。DAC A用の出力バッファは、 V_{DD} または V_{SS} の0.5V以内までの範囲で、5mAまでのソースおよびシンクが可能です。DAC B用のバッファは、 V_{DD} または V_{SS} の0.5V以内までの範囲で、0.5mAまでのソースおよびシンクが可能です。DAC Cはバッファを備えておらず、向上した精度での第3の電圧出力を提供します。MAX512は+5V±10%の単一電源で動作し、MAX513は+2.7V~+3.6Vの電源で動作します。いずれの製品も、デュアル電源においても動作可能です。

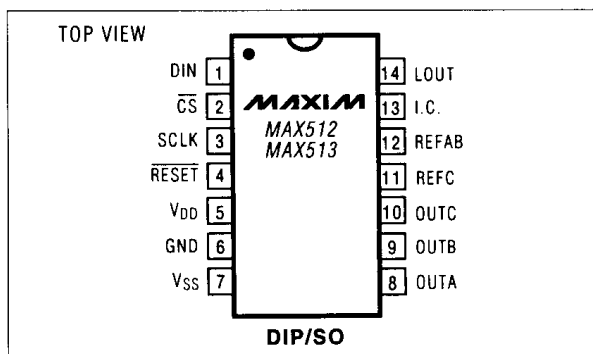
3線式のシリアルインタフェースの最大動作周波数は5MHzであり、SPI™、QSPI™、および、Microwire™とコンパチブルです。シリアル入力シフトレジスタは16ビット長で、8ビットのDAC入力データと、DAC選択およびシャットダウン用の8ビットから構成されています。DACレジスタへのロードは、CSの立上りエッジによって、独立、または並列に行うことができます。ラッチされたロジック出力は、補助コントロール用に利用可能です。

MAX512/MAX513は、超低消費電力と小型パッケージ(14ピンDIP/SOP)を特徴とし、ポータブルおよびバッテリー駆動アプリケーションに最適です。電源電流は僅か1mAで、シャットダウン時には1μA以下に低下します。3個のDACは、独立してシャットダウンすることができます。シャットダウン・モードでは、DACのR-2Rラダー・ネットワークはリファレンス入力から切り離され、システムの消費電力を最小化します。

アプリケーション

デジタル・ゲインおよびオフセット調整
デジタルRFバイアス調整回路
プログラマブル減衰器 プログラマブル電流源
プログラマブル電圧源 VCOチューニング

ピン配置



MicrowireはNational Semiconductor Corp.の商標です。SPI及びQSPIはMotorola Inc.の商標です。

特長

- ◆単一電源、又はデュアル電源：
+5V(MAX512)、+3V(MAX513)
- ◆低消費電力
動作時：1mA
シャットダウン時：1μA以下
- ◆ユニポーラまたはバイポーラ出力
- ◆5MHz、3線式シリアルインタフェース
- ◆SPI、QSPI、およびMicrowireにコンパチブル
- ◆2つのバッファ付き、バイポーラ出力DAC(DAC A/B)
- ◆個別にプログラム可能なシャットダウン・モード
- ◆省面積14ピンSOP/DIPパッケージ
- ◆ピンおよびソフトウェアによるリセット

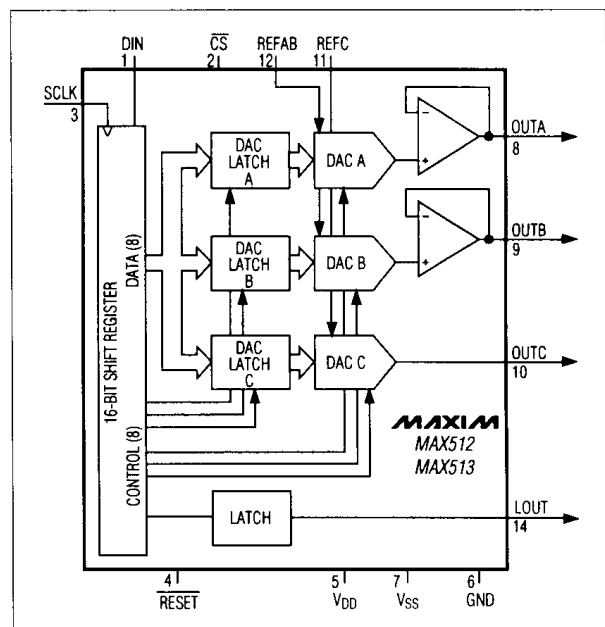
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX512CPD	0°C to +70°C	14 Plastic DIP
MAX512CSD	0°C to +70°C	14 SO
MAX512C/D	0°C to +70°C	Dice*

Ordering information continued at end of data sheet.

* Contact factory for dice specifications.

ファンクションダイアグラム



MAXIM

MAXIM is a registered trademark of Maxim Integrated Products.

Maxim Integrated Products

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

MAX512/MAX513

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND	-0.3V, +6V	Continuous Power Dissipation (T _A = +70°C)	
V _{SS} to GND	-6V, +0.3V	Plastic DIP (derate 10.00mW/°C above +70°C)	800mW
V _{DD} to V _{SS}	-0.3V, +12V	SO (derate 8.33mW/°C above +70°C)	667mW
Digital Inputs and Outputs to GND	-0.3V, (V _{DD} + 0.3V)	CERDIP (derate 9.09mW/°C above +70°C)	727mW
REFAB	(V _{SS} - 0.3V), (V _{DD} + 0.3V)	Operating Temperature Ranges	
OUTA, OUTB (Note 1)	V _{SS} , V _{DD}	MAX51_C_	0°C to +70°C
OUTC	-0.3V, (V _{DD} + 0.3V)	MAX51_E_	-40°C to +85°C
REFC	-0.3V, (V _{DD} + 0.3V)	MAX51_MJD	-55°C to +125°C
		Storage Temperature Range	-65°C to +165°C
		Lead Temperature (soldering, 10sec)	+300°C

Note 1: The outputs may be shorted to V_{DD}, V_{SS}, or GND if the package power dissipation is not exceeded. Typical short-circuit current to GND is 50mA.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +4.5V to +5.5V for MAX512, V_{DD} = +2.7V to +3.6V for MAX513, V_{SS} = GND = 0V, REFAB = REFC = V_{DD}, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC PERFORMANCE						
Resolution	N		8			Bits
Differential Nonlinearity	DNL	Guaranteed monotonic			±1	LSB
Integral Nonlinearity	INL	DAC A/B (Note 2)			±1.5	LSB
		DAC C			±1	
Total Unadjusted Error	TUE	(Note 2)		±1		LSB
Zero-Code Temperature Coefficient		DAC A/B		100		μV/°C
		DAC C		5		
Power-Supply Rejection Ratio	PSRR	MAX512, 4.5V ≤ V _{DD} ≤ 5.5V, REFAB = REFC = 4.096V		0.01		%/%
		MAX513, 2.7V ≤ V _{DD} ≤ 3.6V, REFAB = REFC = 2.4V		0.015		
REFERENCE INPUTS						
Reference Input Voltage Range		REFAB	V _{SS}		V _{DD}	V
		REFC	GND		V _{DD}	
Reference Input Capacitance				25		pF
Reference Input Resistance	R _{REF}	REFAB (Note 3)		8		kΩ
		REFC (Note 3)		12		
Reference Input Resistance (shutdown mode)		REFAB, REFC		2		MΩ

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

MAX512/MAX513

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +4.5V$ to $+5.5V$ for MAX512, $V_{DD} = +2.7V$ to $+3.6V$ for MAX513, $V_{SS} = GND = 0V$, $REFAB = REFC = V_{DD}$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DAC OUTPUTS						
Output Voltage Range			0		REF ₋	V
Capacitive Load		DAC A	0.10			μF
		DAC B	0.01			
		DAC C	0			
Output Resistance		DAC A		0.050		k Ω
		DAC B		0.500		
		DAC C		24		
DIGITAL INPUTS						
Input High Voltage	V_{IH}		(0.7)(V_{DD})			V
Input Low Voltage	V_{IL}				(0.3)(V_{DD})	V
Input Current	I_{IN}	$V_{IN} = 0V$ or V_{DD}		0.1	± 10	μA
Input Capacitance	C_{IN}	(Notes 4, 5)			10	pF
DIGITAL OUTPUT						
Output High Voltage	V_{OH}	$I_{SOURCE} \leq 1.6mA$	$V_{DD} - 0.4$			V
Output Low Voltage	V_{OL}	$I_{SINK} \leq 1.6mA$			0.4	V
DYNAMIC PERFORMANCE						
Voltage-Output Slew Rate	SR	$C_L = 0.1\mu F$ (DAC A), $C_L = 0.01\mu F$ (DAC B)	0.1			V/ μs
Voltage-Output Settling Time		$T_o \pm 1/2LSB$	$C_L = 0.1\mu F$ (DAC A)	70		μs
			$C_L = 0.01\mu F$ (DAC B)	70		
			$C_L = 0.1nF$ (DAC C)	35		
Digital Feedthrough and Crosstalk		All 0s to all 1s	10			nV-s
POWER SUPPLIES						
Positive Supply Voltage Range	V_{DD}	MAX512	4.5		5.5	V
		MAX513	2.7		3.6	
Negative Supply Voltage Range (Note 6)	V_{SS}	MAX512	-5.5		-4.5	V
		MAX513	-3.6		-2.7	
Positive Supply Current	I_{DD}	All inputs = 0V	MAX512 ($V_{DD} = 5.5V$)	1.3	2.8	mA
			MAX513 ($V_{DD} = 3.6V$)	0.9	2.5	
Negative Supply Current	I_{SS}	All inputs = 0V, $V_{SS} = -5.5V$	-1.3			mA
Shutdown Supply Current			0.1			μA

Note 2: Digital code from 24 through 232 are due to swing limitations of output amplifiers on DAC A and DAC B. See *Typical Operating Characteristics*.

Note 3: Reference input resistance is code dependent. The lowest input resistance occurs at code 55hex. Refer to the reference input section in the *Detailed Description*.

Note 4: Guaranteed by design. Not production tested.

Note 5: Input capacitance is code dependent. The highest capacitance occurs at code 00hex.

Note 6: For single-supply mode, tie V_{SS} to GND.

低価格、トリプル、8ビット電圧出力型 DAC シリアルインタフェース付

MAX512/MAX513

TIMING CHARACTERISTICS (Note 4)

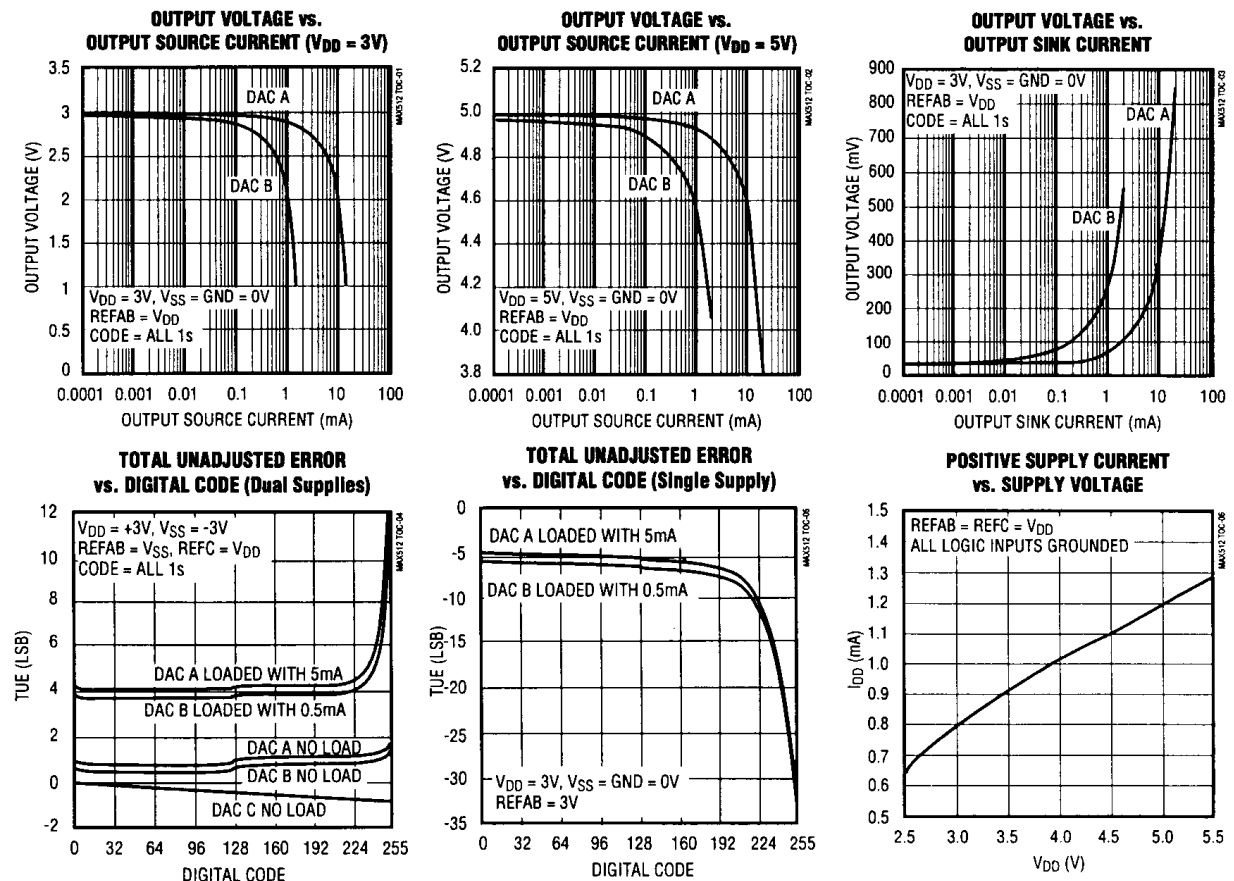
($V_{DD} = +4.5V$ to $+5.5V$ for MAX512, $V_{DD} = +2.7V$ to $+3.6V$ for MAX513, $V_{SS} = GND = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SERIAL INTERFACE TIMING						
\overline{CS} Fall to SCLK Rise Setup Time	t_{CSS}		150			ns
SCLK Rise to \overline{CS} Rise Setup Time	t_{CSH}		150			ns
DIN to SCLK Rise Setup Time	t_{DS}		50			ns
DIN to SCLK Rise Hold Time	t_{DH}		50			ns
SCLK Pulse Width High	t_{CH}		100			ns
SCLK Pulse Width Low	t_{CL}		100			ns
Output Delay LOUT	t_{OD}	$C_L = 100pF$			150	ns
\overline{CS} Pulse Width High	t_{CSPWH}		200			ns

Note 4: Guaranteed by design. Not production tested.

標準動作特性

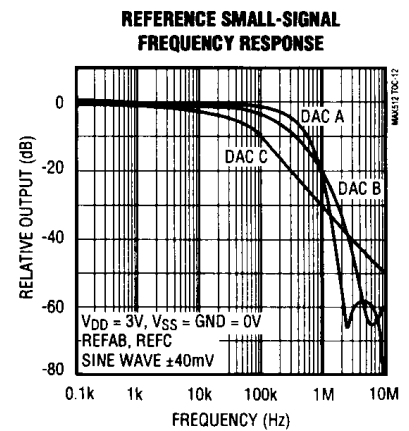
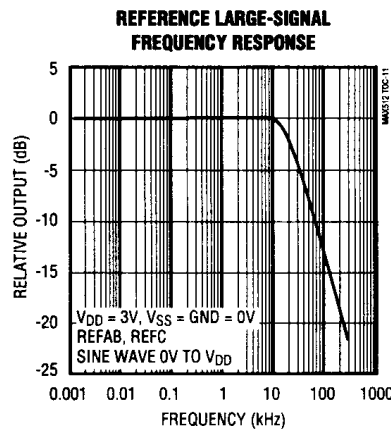
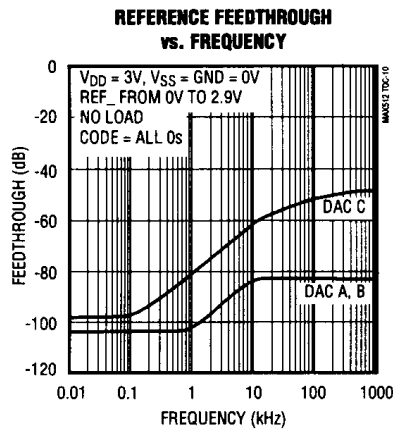
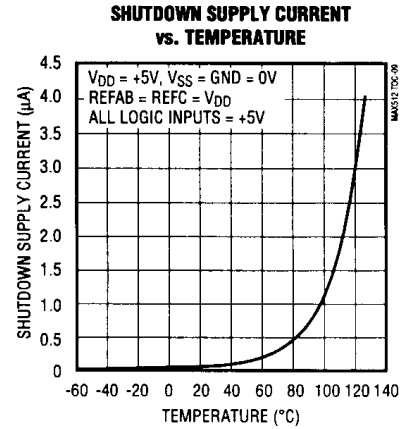
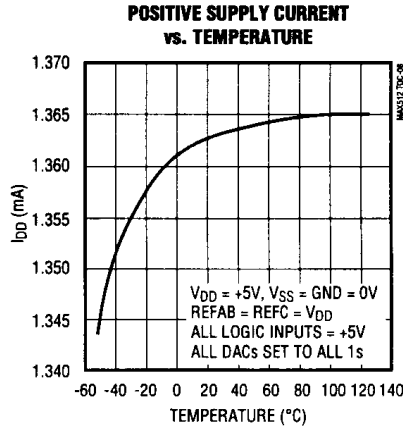
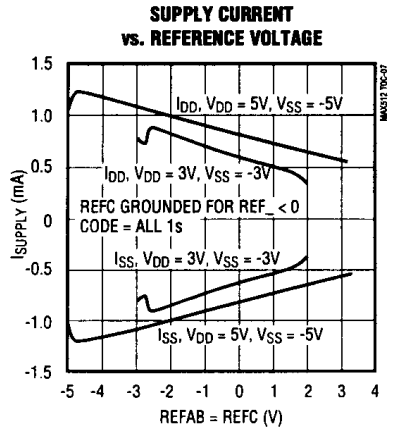
($T_A = +25^\circ C$, unless otherwise noted.)



低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



MAX512/MAX513

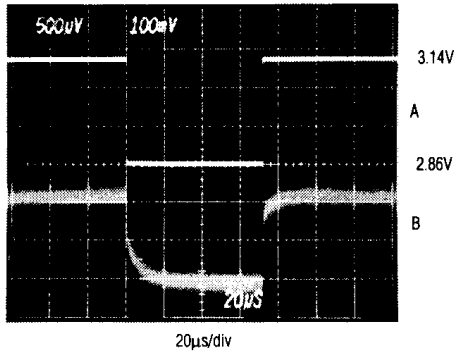
低価格、トリプル、8ビット電圧出力型 DAC シリアルインタフェース付

MAX512/MAX513

標準動作特性 (続き)

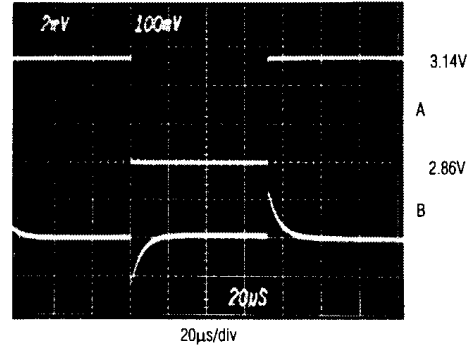
($T_A = +25^\circ\text{C}$, unless otherwise noted.)

LINE-TRANSIENT RESPONSE (OUTA)



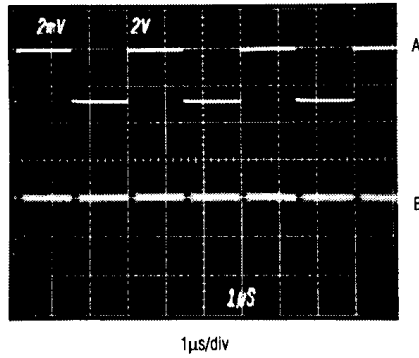
REFAB = 2.56V, NO LOAD, CODE = ALL 1s
A: V_{DD} , 100mV/div
B: OUTA, 500 μ V/div

LINE-TRANSIENT RESPONSE (OUTC)



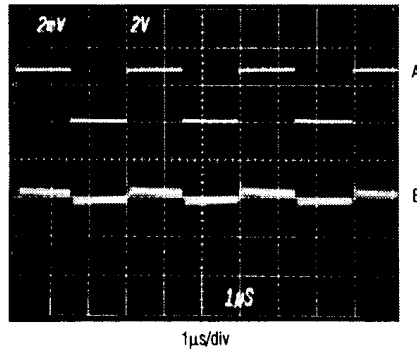
REFC = 2.56V, NO LOAD, CODE = ALL 1s
A: V_{DD} , 100mV/div
B: OUTC, 2mV/div

CLOCK FEEDTHROUGH (OUTA)



$V_{SS} = 0V$, $\overline{CS} = \text{HIGH}$
A: SCLK, 333kHz, 0V TO 2.9V, 2V/div
B: OUTA, 2mV/div

CLOCK FEEDTHROUGH (OUTC)



$V_{SS} = 0V$, $\overline{CS} = \text{HIGH}$
A: SCLK, 333kHz, 0V TO 2.9V, 2V/div
B: OUTC, 2mV/div

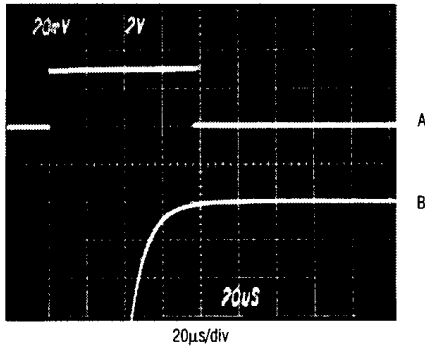
低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

MAX512/MAX513

標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

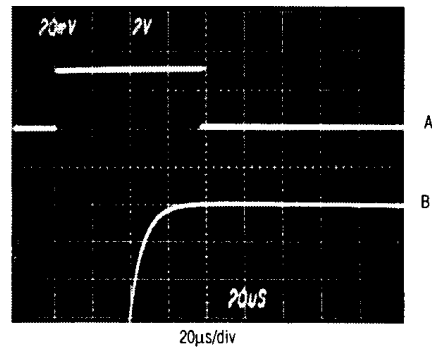
POSITIVE SETTLING TIME (DAC A)



$V_{DD} = 3\text{V}$, $V_{SS} = 0\text{V}$, $REFAB = V_{DD}$, $R_L = 1\text{k}\Omega$, $C_L = 0.1\mu\text{F}$
ALL BITS OFF TO ALL BITS ON

A: \overline{CS} , 2V/div
B: OUTA, 20mV/div

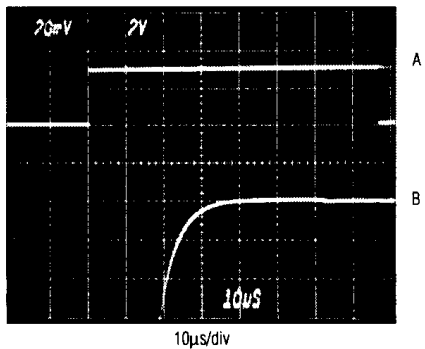
POSITIVE SETTLING TIME (DAC B)



$V_{DD} = 3\text{V}$, $V_{SS} = 0\text{V}$, $REFAB = V_{DD}$, $R_L = 10\text{k}\Omega$, $C_L = 0.01\mu\text{F}$
ALL BITS OFF TO ALL BITS ON

A: \overline{CS} , 2V/div
B: OUTB, 20mV/div

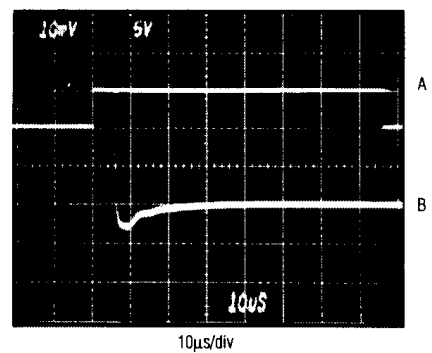
POSITIVE SETTLING TIME (DAC C)



$V_{DD} = 3\text{V}$, $V_{SS} = 0\text{V}$, $REFC = V_{DD}$, $R_L = \infty$, $C_L = 122\text{pF}$
ALL BITS OFF TO ALL BITS ON

A: \overline{CS} , 2V/div
B: OUTC, 20mV/div

POSITIVE SETTLING TIME WITH DUAL SUPPLIES



$V_{DD} = 5\text{V}$, $V_{SS} = -5\text{V}$, $REFAB = 2.56\text{V}$, $R_L = 1\text{k}\Omega$, $C_L = 0.1\mu\text{F}$
ALL BITS OFF TO ALL BITS ON

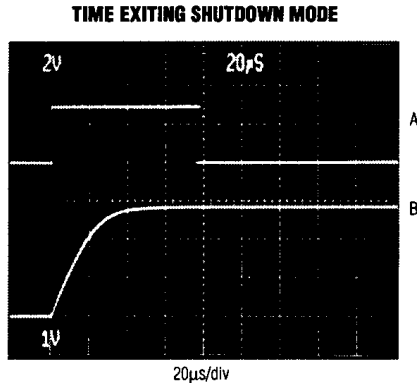
A: \overline{CS} , 5V/div
B: OUTA, 10mV/div

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

標準動作特性 (続き)

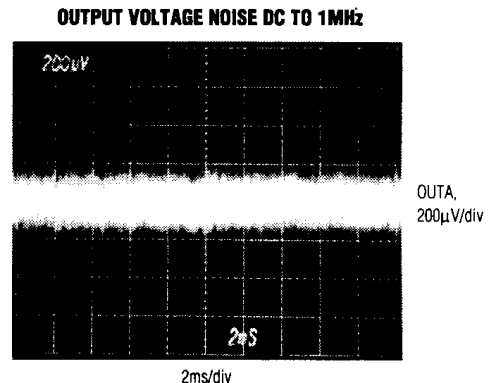
($T_A = +25^\circ\text{C}$, unless otherwise noted.)

MAX512/MAX513



$V_{DD} = 3\text{V}$, $V_{SS} = 0\text{V}$, $\text{REFAB} = V_{DD}$, $R_L = 1\text{k}\Omega$, $C_L = 0.1\mu\text{F}$
DAC LOADED WITH ALL 1s

A: CS, 2V/div
B: OUTA, 1V/div



DIGITAL CODE = 80, $\text{REFAB} = V_{DD}$, NO LOAD

端子説明

ピン	名称	機能
1	DIN	16ビット・シフトレジスタのシリアルデータ入力。データは、SCLKの立上りエッジにおいてレジスタ内に入力されます。
2	$\overline{\text{CS}}$	チップ・セレクト(アクティブロー)。16ビット・シフトレジスタへのデータ入力を可能にします。プログラミング・コマンドは、 $\overline{\text{CS}}$ の立上りエッジにおいて実行されます。
3	SCLK	シリアル・クロック入力。データは、SCLKの立上りエッジにおいて入力されます。
4	$\overline{\text{RESET}}$	非同期リセット入力(アクティブロー)。すべてのレジスタをデフォルト状態にします(DAC AおよびDAC B用のレジスタはFFH、入力シフトレジスタを含む他のレジスタは0にリセットされます)。
5	V_{DD}	正電源(2.7V~5.5V)。0.22 μF のコンデンサを用いてGNDにバイパスしてください。
6	GND	グラウンド
7	V_{SS}	負電源。0Vまたは-1.5V~-5.5V。単一電源動作ではGNDに接続します。負電源が与えられている場合、0.22 μF のコンデンサでGNDにバイパスします。
8	OUTA	DAC Aの出力電圧(バッファ付)。リセットによりフルスケールとなります。0.1 μF 以上のコンデンサでGNDと接続してください。
9	OUTB	DAC Bの出力電圧(バッファ付)。リセットによりフルスケールとなります。0.01 μF 以上のコンデンサでGNDと接続してください。
10	OUTC	DAC Cの出力電圧(バッファ無し)。リセットにより0となります。
11	REFC	DAC Cのリファレンス電圧
12	REFAB	DAC A/Bのリファレンス電圧
13	I.C.	内部接続専用。このピンには外部接続しないでください。
14	LOUT	ロジック出力(ラッチ付)

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

MAX512/MAX513

詳細

アナログセクション

MAX512/513は、3個の8ビット電圧出力デジタル・アナログ・コンバータ(DAC)を内蔵しています。DACは、コンプリメンタリ・スイッチを用いた反転R-2Rラダー・ネットワークで構成されており、8ビットのデジタル入力を、リファレンス電圧に比例したアナログ出力電圧に変換します。

MAX512/MAX513は、2つのリファレンス入力を備えています。そのうちの一方は、DAC AとDAC Bが共用しており、もう一方は、DAC C用です。これらの入力により、DAC A/BとDAC Cは、それぞれ異なるフルスケール出力電圧や出力電圧極性を設定することができます。

MAX512/MAX513は、DAC AとDAC B用の出力バッファ・アンプと、単純なマイクロプロセッサ(μ P)およびCMOSインタフェース用の入力ロジックを備えています。

MAX512/MAX513は、 V_{SS} に応じて、単一電源およびデュアル電源モードのいずれにおいても動作します。 V_{SS} が約 $-0.5V$ ~ GND の範囲内にある場合、単一電源モードと見なされます。 V_{SS} が $-1.5V$ 以下の場合、デバイスはデュアル電源モードとなります。

リファレンス入力およびDAC出力範囲

各REF_入力における電圧により、各DACのフルスケール出力が決まります。REF_入力の入力インピーダンスは、コードに依存します。REFCの最小値は約 $12k\Omega$ (REFABでは $8k\Omega$)であり、入力コード01010101(55H)の時にこの値となります。入力コードが0のとき、最大値(無限大)となります。

シャットダウン・モードでは、選択されたDACの出力は0になり、DACレジスタ内に格納されている値は変化しません。これによりリファレンス入力から負荷が切り離され、電力が節約されます。MAX512/MAX513がシャットダウンモードから抜け出すと、DAC出力電圧が復帰します。各REF_ピンにおける入力抵抗はコード依存であるため、DACのリファレンス源の出力インピーダンスは 5Ω 以下にしてください。各REF_ピンの入力容量もまたコード依存であり、標準的には $25pF$ 以下です。

REFABにおけるリファレンス電圧は、電源電圧範囲内の任意の値とすることができます。デュアル電源モードでは、REFABにおける正のリファレンス入力電圧は、バッファ・アンプの飽和を避けるために、 $(V_{DD}-1.5V)$ 以下としてください。リファレンス電圧には、負の電源電圧も含まれません。詳しくは、“出力バッファ・アンプ”の節を参照してください。REFC入力は V_{DD} までの正電圧を入力可能ですが、グラウンド以下にはしないでください。

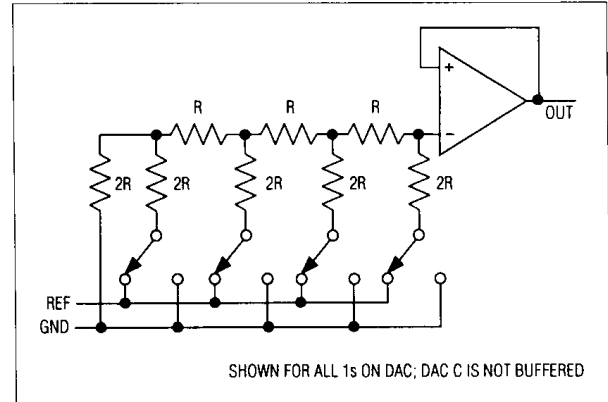


図1. DACの概略図

いずれかのリファレンス電圧とGND間の電圧差の絶対値は、 $6V$ を越えないようにしてください。

出力バッファ・アンプ(DAC A/DAC B)

DAC AとDAC Bの電圧出力は、内部的にバッファされています。バッファ・アンプは、両電源電圧間(V_{SS} ~ V_{DD})の出力電圧範囲を有しています。

単一電源モードでは、DAC出力AとBは内部的に $1/2$ になっており、バッファのゲインは 2 に設定されています。これにより、バッファの入力電圧範囲に正電源電圧を含める必要性をなくしています。

デュアル電源モードでは、DAC出力は減衰されておらず、バッファはユニティゲインに設定されています。

しかしながら、デュアル電源モードは負の出力電圧だけのために必要ですが、必要なDAC出力電圧が正の場合であっても使用されます。単一電源モードにおける、 $1/2$ 減衰とゲイン 2 のバッファによって発生する誤差は、デュアル・モードでは排除されます。この場合、 $(V_{DD}-1.5V)$ 以上のリファレンス電圧は用いないでください。

DAC Aの出力アンプは、 $5mA$ までの電流をソースまたはシンク可能です(DAC Bのバッファでは $0.5mA$)。デュアル電源および単一電源について、標準動作特性内の“全未調整誤差対デジタル・コード”のグラフを参照してください。このアンプは、 $0.05\mu F$ (DAC Bのバッファでは $0.01\mu F$)以上の容量性負荷について、ユニティゲイン安定です。

バッファ無しの出力(DAC C)

DAC Cの出力はバッファされておらず、標準的な出力インピーダンスは $24k\Omega$ です。この出力は、オペアンプやコンパレータなどのハイインピーダンス負荷の駆動に用いる

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

ことが可能で、3V単一電源で1/2LSBまでの標準的なセットリング時間は、35 μ sです。高速なダイナミック応答が必要な場合には、DAC Cを用いてください。

シャットダウン・モード

シャットダウン・モードにプログラムされると、DAC AおよびBの出力は、ハイインピーダンス状態となります。実質的に、この状態でバッファ・アンプから流れ出したり、流れ込む電流はありません。DAC Cの出力は、シャットダウン時に0Vとなります。シャットダウン・モードでは、各REF_入力はハイインピーダンス(標準2M Ω)となり、システム・リファレンスからの電流流出を節約するため、システム・リファレンス自体をパワーダウンする必要がなくなります。シャットダウン時にも、ロジック出力のLOUTはアクティブです。

シャットダウンから抜け出すと、DAC出力はレジスタ内に保持されている値に戻ります。復帰時間は、DACのセットリング時間と同じです。

リセット

RESET入力はアクティブローです。実行されると(RESET=0)、DAC AおよびBはフルスケール(FFH)にセットされてアクティブとなり、DAC Cはコード0(00H)にセットされアクティブとなります。16ビット・シリアル・レジスタは0000Hにクリアされ、LOUTは0にリセットされます。

シリアルインタフェース

アクティブローのチップセレクト(\overline{CS})により、シフトレジスタは、シリアル・データ入力からのデータ受信が可能になります。データは、シリアル・クロック信号(SCLK)の各立上りエッジにおいて、シフトレジスタにク

表1. 入力シフトレジスタ

7ビット	B0*	DACデータビット0(LSB)
	B1	DACデータビット1
	B2	DACデータビット2
	B3	DACデータビット3
	B4	DACデータビット4
	B5	DACデータビット5
	B6	DACデータビット6
16ビット	B7	DACデータビット7(MSB)
	LA	ロード・レジスタ DAC A、アクティブハイ
	LB	ロード・レジスタ DAC B、アクティブハイ
	LC	ロード・レジスタ DAC C、アクティブハイ
	SA	シャットダウンDAC A、アクティブハイ
	SB	シャットダウンDAC B、アクティブハイ
	SC	シャットダウンDAC C、アクティブハイ
ロジック出力	Q1	ロジック出力
	Q2**	未使用

* 最後に入力します。

**最初に入力します。

ロック入力されます。このクロック周波数は、最高5MHzまで設定できます。

データは、MSBを先頭に、16ビット・ワード単位で転送することができます。ライト・サイクルは \overline{CS} をアクティブ(ロー)に保った状態でいつでも中断できます。例えば、2つの8ビット・データの転送に分割することもできます。16ビットをすべて入力シフト・レジスタ内に入力した後の \overline{CS} の立上りエッジにおいて、DAC出力、シャットダウン状態、ロジック出力の状態が更新されます。単一バッファ構造であるため、各DACを同時に異なるデジタル値に更新することはできません。

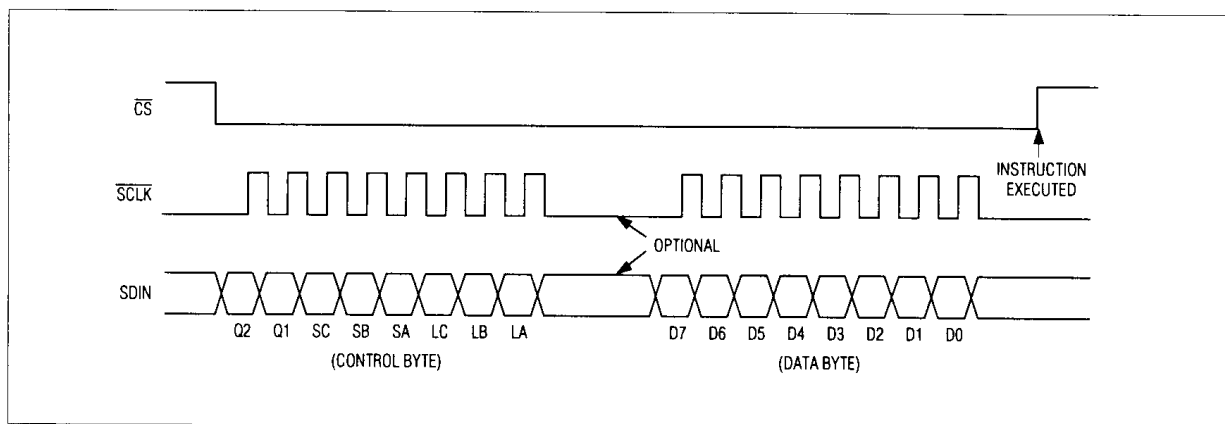


図2. MAX512/MAX513の3線シリアルインタフェース・タイミング図

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

MAX512/MAX513

表2. シリアルインタフェース・プログラミング・コマンド

制 御									デ ー タ								機 能	
									MSB				LSB					
Q2	Q1	SC	SB	SA	LC	LB	LA		B7	B6	B5	B4	B3	B2	B1	B0		
*	*	*	*	*	0	0	0		X	X	X	X	X	X	X	X		DACレジスタ機能なし
*	*	*	*	*	1	0	0		8ビット DACデータ								DAC Cにロードされます。	
*	*	*	*	*	0	1	0		8ビット DACデータ								DAC Bにロードされます。	
*	*	*	*	*	0	0	1		8ビット DACデータ								DAC Aにロードされます。	
*	*	*	*	*	1	1	1		8ビット DACデータ								DACレジスタ全てロードされます。	
*	*	0	0	0	*	*	*		X	X	X	X	X	X	X	X		DAC全てアクティブになります。
*	*	1	0	0	*	*	*		X	X	X	X	X	X	X	X		DAC Cはシャットダウンされます。
*	*	0	1	0	*	*	*		X	X	X	X	X	X	X	X		DAC Bはシャットダウンされます。
*	*	0	0	1	*	*	*		X	X	X	X	X	X	X	X		DAC Aはシャットダウンされます。
*	*	1	1	1	*	*	*		X	X	X	X	X	X	X	X		DAC全てシャットダウンされます。
X	0	*	*	*	*	*	*		X	X	X	X	X	X	X	X		LOUTがリセットされます。
X	1	*	*	*	*	*	*		X	X	X	X	X	X	X	X		LOUTがセットされます。

X 任意

* 詳細に示してありません。DACのロードとシャットダウン機能、及びロジックへのプログラミング機能が、単一コマンドに統合されています。

シリアル入力データ・フォーマットおよびコントロール・コード

表2に、シリアル入力データのフォーマットを示します。16ビットの入力ワードは、8ビットのコントロール・バイトと8ビットのデータ・バイトから構成されています。8ビットのコントロール・バイトは内部ではデコードされません。各コントロール・ビットはそれぞれ1つの機能を実行します。データの inputs はQ2(未使用ビット)から開始し、その後に残りのコントロール・ビットとデータ・バイトが続きます。データ・バイトのLSB(B0)はシフトレジスタに入力される最後のビットです(図2)。

16ビット入力ワード例:

先にロードする								最後にロードする							
Q2	Q1	SC	SB	SA	LC	LB	LA	B7	B6	B5	B4	B3	B2	B1	B0
X	0	1	0	0	0	1	1	1	0	0	0	0	0	0	0

この例のワードでは、以下のような機能が実行されます。

- ・80H(128)がDACレジスタAおよびBにロードされます。
- ・DAC Cレジスタの内容は変更されません。
- ・DAC AおよびDAC Bはアクティブになります。
- ・DAC Cはシャットダウンされます。
- ・LOUTは0にリセットされます。

デジタル入力

デジタル入力は、CMOSロジックとコンパチブルです。ロジック入力が遷移領域の0.3×V_{DD}と0.7×V_{DD}間でトグルさ

れると、電源電流はわずかに上昇します。

デジタル出力

ラッチされたデジタル出力(LOUT)は、(V_{DD}-0.4V)の出力レベルを維持しながら、1.6mAのソース能力を有しています。1.6mAのシンク電流において、出力電圧は0.4V以下であることが保証されています。この出力はデジタルの補助制御に用いることができます。このデジタル出力は、シャットダウン中であっても、常にアクティブであることに注意してください。

マイクロプロセッサとのインタフェース

MAX512/MAX513のシリアルインタフェースは、Microwire、SPIおよびQSPIにコンパチブルです。SPIおよびQSPIにおいては、CPOLおよびCPHAビットをクリアしてください(CPOL=CPHA=0)。CPOL=0により、クロックの非アクティブ・ステートが0に設定され、CPHA=0により、データはSCLKの立下りエッジで変更されます。この設定により、SPIおよびQSPIはいずれも最高のクロックスピード(それぞれ0.5MHzおよび4MHz)で動作します。μPがシリアル・ポートを備えていない場合、パラレル・ポートのうちの3ビットをビット操作することで、シリアル・ポートをエミュレートすることができます。必要なときにだけシリアル・クロックを動作させることにより、電圧出力におけるデジタル・フィードスルーを最小化することができます。

低価格、トリプル、8ビット電圧出力型 DAC シリアルインタフェース付

MAX512/MAX513

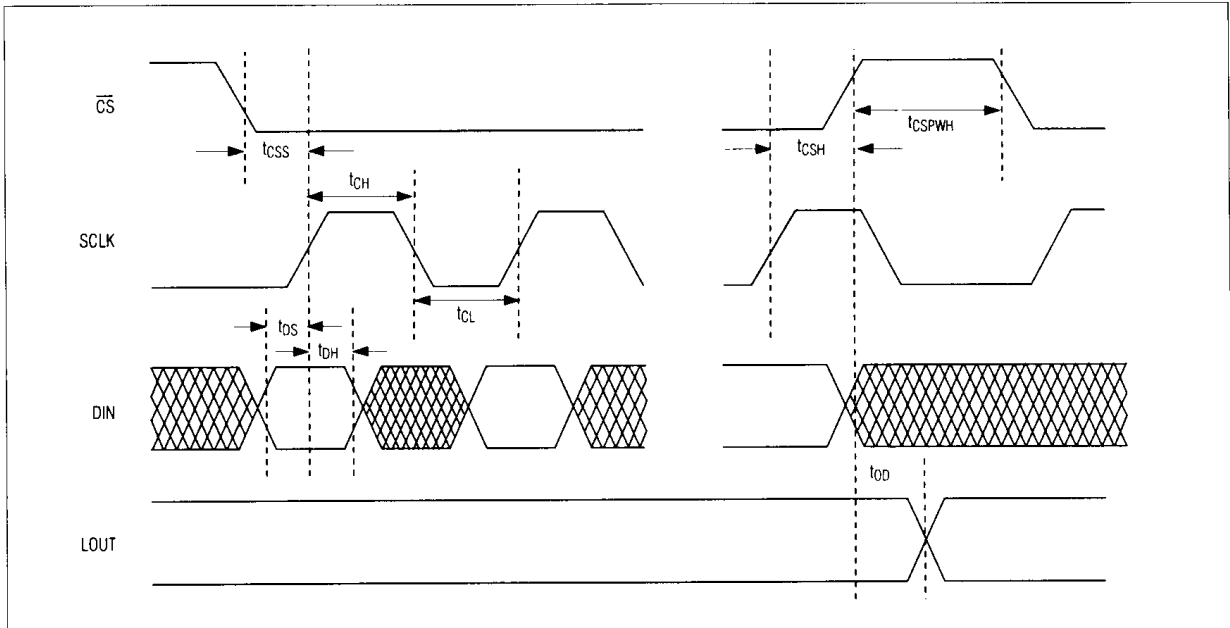


図3. MAX512/MAX513のシリアルインタフェース・タイミングの詳細

アプリケーション情報

電源およびリファレンスの動作範囲

MAX512は、 $V_{DD}=5V \pm 10\%$ 、 $V_{SS}=GND=0V$ において、完全に仕様化されています。MAX513は、3Vシステムで一般に使われている電源電圧をカバーする、 $2.7V \sim 3.6V$ の V_{DD} 範囲内の単一電源動作について仕様化されています。MAX512/MAX513は、 $-1.5V \sim -5.5V$ の範囲内にある負電源においても使用可能です。負電源の使用では、標準的には0コード時の誤差とセトリング時間を改善します（“標準動作特性”を参照）。

DAC A/Bペア用とバッファ無しのDAC C用の2つの独立したリファレンス入力をもつことから、異なるフルスケール出力電圧が可能になると共に、負電源の使用時には異なる極性とすることも可能になります。デュアル電源モードでは、REFABは $V_{SS} \sim (V_{DD}-1.5V)$ の範囲をとることができます。単一電源モードでは、REFABの規定電圧範囲は $0V \sim V_{DD}$ です。REFCの範囲は $GND \sim V_{DD}$ です。REFCはグランド以下にしないでください。

電源の投入順序はそれほど重要ではありません。負電源を用いる場合、 V_{SS} が決してグランドより $0.3V$ 以上高くしないようにしてください。デバイスがパワーアップするまでは、デジタル入力に信号を与えないでください。これが不可能な場合、デジタル入力に電流制限抵抗を追加してください。

電源のバイパスとグランド管理

単一電源動作($V_{SS}=GND$)では、GNDおよび V_{SS} は可能な限り最も高品質なグランドに接続してください。 V_{DD} は $0.1\mu F \sim 0.22\mu F$ のコンデンサを用いてGNDにバイパスしてください。デュアル電源動作では、 V_{SS} は $0.1\mu F \sim 0.22\mu F$ のコンデンサでGNDにバイパスしてください。リファレンス入力はバイパス処理無しで使用できます。最良のライン/負荷過渡応答とノイズ性能を得るためには、リファレンス入力を $0.1\mu F \sim 4.7\mu F$ のコンデンサでGNDにバイパスしてください。注意深いPCボードのレイアウトにより、DAC出力やリファレンス入力と、デジタル入力間のクロストークを最小にすることができます。アナログ・ラインは、両側にグランド・トレースを配して分離してください。高周波デジタル・ラインをアナログ・ラインと平行に配線しないでください。

ユニポーラ出力

ユニポーラ出力においては、出力電圧とリファレンス電圧は同じ極性を持ちます。MAX512/MAX513はリファレンス電圧が正の場合にのみ、単一電源で用いることができます。負電源も用いる場合には、REFABの電圧は V_{SS} から約 $(V_{DD}-1.5V)$ の範囲で変化できるので、2象限乗算応用が可能です。

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

MAX512/MAX513

表3. ユニポーラ・コード表

DAC CONTENTS								ANALOG OUTPUT
B7	B6	B5	B4	B3	B2	B1	B0	
1	1	1	1	1	1	1	1	$+REF_- \times \left(\frac{255}{256}\right)$
1	0	0	0	0	0	0	1	$+REF_- \times \left(\frac{129}{256}\right)$
1	0	0	0	0	0	0	0	$+REF_- \times \left(\frac{128}{256}\right) = +\frac{REF_-}{2}$
0	1	1	1	1	1	1	1	$+REF_- \times \left(\frac{127}{256}\right)$
0	0	0	0	0	0	0	1	$+REF_- \times \left(\frac{1}{256}\right)$
0	0	0	0	0	0	0	0	0V

Note :

$$1LSB = REF_- \times 2^{-8} = REF_- \times \left(\frac{1}{256}\right)$$

$$ANALOG OUTPUT = REF_- \times \left(\frac{D}{256}\right)$$

バイポーラ出力

図4に示す回路を用いて、MAX512/MAX513をバイポーラ構成とすることができます。表4に、バイポーラ・コード及び対応する出力電圧を示します。電源電圧範囲の出力を実現する方法は2つあります。1)MAX512/MAX513を単一電源、正リファレンス電圧で動作させるか、2)デュアル電源とし、REFABに正または負の電圧、REFCに正電圧を与えます。いずれの場合も、回路内のオペアンプはデュアル電源を必要とします。デュアル電源モードを用いる場合、1/2減衰とゲイン2のバッファによる誤差は発生しません(“出力バッファアンプ”の節を参照)。デュアル電源モードにおいて、全ての出力で最大出力スイングを得るためには、REFABをV_{SS}に、REFCをV_{DD}に接続します。単一電源モードでは、REFABとREFCを、V_{DD}に接続します。

デュアル電源においては、DAC AおよびBは4象限乗算を実行可能です。デュアル電源モードでは、REFABの入力範囲がV_{SS}~(V_{DD}-1.5V)であることに注意してください。REFCは正の入力のみを受け付けるため、DAC Cは2象限乗算を実行します。

図4では、両電源電圧範囲の入力同相レンジと出力電圧スイングを備えたマキシム社のICL7612Aを示しています。これは、低電源電圧から高出力電圧スイングを得るのに適しています。

表4. バイポーラ・コード表

DAC CONTENTS								ANALOG OUTPUT
B7	B6	B5	B4	B3	B2	B1	B0	
1	1	1	1	1	1	1	1	$+REF_- \times \left(\frac{127}{128}\right)$
1	0	0	0	0	0	0	1	$+REF_- \times \left(\frac{1}{128}\right)$
1	0	0	0	0	0	0	0	0V
0	1	1	1	1	1	1	1	$-REF_- \times \left(\frac{1}{128}\right)$
0	0	0	0	0	0	0	1	$-REF_- \times \left(\frac{127}{128}\right)$
0	0	0	0	0	0	0	0	$-REF_- \times \left(\frac{128}{128}\right) = -REF_-$

Note :

$$1LSB = REF_- \times 2^{-(8-1)} = REF_- \times \left(\frac{1}{128}\right)$$

$$ANALOG OUTPUT = REF_- \times \left(\frac{D}{128} - 1\right)$$

RFアプリケーション

MAX512とMAX513はいずれも、FETのドレイン電流を流さなくするためにゲートを負バイアスしなければならないようなGaAs FETのバイアスに使用することができます。通常の応用では、RFアンプの電源は、DAC AおよびBから供給されるバイアス電圧が完全に安定するまで投入すべきではありません。同様に、RFアンプの電源は、バイアス電圧がオフになる前にオフにすべきです。図5では、DAC Bからドライバ段のV_{GG1}に負のバイアスを供給し、DAC Aから出力段のV_{GG2}に負のバイアスを供給しています[1]。

DAC AおよびBの出力は、移動帯無線やセルラーフォン内のVCOの制御にも適しています。その他の応用には、バラクタやPINダイオード回路があります。

バッファされていないDAC Cは、GNDとV_{DD}間のスパンを与え、それはREFCにおいて個別に設定可能です。通常DAC Cはシステム内のオフセットやゲインの調整に用います。

1 [John Wachsmann, "A High-Efficiency GaAs MMIC Power Amplifier for 1.9GHz PCS Applications," Proceedings of the First Annual Wireless Symposium, pp. 375, Penton Publishing, Jan. 1993.]

低価格、トリプル、8ビット電圧出力型DAC シリアルインタフェース付

MAX512/MAX513

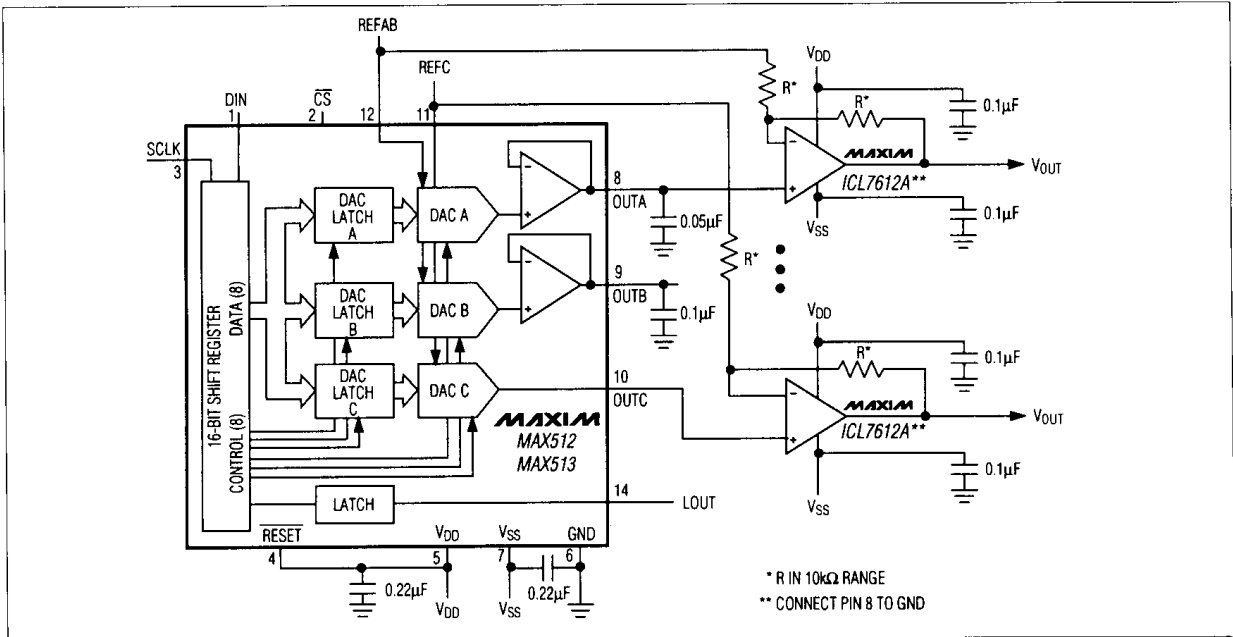


図4. バイポーラ出力回路

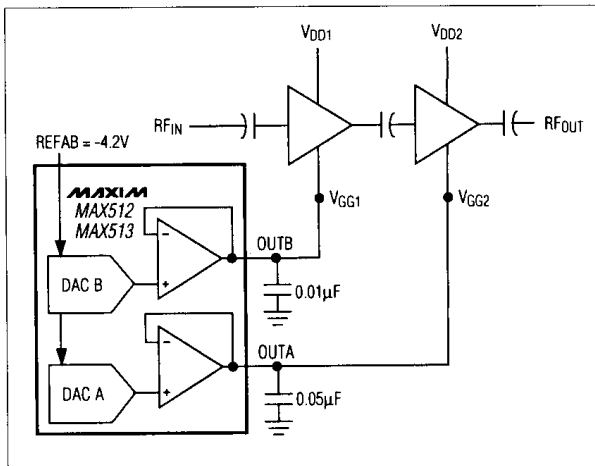


図5. RFバイアス回路

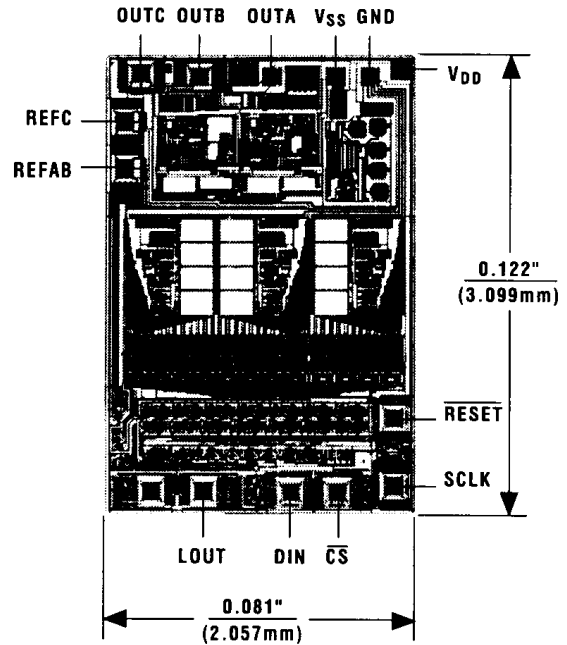
低価格、トリプル、8ビット電圧出力型 DAC シリアルインタフェース付

型番 (続き)

PART	TEMP. RANGE	PIN-PACKAGE
MAX512EPD	-40°C to +85°C	14 Plastic DIP
MAX512ESD	-40°C to +85°C	14 SO
MAX512MJD	-55°C to +125°C	14 CERDIP
MAX513CPD	0°C to +70°C	14 Plastic DIP
MAX513CSD	0°C to +70°C	14 SO
MAX513C/D	0°C to +70°C	Dice*
MAX513EPD	-40°C to +85°C	14 Plastic DIP
MAX513ESD	-40°C to +85°C	14 SO
MAX513MJD	-55°C to +125°C	14 CERDIP

* Contact factory for dice specifications.

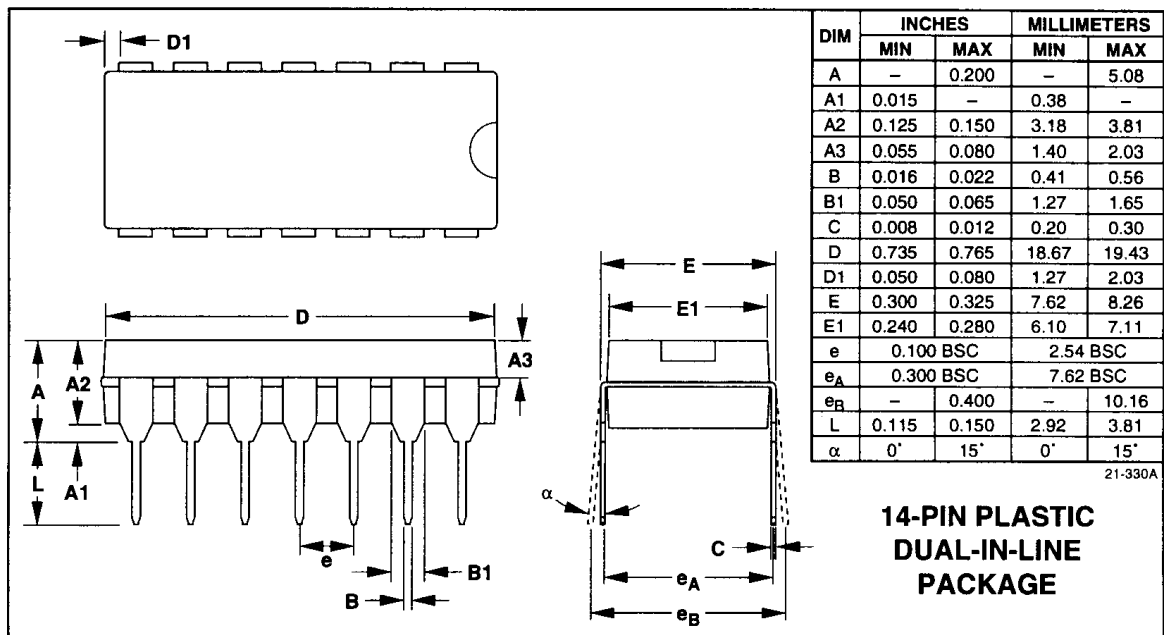
チップ構造図



TRANSISTOR COUNT: 1910
SUBSTRATE CONNECTED TO V_{DD}

MAX512/MAX513

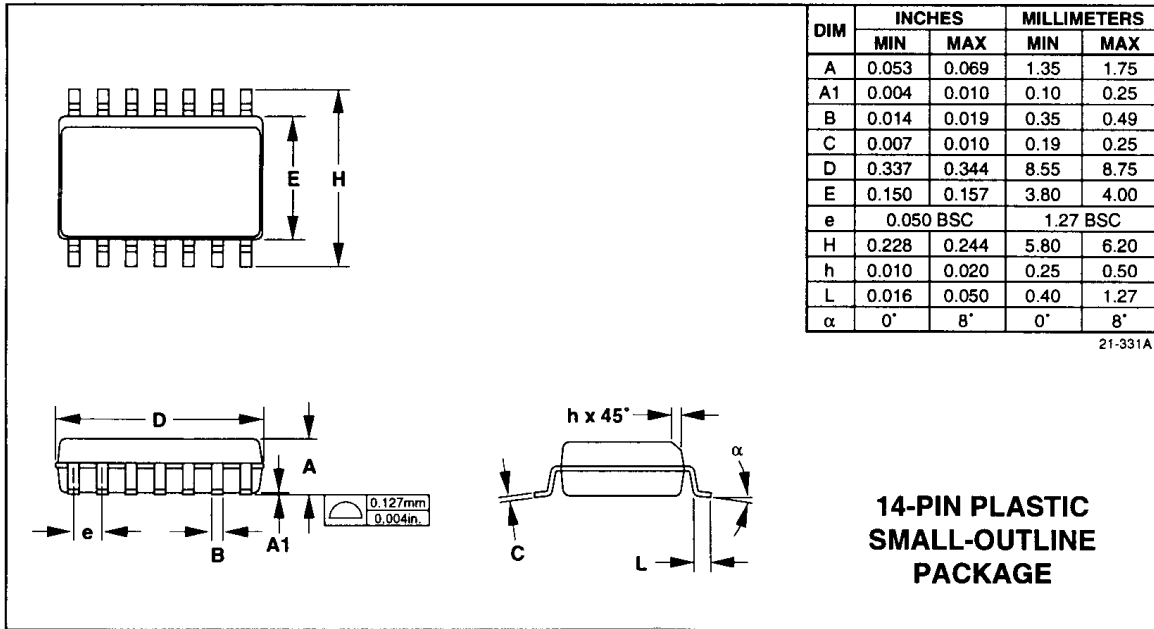
パッケージ



低価格、トリプル、8ビット電圧出力型 DAC シリアルインタフェース付

パッケージ(続き)

MAX512/MAX513



販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086(408)737-7600