

バッテリースイッチオーバ付き高電圧OVP

概要

MAX4959/MAX4960過電圧保護コントローラは、低電圧システムを最大+28Vの高電圧障害から保護します。入力電圧が過電圧ロックアウト(OVLO)スレッシュホールドを超えると、これらのデバイスは外付けのpFETをオフにして保護対象部品の損傷を防止します。低電圧ロックアウト(UVLO)スレッシュホールドは、入力電圧が適正レベルに上昇するまで外付けpFETをオフに保ちます。さらに、不適正な低出力のアダプタが接続された場合にpFETをラッチオフする安全機能も備えています。

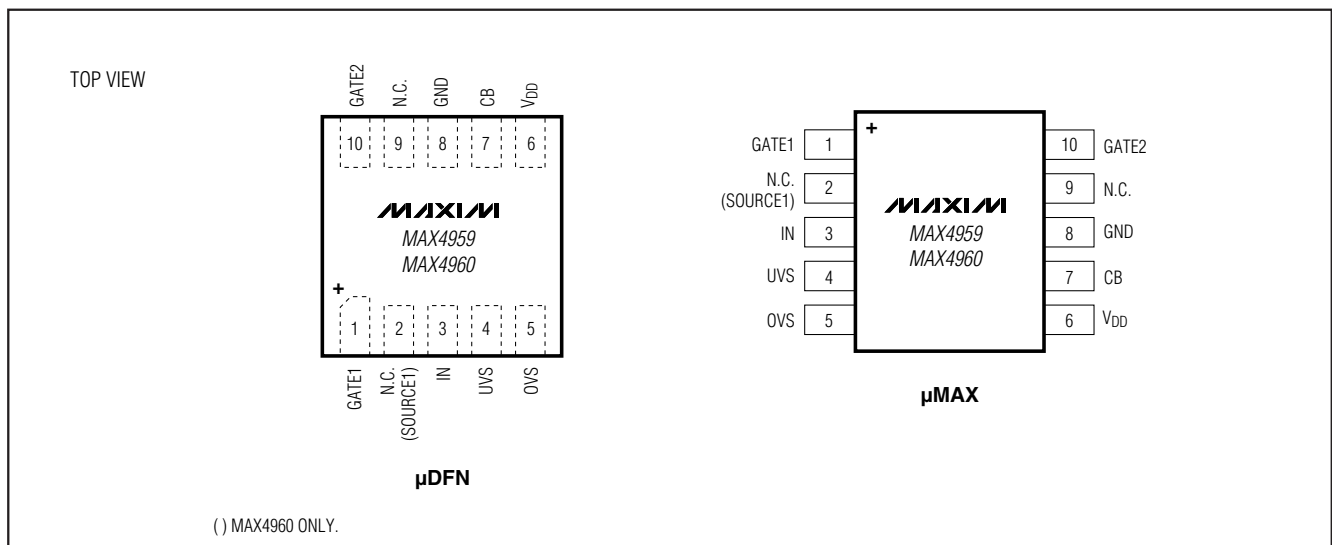
MAX4959/MAX4960は、ACアダプタが取り外されたときにバッテリーへの切替えを行う外付けバッテリースイッチオーバpFET (P2) (図4および6参照)を制御します。低電圧および過電圧のトリップレベルは、外付けの抵抗で調節することができます。

1 μ Fのセラミックコンデンサでグラウンドにバイパスした場合、入力は ± 15 kV HBM ESDに対して保護されます。すべてのデバイスは小型10ピン(2mm x 2mm) μ DFNおよび10ピン μ MAXパッケージで提供され、-40°C ~ +85°Cの拡張温度範囲での動作が保証されています。

アプリケーション

- ノートブック
- ラップトップ
- ビデオカメラ
- ウルトラモバイルPC

ピン配置



特長

- ◆ 最大+28Vまでの過電圧保護
- ◆ 精度 $\pm 2.5\%$ の外部調節可能なOVLO/UVLOスレッシュホールド
- ◆ バッテリースイッチオーバpFET制御
- ◆ 誤った電源アダプタに対する保護
- ◆ 少ない電源電流: 100 μ A (typ)
- ◆ 25msの入力デバウンスタイム
- ◆ 25msのブランキング時間
- ◆ 10ピン(2mm x 2mm) μ DFNおよび10ピン μ MAXパッケージ

型番

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK	PKG CODE
MAX4959ELB+	-40°C to +85°C	10 μ DFN	AAO	L1022-1
MAX4959EUB+*	-40°C to +85°C	10 μ MAX	—	U10-1
MAX4960ELB+	-40°C to +85°C	10 μ DFN	AAP	L1022-1
MAX4960EUB+*	-40°C to +85°C	10 μ MAX	—	U10-1

+は鉛フリーパッケージを示します。

*開発中。入手性についてはお問合せください。

標準動作回路はデータシートの最後に記載されています。

バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

ABSOLUTE MAXIMUM RATINGS

IN, SOURCE1, GATE1, GATE2, to GND-0.3V to +30V
 V_{DD} to GND-0.3V to +6V
 UVS, OVS, CB to GND-0.3V to +6V
 Continuous Power Dissipation (T_A = +70°C)
 10-pin µDFN (derate 5.0mW/°C above +70°C)403mW
 10-pin µMAX (derate 5.6mW/°C above +70°C)444mW

Operating Temperature Range-40°C to +85°C
 Junction Temperature+150°C
 Storage Temperature Range-65°C to +150°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = +19V, T_A = -40°C to +85°C, unless otherwise noted, C_{VDD} = 100nF. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
IN						
Input Voltage Range	V _{IN}		4		28	V
Overshoot Adjustable Trip Range	OVLO	(Note 2)	6		28	V
Overshoot Comp Reference	OVREF	V _{IN} rising edge	1.18	1.228	1.276	V
OVS Input Leakage Current	OVILKG		-100		+100	nA
Overshoot Trip Hysteresis	OVHYS			1		%
Undervoltage Adjustable Trip Range	UVLO	(Note 2)	5		28	V
Undervoltage Comp Reference	UVREF	V _{IN} falling edge	1.18	1.228	1.276	V
UVS Input Leakage Current	UVILKG		-100		+100	nA
Undervoltage Trip Hysteresis	UVHYS			1		%
Internal Undervoltage Trip Level	INTUVREF	V _{IN} falling edge	4.1	4.4	4.7	V
Internal Undervoltage Trip Hysteresis	INTUVHYS			1		%
Power-On Trip Level	POTL	V _{DD} > +3V, IN rising edge	0.5	0.75	1	V
Power-On Trip Hysteresis	POTLHYS			10		%
IN Supply Current	I _{IN}	V _{IN} = +19V, V _{OVS} < OVREF and V _{UVS} > UVREF		100	300	µA
V_{DD}						
V _{DD} Voltage Range	V _{DD}		2.7		5.5	V
V _{DD} Undervoltage Lockout	V _{DDUVLO}	V _{DD} falling edge	1.55		2.40	V
V _{DD} Undervoltage Lockout Hysteresis	V _{DDUVLOHYS}			50		mV
V _{DD} Supply Current	I _{VDD}	V _{DD} = +5V, V _{IN} = 0V			10	µA
GATE_						
GATE1 Open-Drain MOS R _{ON} Resistance	R _{ON}	V _{CB} = 0V, V _{IN} = 19V, V _{OVS} < OVREF and V _{UVS} > UVREF, I _{GATE_} = 0.5mA (MAX4959)			1	kΩ
GATE2 Open-Drain MOS R _{ON} Resistance	R _{ON}	V _{CB} = 3V, I _{GATE_} = 0.5mA			1	kΩ

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = +19V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted, $C_{VDD} = 100nF$. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GATE1 Leakage Current	G1LKG	$V_{OVS} > OV_{REF}$, $V_{UVS} < UV_{REF}$, or $V_{CB} = +5V$	-1		+1	μA
GATE2 Leakage Current	G2LKG	$V_{CB} = 0V$	-1		+1	μA
CB						
Logic-Level High	V_{IH}		1.5			V
Logic-Level Low	V_{IL}				0.4	V
CB Pulldown Resistor	R_{CBPD}		1	2	3	$M\Omega$
TIMING						
Debounce Time	t_{DEB}	$V_{OVP} > V_{IN} > V_{UVP}$ for greater than t_{DEB} for GATE1 to go low	10	25	40	ms
GATE1 Assertion Delay from CB Pin	t_{1GATE}	$CB = +3V$ to 0 rise time = fall time = 5ns (Note 3)		50		ns
GATE2 Assertion Delay from CB Pin	t_{2GATE}	$CB = 0$ to +3V rise time = fall time = 5ns (Note 3)		50		ns
Blanking Time	t_{BLANK}		10	25	40	ms
MAX4960						
SOURCE1/GATE1 Resistance	R_{SG}	(MAX4960)	140	200	260	$k\Omega$
GATE1/Ground Resistance	R_{GG}	GATE1 Asserted (MAX4960)	140	200	260	$k\Omega$

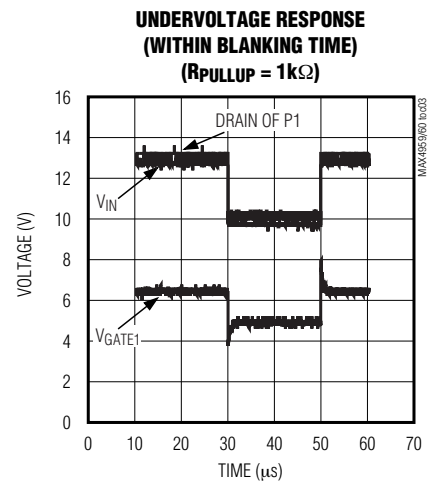
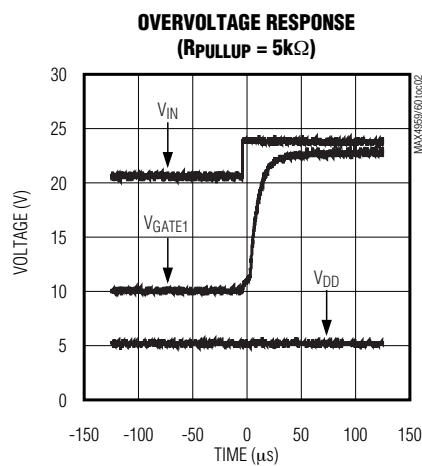
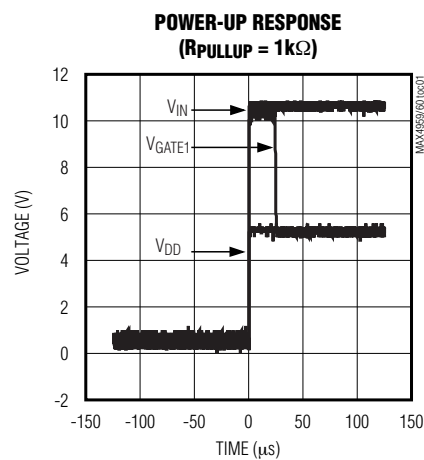
Note 1: Operation is tested at $T_A = +25^{\circ}C$ and guaranteed by design for μDFN package. Operation over specified temperature range is tested for μMAX package.

Note 2: Do not exceed absolute maximum rating; the ratio between the externally set $OVLO$ and $UVLO$ threshold must not exceed 4, $[OVLO/UVLO]_{MAX} \leq 4$.

Note 3: Assertion delay starts from switching of CB pin to reaching of 80% of GATE1/GATE2 transition. This delay is measured without external capacitive load.

標準動作特性

($V_{OVLO} = 22.2V$ and $V_{UVLO} = 10.1V$, $R_1 = 887k\Omega$, $R_2 = 66.5k\Omega$, $R_3 = 54.9k\Omega$, all resistors 1%, $OV_{REF} = UV_{REF} = 1.228V$.)



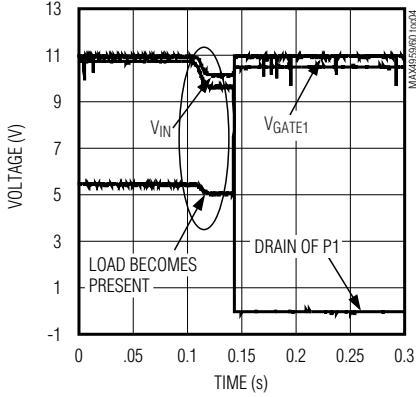
バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

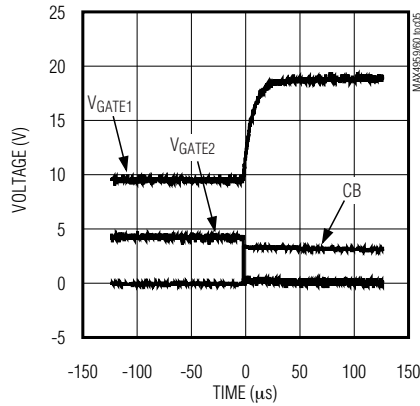
標準動作特性(続き)

($V_{OVLO} = 22.2V$ and $V_{UVLO} = 10.1V$, $R1 = 887k\Omega$, $R2 = 66.5k\Omega$, $R3 = 54.9k\Omega$, all resistors 1%, $OV_{REF} = UV_{REF} = 1.228V$.)

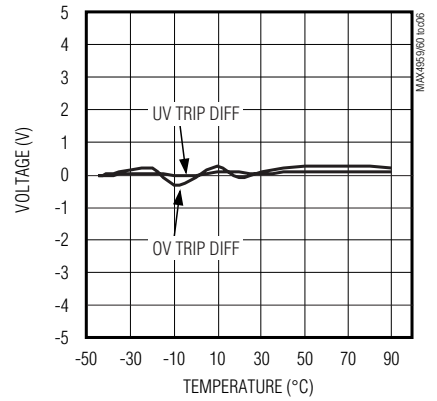
LOW-POWER ADAPTER RESPONSE
($V_{OVLO} = 22.3V$, $V_{UVLO} = 10.1V$, pFET = IRF7726)



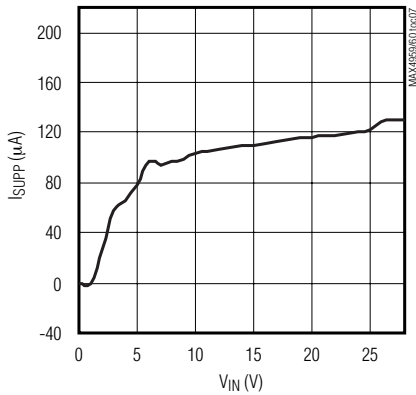
BATTERY SWITCHOVER WITH ADAPTER-PLUGGED RESPONSE
($V_{IN} = 19V$, $V_{GATE2-PULLUP} = 4.2V$, $R_{PULLUP} = 5k\Omega$)



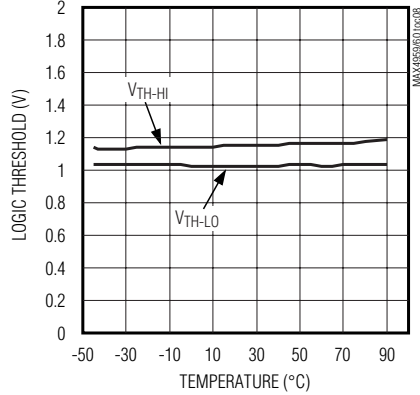
OVERVOLTAGE AND UNDERVOLTAGE TRIP DIFFERENCE vs. TEMPERATURE
($R_{PULLUP} = 1k\Omega$)



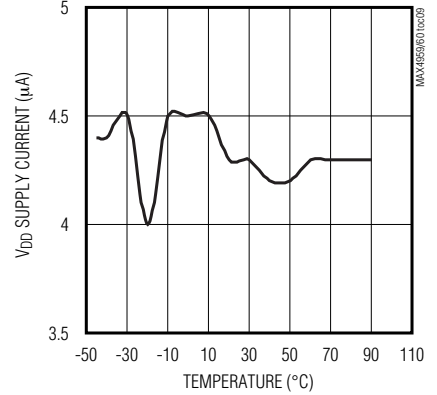
SUPPLY CURRENT vs. INPUT VOLTAGE



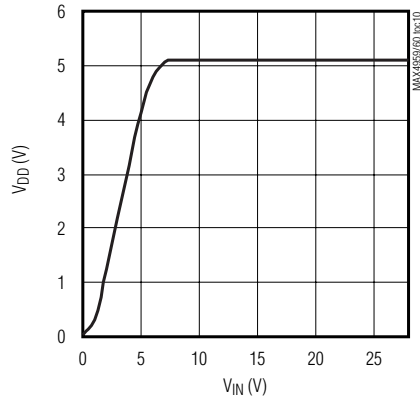
LOGIC-INPUT THRESHOLD vs. TEMPERATURE



V_DD SUPPLY CURRENT vs. TEMPERATURE



VOLTAGE RANGE vs. INPUT VOLTAGE RANGE



バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

端子説明

端子		名称	機能
MAX4959	MAX4960		
1	1	GATE1	オープンドレインのpFETゲート駆動出力。障害(OVPまたはUVP)状態(外付けpFETがオフ)の間を除いて、GATE1は能動的にローに駆動されます。 $V_{UVLO} < V_{IN} < V_{OVLO}$ のとき、GATE1はローに駆動されます(外付けpFET P1がオン)。
2, 9	9	N.C.	接続なし。内部で接続されていません(グラウンドに接続するか、未接続のままにしてください)。
—	2	SOURCE1	pFETソース出力。SOURCE1とGATE1の間に内部で抵抗が接続されています。
3	3	IN	電圧入力。INは電源入力と過電圧/低電圧検出入力両方の機能を果たします。 $\pm 15kV$ まで保護された入力にするため、 $1\mu F$ のセラミックコンデンサでINをGNDにバイパスしてください。適正に動作させるためには、最小でも $0.1\mu F$ のセラミックコンデンサが必要です。
4	4	UVS	低電圧スレッシュホールド設定入力。INとGNDの間に接続した外付けの抵抗分圧器にUVSを接続して、低電圧ロックアウトのスレッシュホールドを設定してください(「標準動作回路」参照)。
5	5	OVS	過電圧スレッシュホールド設定入力。INとGNDの間に接続した外付けの抵抗分圧器にOVSを接続して、過電圧ロックアウトのスレッシュホールドを設定してください(「標準動作回路」参照)。
6	6	VDD	内部電源出力。最小 $0.1\mu F$ のコンデンサで、VDDをGNDにバイパスしてください。VDDは内部のパワーオンリセット回路に給電します(「VDDコンデンサの選択」の項を参照)。
7	7	CB	バッテリースイッチオーバ制御入力。CBがハイのとき、GATE1はハイ(P1がオフ)になり、GATE2はロー(P2がオン)になります。CBがローのとき、GATE1は内部ロジックによって制御され、GATE2はハイ(P2がオフ)になります。 $V_{UVLO} < V_{IN} < V_{OVLO}$ の場合にのみ、CBによってGATE1が制御されます。
8	8	GND	グラウンド
10	10	GATE2	オープンドレインのpFETゲート駆動出力。CBがハイのとき、GATE2はロー(P2がオン)です。CBがローのとき、GATE2はハイインピーダンス(P2がオフ)です。

詳細

MAX4959/MAX4960は、低電圧システムに対する最大+28Vの過電圧保護を備えています。入力電圧が過電圧トリップレベルを超えると、MAX4959/MAX4960は外付けのpFETをオフにして保護対象の部品の損傷を防ぎます。

MAX4959/MAX4960は、アダプタが取り外されたときにバッテリーへの切替えを行う外付けのバッテリースイッチオーバ機能を制御するためのコントロールビット(CB)端子を備えています。バッテリーのスイッチオーバが必要な状況を検出したホストシステムが、CBをハイに駆動してP2をオンにします。CBラインがハイに駆動されるまではP2のボディダイオードが導通しているため、バッテリースイッチオーバ中に負荷電流が中断することはありません(図4の「MAX4959の標準動作回路1」を参照)。その他の安全機能として、低出力のアダプタが接続されるとpFET P1がラッチオフされます。これによって、十分な電流を供給することができない低出力のアダプタを誤って接続した場合に、アダプタの挿抜が繰り返されているようにシステムが認識することを防止します。

低電圧ロックアウト(UVLO)

MAX4959/MAX4960の低電圧ロックアウトのスレッシュホールドは、+5V~+28Vの範囲で調節可能です。 V_{IN} が V_{UVLO} より低くなると、デバイスはブランキング時間 t_{BLANK} の経過を待つて、依然として障害が存在するかを調べます。 t_{BLANK} の終わりに障害が存在しなかった場合、P1はオンのままです。ブランキング時間を超えて V_{IN} が V_{UVLO} より低かった場合デバイスはP1をオフにして、 $V_{IN} < 0.75V$ になるまでP1は再びオンになりません。図1をご覧ください。

過電圧ロックアウト(OVLO)

MAX4959/MAX4960の過電圧ロックアウトのスレッシュホールドは、+6V~+28Vの範囲で調節可能です。 V_{IN} が V_{OVLO} より高くなると、デバイスは直ちにP1をオフにします。 V_{IN} が V_{OVLO} 未満に低下すると、デバウンス時間が経過した後P1が再びオンになります。

デバイスの動作

高電圧のアダプタの場合($V_{IN} > V_{OVLO}$)

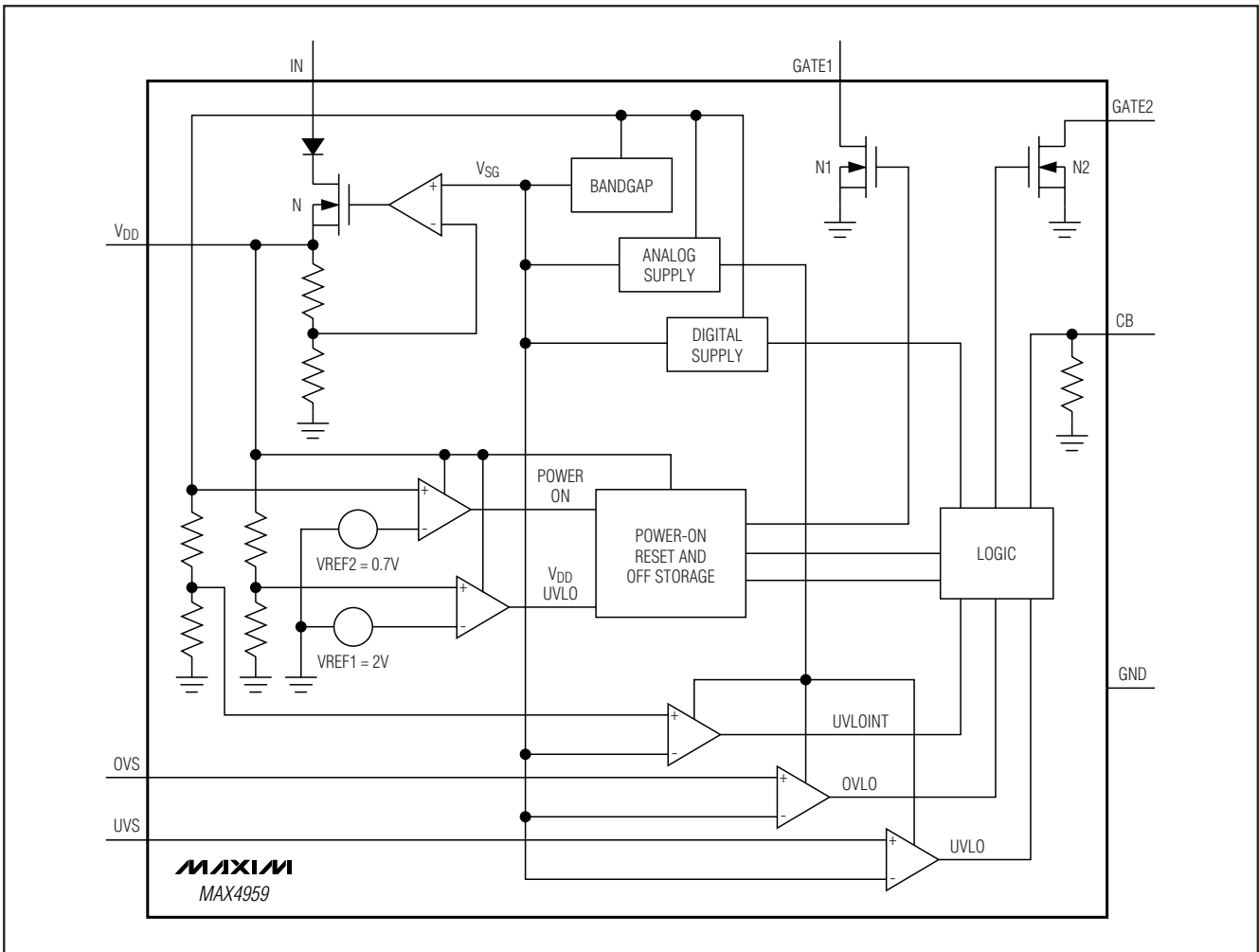
V_{OVLO} より高い電圧のアダプタが接続されると、MAX4959/MAX4960はOVP状態になり、したがってP1はオフの

バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

ファンクションダイアグラム

MAX4959のファンクションダイアグラム



ままか、または直ちにオフにされます。OVPにはブランピング時間は存在しませんが、INの電圧が V_{OVLO} より低くかつ V_{UVLO} より高くなった時点でデバウンス時間が適用されます。INの電圧が V_{OVLO} より高いときは、CB端子によるP1の制御は行われません。

適正なアダプタの場合($V_{UVLO} < V_{IN} < V_{OVLO}$)

この場合、アダプタが接続されると、デバイスは20ms (typ)のデバウンス時間が経過するのを待って、INの電圧が $V_{UVLO} \sim V_{OVLO}$ の範囲であることを確認してからP1をオンにします。この状態では、CB端子によってP1とP2の両方が制御されます。

低出力のアダプタまたはグリッチ状態の場合

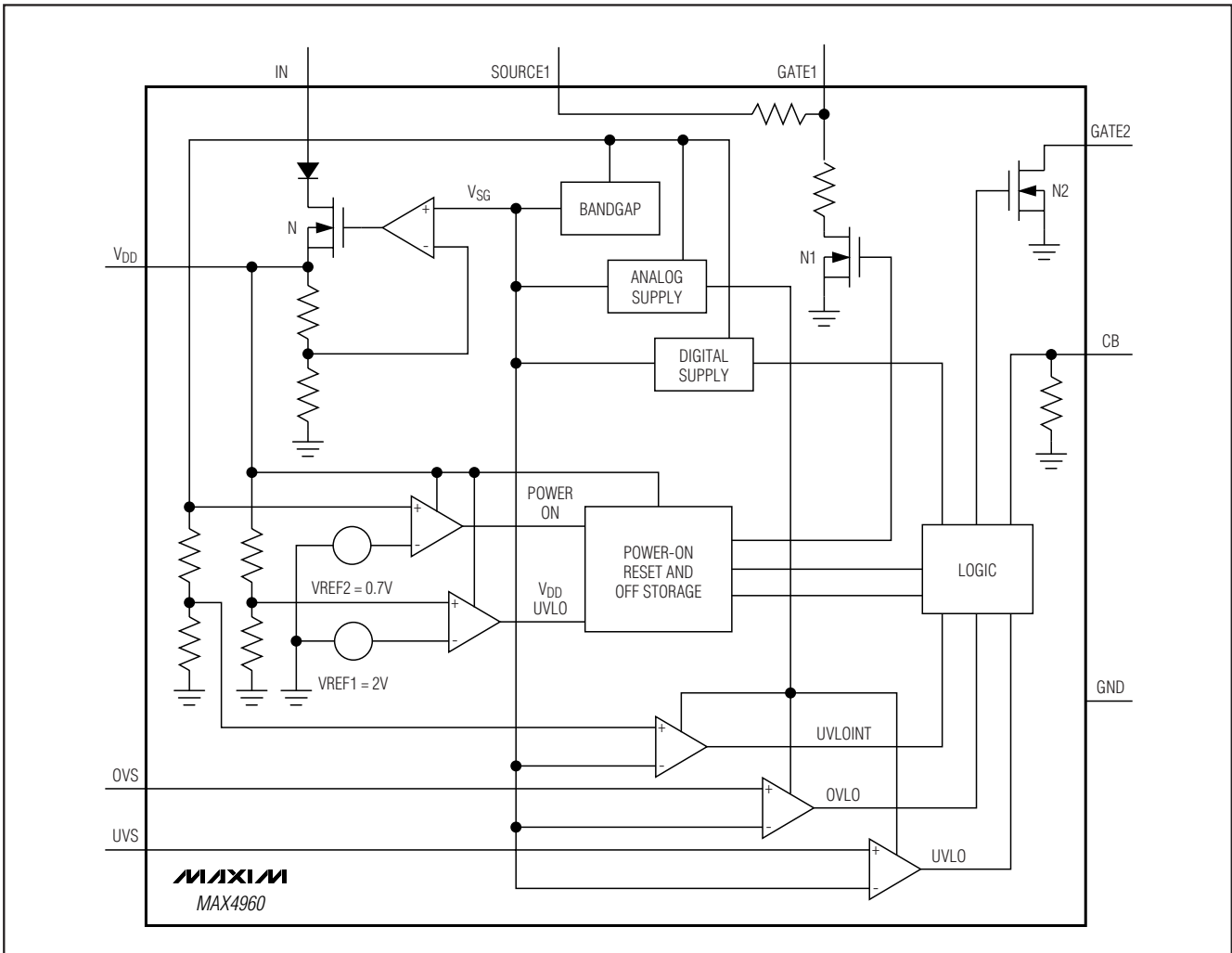
アダプタの電圧は適正であるが、電力が十分ではない場合(不適正な低出力アダプタ)、MAX4959/MAX4960はpFET P1を発振から保護します。アダプタが最初に接続された時点では、P1がオフであるため電圧は適正になります。デバウンス時間経過後にP1がオンになると、それに伴って低出力アダプタが V_{UVLO} 以下に低下します。デバイスは、それが一時的なグリッチではないことを確認するために10msのブランピング時間だけ待ち、障害が依然として存在している場合はP1をラッチオフします。アダプタが取り外されて($V_{IN} < \sim 0.75V$)再び接続されるまで、P1はオンに戻りません。10msの

バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

ファンクションダイアグラム(続き)

MAX4960のファンクションダイアグラム



ブランキング時間より長い間電力を維持するのに十分な容量のバックアップコンデンサがV_{DD}に接続されているという条件で、この機能はバッテリーが存在しなくても動作します。アダプタの取り外し、および再接続の検出は、V_{IN}信号の監視によって実現されます。V_{IN}が0.75V未満に低下したときアダプタの接続が外され、V_{IN}が0.75Vより高くなったとき接続されます。この低位側のスレッショルドの監視を確実に行うためには、外付けの蓄電コンデンサをV_{DD}端子に接続する必要があります。入力電圧V_{IN}が4V未満に低下すると、V_{DD}端子の外付けコンデンサが内部のV_{IN}監視回路への給電

を行います。このコンデンサはダイオードを通してV_{IN}によって給電され、内部で5.5Vに制限されています。

アダプタが存在しない場合(V_{IN} < V_{UVLO})

入力電圧V_{IN}が4.4V未満に低下すると、自動的にP1がオフになり、アダプタが取り外されて(V_{IN} < ~0.75V)再び接続されるまで、P1はオンに戻りません。アダプタが存在しない場合、P1はゲート/ソース間の抵抗(MAX4960の場合は内蔵、MAX4959の場合は外付け)によってオフに保たれ、CB端子はバッテリースイッチオーバpFET P2の制御を行います。

バッテリースイッチオーバ付き高電圧OVP

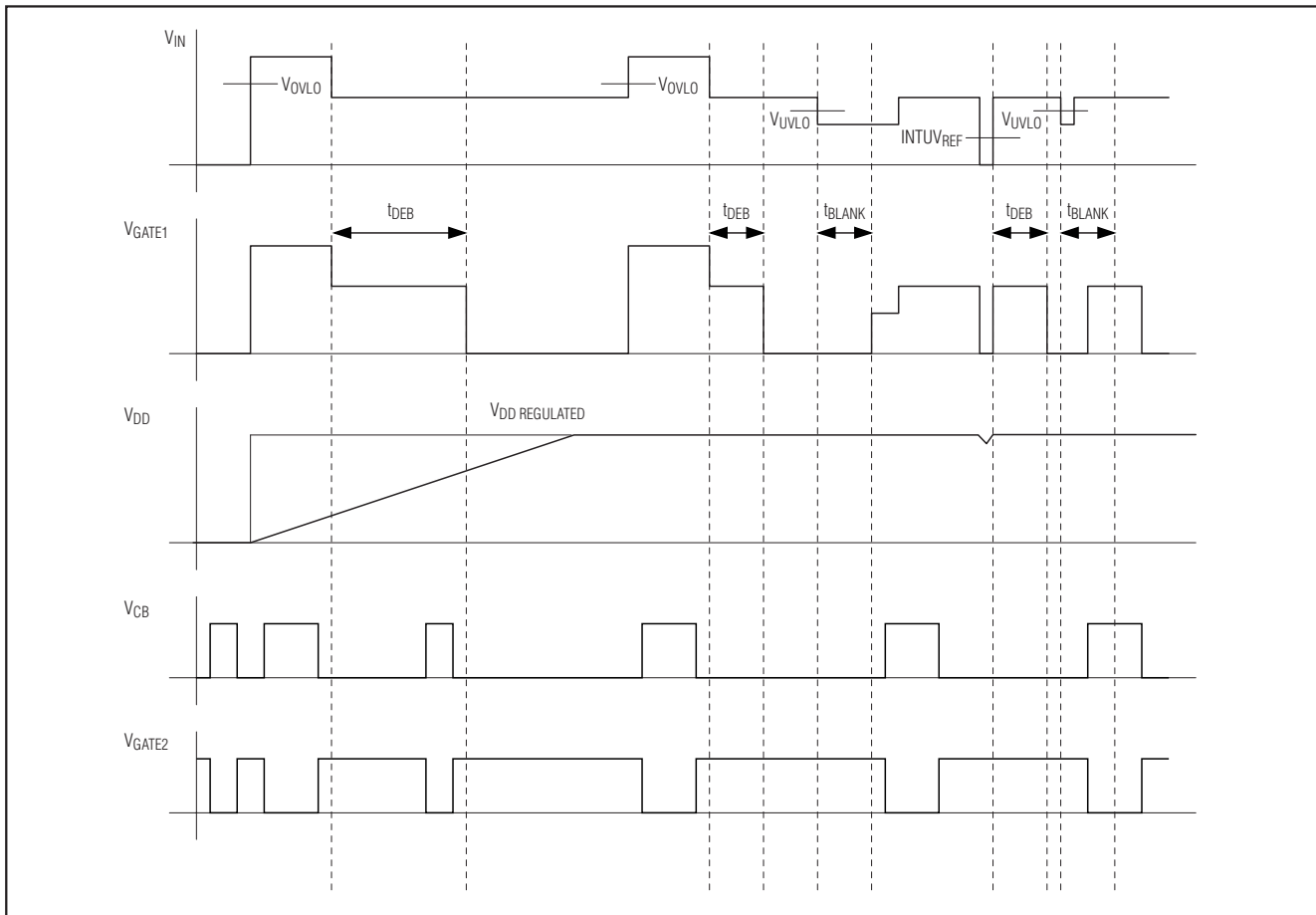


図1. タイミング図

次の表に各種の動作モードを示します。

IN RANGE	P1 STATE	P2 STATE
$V_{IN} > V_{OVLO}$	P1 OFF (not affected by CB)	CB = 1 -> P2 is ON CB = 0 -> P2 is OFF
$V_{UVLO} < V_{IN} < V_{OVLO}$ (debounce timeout ongoing)	P1 OFF (not affected by CB)	
$V_{UVLO} < V_{IN} < V_{OVLO}$ (debounce timeout elapsed)	CB = 1 -> P1 is OFF CB = 0 -> P1 is ON	
$V_{INTUVREF} < V_{IN} < V_{OVLO}$ (blanking timeout ongoing)	CB = 1 -> P1 is OFF CB = 0 -> P1 is ON	
$V_{INTUVREF} < V_{IN} < V_{OVLO}$ (blanking timeout elapsed)	P1 OFF (not affected by CB). P1 does not turn on again until adapter is unplugged ($V_{IN} < \sim 0.75V$) and plugged in again.	
$V_{IN} < V_{INTUVREF}$	P1 OFF (not affected by CB). P1 does not turn on again until adapter is unplugged ($V_{IN} < \sim 0.75V$) and plugged in again.	

アプリケーション情報

MOSFETの構成と選択

MAX4959/MAX4960は、「標準動作回路」に示すような単一MOSFET構成で、低コストなソリューションとして電圧の安定化に使用されます。

MAX4959/MAX4960は、pFETとの組み合わせで設計されています。オン抵抗を小さくするため、外付けMOSFETとして複数のpFETを並列にしたものを使用することができます。ほとんどの場合、 V_{GS} 4.5Vにおける $R_{DS(ON)}$ の仕様が示されているMOSFETであれば良好に動作します。また、MOSFET ($V_{DS} \geq 30V$ のもの)は、MAX4959/MAX4960の+28VのINの全範囲について耐性があります。

過電圧/低電圧ウィンドウ設定用の抵抗の選択

MAX4959/MAX4960は、ウィンドウ検出用の低電圧および過電圧コンパレータを内蔵しています(図4参照)。モニタした電圧が選択したウィンドウ内に収まっている場合、GATE1がエンハンスされ、デバウンス時間経過後にpFETがオンになります。

抵抗値R1、R2、およびR3は、次のように計算することができます。

$$V_{UVLO} = (UV_{REF}) \left(\frac{R_{TOTAL}}{R2 + R3} \right)$$

$$V_{OVLO} = (OV_{REF}) \left(\frac{R_{TOTAL}}{R3} \right)$$

ここで、 $R_{TOTAL} = R1 + R2 + R3$ です。

以下の手順を使用して、R1、R2、およびR3の値を決定してください。

- 1) R1、R2、およびR3の合計である R_{TOTAL} の値を選択します。MAX4959/MAX4960は非常に高入力インピーダンスであるため、 R_{TOTAL} は最大5M Ω まで選択可能です。
- 2) R_{TOTAL} および希望する V_{OVLO} トリップポイントに基づいて、R3を計算します。

$$R3 = \frac{OV_{REF} \times R_{TOTAL}}{V_{OVLO}}$$

- 3) R_{TOTAL} 、R3、および希望する V_{UVLO} トリップポイントに基づいて、R2を計算します。

$$R2 = \left[\frac{UV_{REF} \times R_{TOTAL}}{V_{UVLO}} \right] - R3$$

- 4) R_{TOTAL} 、R2、およびR3に基づいて、R1を計算します。
 $R1 = R_{TOTAL} - R2 - R3$

外部で設定するOVLOとUVLOの比が、次の値を超えないように注意してください。

$$4 [V_{OVLO} / V_{UVLO}]_{MAX} \leq 4$$

V_{DD}コンデンサの選択

V_{DD} はリニアレギュレータによって+5Vに安定化されます。外部で調節可能なUVLOトリップスレッシュホールドの最小値は+5Vであるため、 V_{DD} の範囲は+5V~+28Vになり、 V_{DD} における値は次のようになります。

$$V_{DD} = V_{IN} - 0.8V \quad \text{where } V_{IN} = 5V \text{ to } 5.8V$$

$$V_{DD} = +5V \quad \text{where } V_{IN} > 5.8V$$

V_{DD} に接続するコンデンサは、 V_{IN} が0Vに低下した場合に、外部で設定可能な時間 t_{HOLD} の間デバイスに給電することができるだけの十分な容量が必要です。最小時間を t_{HOLD} にするためのコンデンサの値は、次の通りです。

$$C = (I_{VDD} \times t_{HOLD}) / (V_{DD} - V_{DDUVLO})$$

ワーストケースのシナリオは、 $V_{IN} = +5V$ 、 $V_{DD} = V_{IN} - 0.8V = +4.2V$ 、 $I_{VDD} = 10\mu A$ (max)の場合です。 t_{HOLD} の時間が20msの場合、 $C = (10\mu A \times 20ms) / (4.2V - 2.2V) = 100nF$ になります。

注：内部のレギュレータを安定動作させるため、このコンデンサは100nFより大きな容量が必要であり、低ESRおよび低漏れ電流の、たとえばセラミックコンデンサなどを使用する必要があります。

INのバイパスに関して

ほとんどのアプリケーションで、1 μF のセラミックコンデンサでINをGNDにバイパスしてください。長い導線長が原因で電源が大きなインダクタンスを持つ場合、LCタンク回路に起因するオーバシュートの防止に留意するとともに、 V_{IN} の絶対最大定格である+30Vを超えるのを防止するため必要に応じて保護を行ってください。

MAX4959/MAX4960は最大+28Vまでの電圧障害に対する保護を提供しますが、これには負の電圧は含まれていません。負の電圧が問題になる場合は、INとGNDの間にショットキダイオードを接続して、負の入力電圧をクランプしてください。

ESD試験の条件

MAX4959/MAX4960は、1 μF のセラミックコンデンサでINをグランドにバイパスした場合、INに対する $\pm 15kV$ のヒューマンボディモデルESDから保護されます。

ヒューマンボディモデル

図2にヒューマンボディモデルを、図3にローインピーダンスへの放電時にそれが生成する電流波形を示します。このモデルは100pFのコンデンサで構成されており、所定のESD電圧まで充電された後、1.5k Ω の抵抗を通してデバイスに放電が行われます。

バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

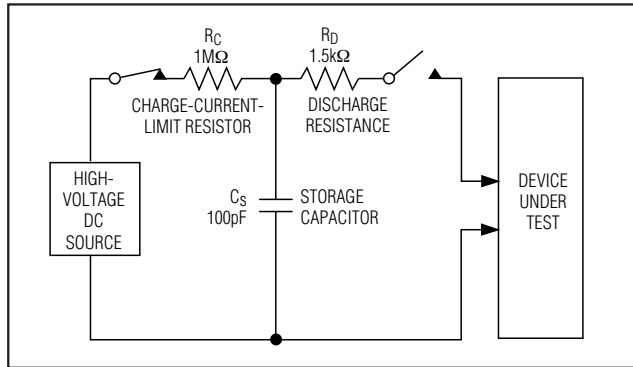


図2. ヒューマンボディESD試験モデル

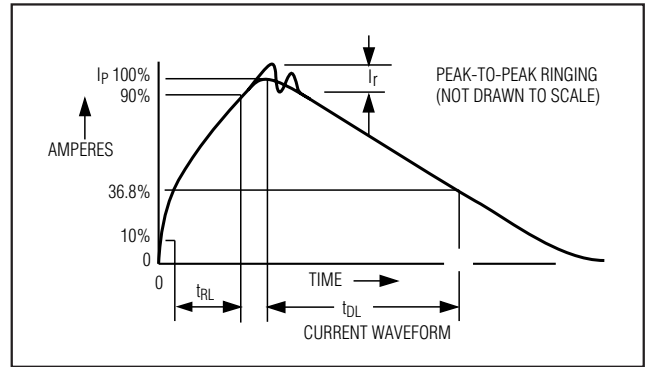


図3. ヒューマンボディ電流波形

チップ情報

PROCESS: BiCMOS

バッテリースイッチオーバ付き高電圧OVP

標準動作回路

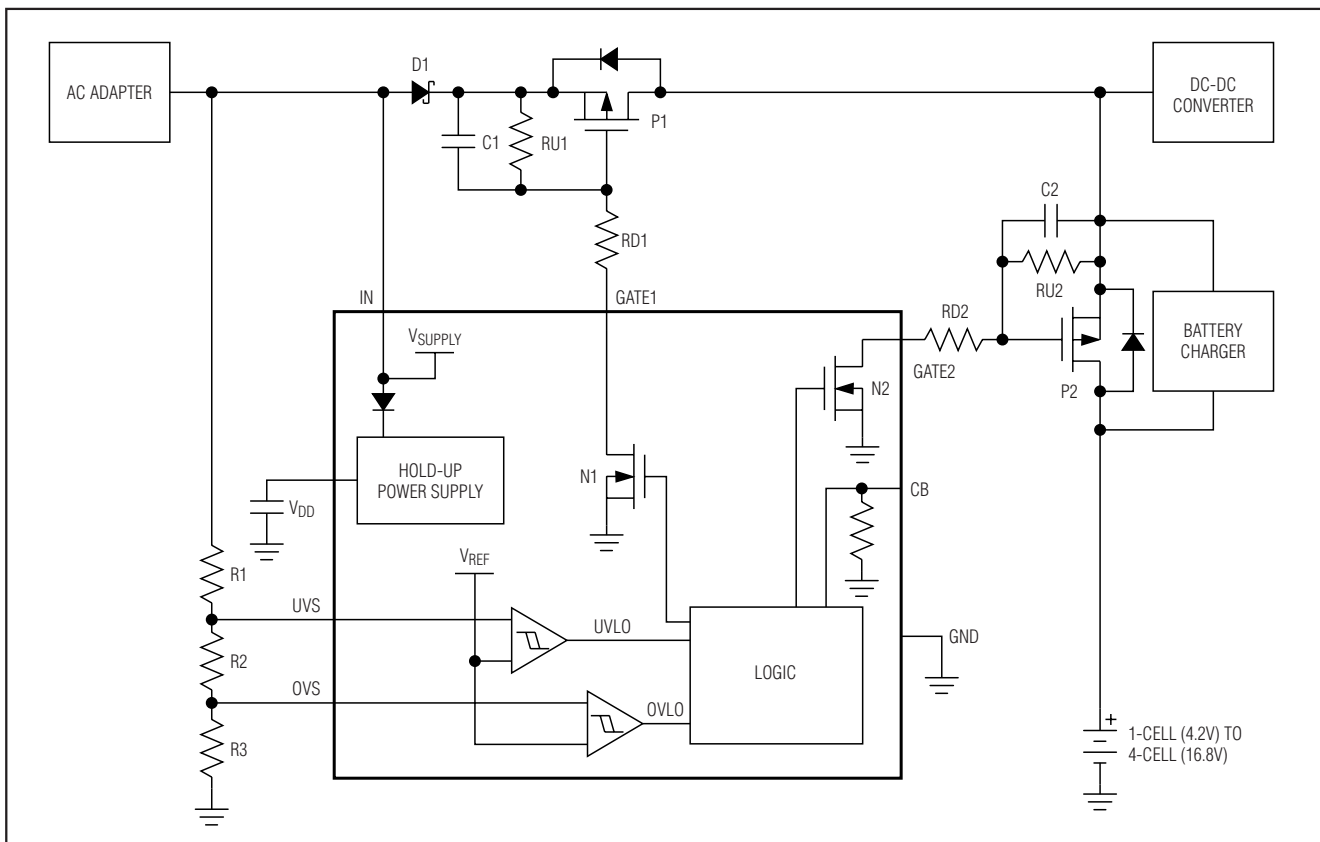


図4. MAX4959の標準動作回路1

MAX4959/MAX4960

バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

標準動作回路(続き)

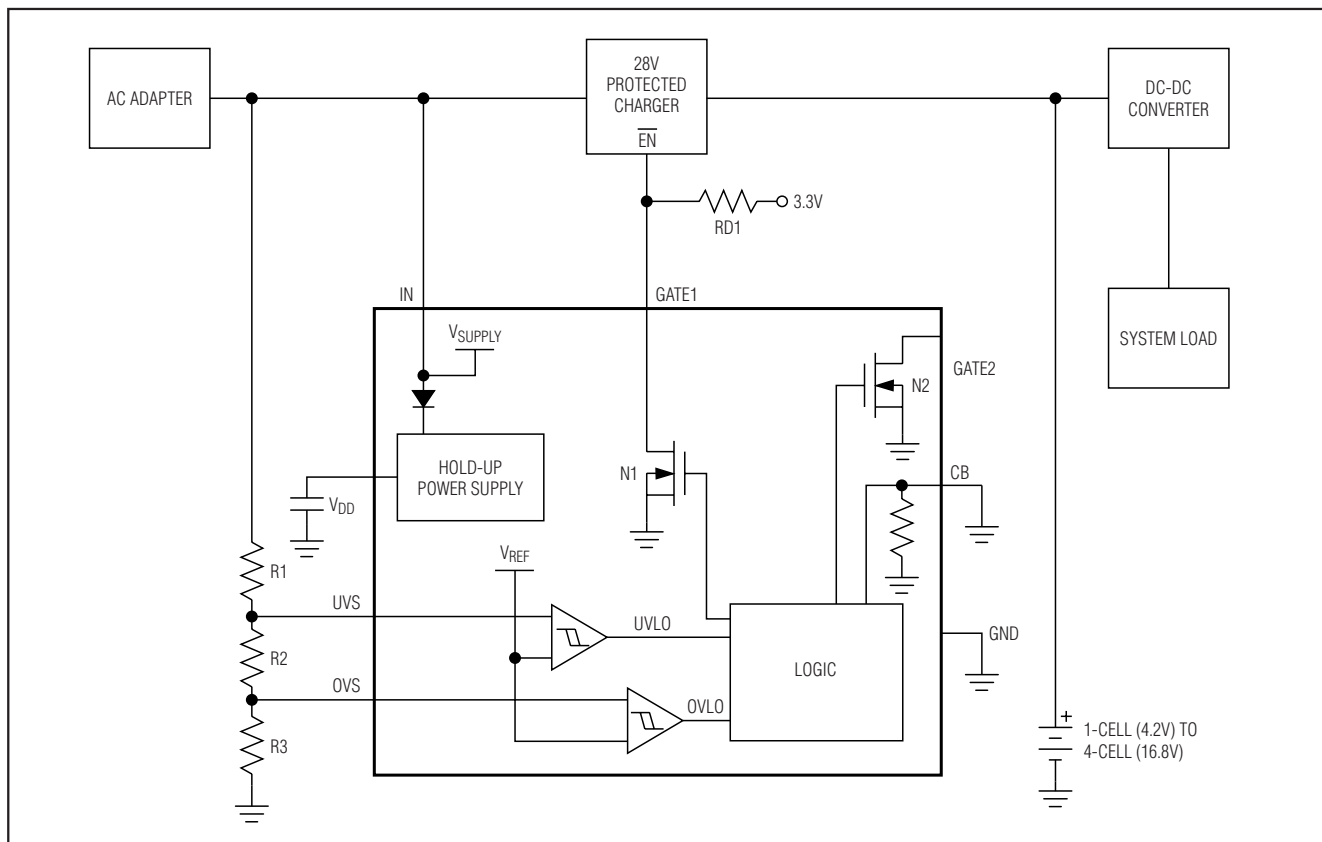


図5. MAX4959の標準動作回路2

標準動作回路(続き)

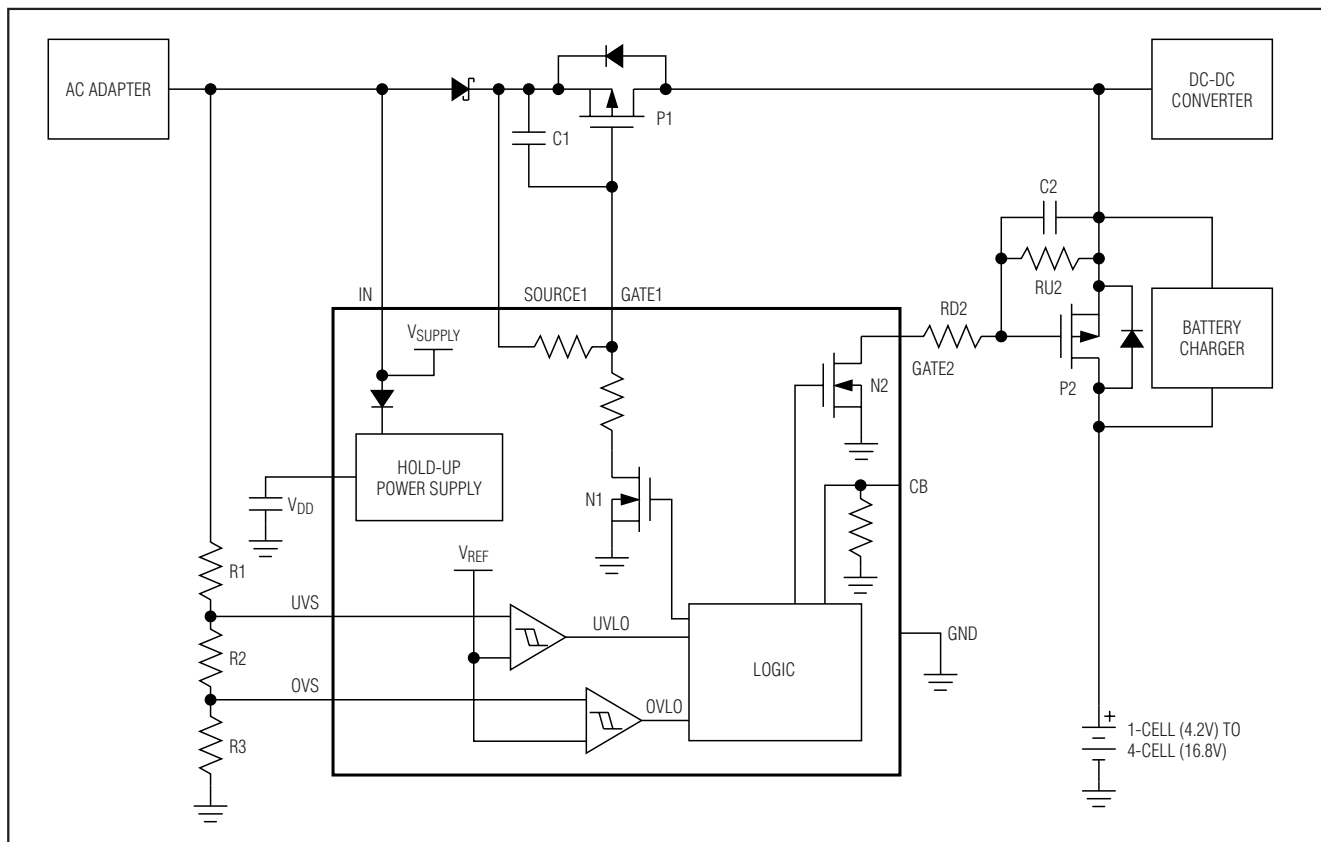


図6. MAX4960の標準動作回路1

バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

標準動作回路(続き)

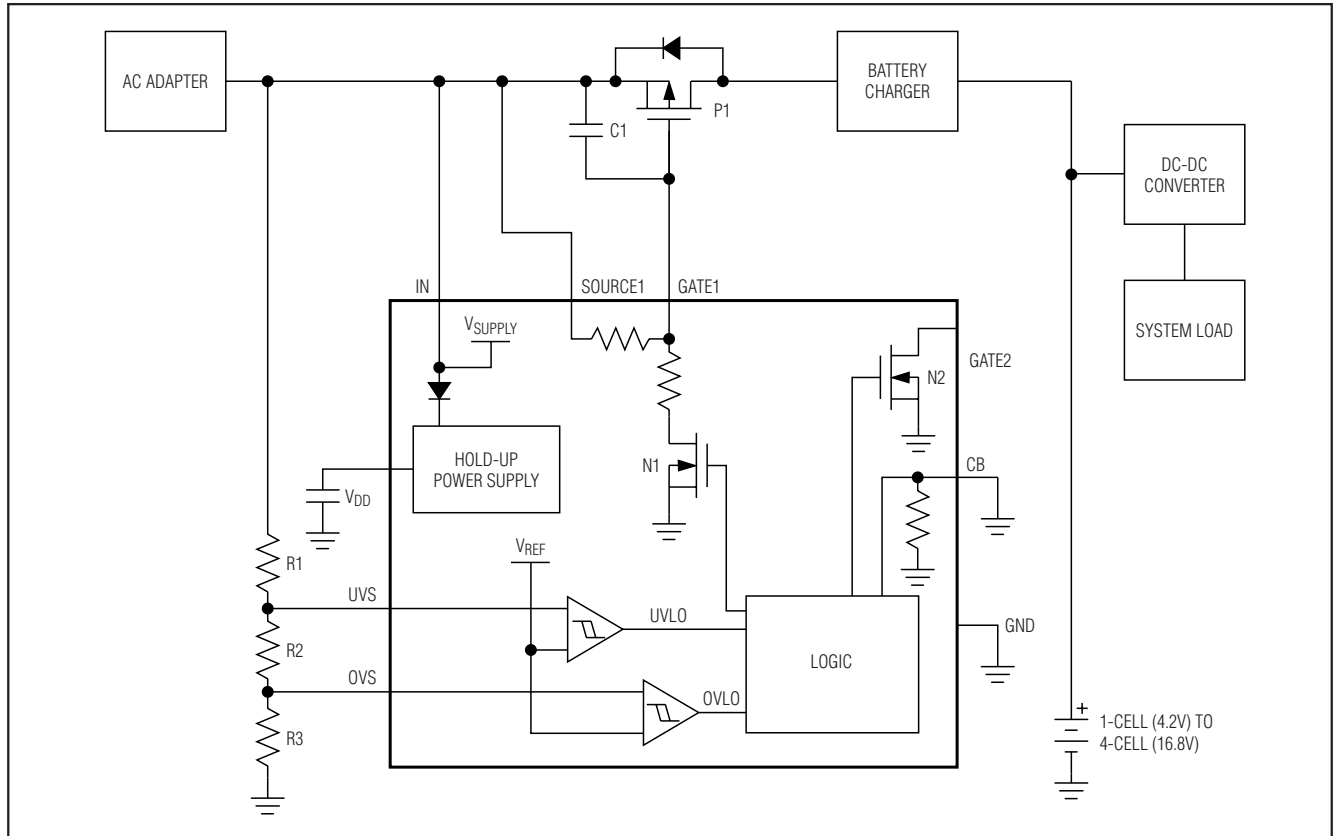


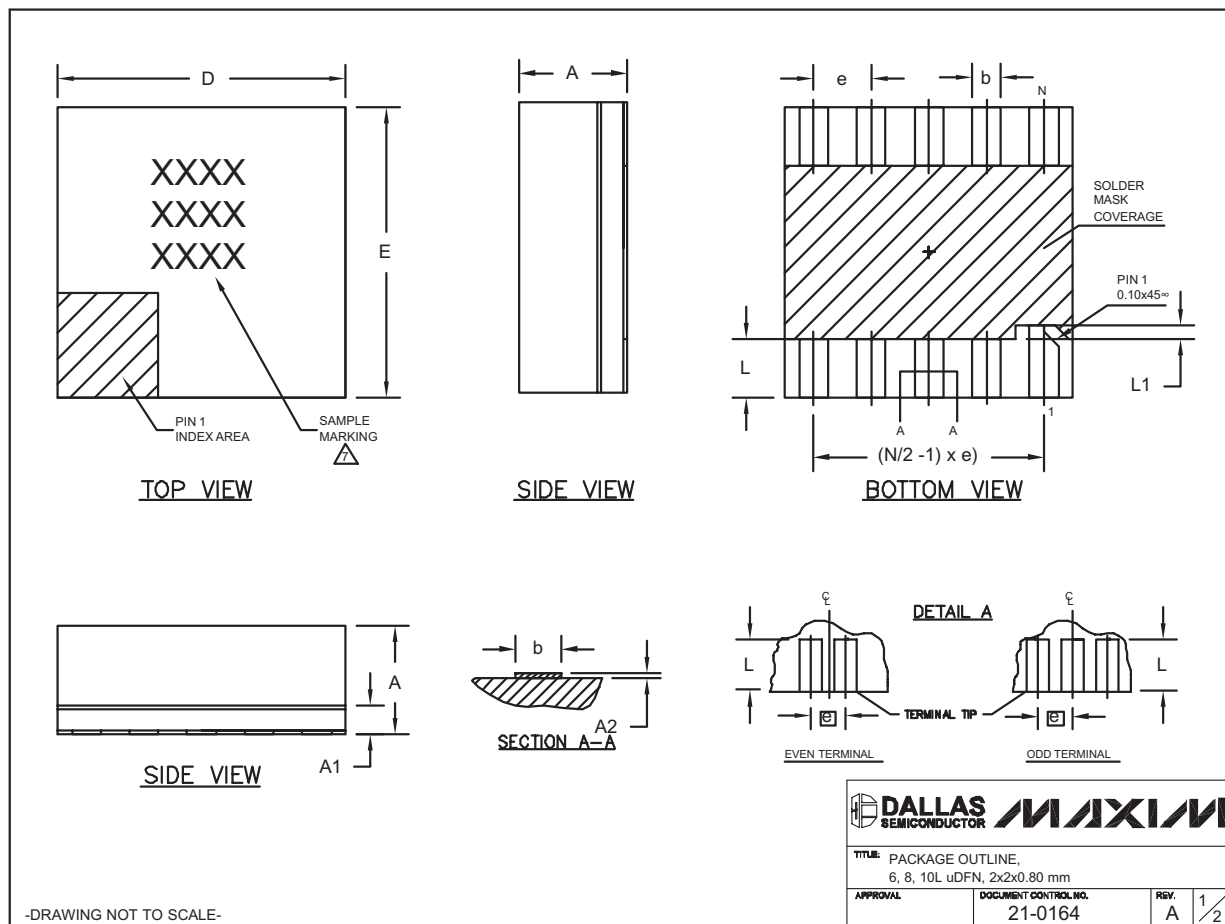
図7. MAX4960の標準動作回路2

バッテリースイッチオーバ付き高電圧OVP

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

MAX4959/MAX4960



バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960


パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS			
SYMBOL	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	0.15	0.20	0.25
A2	0.020	0.025	0.035
D	1.95	2.00	2.05
E	1.95	2.00	2.05
L	0.30	0.40	0.50
L1	0.10 REF.		

PACKAGE VARIATIONS				
PKG. CODE	N	e	b	(N/2 -1) x e
L622-1	6	0.65 BSC	0.30±0.05	1.30 REF.
L822-1	8	0.50 BSC	0.25±0.05	1.50 REF.
L1022-1	10	0.40 BSC	0.20±0.03	1.60 REF.

NOTES:

1. ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
 2. COPLANARITY SHALL NOT EXCEED 0.08mm.
 3. WARPAGE SHALL NOT EXCEED 0.10mm.
 4. PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
 5. "N" IS THE TOTAL NUMBER OF LEADS.
 6. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
-  MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

-DRAWING NOT TO SCALE-

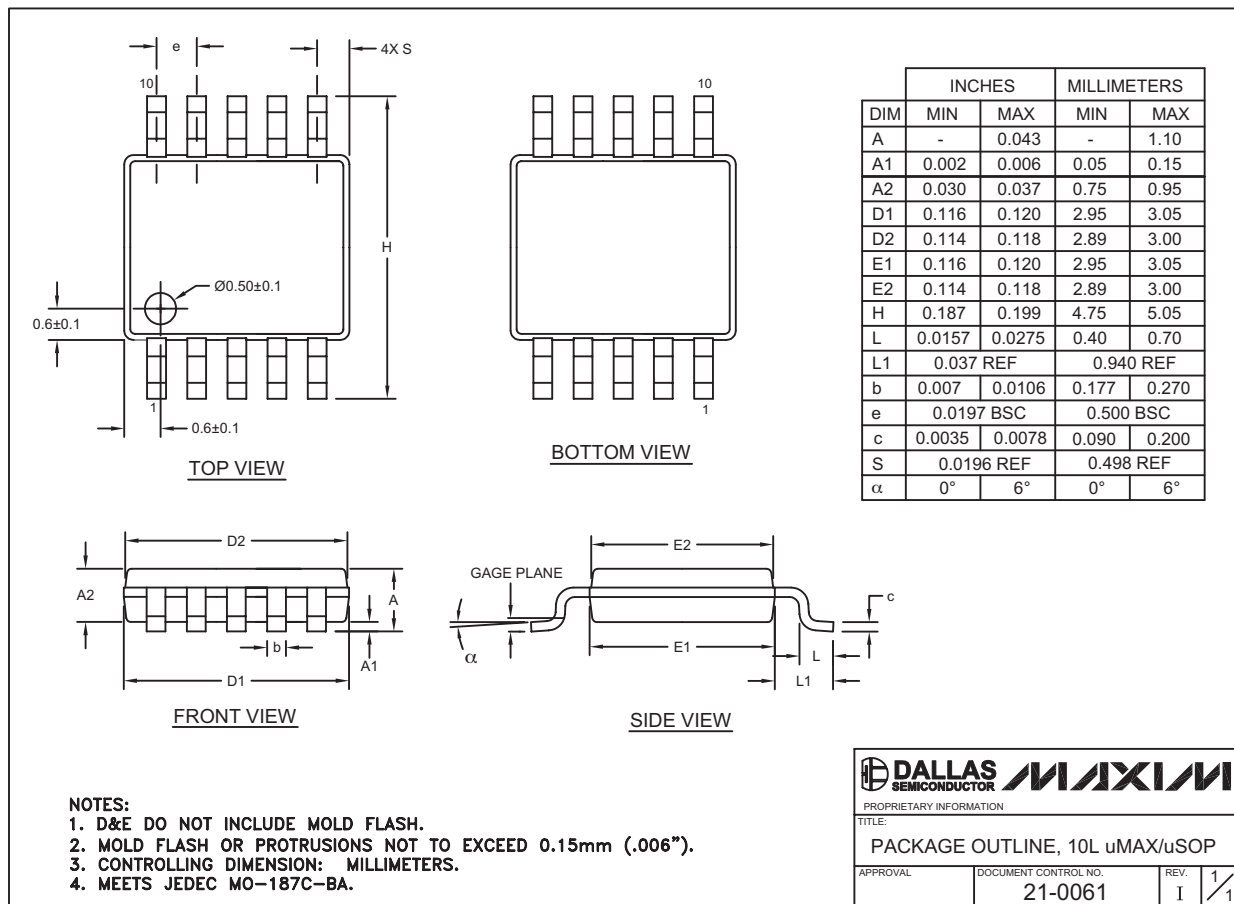
 	
TITLE: PACKAGE OUTLINE, 6, 8, 10L uDFN, 2x2x0.80 mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0164
REV.	A 2/2

バッテリースイッチオーバ付き高電圧OVP

MAX4959/MAX4960

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



10LUMAX.EPS

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 17