

DisplayPort/PCIE受動スイッチ

概要

高速受動スイッチMAX4928A/MAX4928Bは、デスクトップまたはラップトップPC内の可能な2個のデステーション間でPCI Express® (PCIe)データおよび/またはDisplayPort™信号の配信を行います。MAX4928AはATXフォームファクタのデスクトップPCでの使用を目的としているのに対し、MAX4928BはBTXフォームファクタでの使用を想定しています。

MAX4928A/MAX4928Bは、6回路の2極双投(6 x DPDT)スイッチです。MAX4928A/MAX4928Bは、信号経路の切替えを行う1個のデジタル制御入力(SEL)と、スイッチを所定の状態に保持するラッチ入力(LE)を備えています。

MAX4928A/MAX4928Bは、+3.3V (typ)の単一電源での動作が完全に保証されています。MAX4928A/MAX4928Bは、業界標準の5mm x 11mmの56ピンTQFNパッケージで提供されます。いずれのデバイスも、-40°C ~ +85°Cの拡張温度範囲で動作します。

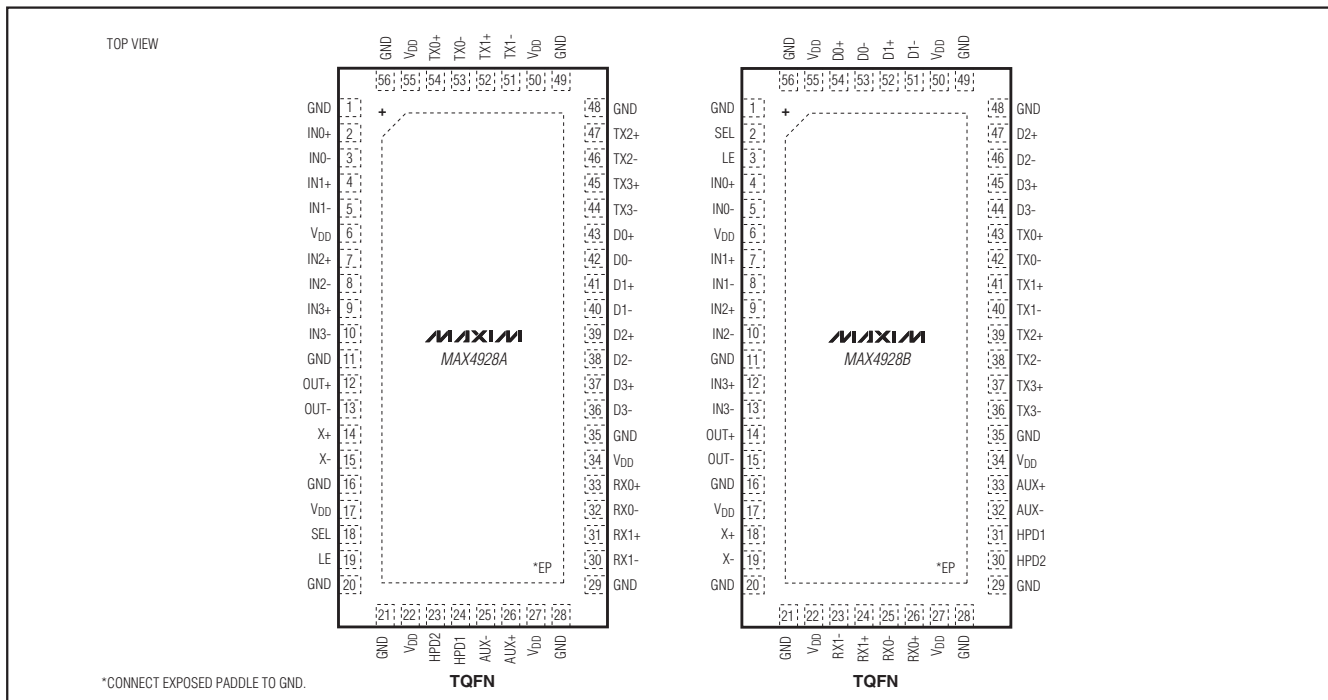
アプリケーション

デスクトップPC
ノートブックPC

PCI ExpressはPCI-SIGの登録商標です。

DisplayPortはVideo Electronics Standards Association (VESA)の商標です。

ピン配置



特長

- ◆ 単一電源電圧：+3.3V
- ◆ PCIe Gen 1、Gen 2、およびDisplayPortをサポート
データ速度：5Gbps以上
- ◆ 優れた反射減衰量：12dB以上(2.5GHz)
- ◆ 6組の双方向スイッチペア
すべてを単一のデバイス内で切替え
- ◆ 低電源電流：800μA (max)
- ◆ 小型5mm x 11mmの56ピンTQFNパッケージ
- ◆ 業界標準の端子配列

型番

PART	PIN-PACKAGE	PKG CODE
MAX4928AETN+	56 TQFN-EP	T56511-1
MAX4928BETN+	56 TQFN-EP	T56511-1

注：すべてのデバイスは-40°C ~ +85°Cの温度範囲での動作が保証されています。

+は鉛フリーパッケージを示します。

EP = エクスポートパッド。

標準動作回路はデータシートの最後に記載されています。

DisplayPort/PCIE受動スイッチ

MAX4928A/MAX4928B

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND, unless otherwise noted.)

V _{DD}	-0.3V to +4V
LE, SEL, IN ₋ , X ₋ , OUT ₋ , D ₋ , TX ₋ , HPD ₋ , RX ₋ , AUX ₋ (Note 1)	-0.3V to + (V _{DD} + 0.3V)
IV _{IN₋} - V _{TX₋I} , IV _{IN₋} - V _{D₋I} , IV _{X₋} - V _{HPD₋I} , IV _{X₋} - V _{RX1₋I} , IV _{OUT₋} - V _{AUX₋I} , IV _{OUT₋} - V _{RX0₋I} (Note 1)	0 to +2V
Continuous Current (IN ₋ to D ₋ /TX ₋ , X ₋ to HPD ₋ /RX1 ₋ , OUT ₋ to AUX ₋ /RX0 ₋)	±70mA
Peak Current (IN ₋ to D ₋ /TX ₋ , X ₋ to HPD ₋ /RX1 ₋ , OUT ₋ to AUX ₋ /RX0 ₋) (pulsed at 1ms, 10% duty cycle)	±70mA
Continuous Current (LE, SEL)	±30mA

Peak Current (LE, SEL)

(pulsed at 1ms, 10% duty cycle)	±70mA
Continuous Power Dissipation (T _A = +70°C) for Multilayer Board 56-Pin TQFN (derate 41.0mW/°C above +70°C)	3279mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Package Junction-to-Ambient Thermal Resistance (θ _{JA}) (Note 2)	24.4°C/W
Package Junction-to-Case Thermal Resistance (θ _{JC}) (Note 2)	1.5°C/W
Lead Temperature (soldering)	+300°C

Note 1: Signals on IN₋, X₋, OUT₋, D₋, TX₋, HPD₋, RX₋, or AUX₋, LE, SEL exceeding V_{DD} or GND are clamped by internal diodes. Limit forward-diode current to maximum current rating.

Note 2: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a 4-layer board. For detailed information on package thermal considerations, see www.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +3.3V ±10%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{DD} = +3.3V, T_A = +25°C, unless otherwise noted.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG SWITCH						
Analog Signal Range	IN ₋ , X ₋ , OUT ₋ , D ₋ , TX ₋ , HPD ₋ , RX ₋ , AUX ₋		-0.1		(V _{DD} - 1.8)	V
Voltage Between IN and D/TX, X and HPD/RX1, and OUT and AUX/RX0	IV _{IN₋} - V _{TX₋I} , IV _{IN₋} - V _{D₋I} , IV _{X₋} - V _{HPD₋I} , IV _{X₋} - V _{RX1₋I} , IV _{OUT₋} - V _{AUX₋I} , IV _{OUT₋} - V _{RX0₋I}		0		1.8	V
On-Resistance	R _{ON}	I _{IN₋} = I _{X₋} = I _{OUT₋} = 15mA, V _{D₋} , V _{TX₋} , V _{HPD₋} , V _{AUX₋} , or V _{RX₋} = 0V, +1.2V		8		Ω
On-Resistance Match Between Pairs of Same Channel	ΔR _{ON}	V _{DD} = +3.0V, I _{IN₋} = I _{X₋} = I _{OUT₋} = 15mA, V _{D₋} , V _{TX₋} , V _{HPD₋} , V _{AUX₋} , or V _{RX₋} = 0V (Notes 4, 5)		0.1	1	Ω
On-Resistance Match Between Channels	ΔR _{ON}	V _{DD} = +3.0V, I _{IN₋} = I _{X₋} = I _{OUT₋} = 15mA, V _{D₋} , V _{TX₋} , V _{HPD₋} , V _{AUX₋} , or V _{RX₋} = 0V (Notes 4, 5)		1.5	4	
On-Resistance Flatness	R _{FLAT(ON)}	V _{DD} = +3.0V, I _{IN₋} = I _{X₋} = I _{OUT₋} = 15mA, V _{D₋} , V _{TX₋} , V _{HPD₋} , V _{AUX₋} , or V _{RX₋} = 0V, +1.2V (Notes 5, 6)		3	1.5	Ω

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +3.3V \pm 10\%$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{DD} = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
D ₋ or TX ₋ / HPD ₋ or RX1 ₋ / AUX ₋ or RX0 ₋ Off-Leakage Current	I _{D-} (OFF) I _{TX-} (OFF) I _{HPD-} (OFF) I _{RX1-} (OFF) I _{AUX-} (OFF) I _{RX0-} (OFF)	$V_{DD} = +3.6V$, $V_{IN-} = V_{X-} = V_{OUT-} = 0V$, $+1.2V$; V_{D-} or V_{TX-} , V_{HPD-} or V_{RX1-} , V_{AUX-} or $V_{RX0-} = +1.2V$, $0V$	-1		+1	μA
IN ₋ /X ₋ /OUT ₋ On-Leakage Current	I _{IN-} (ON) I _{X-} (ON) I _{OUT-} (ON)	$V_{DD} = +3.6V$, $V_{IN-} = V_{X-} = V_{OUT-} = 0V$, $+1.2V$; V_{D-} or $V_{TX-} = V_{IN-}$ or unconnected, V_{HPD-} or $V_{RX1-} = V_{X-}$ or unconnected, V_{AUX-} or $V_{RX0-} = V_{OUT-}$ or unconnected	-1		+1	
DIGITAL SIGNALS						
SEL to Switch Turn-On Time	t _{ON_SEL}	V_{D-} or $V_{TX-} = +1.0V$, $R_L = 50\Omega$, V_{HPD-} or $V_{RX1-} = +1.0V$, $R_L = 50\Omega$, V_{AUX-} or $V_{RX0-} = +1.0V$, $R_L = 50\Omega$, $LE = V_{DD}$, $C_L = 100pf$ (Figure 1)		55	120	ns
SEL to Switch Turn-Off Time	t _{OFF_SEL}	V_{D-} or $V_{TX-} = +1.0V$, $R_L = 50\Omega$, V_{HPD-} or $V_{RX1-} = +1.0V$, $R_L = 50\Omega$, V_{AUX-} or $V_{RX0-} = +1.0V$, $R_L = 50\Omega$, $LE = V_{DD}$, $C_L = 100pf$ (Figure 1)		8	50	ns
LE Setup Time SEL to LE	t _{SU}	V_{D-} or $V_{TX-} = +1.0V$, $R_L = 50\Omega$, V_{HPD-} or $V_{RX1-} = +1.0V$, $R_L = 50\Omega$, V_{AUX-} or $V_{RX0-} = +1.0V$, $R_L = 50\Omega$ (Figure 1)		2		ns
LE Hold Time SEL to LE	t _{HOLD}	V_{D-} or $V_{TX-} = +1.0V$, $R_L = 50\Omega$, V_{HPD-} or $V_{RX1-} = +1.0V$, $R_L = 50\Omega$, V_{AUX-} or $V_{RX0-} = +1.0V$, $R_L = 50\Omega$, (Figure 1)		2		ns
LE Minimum Pulse-Width Low	t _w	V_{D-} or $V_{TX-} = +1.0V$, $R_L = 50\Omega$, V_{HPD-} or $V_{RX1-} = +1.0V$, $R_L = 50\Omega$, V_{AUX-} or $V_{RX0-} = +1.0V$, $R_L = 50\Omega$ (Figure 1)	40			ns
Differential Insertion Loss (Figure 2)	S _{DD21}	f = 2.5GHz		-1.5		dB
		f = 5.0GHz		-3.3		
		f = 7.5GHz		-4.9		
Differential Crosstalk (Figure 2)	S _{DDCTK}	f = 2.5GHz		-40		dB
		f = 5.0GHz		-23		
		f = 7.5GHz		-28		
Differential Off-Isolation	S _{DD21_OFF}	f = 3.0GHz		-22		dB
Differential Return Loss (Figure 2)	S _{DD11}	f = 2.8GHz		-21		dB
		f = 5.0GHz		-8		
		f = 7.5GHz		-7		

DisplayPort/PCIE受動スイッチ

MAX4928A/MAX4928B

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +3.3V \pm 10\%$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{DD} = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Signal Data Rate	BR	$R_S = R_L = 100\Omega$ balanced		10		Gbps
Differential -3dB Bandwidth	DBW	$R_S = R_L = 100\Omega$ balanced		5		GHz
LOGIC INPUT (LE, SEL)						
Input Logic-High	V_{IH}		1.4			V
Input Logic-Low	V_{IL}				0.5	V
Input Logic Hysteresis	V_{HYST}			100		mV
Input Leakage Current	I_{IN}	$V_{IN} = 0$ or V_{DD}	-1		+1	μA
POWER SUPPLY						
Power Supply Range	V_{DD}		3.0		3.6	V
V_{DD} Supply Current	I_{DD}	$V_{IN} = 0$ or V_{DD}			850	μA

Note 3: All units are 100% production tested at $T_A = +85^\circ C$. Limits over the operating temperature range are guaranteed by design and characterization and are not production tested.

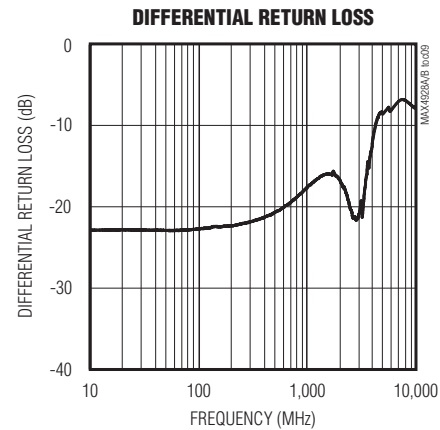
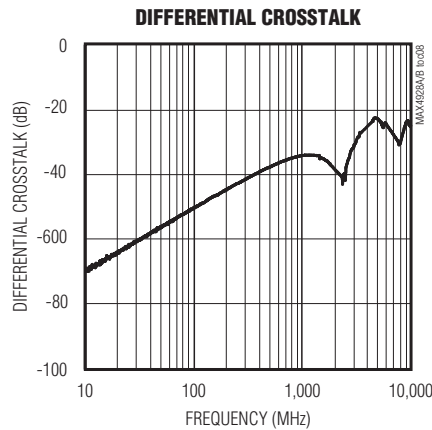
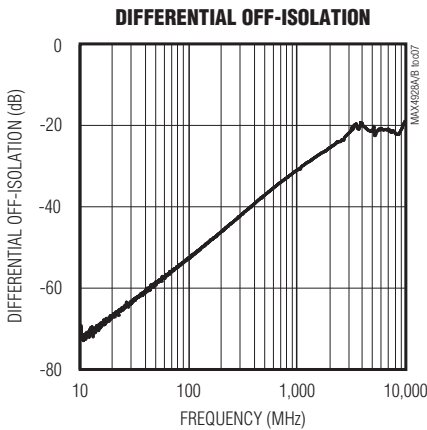
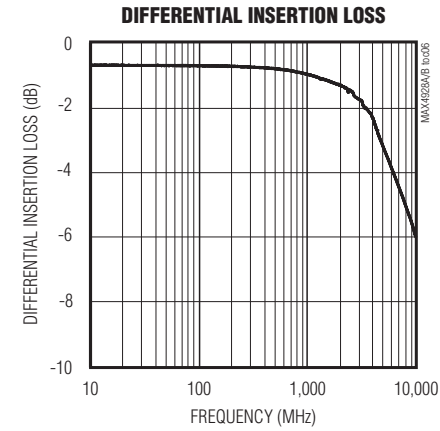
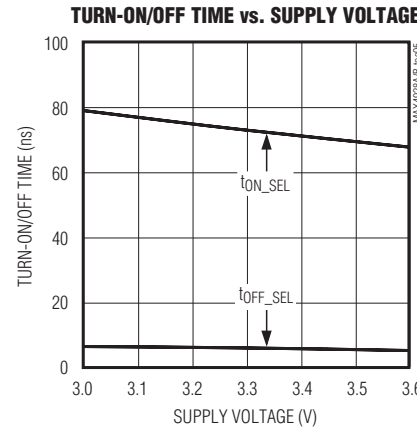
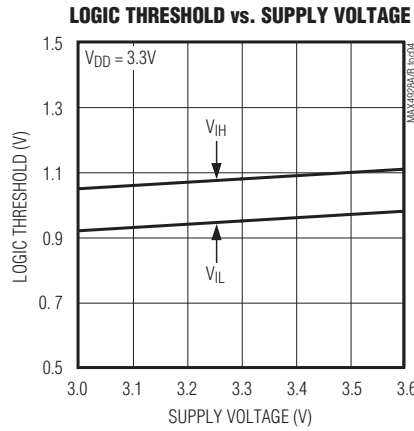
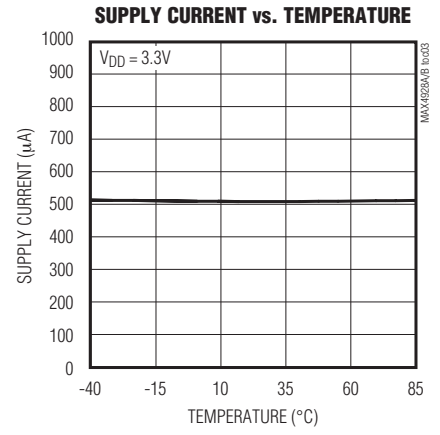
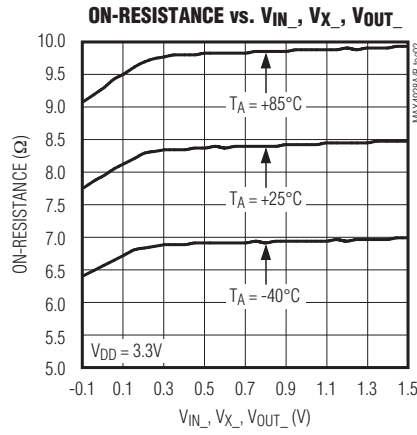
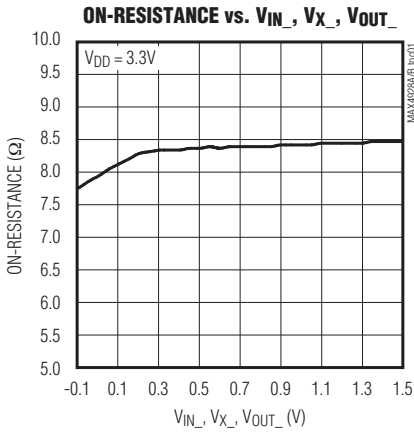
Note 4: $\Delta R_{ON} = R_{ON} (MAX) - R_{ON} (MIN)$.

Note 5: Guaranteed by design. Not production tested.

Note 6: Flatness is defined as the difference between the maximum and minimum value of on-resistance as measured over the specified analog signal range.

標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



DisplayPort/PCIE受動スイッチ

MAX4928A/MAX4928B

テスト回路/タイミング図

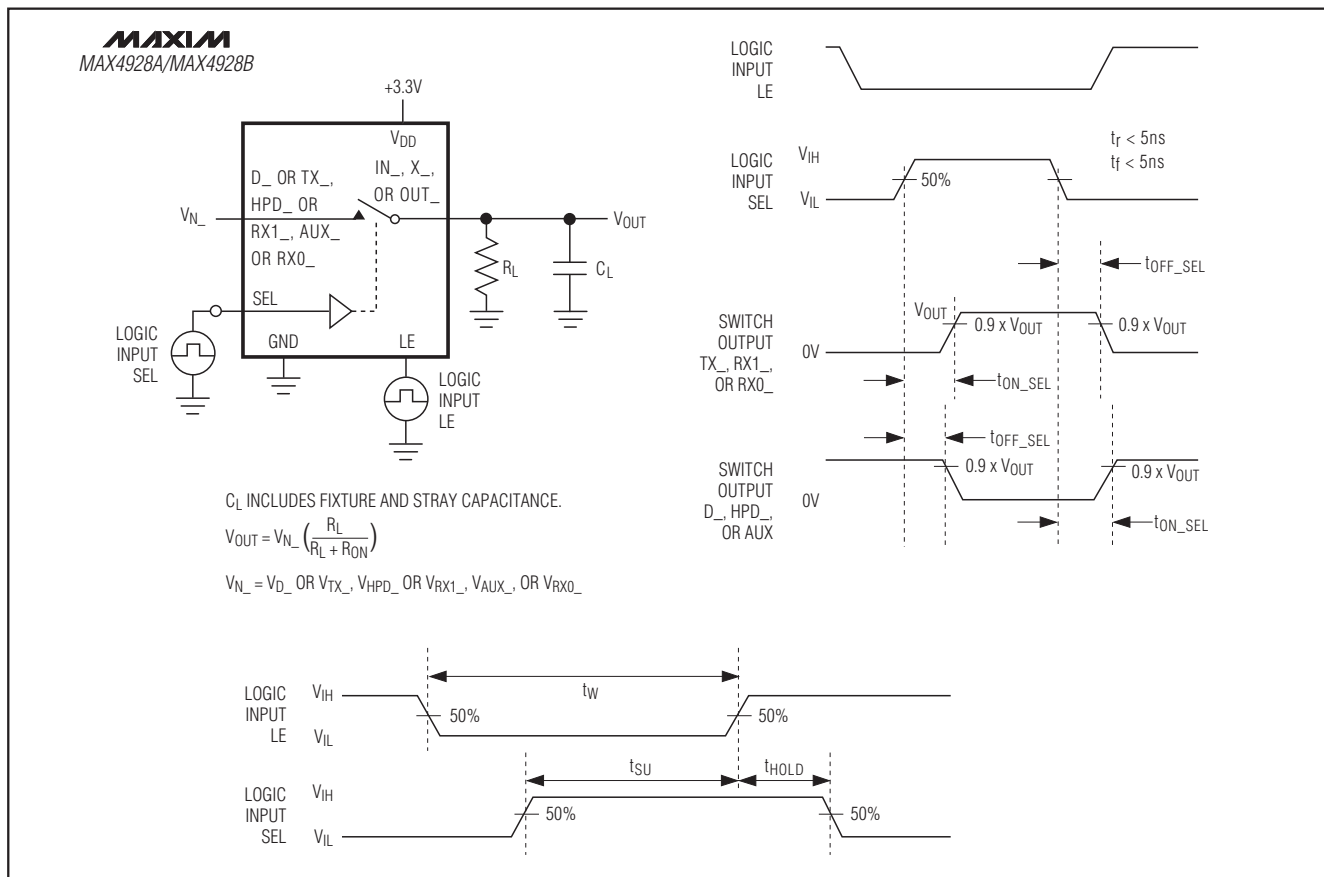


図1. スイッチング時間

テスト回路/タイミング図(続き)

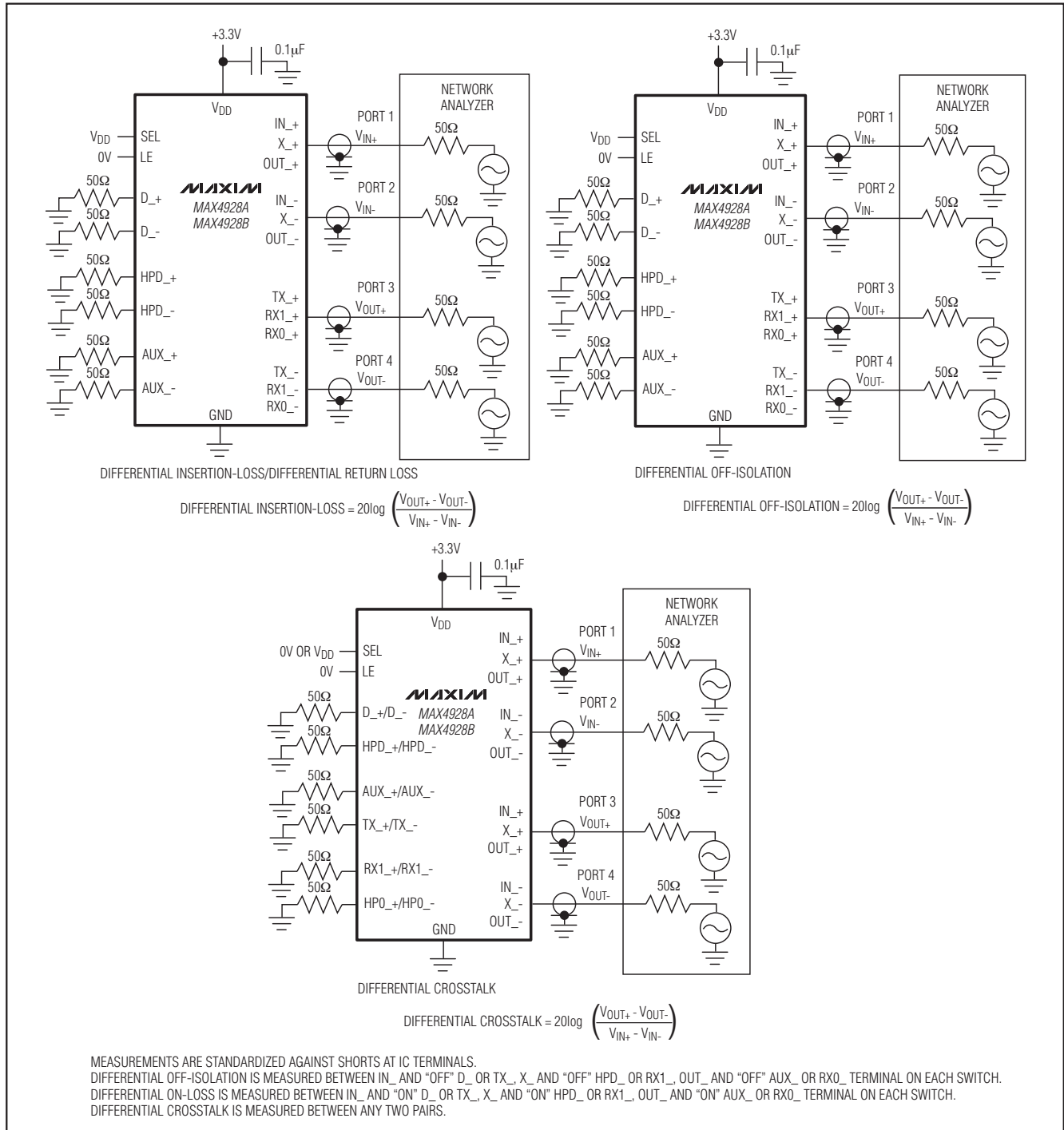


図2. 差動オン損失、差動オフアイソレーション、および差動クロストーク

DisplayPort/PCIE受動スイッチ

MAX4928A/MAX4928B

端子説明

端子		名称	機能
MAX4928A	MAX4928B		
1, 11, 16, 20, 21, 28, 29, 35, 48, 49, 56	1, 11, 16, 20, 21, 28, 29, 35, 48, 49, 56	GND	グラウンド
2	4	IN0+	アナログスイッチ1-正のコモン端子
3	5	IN0-	アナログスイッチ1-負のコモン端子
4	7	IN1+	アナログスイッチ2-正のコモン端子
5	8	IN1-	アナログスイッチ2-負のコモン端子
6, 17, 22, 27, 34, 50, 55	6, 17, 22, 27, 34, 50, 55	V _{DD}	正の電源電圧入力。V _{DD} を+3.0V~+3.6Vの電源電圧に接続してください。可能な限りデバイスの近くに配置した0.1μFのセラミックコンデンサでV _{DD} をGNDにバイパスしてください。「PCBレイアウト」の項をご覧ください。
7	9	IN2+	アナログスイッチ3-正のコモン端子
8	10	IN2-	アナログスイッチ3-負のコモン端子
9	12	IN3+	アナログスイッチ4-正のコモン端子
10	13	IN3-	アナログスイッチ4-負のコモン端子
12	14	OUT+	アナログスイッチ5-正のコモン端子
13	15	OUT-	アナログスイッチ5-負のコモン端子
14	18	X+	アナログスイッチ6-正のコモン端子
15	19	X-	アナログスイッチ6-負のコモン端子
18	2	SEL	制御信号入力
19	3	LE	ラッチイネーブル入力
23	30	HPD2	アナログスイッチ6-負のノーマリオープン端子
24	31	HPD1	アナログスイッチ6-正のノーマリオープン端子
25	32	AUX-	アナログスイッチ5-負のノーマリオープン端子
26	33	AUX+	アナログスイッチ5-正のノーマリオープン端子
30	23	RX1-	アナログスイッチ6-負のノーマリクローズ端子
31	24	RX1+	アナログスイッチ6-正のノーマリクローズ端子
32	25	RX0-	アナログスイッチ5-負のノーマリクローズ端子
33	26	RX0+	アナログスイッチ5-正のノーマリクローズ端子
36	44	D3-	アナログスイッチ4-負のノーマリオープン端子
37	45	D3+	アナログスイッチ4-正のノーマリオープン端子
38	46	D2-	アナログスイッチ3-負のノーマリオープン端子
39	47	D2+	アナログスイッチ3-正のノーマリオープン端子
40	51	D1-	アナログスイッチ2-負のノーマリオープン端子
41	52	D1+	アナログスイッチ2-正のノーマリオープン端子
42	53	D0-	アナログスイッチ1-負のノーマリオープン端子
43	54	D0+	アナログスイッチ1-正のノーマリオープン端子
44	36	TX3-	アナログスイッチ4-負のノーマリクローズ端子
45	37	TX3+	アナログスイッチ4-正のノーマリクローズ端子
46	38	TX2-	アナログスイッチ3-負のノーマリクローズ端子

端子説明(続き)

端子		名称	機能
MAX4928A	MAX4928B		
47	39	TX2+	アナログスイッチ3-正のノーマリクローズ端子
51	40	TX1-	アナログスイッチ2-負のノーマリクローズ端子
52	41	TX1+	アナログスイッチ2-正のノーマリクローズ端子
53	42	TX0-	アナログスイッチ1-負のノーマリクローズ端子
54	43	TX0+	アナログスイッチ1-正のノーマリクローズ端子
—	—	EP	エクスポーズパッド。EPをGNDに接続してください。エクスポーズパッドは内部でGNDに接続されています。

詳細

高速受動スイッチMAX4928A/MAX4928Bは、可能な2つのデステーション間でPCI Express (PCIe) データおよび/またはDisplayPort信号の配信を行います。MAX4928A/MAX4928Bは、グラフィックメモリコントローラハブ(GMCH)とDisplayPortまたはPCIeいずれかのコネクタとの間における信号の配信に最適です。

MAX4928A/MAX4928Bは、信号経路の切替えを行う1個のデジタル制御入力(SEL)と、スイッチを所定の状態に保持するラッチ入力(LE)を備えています。

デジタル制御入力(SEL)

MAX4928A/MAX4928Bは、IN_₋とD_₋/TX_₋、X_₋とHPD_₋/RX1_₋、およびOUT_₋とAUX_₋/RX0_₋の各チャンネル間で信号経路の選択を行うための、1個のデジタル制御入力(SEL)を備えています。MAX4928A/MAX4928B 真理値表を、「ファンクションダイアグラム/真理値表」の項に示します。電力消費を最小化するために、SELをレイルトゥレイルで駆動してください。

ラッチ制御入力(LE)

MAX4928A/MAX4928Bは、IN_₋とD_₋/TX_₋、X_₋とHPD_₋/RX1_₋、およびOUT_₋とAUX_₋/RX0_₋の各チャンネル間で信号経路のラッチを行うための、1個のデジタル制御入力(LE)を備えています。LEがハイに駆動されている間は、SELへの入力信号にかかわらず、各スイッチが以前の状態に保持されます。電力消費を最小化するために、LEをレイルトゥレイルで駆動してください。

アナログ信号レベル

MAX4928A/MAX4928Bは、最大(V_{DD} - 1.8V)までの標準PCIe信号を受け入れます。IN_₊チャンネルの信号はD_₊またはTX_₊チャンネルに配信され、X₊チャンネルの信号はHPD1またはRX1+チャンネルに配信され、OUT+チャンネルの信号はAUX+またはRX0+チャンネルに配信されます。IN_₋チャンネルの信号はD_₋またはTX_₋チャンネルに配信

され、X-チャンネルの信号はHPD2またはRX1-チャンネルに配信され、OUT-チャンネルの信号はAUX-またはRX0-チャンネルに配信されます。MAX4928A/MAX4928Bは双方向スイッチであり、IN_₋、X_₋、OUT_₋、D_₋、TX_₋、HPD_₋、RX_₋、およびAUX_₋を入力または出力として使用することが可能です。

アプリケーション情報

DisplayPort/PCIeのスイッチング

MAX4928A/MAX4928Bの主なアプリケーションは、GMCHとDisplayPortまたはPCIeいずれかのコネクタの間での切替えを目的としたものです。MAX4928A/MAX4928Bはnチャンネルのスイッチを内蔵しており、PCIe Gen 2ソケットまたはDisplayPortコネクタの間で差動信号を選択することが可能です。各デバイスは最大6組の信号を処理します。DisplayPort信号は、ACカップリングされた最高2.7Gbpsまでの8b/10bエンコードの差動信号です。PCIe Gen 1およびGen 2信号は、ACカップリングされた最高5.0Gbpsまでの8b/10bエンコードの差動信号です。

PCBレイアウト

高速スイッチは、最高の性能を得るために適切なレイアウトと設計手順が必要になります。設計で管理されたインピーダンスのPCBトレースをできる限り短い長さに保つか、またはPCIe仕様で定められたインピーダンスレイアウトに従ってください。電源バイパスコンデンサができる限りデバイスの近くに確実に配置されるようにしてください。複数のバイパスコンデンサの使用を推奨します。すべてのグランドおよびエクスポーズパッドは、大面積のグランドプレーンに接続してください。

チップ情報

PROCESS: CMOS

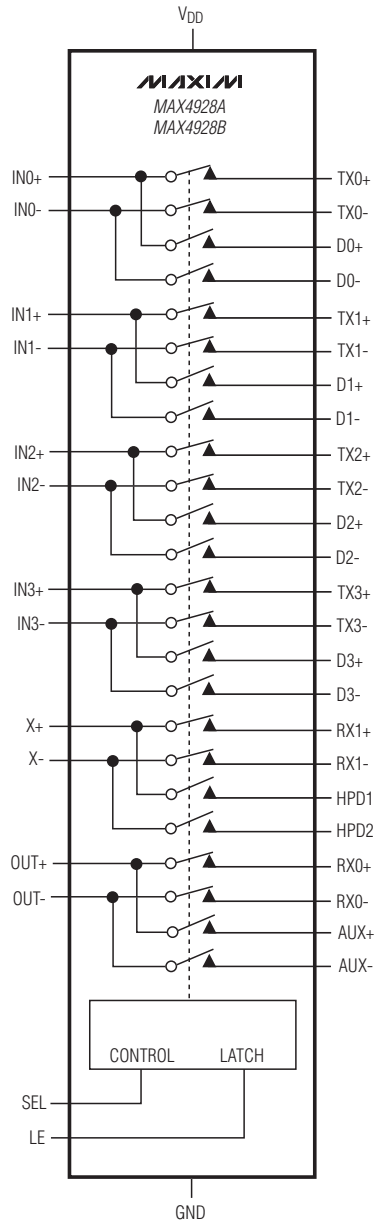
DisplayPort/PCIE受動スイッチ

MAX4928A/MAX4928B

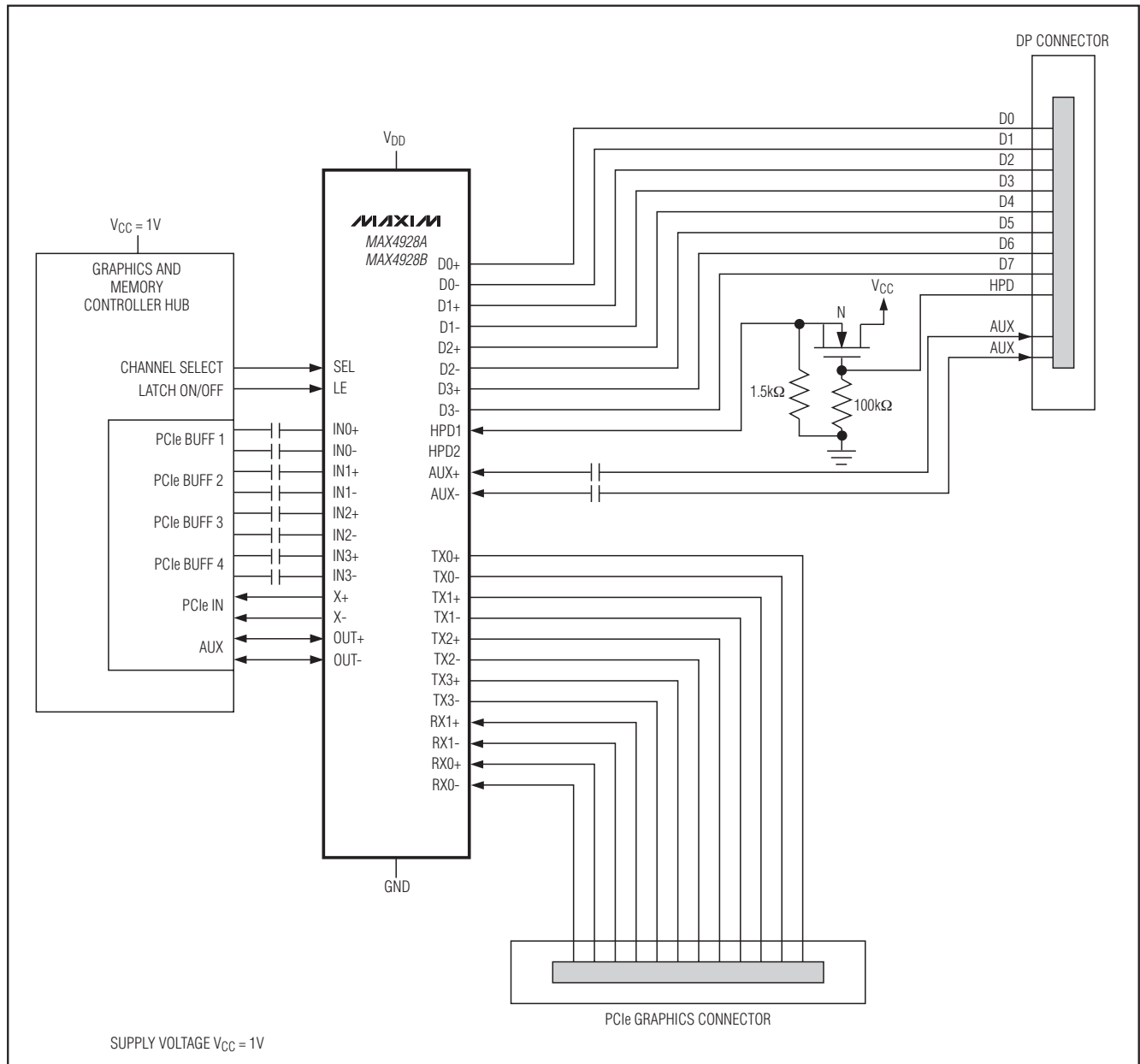
ファンクションダイアグラム/真理値表

LE	SEL	IN_TO TX_ X_TO RX1_ OUT_TO RX0_	IN_TO D_ X_TO HPD_ OUT_TO AUX_
1	X	NO CHANGE	NO CHANGE
0	0	ON	OFF
0	1	OFF	ON

X = DON'T CARE.



標準動作回路



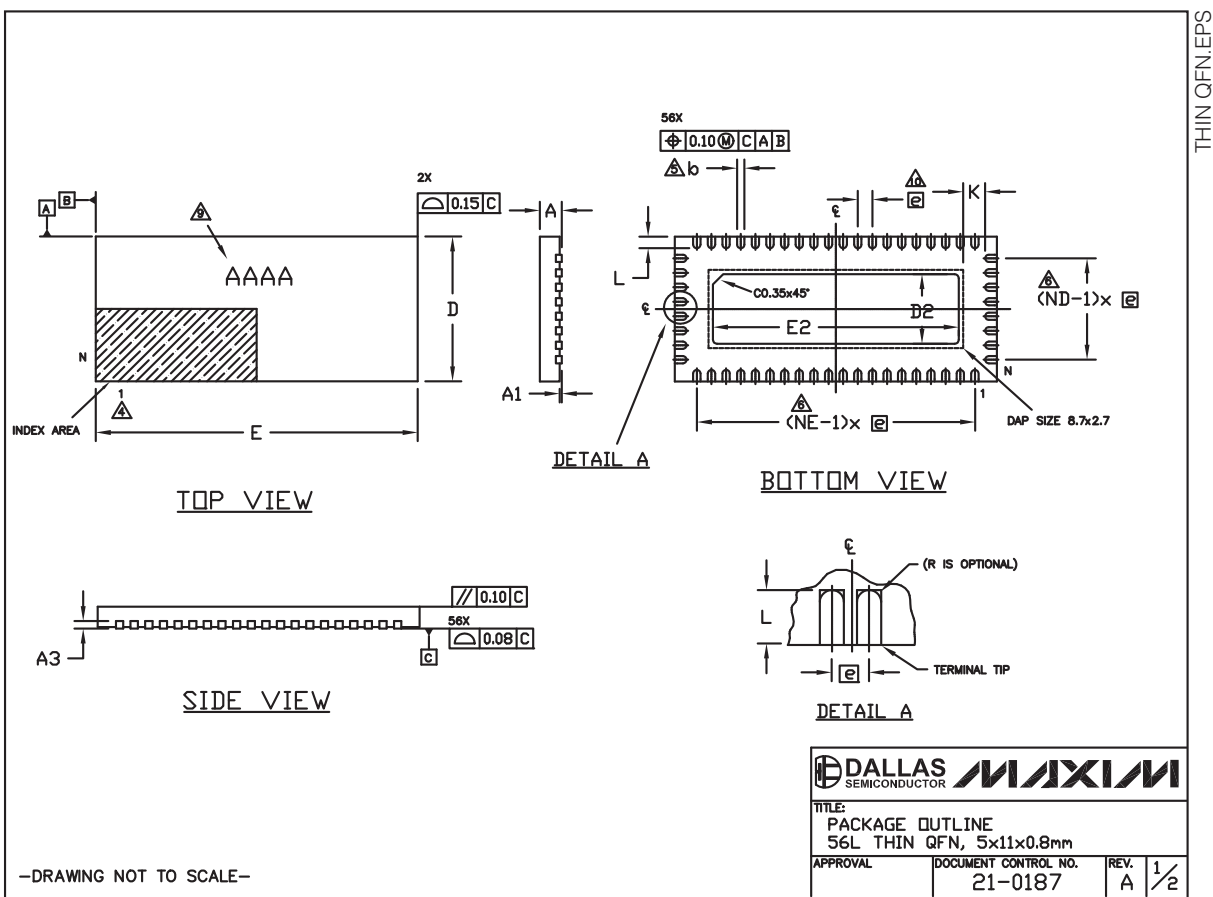
MAX4928A/MAX4928B

DisplayPort/PCIE受動スイッチ

MAX4928A/MAX4928B

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS					EXPOSED PAD VARIATIONS					
REF.	MIN.	NDM.	MAX.	NOTE	D2			E2		
					MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
A	0.70	0.75	0.80							
A1	0	-	0.05							
A3	0.20 REF.									
b	0.20	0.25	0.30							
D	4.90	5.00	5.10							
E	10.90	11.00	11.10							
e	0.50 BSC.									
k	0.25	-	-							
L	0.30	0.40	0.50							
N	56									
ND	8									
NE	20									

COMMON DIMENSIONS					EXPOSED PAD VARIATIONS					
REF.	MIN.	NDM.	MAX.	NOTE	D2			E2		
					MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
A	0.70	0.75	0.80							
A1	0	-	0.05							
A3	0.20 REF.									
b	0.20	0.25	0.30							
D	4.90	5.00	5.10							
E	10.90	11.00	11.10							
e	0.50 BSC.									
k	0.25	-	-							
L	0.30	0.40	0.50							
N	56									
ND	8									
NE	20									

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25mm AND 0.30mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS. COPLANARITY SHALL NOT EXCEED 0.08mm.
- WARPAGE SHALL NOT EXCEED 0.10mm.
- MARKING IS FOR PACKAGE ORIENTATION PURPOSE ONLY.
- LEAD CENTERLINES TO BE AS DEFINED BY DIMENSION e ±0.05.

-DRAWING NOT TO SCALE-

TITLE: PACKAGE OUTLINE 56L THIN QFN, 5x11x0.8mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0187
REV.	A 2/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 13