

切断スイッチ内蔵、 過電圧保護コントローラ

概要

MAX4880は、低コストバッテリーチャージャとして構成可能な電流制限スイッチを内蔵する過電圧保護コントローラです。入力電圧が過電圧トリップレベル(5.7V)を超えるか、または低電圧ロックアウトレベル(4.2V)を下回ると、MAX4880は外付けnチャネルMOSFETをターンオフし、低電圧/過電圧フラグインジケータ(FLAGV)をローにアサートして、プロセッサに通知します。

MAX4880の内蔵電流制限スイッチは、バッテリーに流れる充電電流を525mAに制限します。バッテリー電圧がフル充電状態(4.2V)に達するとスイッチがオフし、フラグ(BAT_OK)がアサートされ、プロセッサに通知します。MAX4880は、バッテリー電圧にかかわらず内蔵電流制限スイッチをターンオフするスイッチ制御入力(CB)を備えています。

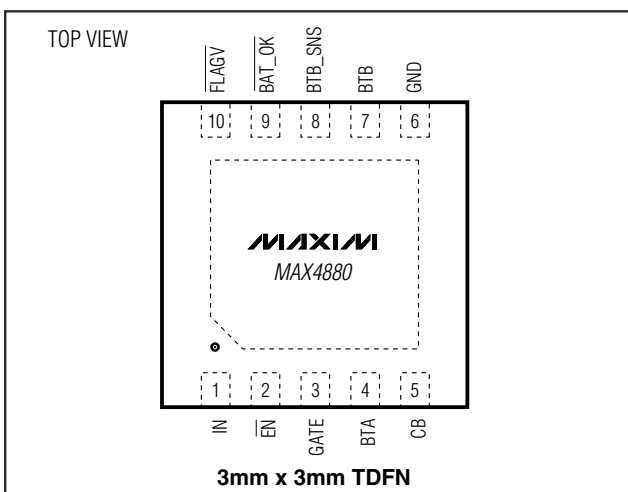
またMAX4880は、MOSFETのターンオン前にアダプタ電圧を安定化させる起動遅延を内蔵しています。その他の機能には、入力用の15kV ESD保護と、外付けnチャネルMOSFETをターンオフするシャットダウン機能(EN)などがあります。

MAX4880は省スペース10ピンTDFNパッケージで提供され、-40°C~+85°Cの拡張温度範囲での動作が保証されています。

アプリケーション

- 携帯電話
- デジタルスチルカメラ
- PDAおよびパームトップ機器
- MP3プレーヤ

ピン配置



特長

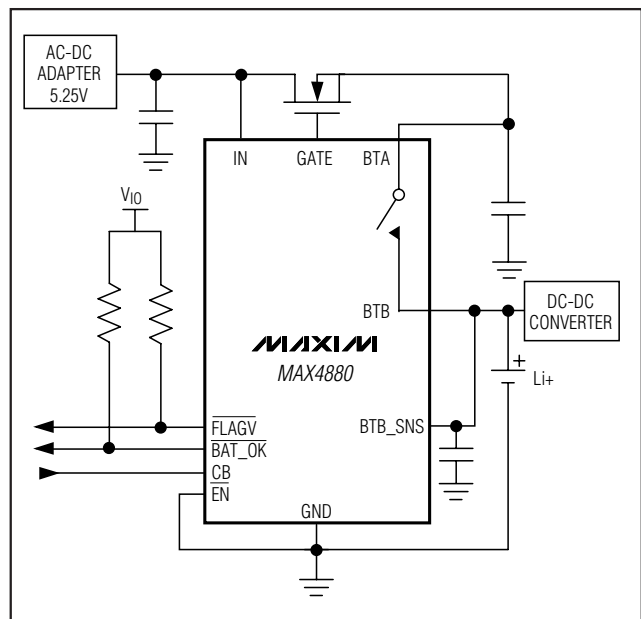
- ◆ 過電圧保護：最大28V
- ◆ 5.6Vにプリセットされた過電圧トリップレベル
- ◆ 525mAの電流制限スイッチ内蔵
- ◆ $\pm 1.2\%$ の高精度バッテリー切断(4.2V)
- ◆ 低コストのnチャネルMOSFETを駆動
- ◆ 50msの起動遅延回路を内蔵
- ◆ 過電圧/低電圧障害FLAGVインジケータ
- ◆ バッテリー電圧トリップBAT_OKインジケータ
- ◆ 低電圧ロックアウト
- ◆ サーマルシャットダウン保護
- ◆ 小型10ピンTDFNパッケージ

型番

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK
MAX4880ETB	-40°C to +85°C	10 TDFN-EP*	APJ

*EP = エクスポートパッド

標準動作回路



切断スイッチ内蔵、 過電圧保護コントローラ

MAX4880

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

IN-0.3V to +30V
 GATE-0.3V to +12V
 EN, CB, FLAGV, BAT_OK, BTA, BTB, BTB_SNS-0.3V to +6V
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 10-Pin TDFN (derate 18.5mW/°C above +70°C) ...1481.5mW

Operating Temperature Range-40°C to +85°C
 Junction Temperature +150°C
 Storage Temperature Range-65°C to +150°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{IN} = 5\text{V}$, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT VOLTAGE (IN)						
Input Voltage Range	V_{IN}		1.2		28.0	V
Overshoot Trip Level	OVLO	V_{IN} rising	5.5	5.6	5.7	V
Overshoot-Trip-Level Hysteresis				50		mV
Undervoltage-Lockout Threshold	UVLO	V_{IN} falling	4.2	4.35	4.5	V
Undervoltage-Lockout Hysteresis				50		mV
Supply Current	$I_{IN} + I_{BTA}$	No load, $V_{IN} = 5.4\text{V}$, $V_{EN} = 0$ or 5.5V , $V_{CB} = 0$ or V_{IN}		240	380	μA
INTERNAL SWITCH						
BTA Input Range	V_{BTA}		2.8		5.7	V
BTA Undervoltage Lockout	BTAUVLO	Falling edge	2.4		2.7	V
BTA-Undervoltage-Lockout Hysteresis				50		mV
BTB-Switch-Disconnect Trip Level	BTBTRIP		4.10		4.20	V
BTB-Switch-Disconnect Hysteresis				200		mV
Switch-Forward Current Limit	I_{FWD}		450	525	600	mA
Switch-Reverse Current Limit	I_{REV}	$T_A = +25^\circ\text{C}$			600	mA
					650	
Voltage Drop ($V_{BTA} - V_{BTB}$)		$I_L = 400\text{mA}$			110	mV
BTB Off Current	$I_{BTB-OFF}$	$V_{EN} = 0$ ($V_{CB} = 0$, or $V_{IN} < V_{UVLO}$ and $V_{BTA} = 0$)			1	μA
GATE						
GATE Voltage	V_{GATE}	I_{GATE} sourcing $1\mu\text{A}$, $V_{IN} = 5\text{V}$	9		10	V
GATE Pulldown Current	I_{PD}	$V_{IN} > V_{OVLO}$, $V_{GATE} = 5\text{V}$		60		mA
TIMING						
GATE Startup Delay	t_{START}	$V_{IN} > V_{UVLO}$, $V_{GATE} > 0.3\text{V}$ (Figure 1)	20	50	80	ms
FLAGV Delay Time	t_{DELAY}	$V_{GATE} = 0.3\text{V}$, $V_{FLAGV} = 2.4\text{V}$ (Figure 1)	20	50	80	ms
GATE Turn-On Time	t_{GON}	$V_{GATE} = 0.3\text{V}$ to 8V , $C_{GATE} = 1500\text{pF}$ (Figure 1)		7		ms
GATE Turn-Off Time	t_{GOFF}	V_{IN} increasing from 5V to 8V at $3\text{V}/\mu\text{s}$, $V_{GATE} = 0.3\text{V}$, $C_{GATE} = 1500\text{pF}$ (Figure 2)		6	20	μs

切断スイッチ内蔵、 過電圧保護コントローラ

MAX4880

ELECTRICAL CHARACTERISTICS (continued)

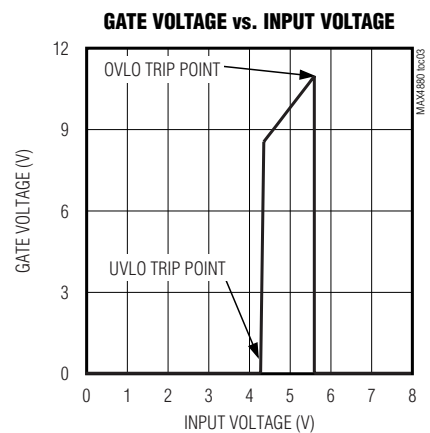
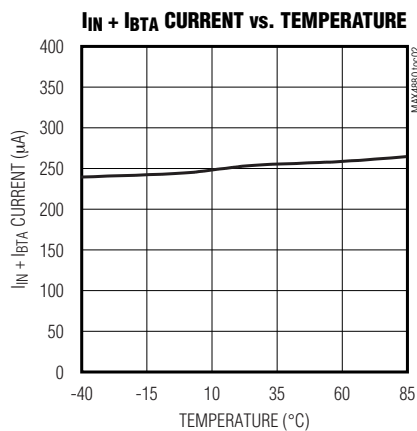
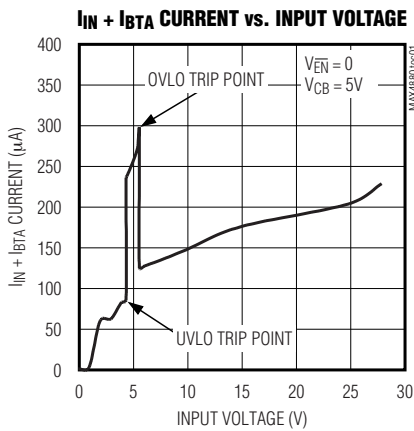
($V_{IN} = 5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
\overline{FLAGV} Assertion Delay	t_{FLAGV}	V_{IN} increasing from 5V to 8V at 3V/ μs , $V_{FLAGV} = 0.4V$ (Figure 2)		5.8		μs
Initial Overvoltage Fault Delay	t_{OVP}	V_{IN} increasing from 0 to 8V, $I_{GATE} = 80\%$ of I_{PD} (Figure 3)		100		ns
Disable Time	t_{DIS}	$V_{EN} = 2.4V$, $V_{GATE} = 0.3V$ (Figure 4)		580		ns
EN, CB INPUTS						
Input-High Voltage	V_{IH}		1.4			V
Input-Low Voltage	V_{IL}				0.5	V
Input Leakage					1	μA
FLAGV, BAT_OK OUTPUTS						
Output Voltage Low	V_{OL}	$I_{SINK} = 1mA$, \overline{FLAGV} , $\overline{BAT_OK}$ assert			0.4	V
Leakage Current		$V_{BAT_OK} = V_{FLAGV} = 5.5V$			1	μA
THERMAL PROTECTION						
Thermal Shutdown				+150		$^{\circ}C$
Thermal Hysteresis				40		$^{\circ}C$

Note 1: All devices are 100% tested at $T_A = +25^{\circ}C$. Electrical limits over the full temperature range are guaranteed by design.

標準動作特性

($V_{IN} = 5V$, $T_A = +25^{\circ}C$, otherwise noted.)

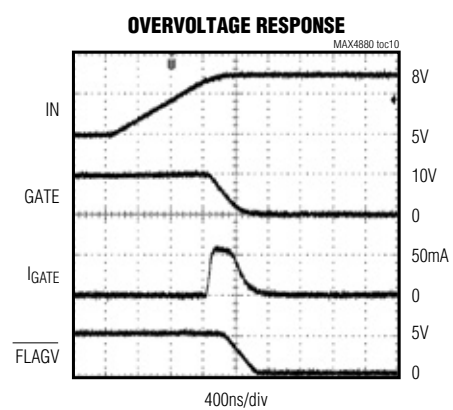
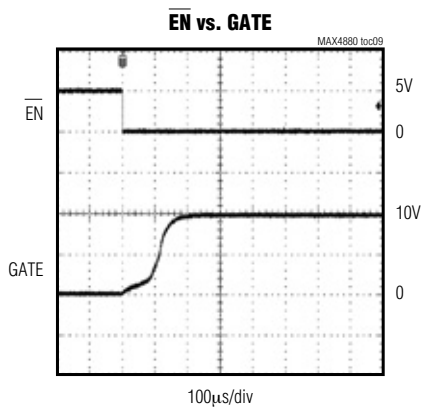
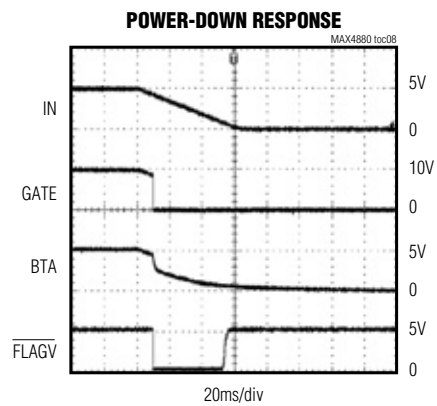
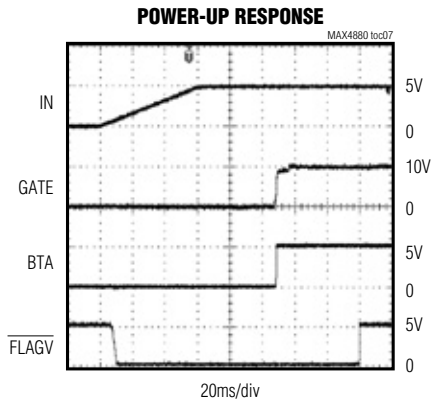
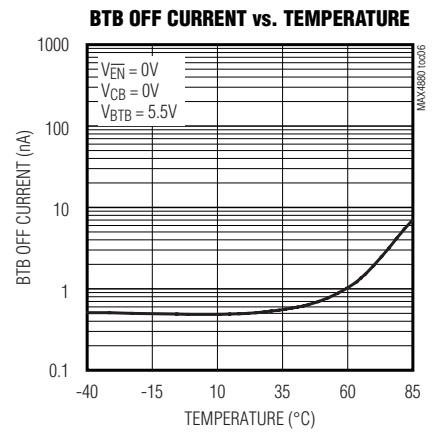
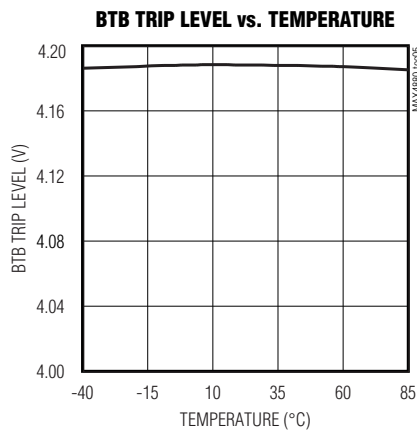
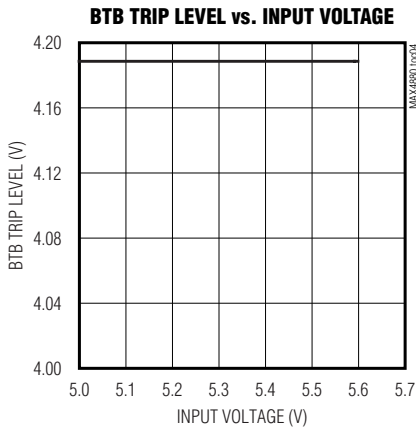


切断スイッチ内蔵、 過電圧保護コントローラ

MAX4880

標準動作特性(続き)

($V_{IN} = 5V$, $T_A = +25^\circ C$, otherwise noted.)

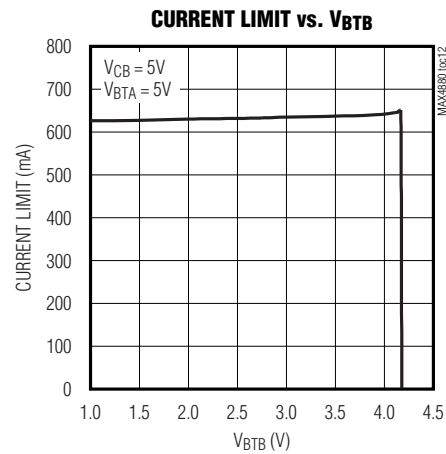
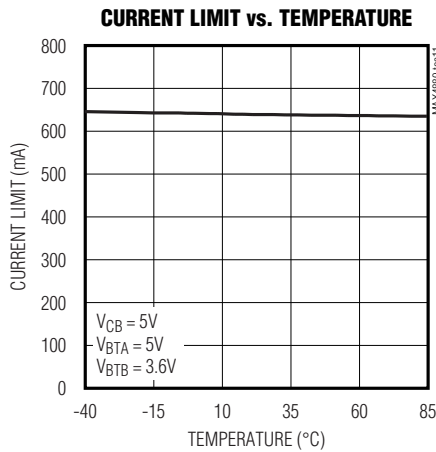


切断スイッチ内蔵、 過電圧保護コントローラ

MAX4880

標準動作特性(続き)

($V_{IN} = 5V$, $T_A = +25^\circ C$, otherwise noted.)



端子説明

端子	名称	機能
1	IN	入力。INは過電圧(OVP)チャージポンプ用の電源入力です。15kV ESD保護を行うには、1 μ F以上のコンデンサでINをGNDにバイパスします。
2	\overline{EN}	アクティブローのイネーブル入力。ENをハイにすると、外付けMOSFETがターンオフされます。ENをローにプルすると、過電圧保護回路が作動し、外付けMOSFETがターンオンされます。
3	GATE	ゲート駆動出力。GATEは、内蔵OVPチャージポンプの出力です。 $V_{UVLO} < V_{IN} < V_{OVLO}$ の場合は、GATEはハイにされ、外付けnチャネルMOSFETはターンオンされます。 $V_{IN(MIN)} < V_{IN} < V_{UVLO}$ または $V_{IN} > V_{OVLO}$ の場合は、GATEはローにされ、外付けnチャネルMOSFETはターンオフされます。
4	BTA	内蔵電流制限スイッチ用の入力端子。BTAを外付けnチャネルMOSFETのソースに接続します。BTAはデバイス全体(OVPチャージポンプを除く)の電源入力です。デバイスにできるだけ近接した0.1 μ FコンデンサでBTAをGNDにバイパスします。
5	CB	内蔵電流制限スイッチ用の制御入力。内蔵スイッチの制御を内部ロジック用にするには、CBをハイにします。バッテリー電圧レベルに応じて、内蔵スイッチはターンオンまたはターンオフします。バッテリー電圧がBTBトリップレベル(4.2V)に達すると内蔵スイッチはターンオフし、バッテリーが200mV低下するとオンに戻ります。CBをローにすると、バッテリー電圧にかかわらず内蔵スイッチがターンオフされます。
6	GND	グラウンド
7	BTB	内蔵電流制限スイッチ用の出力端子。BTB電圧がトリップレベル(4.2V)を超えると、内蔵スイッチが開きます。BTB電圧がトリップレベルを200mV下回る場合に限り、スイッチが閉じます。
8	BTB_SNS	バッテリー電圧検出入力。正常に動作するには、BTB_SNSをBTBに接続する必要があります。デバイスにできるだけ近接した0.1 μ FコンデンサでBTB_SNSをGNDにバイパスします。
9	$\overline{BAT_OK}$	アクティブロー、オープンドレイン、バッテリー電圧制限フラグ出力。BTBの電圧がBTBトリップレベル(4.2V)を超えると、 $\overline{BAT_OK}$ はローにアサートされます。ENがハイになると、 $\overline{BAT_OK}$ はディセーブルされます。

切断スイッチ内蔵、 過電圧保護コントローラ

MAX4880

端子説明(続き)

端子	名称	機能
10	$\overline{\text{FLAGV}}$	アクティブラー、オープンドレイン障害フラグ出力。過電圧または低電圧障害がINで発生すると、 $\overline{\text{FLAGV}}$ はローになります。ENがハイになると、 $\overline{\text{FLAGV}}$ はディセーブルされます。起動の間は、 V_{GATE} が0.3Vを上回ってから $\overline{\text{FLAGV}}$ には50msの遅延があり、その後に $\overline{\text{FLAGV}}$ はハイになります。
—	EP	エクスポーズパッド。EPIはGNDに内部接続されています。EPを唯一の電氣的グランド接続部として使用しないでください。

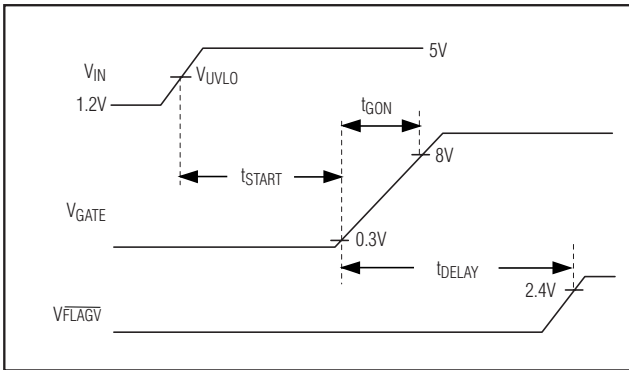


図1. 起動タイミングダイアグラム

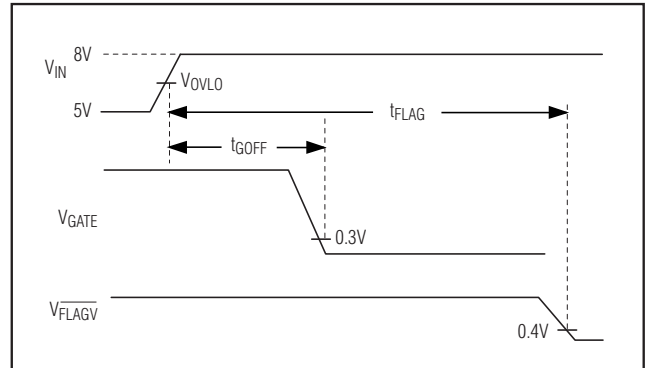


図2. 過電圧障害タイミングダイアグラム

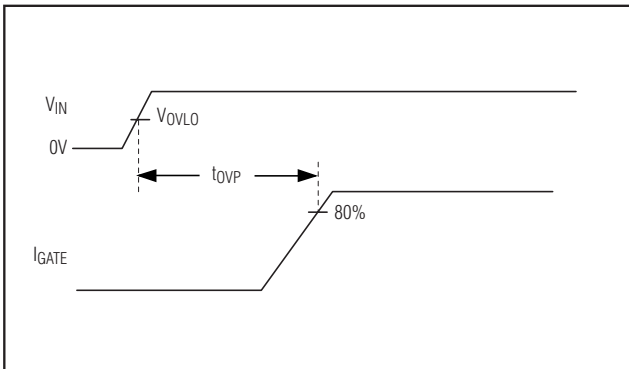


図3. パワーアップ過電圧タイミングダイアグラム

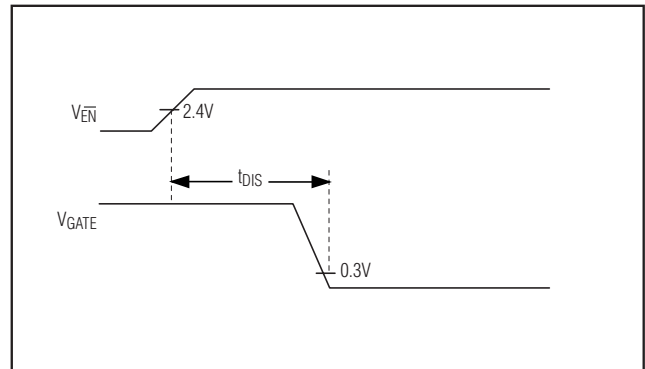


図4. ディセーブルタイミングダイアグラム

切断スイッチ内蔵、 過電圧保護コントローラ

MAX4880

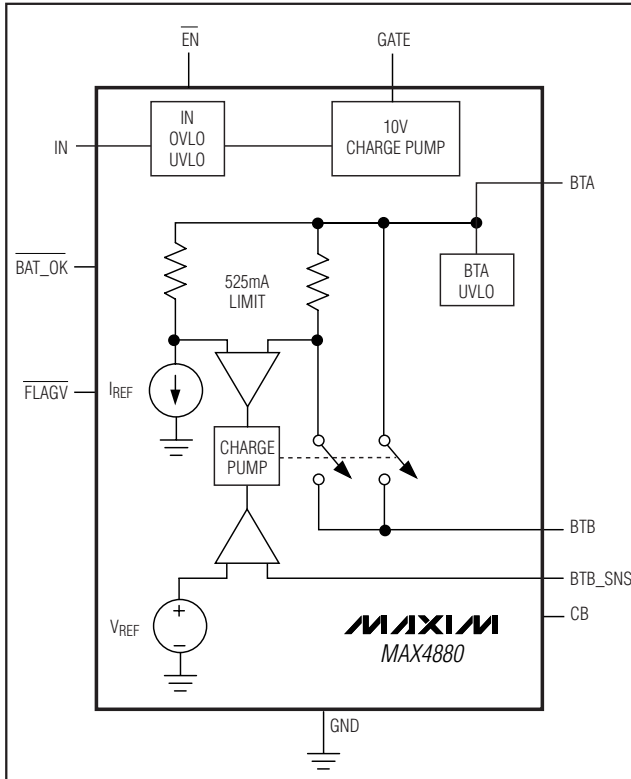


図5. ファンクションダイアグラム

詳細

MAX4880は、低電圧システム用に最大28Vの過電圧保護を備えています。INの入力電圧が過電圧トリップレベル(OVLO)を超えると、保護対象部品の損傷を防ぐためMAX4880は低コストの外付けnチャンネルMOSFETをターンオフして、過電圧障害フラグを送出します。

正しいアダプタが差し込まれると、nチャンネルMOSFETはターンオンされます。次にMOSFETの出力は、バッテリーへの充電電流経路を備える内蔵電流制限スイッチに接続されます。バッテリーがトリップ電圧(4.2V)に達すると、内蔵スイッチがターンオフされ、BAT_OKがローにアサートされ、バッテリーが完全充電状態に達したことを示します。バッテリー電圧が200mV以上低下した時に限り、内蔵スイッチがターンオンに戻ります。

IN過電圧ロックアウト(OVLO)

MAX4880は、5.6V(typ)の過電圧スレッショルド(OVLO)を備えています。VINがVOVLOを上回ると、GATEはローになり、外付けnチャンネルMOSFETがターンオフされます。過電圧FLAGVはローにアサートされ、プロセッサに障害状態を通知します。

IN低電圧ロックアウト(UVLO)

MAX4880は、4.35V(typ)の固定低電圧ロックアウトレベル(UVLO)を備えています。VINがVUVLOを下回ると

($1.2V \leq V_{IN} \leq 4.35V$)、GATEはローになり、外付けnチャンネルMOSFETがターンオフされます。また内蔵スイッチ(BTA-BTB)のドライバもターンオフされるため、このスイッチは開いた状態になります。このため、バッテリーから流入する逆電流は、アダプタがない場合は1 μ A未満になります。

障害フラグ出力(FLAGV)

FLAGV出力は、入力電圧の障害があることをホストシステムに通知します。FLAGVは、過電圧または低電圧障害に応じてローにアサートされます。GATEがターンオンすると、FLAGVは50msの間ローに維持された後、ハイにデアサートされます。

FLAGVは、オープンドレイン、アクティブロー出力です。FLAGVとホストシステムのロジックI/O電圧または最大6Vの電圧源の間に、プルアップ抵抗を接続します。ENをハイにすると、FLAGVは無効になります。

バッテリー電圧制限フラグ出力(BAT_OK)

MAX4880は、バッテリー電圧制限フラグ出力(BAT_OK)を備えています。BTBの電圧が4.2VのBTBトリップレベルを超えたことを示すために、BAT_OKはローにアサートされます。BTBの電圧が200mV以上のBTBヒステリシス電圧だけ低下すると、BAT_OKはハイにデアサートされます。

BAT_OKは、オープンドレイン、アクティブロー出力です。BAT_OKとホストシステムのロジックI/O電圧または最大6Vの電圧源の間に、プルアップ抵抗を接続します。ENをハイにすると、BAT_OKは無効になります。

EN入力

MAX4880は、アクティブローイネーブル入力(EN)を備えています。通常動作にするには、ENをローにするか、またはグラウンドに接続します。ENをハイにすると、外付けnチャンネルMOSFETはオフにされ、FLAGVおよびBAT_OKがディセーブルされます。

内部電流制限(BTA~BTB)

BTAとBTBの間にある内蔵スイッチは、525mA(typ)にプリセットされた電流制限値を備えています。BTAからBTBに流れる負荷電流がこの電流制限値に達すると、スイッチは連続モードで動作し、負荷電流をプリセット値に制限します。

BTBのバッテリー電圧が4.2Vを超えるか、または制御ビットCBがローにされスイッチを開くまで、スイッチは電流制限状態にとどまります。

内蔵スイッチ制御入力(CB)

CB入力によって、内蔵スイッチを制御します。CBがハイになると、内蔵スイッチのオン/オフ状態はバッテリー電圧

切断スイッチ内蔵、 過電圧保護コントローラ

MAX4880

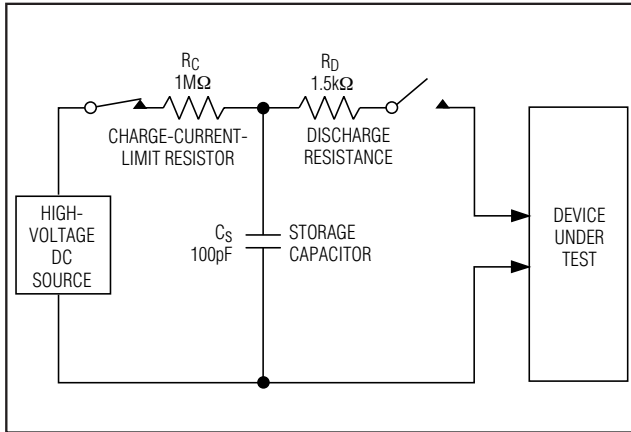


図6. ヒューマンボディによるESD試験モデル

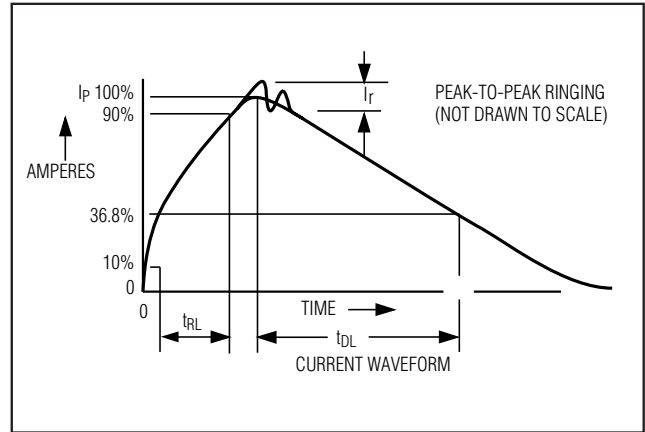


図7. ヒューマンボディモデルによる電流波形

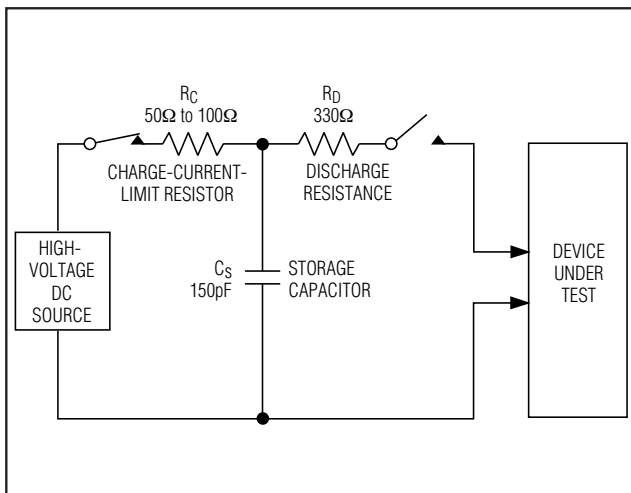


図8. IEC 61000-4-2 ESD試験モデル

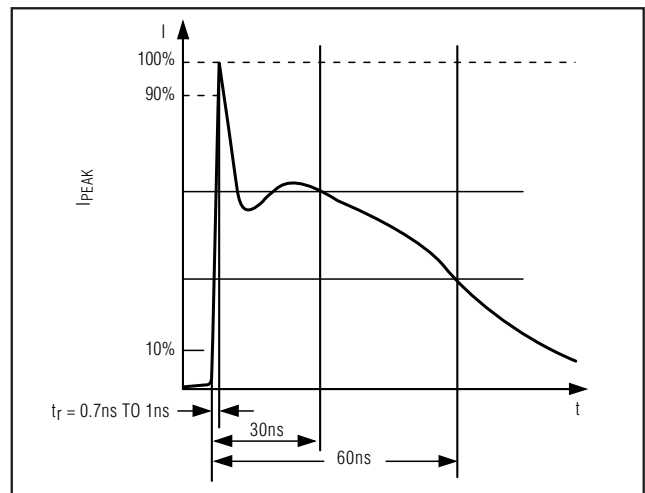


図9. IEC 61000-4-2 ESDジェネレータ電流

レベルに依存します。バッテリー電圧がBTBトリップレベルに達すると内蔵スイッチはターンオフされ、バッテリーがBTBトリップレベルからBTBヒステリシスを引いた値を下回ると内蔵スイッチはターンオンに戻ります。CBをローにすると、バッテリー電圧にかかわらず内蔵スイッチがターンオフされます。この制御ビットを使って、バッテリーにさらにトップオフ充電することができます。CB端子がサイクルされると、内蔵バッテリースイッチがターンオン/オフされます。このため、完全充電電流を下回る平均電流が効率的に供給されます。

GATEドライバ

内蔵チャージポンプによってGATE電圧は V_{IN} の約2倍まで駆動され、低コストのnチャンネルMOSFETを使用することができます(図5)。 V_{IN} がOVLOトリップレベルの5.6V(typ)を超えるまで、実際のGATE出力電圧は V_{IN} の約2倍まで追従します。入力電圧の関数としてのGATE出力電圧は、「標準動作特性」に示されています。

アプリケーション情報

MOSFETの選択

MAX4880はnチャンネルMOSFETと併用するように設計されています。4.5Vの V_{GS} での動作が保証されている $R_{DS(ON)}$ を備えたMOSFETが理想的です。入力電源が4.2VのUVLO最小値に近い場合は、これより低い V_{GS} 電圧での動作が保証されているMOSFETの使用を検討してください。また、MOSFETがMAX4880の28V INの全範囲に対して耐性を持つために、 V_{DS} は30V以上である必要があります。表1は、MAX4880との併用に適したMOSFETの選択対象を示しています。

INのバイパスに関して

15kV ESD保護入力を実現するには、1 μ FのセラミックコンデンサでINをGNDにバイパスします。リード長が長い場合電源のインダクタンスが大きい場合は、LCタンク回路によるオーバシュートを防ぎ、INが30Vの絶対最大定格を超えないようにするために必要に応じて保護対策するように留意してください。

表1. MOSFETの推奨製品

PART	CONFIGURATION/ PACKAGE	V _{DS} MAX (V)	R _{ON} AT 4.5V (mΩ)	MANUFACTURER
Si1426DH	Single/SC70-6	30	115	Vishay Siliconix www.vishay.com 402-563-6866
FDG315N	Single/SC70-6	30	160	Fairchild Semiconductor www.fairchildsemi.com 207-775-8100

MAX4880は最大28Vの電圧障害に対する保護機能を備えています。これには負電圧が含まれていません。負電圧が懸念される場合は、INとGNDの間にショットキダイオードを接続して、負入力電圧をクランプします。

エクスポーズドパッド

MAX4880は、パッケージの裏面にエクスポーズドパッドを備えています。このパッドはGNDに内部接続されています。熱伝導性を最適化し、電力損失を向上するには、エクスポーズドパッドをグランドプレーンに半田付けします。グランド接続パッドを唯一の電氣的グランド接続部やグランドリターンとして使用しないでください。GND(端子6)を主要電氣的グランド接続部として使用します。

ESD試験条件

ESD性能はいくつもの条件に依存します。MAX4880は、INが1μFの低ESRセラミックコンデンサでグランドにバイパスされている場合は、INにおける15kV(typ)ESD抵抗での動作が保証されています。試験のセットアップ、方法、および結果を記載した信頼性レポートに付いては、お問い合わせください。

ヒューマンボディモデル

図6はヒューマンボディモデルを示し、図7はローインピーダンスに放電されるとヒューマンボディモデルが生成する電流波形を示しています。このモデルは、測定対象のESD電圧まで充電された100pFのコンデンサから構成されています。この電圧は1.5kΩの抵抗を通してデバイスに放電されます。

IEC 61000-4-2

1996年の1月以降、ECで製造や販売が行われる機器はすべて、厳格なIEC 61000-4-2規格に適合する必要があります。IEC 61000-4-2規格は完成品のESD試験および性能を取り扱っていますが、集積回路については特記していません。MAX4880によって、ESD保護部品を追加せずにIEC 61000-4-2のレベル3に適合する機器を設計することができます。

ヒューマンボディモデルによる試験とIEC 61000-4-2による試験の主な違いは、IEC 61000-4-2の方がピーク電流が大きいことです。IEC 61000-4-2のESD試験モデル(図8)の方が直列抵抗が低いため、この規格に従って測定されたESD耐圧はヒューマンボディモデルによって測定された耐圧よりも一般的に低くなっています。図9は、±8kVのIEC 61000-4-2レベル4のESD接触放電試験の電流波形を示しています。エアギャップ試験は、チャージャプローブにデバイスを近づけて行います。接触放電法では、プローブを充電する前にプローブをデバイスに接触させます。

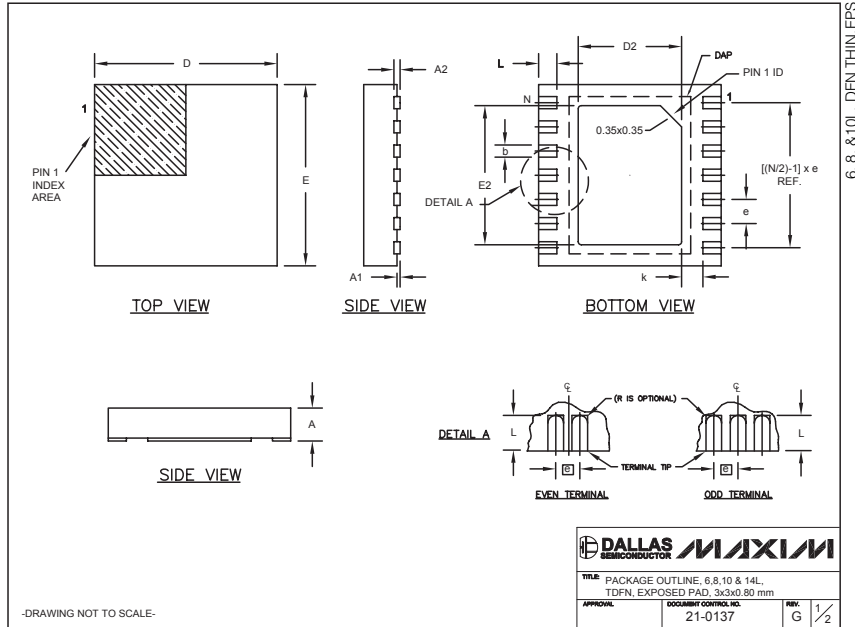
チップ情報

TRANSISTOR COUNT: 2391
PROCESS: BiCMOS

切断スイッチ内蔵、 過電圧保護コントローラ

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



COMMON DIMENSIONS							
SYMBOL	MIN.			MAX.			
A	0.70			0.80			
D	2.90			3.10			
E	2.90			3.10			
A1	0.00			0.05			
L	0.20			0.40			
k				0.25 MIN.			
A2				0.20 REF.			

PACKAGE VARIATIONS								
PKG. CODE	N	D2	E2	e	JEDEC SPEC	b	[(N/2)-1] x e	DOWNBANDS ALLOWED
T633-1	6	1.50±0.10	2.30±0.10	0.95 BSC	MO229 / WEEA	0.40±0.05	1.90 REF	NO
T633-2	6	1.50±0.10	2.30±0.10	0.95 BSC	MO229 / WEEA	0.40±0.05	1.90 REF	NO
T833-1	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	NO
T833-2	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	NO
T833-3	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	YES
T1033-1	10	1.50±0.10	2.30±0.10	0.50 BSC	MO229 / WEED-3	0.25±0.05	2.00 REF	NO
T1433-1	14	1.70±0.10	2.30±0.10	0.40 BSC	----	0.20±0.05	2.40 REF	YES
T1433-2	14	1.70±0.10	2.30±0.10	0.40 BSC	----	0.20±0.05	2.40 REF	NO

NOTES:
 1. ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
 2. COPLANARITY SHALL NOT EXCEED 0.08 mm.
 3. WARPAGE SHALL NOT EXCEED 0.10 mm.
 4. PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
 5. DRAWING CONFORMS TO JEDEC MO229, EXCEPT DIMENSIONS "D2" AND "E2", AND T1433-1 & T1433-2.
 6. "N" IS THE TOTAL NUMBER OF LEADS.
 7. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.

-DRAWING NOT TO SCALE-

DALLAS SEMICONDUCTOR MAXIM

TITLE: PACKAGE OUTLINE, 6, 8, 10 & 14L,
TDFN, EXPOSED PAD, 3x3x0.80 mm

APPROVAL:	DOCUMENT CONTROL NO.:	REV.:
	21-0137	G 2/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

10 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2005 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.