

逆極性保護付き、 過電圧保護コントローラ

MAX4864L/MAX4865L/MAX4866L/MAX4867

概要

過電圧保護コントローラのMAX4864L/MAX4865L/MAX4866L/MAX4867は、最高+28Vの高電圧および最低-28Vの負電圧の障害から低電圧システムを保護します。これらのデバイスは、低コストのコンプリメンタリMOSFETを駆動します。入力電圧が過電圧スレッショルドを超えると、これらのデバイスはnチャンネルMOSFETをターンオフして保護対象部品の損傷を防ぎます。入力電圧がグランドを下回ると、これらのデバイスはpチャンネルMOSFETをターンオフして保護対象部品の損傷を防ぎます。内蔵チャージポンプは外付けコンデンサを不要にし、MOSFET GATENを駆動してシンプルで堅牢なソリューションを実現します。

過電圧スレッショルドは、+7.4V(MAX4864L)、+6.35V(MAX4865L)、+5.8V(MAX4866L)、および+4.65V(MAX4867)にプリセットされています。入力電圧が低電圧ロックアウト(UVLO)スレッショルドを下回ると、デバイスは低電流スタンバイモード(8.5 μ A)に入ります。また、シャットダウン(ENをロジックハイに設定)では、電流がさらに減少します(0.4 μ A)。MAX4864L/MAX4865L/MAX4866LのUVLOスレッショルドは+2.85Vで、MAX4867のUVLOスレッショルドは+2.5Vです。

さらに、入力を1 μ Fのコンデンサでグランドにバイパスすると、入力に対して ± 15 kVのESD保護が行われます。すべてのデバイスは、小型6ピンのSOT23パッケージおよび2mm x 2mmの6ピン μ DFNパッケージで提供され、-40 $^{\circ}$ C~+85 $^{\circ}$ Cの温度範囲で動作が保証されています。

アプリケーション

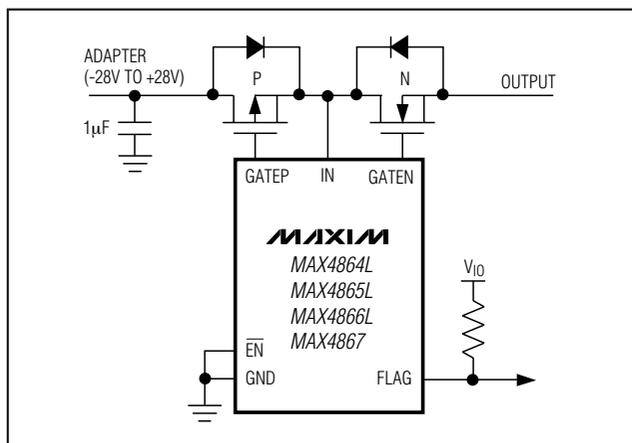
携帯電話

デジタルスチルカメラ

PDAおよびパームトップ機器

MP3プレーヤ

標準動作回路



特長

- ◆ 過電圧保護：最高+28V
- ◆ 逆極性保護：最低-28V
- ◆ プリセット過電圧(OV)トリップレベル：
7.4V、6.35V、5.8V、4.65V
- ◆ 低コストのコンプリメンタリMOSFETを駆動
- ◆ 50msの起動遅延内蔵
- ◆ チャージポンプ内蔵
- ◆ スタンバイ電流：8.5 μ A(UVLOモードの場合)
- ◆ シャットダウン電流：0.4 μ A
- ◆ 過電圧障害FLAGインジケータ
- ◆ 6ピン(2mm x 2mm) μ DFNおよび
6ピンSOT23パッケージ

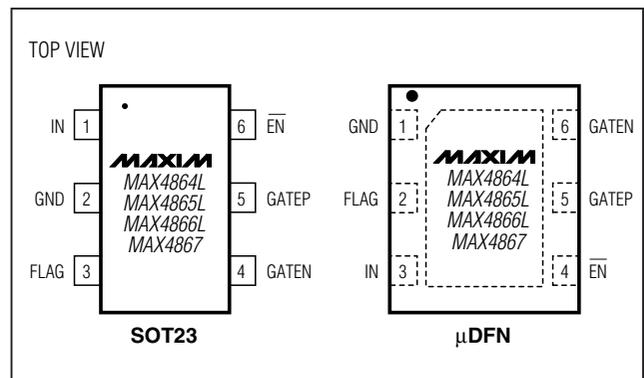
型番

PART	PIN-PACKAGE	OV TRIP LEVEL (V)	TOP MARK	PKG CODE
MAX4864LEUT-T	6 SOT23-6	7.40	ABVO	—
MAX4864LELT	6 μ DFN*	7.40	AAE	L622-1
MAX4865LEUT-T	6 SOT23-6	6.35	ABVP	—
MAX4865LELT	6 μ DFN*	6.35	AAF	L622-1
MAX4866LEUT-T	6 SOT23-6	5.80	ABVQ	—
MAX4866LELT	6 μ DFN*	5.80	AAG	L622-1
MAX4867EUT-T	6 SOT23-6	4.65	ABVN	—
MAX4867ELT	6 μ DFN*	4.65	AAD	L622-1

すべてのデバイスは-40 $^{\circ}$ C~+85 $^{\circ}$ Cの温度範囲で動作が保証されています。

* 開発中の製品。入手性についてはお問い合わせください。

ピン配置



ファンクションダイアグラムはデータシートの最後に記載されています。

逆極性保護付き、 過電圧保護コントローラ

MAX4864L/MAX4865L/MAX4866L/MAX4867

ABSOLUTE MAXIMUM RATINGS

IN to GND	-0.3V to +30V
GATEN, GATEP to GND	-0.3V to +12V
IN to GATEP	-0.3V to +20V
FLAG, $\overline{\text{EN}}$ to GND	-0.3V to +6V
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
6-Pin μDFN (2mm x 2mm) (derate 2.1mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	168mW
6-Pin SOT23 (derate 8.7mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	696mW

Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{\text{IN}} = +5\text{V}$ (MAX4864L/MAX4865L/MAX4866L), $V_{\text{IN}} = +4\text{V}$ (MAX4867), $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $C_{\text{GATEN}} = 500\text{pF}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range	V_{IN}			1.2		28.0	V
Overvoltage Trip Level	OVLO	V_{IN} rising	MAX4864L	7.0	7.4	7.8	V
			MAX4865L	5.95	6.35	6.75	
			MAX4866L	5.45	5.8	6.15	
			MAX4867	4.35	4.65	4.95	
Overvoltage Lockout Hysteresis			MAX4864L		75		mV
			MAX4865L		65		
			MAX4866L		55		
			MAX4867		50		
Undervoltage Lockout Threshold	UVLO	V_{IN} falling	MAX4864L/MAX4865L/MAX4866L	2.65	2.85	3.05	V
			MAX4867	2.3	2.5	2.7	
Undervoltage Lockout Hysteresis			MAX4864L/MAX4865L/MAX4866L		44		mV
			MAX4867		25		
IN Supply Current	I_{IN}	$\overline{\text{EN}} = \text{GND}$	MAX4864L/MAX4865L/MAX4866L		77	120	μA
			MAX4867		68	110	
UVLO Supply Current	I_{UVLO}	$\overline{\text{EN}} = \text{GND}$	MAX4864L/MAX4865L/MAX4866L, $V_{\text{IN}} = +2.6\text{V}$		8.5	22	μA
			MAX4867, $V_{\text{IN}} = +2.2\text{V}$		8	18	
Shutdown Supply Current	I_{SHD}	$\overline{\text{EN}} = 1.6\text{V}$	MAX4864L/MAX4865L/MAX4866L, $V_{\text{IN}} = 3.6\text{V}$		0.4	2	μA
			MAX4867, $V_{\text{IN}} = 3.6\text{V}$		0.4	2	
GATEN Voltage	V_{GATEN}	1 μA load	MAX4864L/MAX4865L/MAX4866L	9	9.83	10	V
			MAX4867	7.5	7.85	8.0	
GATEN Pulldown Current	I_{PD}	$V_{\text{IN}} > \text{OVLO}$, $V_{\text{GATEN}} = +5.5\text{V}$		12	32	65	mA
GATEP Clamp Voltage	V_{CLAMP}			13.5	16.5	19.5	V
GATEP Pulldown Resistor	R_{GATEP}			32	48	64	k Ω
FLAG Output-Low Voltage	V_{OL}	$I_{\text{SINK}} = 1\text{mA}$				0.4	V
FLAG Leakage Current		$V_{\text{FLAG}} = +5.5\text{V}$				1	μA
$\overline{\text{EN}}$ Input-High Voltage	V_{IH}			1.5			V
$\overline{\text{EN}}$ Input-Low Voltage	V_{IL}					0.4	V

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = +5V$ (MAX4864L/MAX4865L/MAX4866L), $V_{IN} = +4V$ (MAX4867), $T_A = -40^{\circ}C$ to $+85^{\circ}C$, $C_{GATEN} = 500pF$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
\overline{EN} Input Leakage Current	I_{LKG}	$\overline{EN} = GND$ or $+5.5V$			1	μA
TIMING						
Startup Delay	t_{START}	$V_{IN} > UVLO$ to $V_{GATEN} > 0.3V$, Figure 1	20	50	80	ms
FLAG Blanking Time	t_{BLANK}	$V_{GATEN} > 0.3V$ to $V_{FLAG} < 0.3V$, Figure 1	20	50	80	ms
GATEN Turn-On Time	t_{GON}	$C_{GATEN} = 500pF$, $V_{GATEN} = 0.3V$ to $+8V$ (MAX4864L/MAX4865L/MAX4866L) $V_{GATEN} = 0.3V$ to $+7V$ (MAX4867), Figure 1		10		ms
GATEN Turn-Off Time	t_{Goff}	V_{IN} rising at $3V/\mu s$ from $+5V$ to $+8V$ (MAX4864L/MAX4865L/MAX4866L), or from $+4V$ to $+7V$ (MAX4867) $V_{GATEN} = 0.3V$, $C_{GATEN} = 500pF$, Figure 2		7	20	μs
FLAG Assertion Delay	t_{FLAG}	V_{IN} rising at $3V/\mu s$ from $5V$ to $8V$ (MAX4864L/MAX4865L/MAX4866L), or from $+4V$ to $+7V$ (MAX4867), $V_{FLAG} = 0.3V$, Figure 2		3.5		μs
Initial Overvoltage Fault Delay	t_{OVP}	V_{IN} rising at $3V/\mu s$ from $0V$ to $+9V$, time from $V_{IN} = 5V$ to $I_{GATEN} = 80\%$ of I_{PD} (GATEN pulldown current), Figure 3		1.5		μs
Disable Time	t_{DIS}	$V_{\overline{EN}} = +2.4V$, $V_{GATEN} = 0.3V$, Figure 4		2		μs

Note 1: All parts are 100% tested at $+25^{\circ}C$. Electrical limits across the full temperature range are guaranteed by design and correlation.

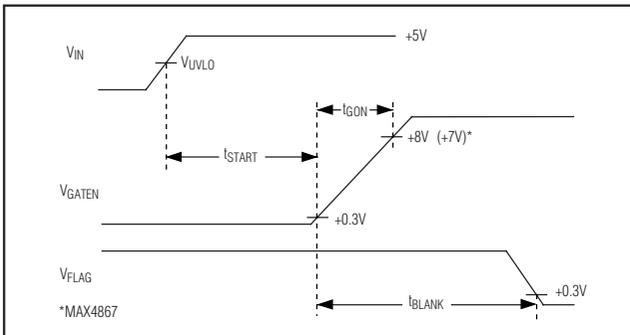


図1. 起動タイミングダイアグラム

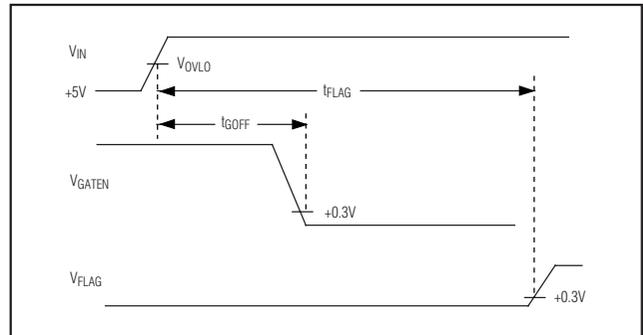


図2. シャットダウンタイミングダイアグラム

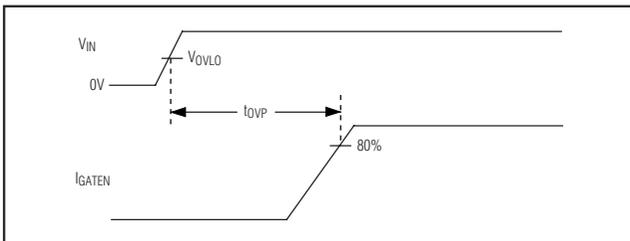


図3. パワーアップ過電圧タイミングダイアグラム

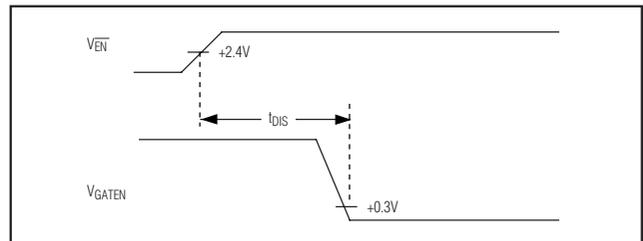


図4. デイセーブルタイミングダイアグラム

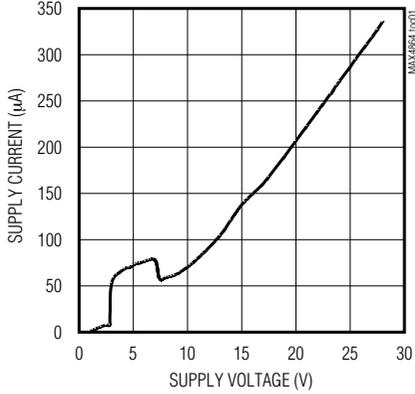
逆極性保護付き、 過電圧保護コントローラ

MAX4864L/MAX4865L/MAX4866L/MAX4867

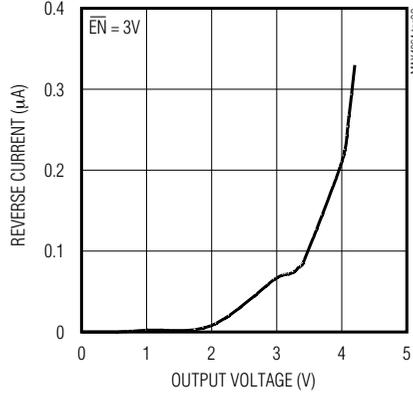
標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

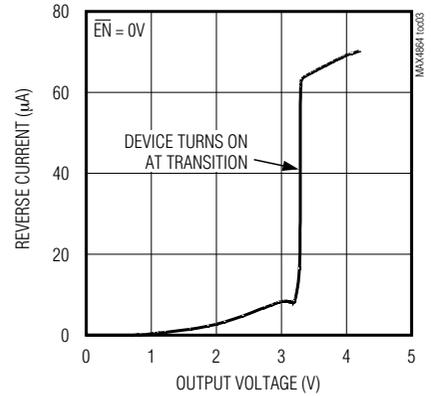
**SUPPLY CURRENT vs. SUPPLY VOLTAGE
(MAX4864L)**



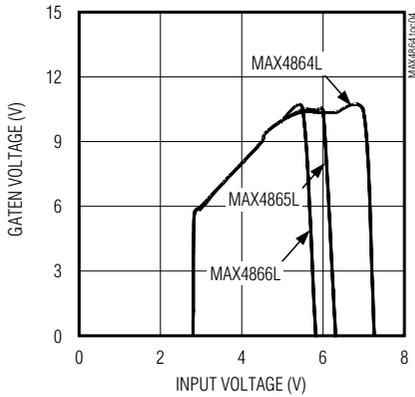
**REVERSE CURRENT vs. OUTPUT VOLTAGE
(MAX4864L)**



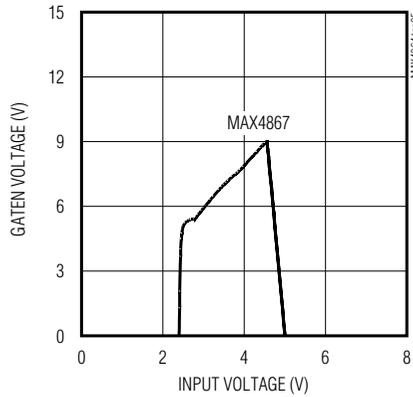
**REVERSE CURRENT vs. OUTPUT VOLTAGE
(MAX4864L)**



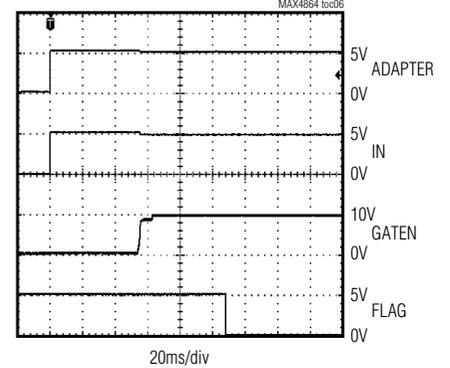
**MAX4864L/MAX4865L/MAX4866L
GATEN VOLTAGE vs. INPUT VOLTAGE**



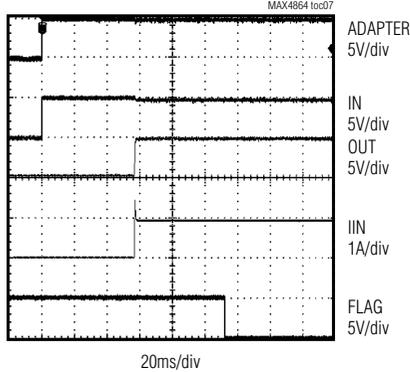
**MAX4867
GATEN VOLTAGE vs. INPUT VOLTAGE**



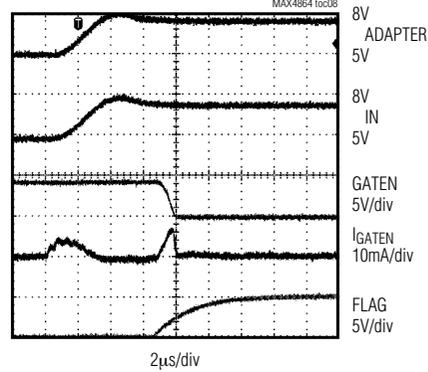
POWER-UP RESPONSE



POWER-UP RESPONSE



OVERVOLTAGE RESPONSE

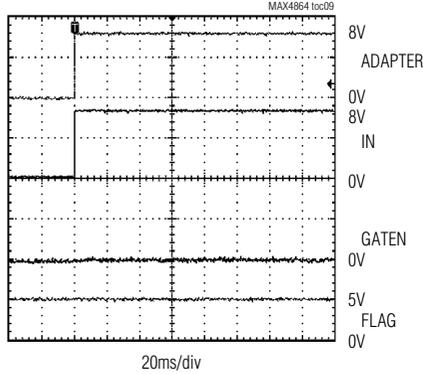


逆極性保護付き、 過電圧保護コントローラ

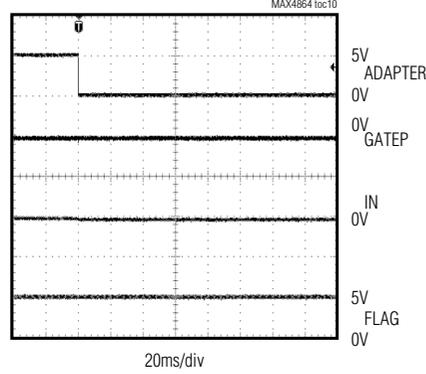
標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

POWER-UP OVERVOLTAGE RESPONSE



NEGATIVE VOLTAGE RESPONSE



端子説明

端子		名称	機能
MAX4864LEUT/ MAX4865LEUT/ MAX4866LEUT/ MAX4867EUT	MAX4864LELT/ MAX4865LELT/ MAX4866LELT/ MAX4867ELT		
1	3	IN	電圧入力。INは、電源入力と過電圧検出入力を兼ねています。
2	1	GND	グラウンド
3	2	FLAG	障害インジケータ出力。 $\overline{\text{EN}}$ がハイになると、FLAGがハイインピーダンスになります。FLAGは、低電圧ロックアウト状態および過電圧ロックアウト状態でハイにアサートされます。FLAGは、通常動作の際にアサート解除されます。FLAGはオープンドレイン出力です。
4	6	GATEN	nチャネルMOSFETゲート駆動出力。GATENは内蔵チャージポンプの出力です。 $V_{UVLO} < V_{IN} < V_{OVLO}$ のとき、GATENはハイに駆動されて外付けnチャネルMOSFETをターンオンします。
5	5	GATEP	pチャネルMOSFETゲート駆動出力。GATEPは、入力がグラウンドよりも高いとき常にオンで、入力がグラウンドよりも低くなるとオフになります。
6	4	$\overline{\text{EN}}$	アクティブローインネーブル入力。通常動作ではグラウンドに接続してください。デバイスをディセーブルしてシャットダウンモードに入れるためには、 $\overline{\text{EN}}$ をハイに駆動してください。

MAX4864L/MAX4865L/MAX4866L/MAX4867

逆極性保護付き、 過電圧保護コントローラ

MAX4864L/MAX4865L/MAX4866L/MAX4867

詳細

MAX4864L/MAX4865L/MAX4866L/MAX4867は、低電圧システムでは最高+28Vの過電圧および負電圧から保護します。入力電圧が過電圧トリップレベルを超えると、MAX4864L/MAX4865L/MAX4866L/MAX4867は低コストの外付けnチャンネルMOSFETをターンオフして保護対象部品の損傷を防ぎます。また、これらのデバイスは、外付けpチャンネルMOSFETを駆動して負電圧入力から保護します。内蔵チャージポンプ(「ファンクションダイアグラム」を参照)は、MOSFETのGATENを駆動してシンプルで堅牢なソリューションを実現します。パワーアップ時には、デバイスは50ms待機してからGATENをハイに駆動します。オープンドレインのFLAG出力は、GATENがハイになってからアサート解除されるまでのさらに50msの間ハイインピーダンスに保たれます。FLAG出力は、過電圧障害に対して直ちにハイをアサートします。

低電圧ロックアウト(UVLO)

MAX4864L/MAX4865L/MAX4866L/MAX4867の標準UVLOレベルは+2.85V一定で、MAX4867のUVLOレベルは+2.5Vです。 V_{IN} がUVLOよりも低いとき、GATENドライバはローに保たれ、FLAGがアサートされます。

過電圧ロックアウト(OVLO)

MAX4864L、MAX4865L、MAX4866L、およびMAX4867の標準OVLOスレッショルドはそれぞれ、+7.4V、+6.35V、+5.8V、+4.65Vです。 V_{IN} がOVLOよりも高いとき、GATENドライバはローに保たれ、FLAGがアサートされます。

FLAG出力

オープンドレインのFLAG出力は、入力電圧に障害が存在するときホストシステムへの信号として使用されます。パワーアップ時に、FLAGは、GATENがターンオンしてからアサート解除されるまでの50msの間ハイに保たれます。FLAGは、過電圧および低電圧障害に対して直ちにアサートします。障害条件が排除されると、FLAGは、GATENがターンオンしてから50ms後にアサート解除されます。プルアップ抵抗器をFLAGからホストシステムのロジックI/O電圧に接続してください。

GATENドライバ

内蔵チャージポンプは低コストのnチャンネルMOSFETの使用でIN電圧を超えてGATENを駆動することを可能にしています。チャージポンプは内蔵の+5.5Vレギュレータで動作します。

実際のGATEN出力電圧は、 V_{IN} が+5.5Vを超えるかまたはOVLOトリップレベルを超えるかのいずれかが早く到来する期間までに、 V_{IN} の約2倍になります。MAX4864Lの標準OVLOは+7.4Vであるため、GATENは+5.5V < V_{IN} < +7.4Vに対して約+10.5Vのほぼ一定に保たれます。MAX4866Lの標準OVLOは+5.8Vですが、これは+5.5V程度に下げることができます。GATEN出力電圧は、「標準動作特性」に示すように、入力電圧の関数です。

GATEPドライバ

入力電圧がグランドを下回ると、GATEPがハイになって外付けpチャンネルMOSFETをターンオフします。入力電圧がグランドを超えると、GATEPはローにプルダウンされてpチャンネルMOSFETをターンオンします。内蔵のクランプは、入力(IN)が+28Vに上昇したときGATEP-IN間電圧が+16Vを超えないようにしてpチャンネルMOSFETを保護します。

デバイスの動作

MAX4864L/MAX4865L/MAX4866L/MAX4867は、デバイスの動作を制御するオンボードステートマシンを実装しています。図5にフローチャートを示します。最初のパワーアップ時に、 V_{IN} < UVLOまたは V_{IN} > OVLOであれば、GATENがOVに保たれ、FLAGがハイになります。UVLO < V_{IN} < OVLOであれば、デバイスは50msの内部遅延後に起動します。内蔵チャージポンプはイネーブルされ、内蔵チャージポンプによってGATENは V_{IN} を超えるようになります。GATENがハイになり始めてから50ms

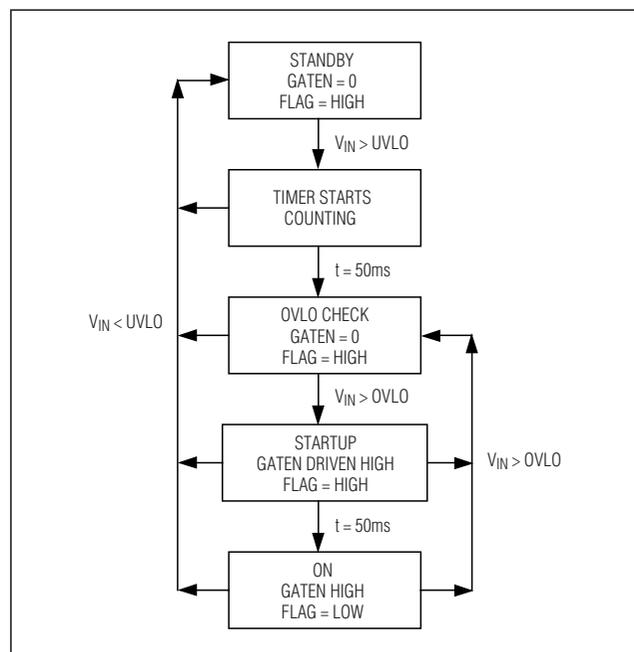


図5. ステートダイアグラム

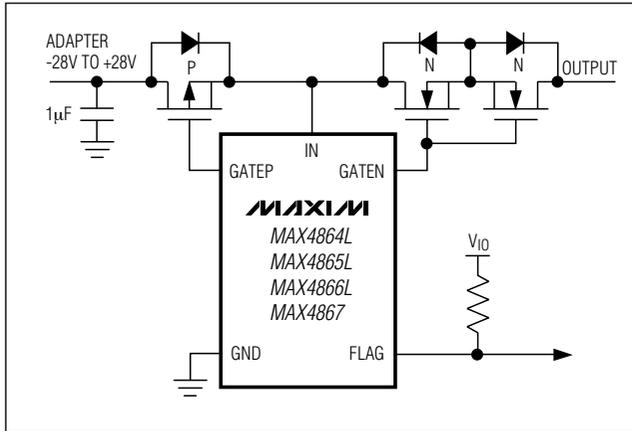


図6. バックトゥバック外付けMOSFET構成

(typ)のFLAGブランキング期間が終了するまで、FLAGは起動時にハイに保たれます。この時点で、デバイスはオン状態になります。

V_{IN} がUVLOを下回った場合は、必ず、FLAGがハイに駆動され、GATENがグラウンドに駆動されます。

アプリケーション情報

MOSFET構成

MAX4864L/MAX4865L/MAX4866L/MAX4867は、「標準動作回路」に示すようにコンプリメンタリMOSFET構成で使用することができますが、図6に示すように単一pチャネルMOSFETと背中合わせのnチャネルMOSFETとで構成することもできます。

MAX4864L/MAX4865L/MAX4866L/MAX4867は、1個のコンプリメンタリMOSFETまたは単一pチャネルMOSFETと複数の背中合わせのnチャネルMOSFETを駆動します。背中合わせ構成では、アダプタが存在しないときやアダプタ電圧がUVLOスレッショルド未満のとき逆電流がほぼゼロになります。

表1. MOSFETの推奨製品

PART	CONFIGURATION/ PACKAGE	V _{GS} MAX (V)	V _{DS} MAX (V)	R _{ON} AT 4.5V (mΩ)	MANUFACTURER	
Si5504DC	Complementary MOSFET/1206-8	±20	+30	143 (n-MOSFET)	Vishay Siliconix	
			-30	290 (p-MOSFET)		
Si5902DC	Dual/1206-8	±20	+30	143 (n-MOSFET)		
Si1426DH	Single/µDFN-6	±20	+30	115 (n-MOSFET)		
Si5435DC	Single/1206-8	±20	-30	80 (p-MOSFET)		
FDC6561AN	Dual/SSOT-6	±20	+30	145 (n-MOSFET)		Fairchild Semiconductor
FDG315N	Single/µDFN-6	±20	+30	160 (n-MOSFET)		
FDC658P	Single/SSOT-6	±20	-30	75 (p-MOSFET)		
FDC654P	Single/SSOT-6	±20	-30	125 (p-MOSFET)		

逆漏えい電流が問題でなければ、1個のMOSFETを使用することができます。この方法は、同種類のMOSFETを使用したとき損失が背中合わせの構成の場合の半分になり、低コストのソリューションとなります。入力を実際にローにプルダウンすると、MOSFET内の寄生ボディダイオードによって出力もローにプルダウンされます。これが問題であれば、背中合わせの構成を使用する必要があります。

MOSFETの選択

MAX4864L/MAX4865L/MAX4866L/MAX4867は、コンプリメンタリMOSFETまたは単一pチャネルMOSFETとデュアル背中合わせnチャネルMOSFET用に設計されています。多くの場合、4.5VのV_{GS}に対応するR_{DS(ON)}付きMOSFETが使用に適しています。また、MOSFETがMAX4864L/MAX4865L/MAX4866L/MAX4867の+28V INの全範囲に対する耐性を持つように、V_{DS}を+30Vとします。表1は、MAX4864L/MAX4865L/MAX4866L/MAX4867に使用するのに適したMOSFETの選択肢を示します。

IN バイパスに関して

ほとんどのアプリケーションには、ADAPTERを1µFのセラミックコンデンサでGNDにバイパスしてください。リード長が長いために電源のインダクタンスが大きい場合は、LCタンク回路によるオーバシュートが発生しないよう注意し、INが+30Vの絶対最大定格を超えないように必要に応じて保護してください。

ESDの試験条件

ESDの性能は多くの条件に左右されます。MAX4864L/MAX4865L/MAX4866L/MAX4867は、ADAPTERを1µFのセラミックコンデンサでグラウンドにバイパスしたときのINへの+15kVの標準ESD抵抗に対して動作が保証されています。

逆極性保護付き、 過電圧保護コントローラ

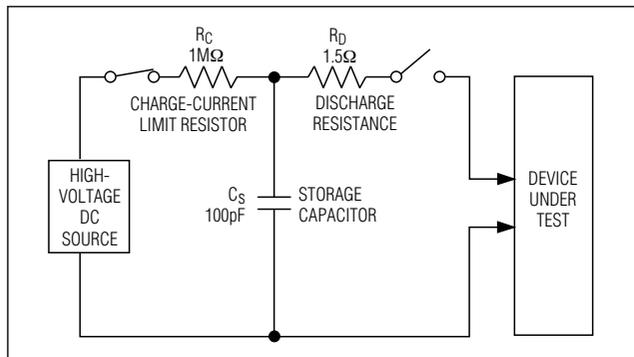


図7. ヒューマンボディモデルによるESD試験モデル

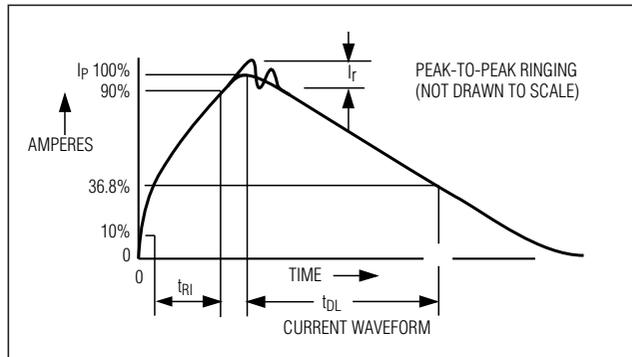


図8. ヒューマンボディモデルによる電流波形

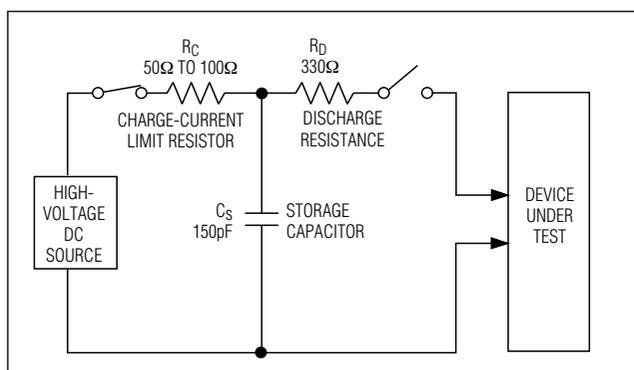


図9. IEC 1000-4-2 ESD試験モデル

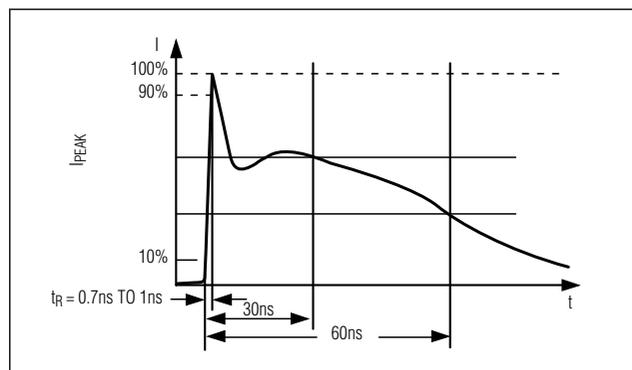


図10. IEC 1000-4-2 ESD発生器の電流波形

ヒューマンボディモデル

図7はヒューマンボディモデルを示し、図8はローインピーダンスに対して放電したときにヒューマンボディモデルが生成する電流波形を示します。このモデルでは測定するESD電圧まで充電された100pFコンデンサを使用しています。この電圧は、1.5kΩの抵抗器を通してデバイスに放電されます。

IEC 1000-4-2

1996年1月以後、EUで製造/販売されたすべての機器は、厳格なIEC 1000-4-2仕様を満たすことが求められています。IEC 1000-4-2規格は、完成品のESD試験と性能に適用されます。ただし、この規格は、集積回路に特に言及していません。MAX4864L/MAX4865L/MAX4866L/MAX4867は、ESD保護部品を追加することなくIEC 1000-4-2のレベル3に合う機器を設計する際に役立ちます。

ヒューマンボディモデルとIEC 1000-4-2を使用して行われる各試験の主な相違は、IEC 1000-4-2ではピーク電流が大きくなることです。IEC 1000-4-2 ESD試験モデル(図9)では直列抵抗が低いため、この規格に従って測定したESD耐電圧は、一般にヒューマンボディモデルを採用して測定したESD耐電圧よりも低くなります。図10は、±8kV IEC 1000-4-2レベル4 ESD接触放電試験に関する電流波形を示します。エアギャップ試験は、デバイスに充電したプローブを近づけることによって行います。接触放電法では、プローブを充電する前にプローブをデバイスに接続します。

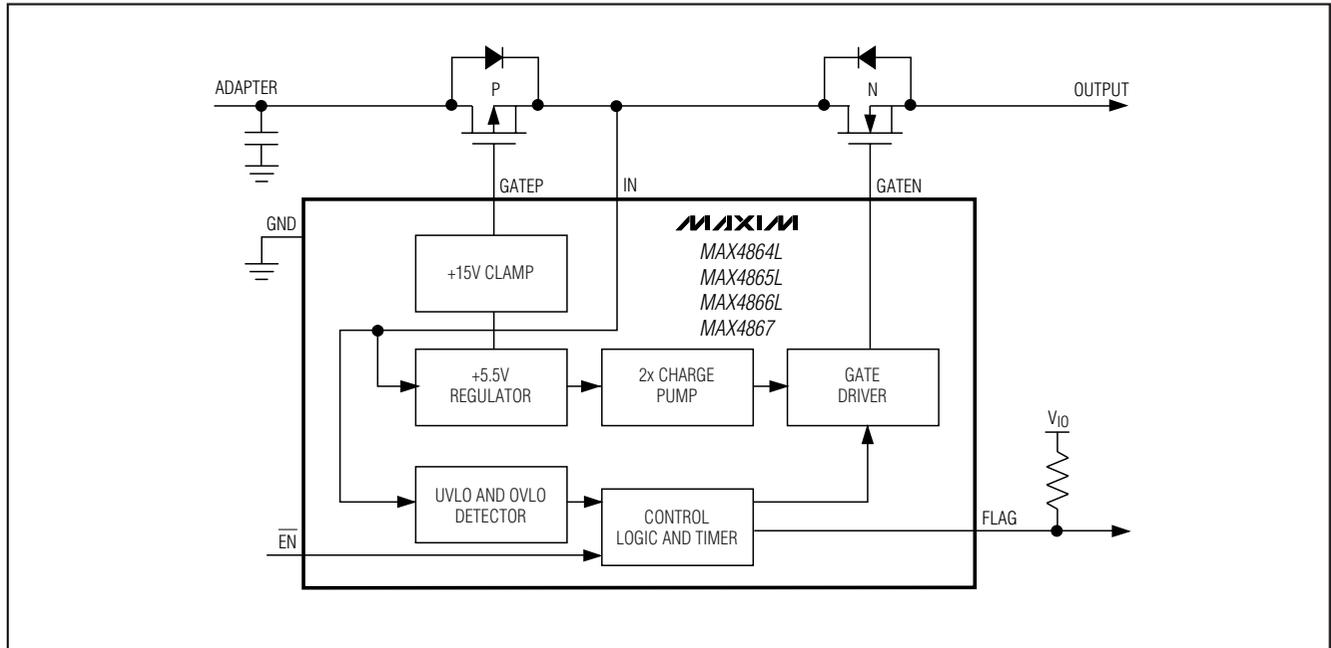
チップ情報

TRANSISTOR COUNT: 727

PROCESS TECHNOLOGY: BiCMOS

逆極性保護付き、 過電圧保護コントローラ

ファンクションダイアグラム



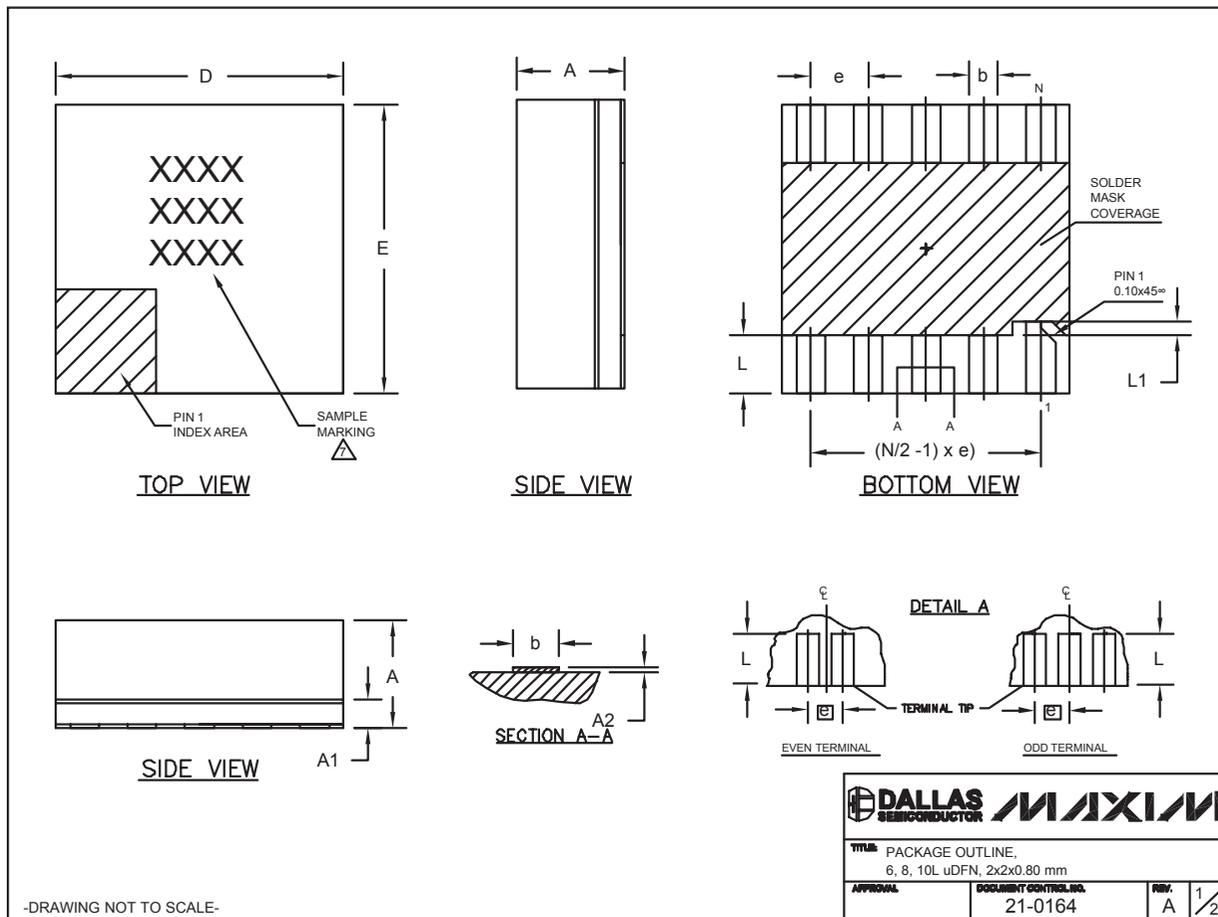
MAX4864L/MAX4865L/MAX4866L/MAX4867

逆極性保護付き、 過電圧保護コントローラ

MAX4864L/MAX4865L/MAX4866L/MAX4867

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



6, 8, 10L uDFN:EPS

逆極性保護付き、 過電圧保護コントローラ

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS			
SYMBOL	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	0.15	0.20	0.25
A2	0.020	0.025	0.035
D	1.95	2.00	2.05
E	1.95	2.00	2.05
L	0.30	0.40	0.50
L1	0.10 REF.		

PACKAGE VARIATIONS				
PKG. CODE	N	e	b	(N/2 - 1) x e
L622-1	6	0.65 BSC	0.30±0.05	1.30 REF.
L822-1	8	0.50 BSC	0.25±0.05	1.50 REF.
L1022-1	10	0.40 BSC	0.20±0.03	1.60 REF.

NOTES:

1. ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
 2. COPLANARITY SHALL NOT EXCEED 0.08mm.
 3. WARPAGE SHALL NOT EXCEED 0.10mm.
 4. PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
 5. "N" IS THE TOTAL NUMBER OF LEADS.
 6. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- △ MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

-DRAWING NOT TO SCALE-

	
TITLE PACKAGE OUTLINE, 6, 8, 10L uDFN, 2x2x0.80 mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0164
REV. A	2/2

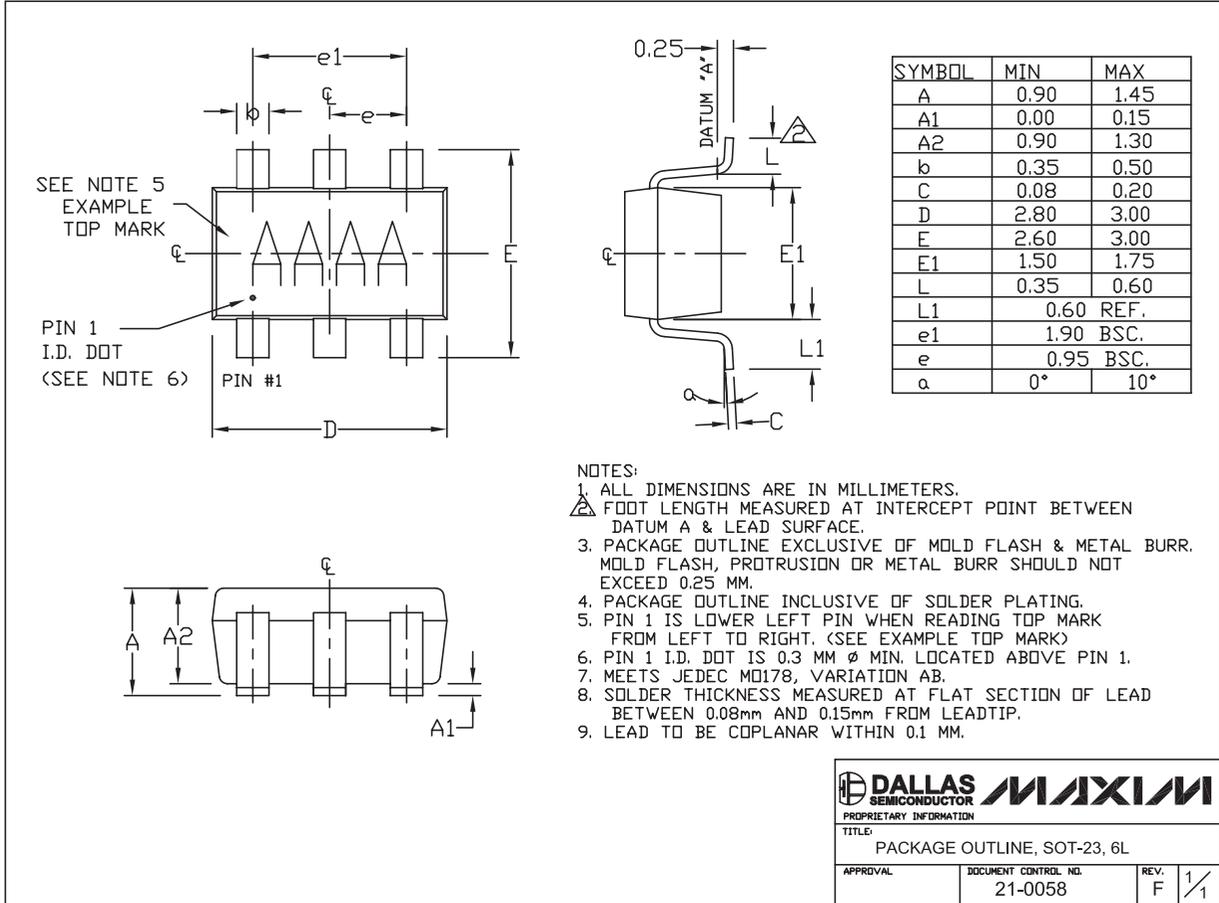
MAX4864L/MAX4865L/MAX4866L/MAX4867

逆極性保護付き、 過電圧保護コントローラ

MAX4864L/MAX4865L/MAX4866L/MAX4867

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



6LSOT.EPS

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

12 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2005 Maxim Integrated Products, Inc. All rights reserved.

MAXIM is a registered trademark of Maxim Integrated Products.