

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

概要

MAX4589は、50 及び75 機器において最大200MHzの周波数でRF及びビデオ信号を処理するために設計された低電圧デュアル2チャンネルマルチプレクサです。フレキシブルなデジタルインタフェースにより、パラレルインタフェース又はSPI™/QSPI™/MICROWIRE™シリアルポートを通じて内部の制御が可能です。

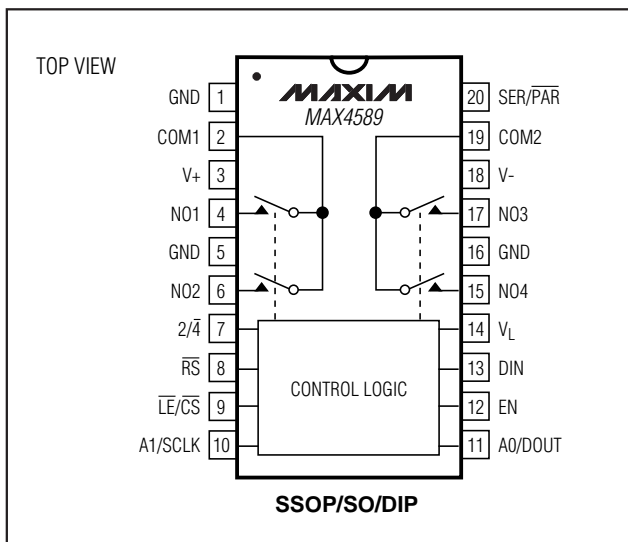
MAX4589の各チャンネルはT型スイッチ構成を使って設計されているため、優れた高周波数オフアイソレーションを提供します。MAX4589はオン抵抗が60 (max)と低く、全チャンネルのオン抵抗マッチングが4 (max)となっています。さらに、オン抵抗は指定信号範囲にわたって平坦(2 max)です。オフリーク電流は $T_A = +25$ で1nA以下、 $T_A = +85$ で10nA以下です。

MAX4589は+2.7V ~ +12V単一電源又は±2.7V ~ ±6Vデュアル電源で動作します。+5V電源で動作する場合、入力はTTL及びCMOSとコンパチブルです。MAX4589は20ピンDIP、ワイドSOP及びSSOPパッケージで供給されています。

アプリケーション

RFスイッチング
ビデオ信号分配
高速データ収集
自動試験機器
ネットワーク

ピン配置



特長

- ◆ 低インサージョンロス: < -2.5dB(100MHzまで)
- ◆ 高オフアイソレーション: -74dB(10MHz)
- ◆ 低クロストーク: < -70dB(10MHzまで)
- ◆ -0.1dB信号帯域幅: 20MHz
- ◆ -3dB信号帯域幅: 200MHz
- ◆ オン抵抗(±5V電源): 60 (max)
- ◆ オン抵抗マッチング(±5V電源): 4 (max)
- ◆ オン抵抗平坦性(±5V電源): 2 (max)
- ◆ 電源: +2.7V ~ +12V単一
±2.7V ~ ±6Vデュアル
- ◆ 低消費電力: < 20µW
- ◆ 双方向のレイルトゥレイル®信号に対応
- ◆ パラレル又はSPI/QSPI/MICROWIREコンパチブルのシリアルインタフェース
- ◆ ESD保護: ±2kV以上(3015.7法)
- ◆ TTL/CMOSコンパチブル入力($V_L = +5V$)

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX4589CAP	0°C to +70°C	20 SSOP
MAX4589CWP	0°C to +70°C	20 Wide SO
MAX4589CPP	0°C to +70°C	20 Plastic DIP
MAX4589EAP	-40°C to +85°C	20 SSOP
MAX4589EWP	-40°C to +85°C	20 Wide SO
MAX4589EPP	-40°C to +85°C	20 Plastic DIP

SPI及びQSPIはMotorola, Inc.の商標です。

MICROWIREはNational Semiconductor Corp.の商標です。

レイルトゥレイルは日本モトローラの登録商標です。

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND)

V+	-0.3V to +13V
V _L	-0.3V to (V ₊ + 0.3V) or 7V (whichever is lower)
V-	-13V to +0.3V
V+ to V-	-0.3V to +13V
V _{NO_} , V _{COM_} to GND (Note 1)	(V- - 0.3V) to (V+ + 0.3V)
2/4, \overline{RS} , \overline{LE} , \overline{CS} , A1/SCLK, AO/DOUT, EN, DIN, SER/ \overline{PAR} to GND	-0.3V to (V+ + 0.3V)
Continuous Current into Any Terminal	±20mA
Peak Current into Any Terminal (pulsed at 1ms, 10% duty cycle)	±40mA

ESD per Method 3015.7	±2kV
Continuous Power Dissipation (T _A = +70°C)	
SSOP (derate 9.1mW/°C above +70°C)	727mW
Wide SO (derate 10mW/°C above +70°C)	800mW
Plastic DIP (derate 11.1mW/°C above +70°C)	889mW
Operating Temperature Ranges	
MAX4589C_P	0°C to +70°C
MAX4589E_P	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10sec)	+300°C

Note 1: Voltages on these pins exceeding V+ or V- are clamped by internal diodes. Limit forward diode current to maximum current rating.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—Dual Supplies

(V+ = V_L = +4.5V to +5.5V, V- = -4.5V to -5.5V, V_{INH} = +2.4V, V_{INL} = +0.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C, V+ = V_L = +5V, V- = -5V.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T _A	MIN	TYP	MAX	UNITS
ANALOG SWITCH							
Analog Signal Range (Note 3)	V _{COM_} , V _{NO_}			V-		V+	V
On-Resistance	R _{ON}	V+ = 5V, V- = -5V, V _{NO_} = ±2V, I _{COM_} = 4mA	+25°C		40	60	Ω
			C, E			75	
On-Resistance Match Between Channels (Note 4)	ΔR _{ON}	V+ = 5V, V- = 5V, V _{NO_} = ±2V, I _{COM_} = 4mA	+25°C		1	4	Ω
			C, E			5	
On-Resistance Flatness (Note 5)	R _{FLAT(ON)}	V+ = 5V; V- = -5V; V _{NO_} = 1V, 0, -1V; I _{COM_} = 4mA	+25°C		0.5	2.5	Ω
			C, E			3	
NO_ Off-Leakage Current (Note 6)	I _{NO_ (OFF)}	V+ = 5.5V, V- = -5.5V, V _{COM_} = ±4.5V, V _{NO_} = ∓4.5V	+25°C	-1	0.01	1	nA
			C, E	-10		10	
COM_ Off-Leakage Current (Note 6)	I _{COM_ (OFF)}	V+ = 5.5V, V- = -5.5V, V _{COM_} = ±4.5V, V _{NO_} = ∓4.5V	+25°C	-2	0.01	2	nA
			C, E	-20		20	
COM_ On-Leakage Current (Note 6)	I _{COM_ (ON)}	V+ = 5.5V, V- = -5.5V, V _{COM_} = ±4.5V, V _{NO_} = floating	+25°C	-2	0.01	2	nA
			C, E	-20		20	
LOGIC INPUTS (2/4, \overline{RS}, $\overline{LE}/\overline{CS}$, A1/SCLK, AO/DOUT, EN, DIN, SER/\overline{PAR})							
Input Logic Threshold High	V _{INH}		C, E	2.4	1.7		V
Input Logic Threshold Low	V _{INL}		C, E		1.5	0.8	V
Input Threshold Hysteresis					0.2		V
Input Current	I _{IN}	V _{IN_} = 0 or V _L	C, E	-1	0.03	1	μA

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

ELECTRICAL CHARACTERISTICS—Dual Supplies (continued)

($V_+ = V_L = +4.5V$ to $+5.5V$, $V_- = -4.5V$ to $-5.5V$, $V_{INH} = +2.4V$, $V_{INL} = +0.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +5V$, $V_- = -5V$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
LOGIC OUTPUT (SERIAL INTERFACE)							
DOUT Logic Low Output	V_{OL}	$I_{SINK} = 3.2mA$	C, E			0.4	V
DOUT Logic High Output	V_{OH}	$I_{SOURCE} = -1mA$	C, E	$V_L - 1$			V
SWITCH DYNAMIC CHARACTERISTICS							
Turn-On Time	t_{ON}	$V_{NO_} = 3V$, $V_+ = 4.5V$, $V_- = -4.5V$, Figure 1	$+25^\circ C$		380	550	ns
			C, E			600	
Turn-Off Time	t_{OFF}	$V_{NO_} = 3V$, $V_+ = 4.5V$, $V_- = -4.5V$, Figure 1	$+25^\circ C$		150	300	ns
			C, E			350	
Break-Before-Make Time Delay (Note 3)	t_{BBM}	$V_{NO_} = 3V$, $V_+ = 5.5V$, $V_- = -5.5V$, Figure 2	C, E	10	180		ns
Charge Injection	Q	$C_L = 1.0nF$, $V_{NO_} = 0$, $R_S = 0$, Figure 3	$+25^\circ C$		15		pC
NO_ Off-Capacitance	$C_{NO_}(OFF)$	$V_{NO_} = 0$, $f_{IN} = 1MHz$, Figure 4	$+25^\circ C$		2		pF
COM_ Off-Capacitance	$C_{COM_}(OFF)$	$V_{COM_} = 0$, $f_{IN} = 1MHz$, Figure 4	$+25^\circ C$		4		pF
COM_ On-Capacitance	$C_{COM_}(ON)$	$V_{COM_} = 0$, $f_{IN} = 1MHz$, Figure 4	$+25^\circ C$		6		pF
Off-Isolation (Note 7)	V_{ISO}	$V_{NO_} = 1V_{RMS}$, $f = 10MHz$, all channels off, Figure 5	$+25^\circ C$		-74		dB
Channel-to-Channel Crosstalk	V_{CT}	$V_{NO_} = 1V_{RMS}$, $f = 10MHz$, Figure 5	$+25^\circ C$		-70		dB
-3dB Bandwidth	BW	Figure 5	$+25^\circ C$	2-channel mode	200		MHz
				4-channel mode	150		
-0.1dB Bandwidth	BW	Figure 5	$+25^\circ C$	2-channel mode	20		MHz
				4-channel mode	15		
PARALLEL-INTERFACE TIMING							
A_+ , EN to \overline{LE} Rise Setup Time	t_{DS}	Figure 6	C, E	80			ns
A_+ , EN to \overline{LE} Rise Hold Time	t_{DH}	Figure 6	C, E	0			ns
\overline{LE} Low Pulse Width	t_L	Figure 6	C, E	80			ns
\overline{RS} Low Pulse Width	t_{RS}	Figure 6	C, E	80			ns
SERIAL-INTERFACE TIMING							
Operating Frequency	f_{CLK}	Figure 7	C, E			6.25	MHz
SCLK Pulse Width High	t_{CH}	Figure 7	C, E	80			ns
SCLK Pulse Width Low	t_{CL}	Figure 7	C, E	80			ns
DIN to SCLK Rise Setup Time	t_{DS}	Figure 7	C, E	60			ns
DIN to SCLK Rise Hold Time	t_{DH}	Figure 7	C, E	0			ns

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

ELECTRICAL CHARACTERISTICS—Dual Supplies (continued)

($V_+ = V_L = +4.5V$ to $+5.5V$, $V_- = -4.5V$ to $-5.5V$, $V_{INH} = +2.4V$, $V_{INL} = +0.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +5V$, $V_- = -5V$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
\overline{CS} Fall to SCLK Rise Setup Time	t_{CSS0}	Figure 7	C, E	50			ns
\overline{CS} Fall to SCLK Rise Hold Time	t_{CSS1}	Figure 7	C, E	80			ns
\overline{CS} Rise to SCLK Rise Hold Time	t_{CSH1}	Figure 7	C, E	0			ns
\overline{CS} Rise to SCLK Rise Setup Time	t_{CSS1}	Figure 7	C, E	80			ns
SCLK Rise to DOUT Valid	t_{DO}	$C_L = 50pF$, Figure 7	C, E			150	ns
\overline{RS} Low Pulse Width	t_{RS}	Figure 6	C, E	80			ns
POWER SUPPLY							
Power-Supply Range	V_+, V_-			± 2.7		± 6	V
	V_L			$+2.7$		V_+	
V_+ Supply Current	I_+	$V_- = -5.5V, V_+ = 5.5V$	$+25^\circ C$	-1	0.0001	1	μA
			C, E	-10		10	
V_- Supply Current	I_-	$V_- = -5.5V, V_+ = 5.5V$	$+25^\circ C$	-1	0.0001	1	μA
			C, E	-10		10	
V_L Supply Current	I_L	$V_L = 5.5V$, all $V_{IN} = 0$ or V_L	C, E	-10	2	10	μA

ELECTRICAL CHARACTERISTICS—Single +5V Supply

($V_+ = V_L = +4.5V$ to $+5.5V$, $V_- = 0$, $V_{INH} = +2.4V$, $V_{INL} = +0.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +5V$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
ANALOG SWITCH							
Analog Signal Range (Note 3)	$V_{COM_}, V_{NO_}$			0		V_+	V
On-Resistance	R_{ON}	$V_+ = 5V, V_{NO_} = 3V, I_{COM_} = 4mA$	$+25^\circ C$		80	120	Ω
			C, E			150	
On-Resistance Match Between Channels (Note 4)	ΔR_{ON}	$V_+ = 5V, V_{NO_} = 3V, I_{COM_} = 4mA$	$+25^\circ C$		1	8	Ω
			C, E			10	
On-Resistance Flatness (Note 5)	$R_{FLAT(ON)}$	$V_+ = 5V; I_{COM_} = 4mA; V_{NO_} = 2V, 3V, 4V$	$+25^\circ C$		4	10	Ω
			C, E			12	
NO_+ Off-Leakage Current (Notes 6, 8)	$I_{NO_+ (OFF)}$	$V_+ = 5.5V; V_{COM_} = 4.5V, 1V; V_{NO_+} = 1V, 4.5V$	$+25^\circ C$	-1	0.005	1	nA
			C, E	-10		10	
COM_+ Off-Leakage Current (Notes 6, 8)	$I_{COM_+ (OFF)}$	$V_+ = 5.5V; V_{COM_} = 4.5V, 1V; V_{NO_+} = 1V, 4.5V$	$+25^\circ C$	-2	0.005	2	nA
			C, E	-20		20	
COM_+ On-Leakage Current (Notes 6, 8)	$I_{COM_+ (ON)}$	$V_+ = 5.5V; V_{COM_} = 4.5V, 1V; V_{NO_+} = 4.5V, 1V, \text{ or floating}$	$+25^\circ C$	-2	0.005	2	nA
			C, E	-20		20	

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

ELECTRICAL CHARACTERISTICS—Single +5V Supply (continued)

(V+ = VL = +4.5V to +5.5V, V- = 0, VINH = +2.4V, VINL = +0.8V, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C, V+ = VL = +5V.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	TA	MIN	TYP	MAX	UNITS
LOGIC INPUTS (2/4, RS, LE/CS, A1/SCLK, AO/DOUT, EN, DIN, SER/PAR)							
Input Logic Threshold High	VINH		C, E	2.4	1.7		V
Input Logic Threshold Low	VINL		C, E		1.5	0.8	V
Input Threshold Hysteresis					0.2		V
Input Current	IIN	VIN = 0 or VL	C, E	-1		1	μA
LOGIC OUTPUT (SERIAL INTERFACE)							
DOUT Logic Low Output	VOL	ISINK = 3.2mA	C, E			0.4	V
DOUT Logic High Output	VOH	ISOURCE = -1mA	C, E	VL - 1			V
SWITCH DYNAMIC CHARACTERISTICS							
Turn-On Time	tON	VNO_ = 3V, V+ = 4.5V, Figure 1	+25°C		550	800	ns
			C, E			900	
Turn-Off Time	tOFF	VNO_ = 3V, V+ = 4.5V, Figure 1	+25°C		150	300	ns
			C, E			350	
Break-Before-Make Time Delay (Note 3)	tBBM	VNO_ = 3V, V+ = 5.5V, Figure 2	C, E	10	200		ns
Charge Injection	Q	CL = 1.0nF, VNO_ = 2.5V, RS = 0, Figure 3	+25°C		5		pC
Off-Isolation	VISO	VNO_ = 1VRMS, f = 10MHz, all channels off, Figure 5	+25°C		-65		dB
Channel-to-Channel Crosstalk	VCT	VNO_ = 1VRMS, f = 10MHz, Figure 5	+25°C		-70		dB
-3dB Bandwidth	BW	Figure 5	+25°C	2-channel mode	100		MHz
				4-channel mode	75		
-0.1dB Bandwidth	BW	Figure 5	+25°C	2-channel mode	10		MHz
				4-channel mode	7		
PARALLEL-INTERFACE TIMING							
A_, EN to LE Rise Setup Time	tDS	Figure 6	C, E	80			ns
A_, EN to LE Rise Hold Time	tDH	Figure 6	C, E	0			ns
LE Low Pulse Width	tL	Figure 6	C, E	80			ns
RS Low Pulse Width	trS	Figure 6	C, E	80			ns

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

ELECTRICAL CHARACTERISTICS—Single +5V Supply (continued)

($V_+ = V_L = +4.5V$ to $+5.5V$, $V_- = 0$, $V_{INH} = +2.4V$, $V_{INL} = +0.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +5V$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
SERIAL-INTERFACE TIMING							
Operating Frequency	fCLK	Figure 7	C, E			6.25	ns
SCLK Pulse Width High	t _{CH}	Figure 7	C, E	80			ns
SCLK Pulse Width Low	t _{CL}	Figure 7	C, E	80			ns
DIN to SCLK Rise Setup Time	t _{DS}	Figure 7	C, E	60			ns
DIN to SCLK Rise Hold Time	t _{DH}	Figure 7	C, E	0			ns
\overline{CS} Fall to SCLK Rise Setup Time	t _{CSS0}	Figure 7	C, E	50			ns
\overline{CS} Rise to SCLK Rise Hold Time	t _{CSH1}	Figure 7	C, E	0			ns
\overline{CS} Rise to SCLK Rise Setup Time	t _{CSS1}	Figure 7	C, E	80			ns
\overline{CS} Fall to SCLK Rise Hold Time	t _{CSS1}	Figure 7	C, E	80			ns
SCLK Rise to DOUT Valid	t _{DO}	$C_L = 50pF$, Figure 7	C, E			150	ns
\overline{RS} Low Pulse Width	t _{RS}	Figure 6	C, E	80			ns
POWER SUPPLY							
Power-Supply Range	V_+			2.7		12	V
	V_L	$V_+ \leq 6.5V$		2.7		V_+	V
		$V_+ > 6.5V$		2.7		6.5	
V_+ Supply Current	I_+	$V_+ = 5.5V$, $V_{IN} = 0$ or V_L	$+25^\circ C$	-1		1	μA
			C, E	-10		10	
V_L Supply Current	I_L	$V_L = 5.5V$, all $V_{IN_} = 0$ or V_L	C, E	-10	2	10	μA

ELECTRICAL CHARACTERISTICS—Single +3V Supply

($V_+ = V_L = +2.7V$ to $+3.6V$, $V_- = 0$, $V_{INH} = +2V$, $V_{INL} = +0.5V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +3V$.)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
ANALOG SWITCH							
Analog Signal Range (Note 3)	$V_{COM_} V_{NO}$			0		V_+	V
On-Resistance	R_{ON}	$V_+ = 2.7V$, $V_{NO_} = 1V$, $I_{COM_} = 1mA$	$+25^\circ C$		240	350	Ω
			C, E			450	
LOGIC INPUT ($2/4$, \overline{RS}, $\overline{LE/\overline{CS}}$, $A1/SCLK$, $AO/DOUT$, EN, DIN, SER/\overline{PAR})							
Input Logic Threshold High	V_{INH}		C, E	2.0			V
Input Logic Threshold Low	V_{INL}		C, E			0.5	V
Input Current	I_{IN}	$V_{IN_} = 0$ or V_L	C, E	-1		1	μA
SWITCH DYNAMIC CHARACTERISTICS							
Turn-On Time	t_{ON}	$V_{NO_} = 1.5V$, $V_+ = 2.7V$, Figure 1	$+25^\circ C$		700	1000	ns
			C, E			1200	
Turn-Off Time	t_{OFF}	$V_{NO_} = 1.5V$, $V_+ = 2.7V$, Figure 1	$+25^\circ C$		250	400	ns
			C, E			500	
Break-Before-Make Time Delay (Note 3)	t_{BBM}	$V_{NO_} = 1.5V$, $V_+ = 3.6V$, Figure 2	C, E	10	350		ns

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

ELECTRICAL CHARACTERISTICS—Single +3V Supply (continued)

($V_+ = V_L = +2.7V$ to $+3.6V$, $V_- = 0$, $V_{INH} = +2V$, $V_{INL} = +0.5V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$, $V_+ = V_L = +3V$.)

PARAMETER	SYMBOL	CONDITIONS	T_A	MIN	TYP	MAX	UNITS
PARALLEL-INTERFACE TIMING							
A_-, EN to \overline{LE} Rise Setup Time	t_{DS}	Figure 6	C, E	200			ns
A_-, EN to \overline{LE} Rise Hold Time	t_{DH}	Figure 6	C, E	0			ns
\overline{LE} Low Pulse Width	t_L	Figure 6	C, E	200			ns
\overline{RS} Low Pulse Width	t_{RS}	Figure 6	C, E	80			ns
SERIAL-INTERFACE TIMING							
Operating Frequency	f_{CLK}	Figure 7	C, E			2.1	MHz
SCLK Pulse Width High	t_{CH}	Figure 7	C, E	200			ns
SCLK Pulse Width Low	t_{CL}	Figure 7	C, E	200			ns
DIN to SCLK Rise Setup Time	t_{DS}	Figure 7	C, E	100			ns
DIN to SCLK Rise Hold Time	t_{DH}	Figure 7	C, E	0			ns
\overline{CS} Fall to SCLK Rise Setup Time	t_{CSS0}	Figure 7	C, E	100			ns
\overline{CS} Rise to SCLK Rise Hold Time	t_{CSH1}	Figure 7	C, E	0			ns
\overline{CS} Rise to SCLK Rise Setup Time	t_{CSS1}	Figure 7	C, E	200			ns
\overline{CS} Fall to SCLK Rise Hold Time	t_{CSS1}	Figure 7	C, E	200			ns
SCLK Rise to DOUT Valid	t_{DO}	$C_L = 50pF$, Figure 7	C, E			250	ns
\overline{RS} Low Pulse Width	t_{RS}	Figure 6	C, E	80			ns
POWER SUPPLY							
V_+ Supply Current	I_+	$V_+ = 3.6V$, $V_{IN} = 0$ or V_L	+25°C	-1		1	μA
			C, E	-10		10	
V_L Supply Current	I_L	$V_L = 3.6V$, all $V_{IN} = 0$ or V_L	C, E	-10	1	10	μA

Note 2: The algebraic convention is used in this data sheet; the most negative value is shown in the minimum column.

Note 3: Guaranteed by design.

Note 4: $\Delta R_{ON} = R_{ON(MAX)} - R_{ON(MIN)}$.

Note 5: Resistance flatness is defined as the difference between the maximum and the minimum value of on-resistance as measured over the specified analog-signal range.

Note 6: Leakage parameters are 100% tested at maximum rated hot temperature and guaranteed by correlation at $T_A = +25^\circ C$.

Note 7: Off-isolation = $20 \log_{10} [V_{COM_} / V_{NO_}]$, $V_{COM_}$ = output, $V_{NO_}$ = input to off switch.

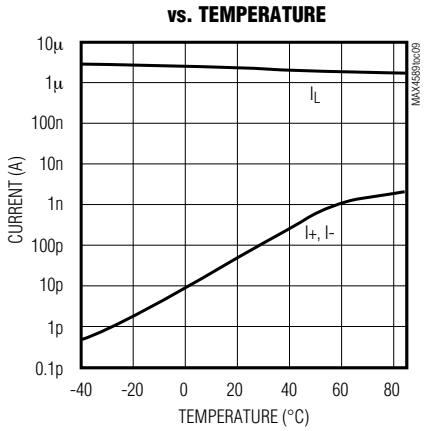
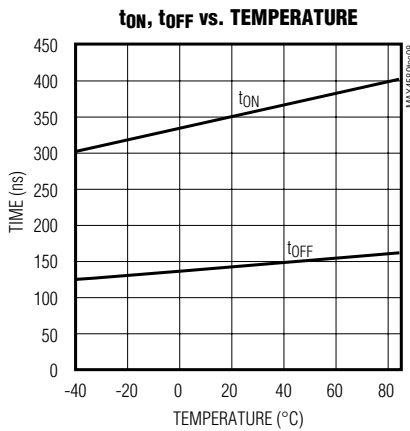
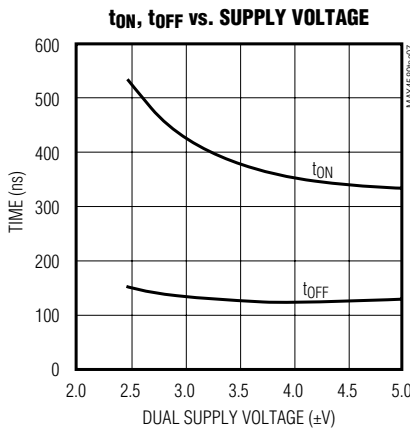
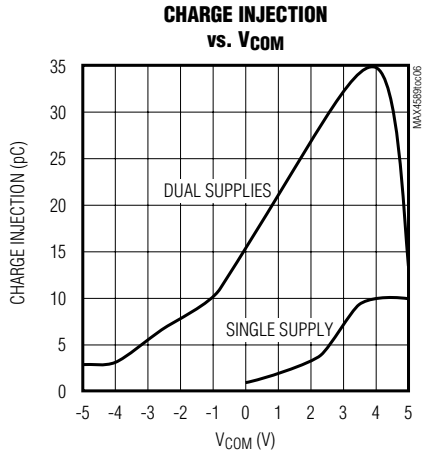
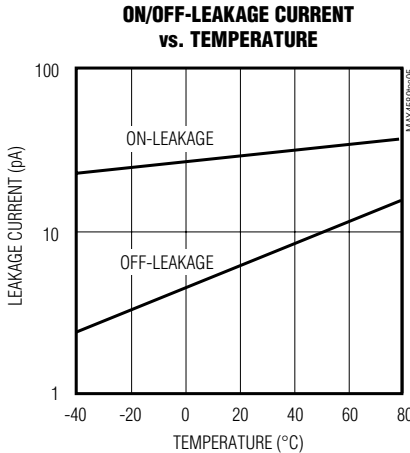
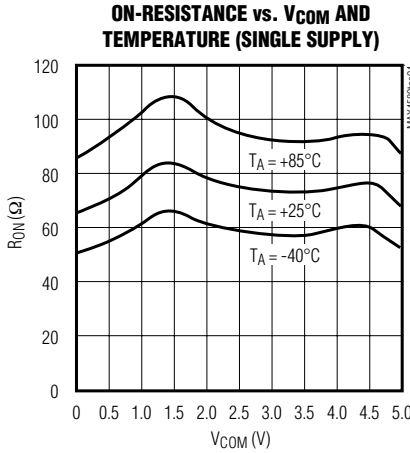
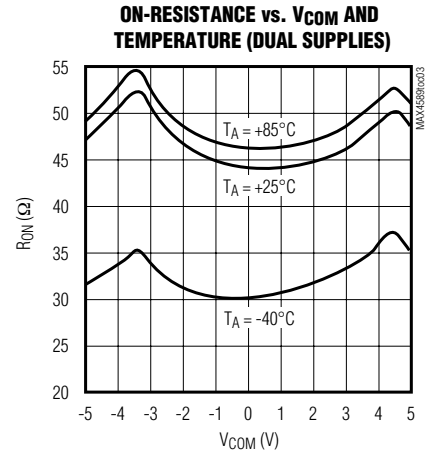
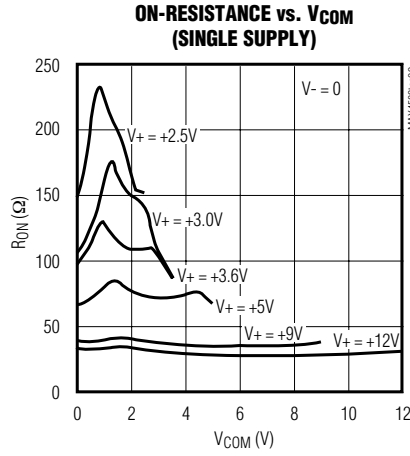
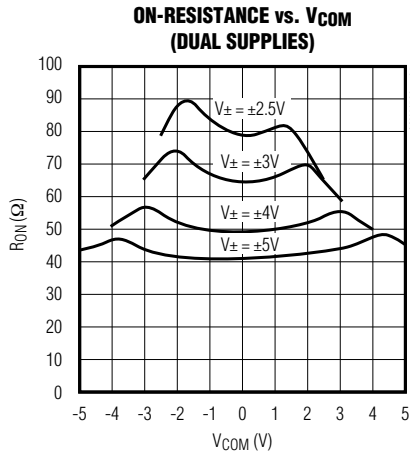
Note 8: Leakage testing for single-supply operation is guaranteed by testing with dual supplies.

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

標準動作特性

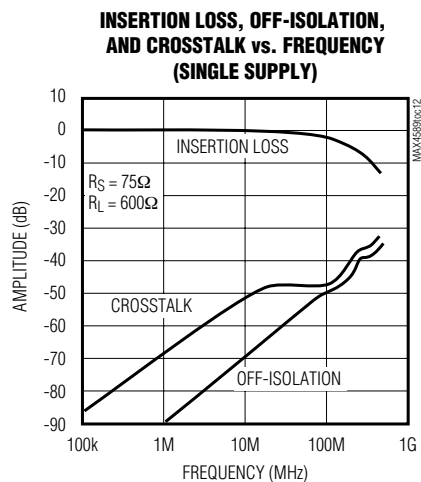
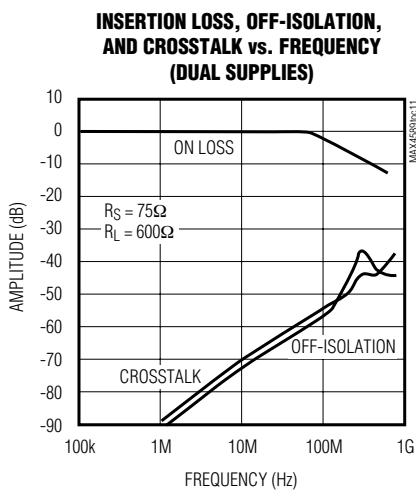
($V_+ = V_- = +5V$, $V_- = -5V$, $T_A = +25^\circ\text{C}$, unless otherwise specified.)



低電圧、高アイソレーション、デュアル、2チャンネルRF/ビデオマルチプレクサ

標準動作特性(続き)

($V_+ = V_L = +5V$, $V_- = -5V$, $T_A = +25^\circ C$, unless otherwise specified.)



MAX4589

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

端子説明

端子	名称	機能
1, 5, 16	GND	グラウンド。グラウンドプレーンに接続して下さい。「グランディング」の項を参照して下さい。
2	COM1	アナログスイッチのコモン端子。「真理値表」を参照して下さい。
3	V+	アナログ正電源電圧入力
4	NO1	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
6	NO2	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
7	$2/\bar{4}$	マルチプレクサ構成制御。 V_L に接続するとデュアル2チャンネルモードが選択されます。GNDに接続すると、シングル4チャンネルマルチプレクサ動作になります。「真理値表」を参照して下さい。
8	\bar{RS}	アクティブローリセット入力。シリアルモードにおいて、RSをローにすると、ラッチ及びシフトレジスタが強制的にパワーオンリセット状態になり、全てのスイッチが強制的にオープンになります。パラレルモードにおいては、RSをローにするとラッチがパワーダウンリセット状態になり、全てのスイッチが強制的にオープンになります。「真理値表」を参照して下さい。
9	$\overline{LE}/\overline{CS}$	パラレルモードにおいては、このピンはトランスペアレントなラッチイネーブルです。シリアルモードにおいては、このピンはチップセレクト入力です。「真理値表」を参照して下さい。
10	A1/SCLK	パラレルモードにおいてはA1/SCLKは最上位アドレスビットです。 $2/\bar{4}$ がハイの時、A1/SCLKは無視されます。シリアルモードにおいては、A1/SCLKはシリアルシフトクロック入力です。データはSCLKの立上がりエッジでロードされます。「真理値表」を参照して下さい。
11	A0/DOUT	パラレルモードにおける最下位アドレス入力。シリアルモードではDOUTは内部4ビットシフトレジスタからの出力です。DOUTはデジチェーン・カスケード接続に使えるようになっています。DOUTは \overline{CS} によってスリーステートになりません。「シリアル動作」を参照して下さい。
12	EN	スイッチイネーブル。ENをローにすると、全てのチャンネルが強制的にオフになります。ハイにすると、通常のマルチプレクサ動作が可能になります。シリアルモードでは非同期で動作します。パラレルモードでは、 \overline{LE} 信号がハイの時にENがラッチされます。
13	DIN	シリアルデータ入力。シリアルモードではデータはSCLKの立上がりエッジでロードされます。パラレルモードでは V_L 又はGNDに接続して下さい。
14	V_L	ロジック電源入力。DOUTドライバ及びその他のデジタル回路を駆動します。 V_L はデジタル入力スレッショルドレベル及び出力ロジックレベルの両方を設定します。
15	NO4	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
17	NO3	ノーマリオープンのアナログ入力端子。「真理値表」を参照して下さい。
18	V-	アナログ負電源電圧入力。単一電源動作の場合はGNDに接続して下さい。
19	COM2	アナログスイッチのコモン端子。「真理値表」を参照して下さい。
20	$\overline{SER}/\overline{PAR}$	インタフェース選択入力。ローにすると、パラレルデータインタフェース動作になります。ハイにすると、シリアルデータインタフェース動作となり、DOUTドライバがイネーブルされます。

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

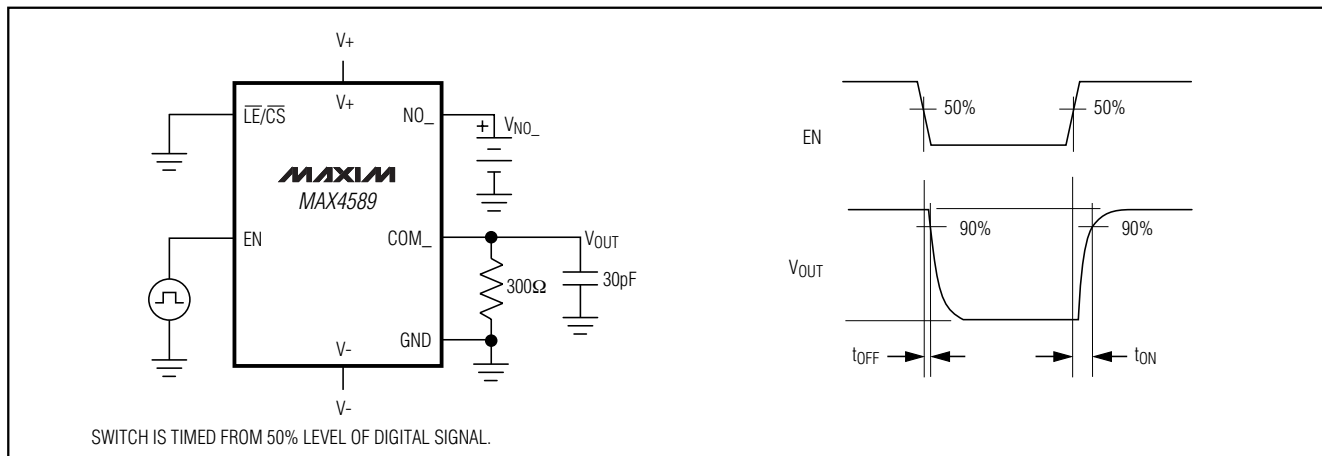


図1. ターンオン/ターンオフ時間

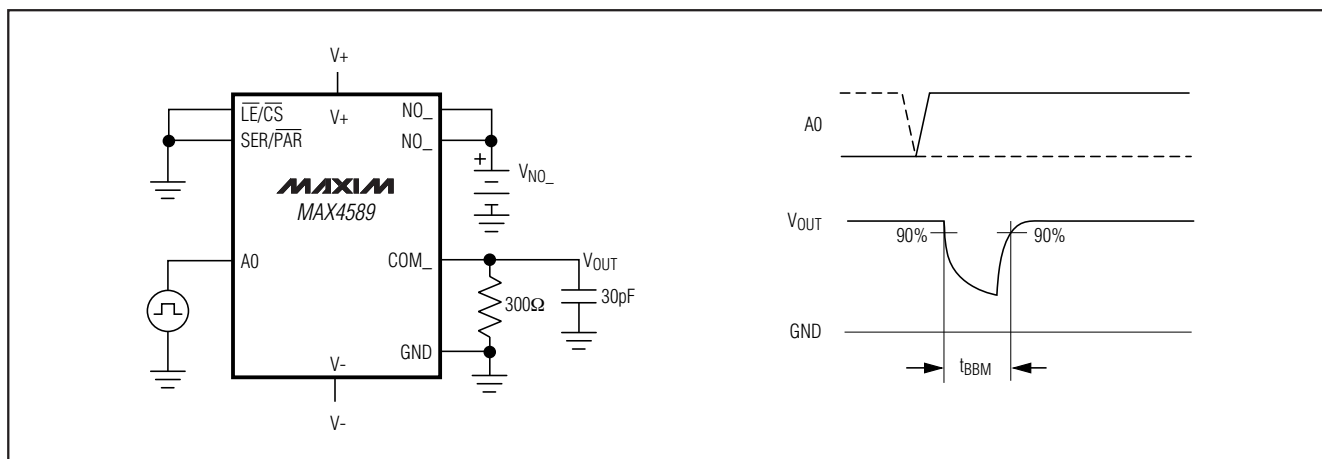


図2. ブレーク・ビフォ・メイクタイムディレイ

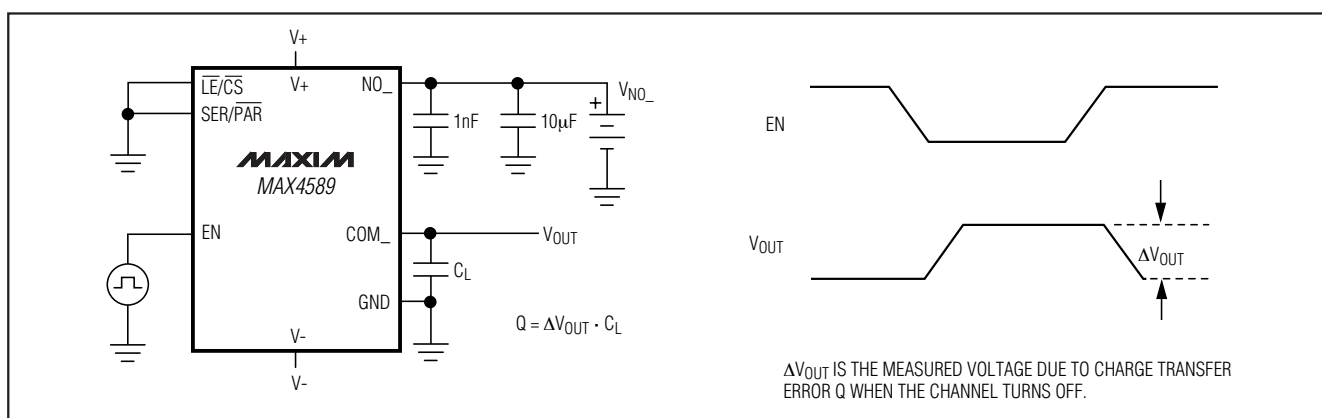


図3. チャージインジェクション

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

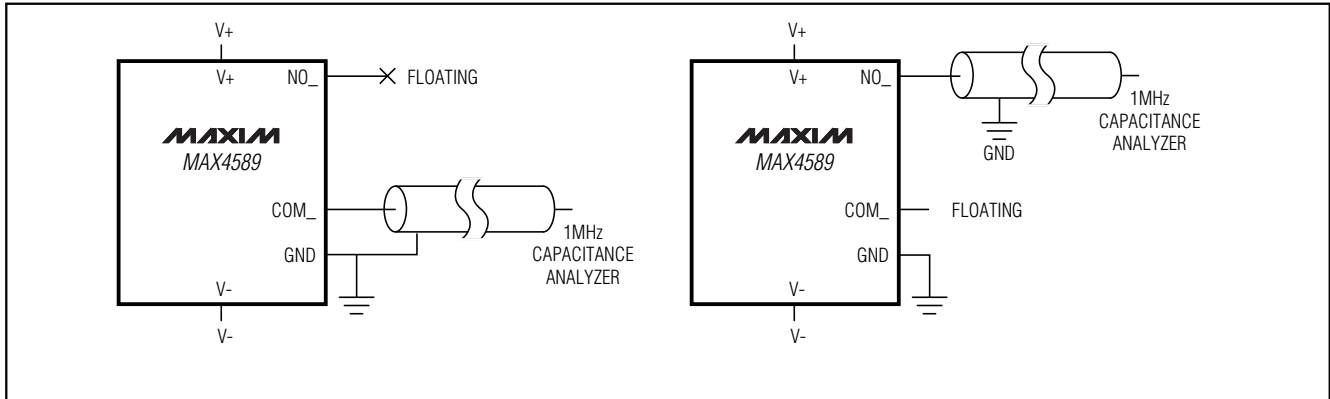


図4. NO_、COM_容量

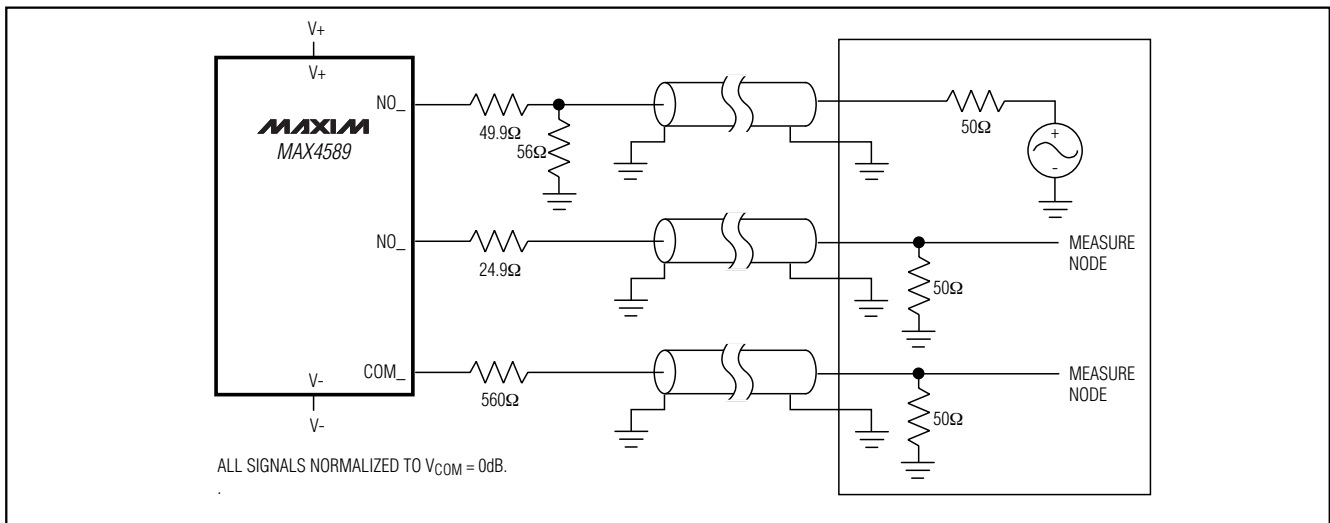


図5. オフアイソレーション、クロストーク及び帯域幅

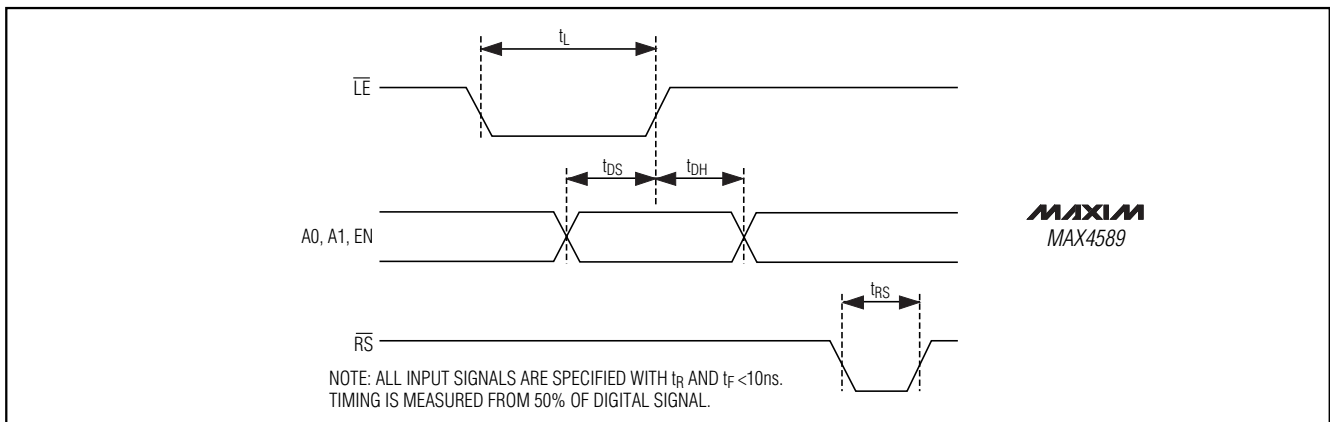


図6. パラレルタイミング図

低電圧、高アイソレーション、デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

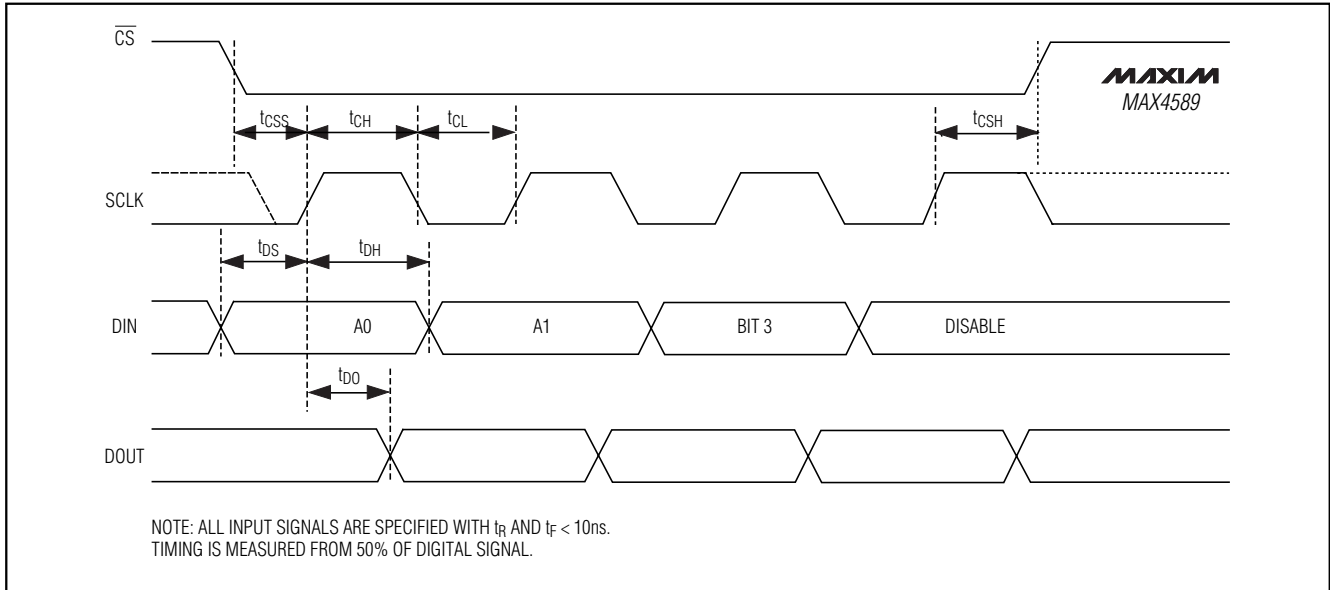


図7. シリアルタイミング図

詳細

ロジックレベルトランスレータ

MAX4589は、図8に示すように高周波Tスイッチとして構成されています。ロジックレベル入力はアンプA1によって V_+ ~ V_- のロジック信号に変換され、それによって内部制御ロジックを駆動します。内部制御ロジックはNチャンネルMOSFET N1及びN2のゲートを V_+ ~ V_- の範囲で駆動して完全にターンオン又はターンオフします。同じ信号により、インバータA2はPチャンネルMOSFET P1及びP2を V_+ ~ V_- の範囲で駆動して完全にターンオン又はターンオフします。さらにNチャンネルMOSFET N3をターンオン/オフします。ロジックレベルスレッシュホールドは V_L 及びGNDによって決定されます。

スイッチオン状態

スイッチがオンの場合、MOSFET N1、N2、P1及びP2はオンで、MOSFET N3はオフとなります(図8)。信号経路はCOM_からNO_で、Nチャンネル及びPチャンネルのMOSFETがいずれも純粋の抵抗として動作するため、対称となっています(信号を両方向に流すことができます)。オフ状態のMOSFET N3はDC電流を全く流しませんが、GNDに対して小さな容量があります。MAX4589の構造が200MHzという優れた-3dB帯域幅を可能にしています。

75 システムの周波数応答は50MHzまで比較的平坦です(標準インサージョンロス2.5dB)。これよりインピーダンスの高い回路は減衰がさらに小さくなります(この逆も成り立ちます)が、内部及び外部容量とスイッチの内部抵抗の効果が増大するために帯域幅がやや小さくなります。

MAX4589は、 $\pm 5\text{V}$ 動作に最適化されています。電源電圧を低くしたり、単一電源を使用するとスイッチング時間が増加し、オン抵抗が(従ってオン状態の減衰も)増大し、非直線性も増大します。

スイッチオフ状態

スイッチがオフの時、MOSFETのN1、N2、P1及びP2はオフで、MOSFET N3はオンとなります(図8)。信号経路はN1、N2、P1及びP2の寄生オフ容量を通りますが、N3によってグラウンドにシャントされます。これによりハイパスフィルタが形成されますが、その特性はソース及び負荷インピーダンスに依存します。75 システム及び1MHz以下の場合、減衰が80dBを超えることがあります。周波数及び回路インピーダンスが増加するにしたがって、この値は減少します。全体的な性能には、外部容量及び基板レイアウトが大きく影響します。

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

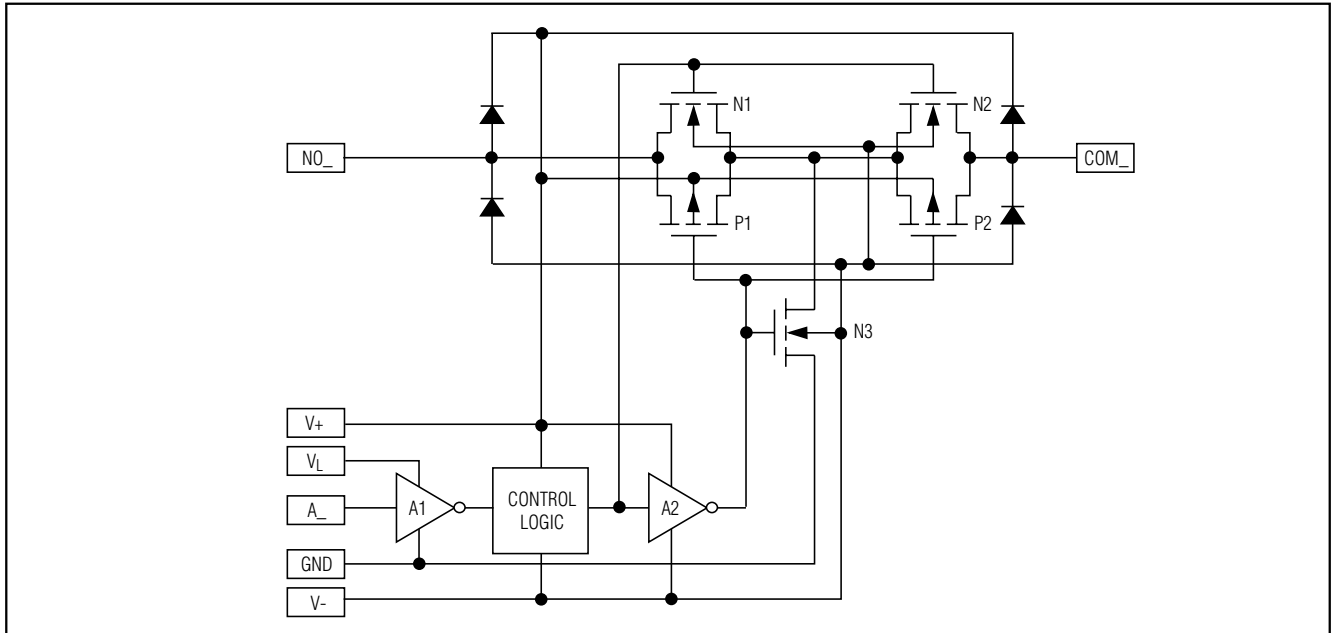


図8. T型スイッチの構造

アプリケーション情報

電源に関する考慮

概要

MAX4589はCMOSアナログスイッチの標準的な構造になっており、V₊、V₋、V_L及びGNDの4つの電源端子を備えています。V₊とV₋は内部CMOSスイッチを駆動するため、及び個々のスイッチのアナログ電圧制限を設定するために使用されます。各アナログ信号ピンとV₊及びV₋の間には、逆ESD保護ダイオードが内部で接続されています。任意のピンの電圧がV₊又はV₋を超えると、これらのダイオードの1つに電流が通ります。通常動作中は、これらの逆バイアスESDダイオードのリークのみが、V₋及びV₊から消費される電流となります。

アナログリーク電流の殆ど全てがESDダイオードを通じて生じます。1つの信号ピンに接続されている2つのESDダイオードは互いに同等であるため、かなりバランスがとれていますが、逆バイアスが互いに異なります。各々がV₊又はV₋とアナログ信号によってバイアスされています。つまり、信号が異なるとリーク電流も異なります。2つのダイオードによる信号経路からV₊ピンとV₋ピンへのリーク電流の差がアナログ信号経路リーク電流となります。アナログリーク電流は全て電源端子に流れ込み、他のスイッチ端子には流れません。このため、1つのスイッチの両側のリーク電流極性は同じかあるいは反対になります。

アナログ信号経路とGNDの間には接続がありません。アナログ信号経路は、互いのソース同士とドレイン同士

が並列に接続されたNチャンネル及びPチャンネルMOSFETからなり、これらのMOSFETのゲートはロジックレベルトランスレータによって互いに逆位相でV₊及びV₋に駆動されます。

V_LとGNDは内部ロジック及びロジックレベルトランスレータを駆動し、入力のロジックスレッシュホールドを設定します。ロジックレベルトランスレータはロジックレベルをV₊及びV₋にスイッチングされた信号に変換し、アナログスイッチのゲートを駆動します。これにより、ロジック電源とアナログ電源はこのゲート・ソース及びゲート・ドレインインピーダンスによってのみ接続されています。

バイポーラ電源動作

MAX4589は、±2.7V～±6Vのバイポーラ電源で動作します。V₊及びV₋の電源が対称である必要はありませんが、合計電圧が最大定格の13.0Vを超えることは許されません。MAX4589のV₊ピンを+3Vに接続した状態で、ロジックレベル入力ピンを+5Vロジックレベル信号に接続しないで下さい。このレベルは絶対最大定格を超過するため、デバイス又は外部回路を損傷する恐れがあります。

注意：V₊とV₋の電圧差の絶対最大定格は13.0Vです。通常の公差±10%の±6V又は12V電源は最大13.2Vに達する可能性があります。この電圧は、MAX4589を損傷させる恐れがあります。公差が±5%の電源でも、オーバシュートやノイズスパイクによって13.0Vを超える可能性があります。

低電圧、高アイソレーション、デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

単一電源動作

V₋をGNDに接続すると、MAX4589は+2.7V~+12Vの単一電源で動作します。「バイポーラ電源動作」の注意事項に従って下さい。但し、これらのデバイスは±5V動作用に最適化されているため、±5V以下で使用した場合、AC及びDC特性にかなりの劣化が見られることに注意して下さい。全体的な電源電圧(V₊とV₋の差)が小さくなると、スイッチング速度、オン抵抗、オフアイソレーション及び歪みが劣化します(「標準動作特性」を参照)。

単一電源動作の場合は信号レベルも制限され、接地された信号への干渉が生じます。V₋ = GNDの場合、AC信号はGNDの300mV下までに制限されます。このレベルより低い電圧は内部ESD保護ダイオードによってクランプされ、過剰な電流が流れるとデバイスが損傷します。

電源オフ

「絶対最大定格」は、MAX4589の電源がオフの場合(即ちV₊ = 0VかつV₋ = 0V)にも適用されます。これは、MAX4589のいかなるピンも、±0.3Vを超えることが許されないことを意味します。±0.3V以上の電圧がかかると内部ESD保護ダイオードが電流を通し、破壊的な結果を招く恐れがあります。

電源シーケンス

MAX4589の電源を投入する時は、V₊、V₋、V_Lそしてロジック入力という順番で行って下さい。V₊、V₋及びGNDの電圧が設定された後は、いつでもアナログNO₋及びCOM₋ピンに信号を印加することができます。回路設計で同時パワーアップが保証されている場合に限り、全てのピンを同時にターンオンすることが許されます。

パワーダウンシーケンスはパワーアップシーケンスの逆です。すなわち、V_L及びロジック入力からまずゼロ電位になり、その後(あるいは同時に)V₋、そして次にV₊の順番でゼロ電位になる必要があります。適正な動作を保証するためには、常に「絶対最大定格」を守って下さい。

グラウンディング

DCグラウンドの考慮

良好な高周波動作を得るには、グラウンディングに注意深い配慮が必要です。殆どのアプリケーションではグラウンドプレーンの使用が推奨されます。また、GNDピンを銅の導体でグラウンドプレーンに接続して下さい。V₊及びV₋電源ピンはパッケージ内の全てのスイッチに共通ですが、各入力ペアは互いに内部で接続されていないグラウンドピンによって分離されています。これにより、チャンネル間のクロストークが低減され、全体的な高周波性能が向上します。

デジタル入力の電圧スレッシュホールドは、V₊及びGNDで決まります(V₋はロジックレベルスレッシュホールドには影響しません)。V_Lに+5Vが印加された状態のスレッシュホールドは約1.6Vであるため、TTL及びCMOSロジックドライバとのコンパチビリティが保証されます。

ACグラウンド及びバイパス

高周波数で十分な性能を発揮させるには、グラウンドプレーンが必須です。試作の際に手で配線したり、ワイヤラップボードを使用するのは避けて下さい。デバイス下のグラウンドプレーンは隙間や穴のない金属にして下さい。デバイス下にトレースが来ないようにして下さい。DIPパッケージの場合、これは配線ボードの両面について適用されます。これを怠ると、スイッチの高周波におけるオン特性にはほとんど影響はありませんが、オフアイソレーションとクロストークが劣化します。

MAX4589のSOPパッケージをグラウンドプレーンが埋もれているプリント基板で使用する場合は、各GNDピンを別々のビアでグラウンドプレーンに接続して下さい。このビアを他のグラウンド経路と共有しないで下さい。SMTランドの両側にグラウンドビアを設けると、寄生インダクタンスが小さくなり、オフアイソレーションがさらに改善されます。DIPパッケージの場合、スルーホールを埋もれたプレーンに直接接続するか、あるいは製造上の条件を満たすために必要に応じてスルーホールに耐熱用リリーフを設けて下さい。ここでも、スルーホールパッドを他の部品の電流経路として使用しないようにして下さい。

V₊及びV₋ピンは、表面実装0.1µFコンデンサでグラウンドプレーンにバイパスして下さい。コンデンサはデバイスと同じ側のこれらのピンのできるだけ近くに取り付けて下さい。バイパスコンデンサには、フィードスルーやビアは使用しないで下さい。基板レイアウトの関係でバイパスコンデンサを基板の反対側に取り付ける場合は、V₊及びV₋ピンの直下で、短いフィードスルー又はビアを使用して下さい。可能であれば複数のビアを使って下さい。V₋が0Vの場合は、銅の導体でグラウンドプレーンに直接接続して下さい。全てのトレースを短くして下さい。

信号配線

全ての信号リードをできるだけ短くして下さい。全ての信号リードをお互い及びその他の干渉しそうなトレースから分離して下さい。信号トレース同士の間を大きめのサイズのグラウンドワイヤで隔離すると干渉を抑えることができます。MAX4589のできるだけ近くで終端処理された同軸ケーブルを使って信号を配線すると最高のアイソレーションが得られます。

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

基板レイアウト

ICソケットは高周波性能を劣化させるため、信号帯域幅が5MHz以上の場合は使用しないで下さい。表面実装デバイスは内部リードフレームが短いため、最良の高周波性能を実現します。全てのバイパスコンデンサはデバイスの近くに配置し、全ての信号リードはグランドプレーンで分離して下さい。ボードの両側のグランドプレーン同士を接続するにはビアを使用して下さい。ロジックレベル信号リードの配置は重要ではありません。

インピーダンスマッチング

MAX4589は(入力がICの外で終端処理され、COM端子から見たインピーダンスが600以上の)75 機器で使用するように設計されています。MAX4589はICを通した終端処理を施した50 及び75 機器でも動作しますが、オン抵抗及びオン抵抗平坦性の変動により非直線性が生じます。

クロストーク及びオフアイソレーション

「標準動作特性」に示すクロストークとオフアイソレーションのグラフは隣接するチャンネルについて測定されたものです。隣接チャンネルは最悪の条件です。例えば、NO1はCOM1との間のオフアイソレーションが最悪ですが、これは互いに近接しているためです。チャンネルの賢明な選定には、最も敏感なチャンネルを最も有害なチャンネルから分離することが必須です。これはNO3～NO4入力とCOM2ピンについても成り立ちます。

パワーオンリセット(POR)

MAX4589はパワーアップ時に全てのスイッチがオフになることを保証する内部回路を備えています(POR)。この状態は通常動作において \overline{RS} を発生した場合と同じです。

シリアル動作

シリアルモードはSER/ \overline{PAR} 入力ピンをロジックハイに駆動することによって起動されます。データは4ビット

SPI/MICROWIRE書込み動作を使って入力されます。これより長いデータストリームを書かなければならないシステムでは最後の4ビットを除いて無視することができます。シリアルインタフェースロジックの詳細は図7を参照して下さい。最初にロードされるビットはA0、次がA1、さらに未使用ビットそしてディセーブルビットが続きます。

シフトレジスタ内に4つのフリップフロップがあります。4番目のシフトレジスタの出力がA1/SCLKの立上がりでDOUTピンの出力になります。これにより、ただ1本のチップセレクトラインを使って複数のMAX4589をカスケード接続することができます。例えば、1つの16ビット書込みにより4つのカスケード接続されたMAX4589のシフトレジスタをプログラムすることができます。シフトレジスタからのデータは \overline{CS} の立上がりエッジでのみ内部制御ラッチに移されるため、4つのMAX4589の全ての状態が同時に変化します。 \overline{RS} は内部パワーオンリセット(POR)信号と同じ効果を持っています。POR状態はA0 = A1 = 0及びディセーブル = 1です。シリアルモードにおいては $2/\overline{4}$ は使用されませんので、GND又は V_L に接続して下さい。 $2/\overline{4}$ を未接続のままにしないで下さい。

パラレル動作

パラレルモードはSER/ \overline{PAR} をロジックローに駆動することによって起動されます。このモードではMAX4589はラッチ付パラレルバス方式でプログラムされます。パラレルインタフェースロジックの詳細については図6を参照して下さい。 $2/\overline{4}$ がハイの時、A1はディセーブルされ、MAX4589はデュアル1対2マルチプレクサとして構成されます。 $2/\overline{4}$ がローの時、MAX4589は1対4マルチプレクサとして構成されます。希望の動作モードになるように $2/\overline{4}$ を既知の状態にハード配線するか、あるいは専用のマイクロコントローラポートピンを使って下さい。

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

真理値表



パラレル動作

SER/ $\overline{\text{PAR}}$	A1	A0	EN	$\overline{\text{LE}}$	$\overline{\text{RS}}$	$2/4$	SWITCH STATES
0	x	x	x	1	1	x	Maintain previous state.
x	x	x	x	x	0	x	All switches off, latches are cleared.
1	x	x	x	x	1	x	Serial Mode. Refer to <i>Serial Operation Truth Table</i> .
0	x	x	0	0	1	x	All switches off.
0	0	0	1	0	1	0	Connect NO1 to COM1
0	0	1	1	0	1	0	Connect NO2 to COM1
0	1	0	1	0	1	0	Connect NO3 to COM2
0	1	1	1	0	1	0	Connect NO4 to COM2
0	x	0	1	0	1	1	Connect NO1 to COM1 and NO3 to COM2
0	x	1	1	0	1	1	Connect NO2 to COM1 and NO4 to COM2

x = 任意

Note: $2/4$ is not latched when $\overline{\text{LE}}$ is high. When $\overline{\text{LE}}$ is low, all latches are transparent. A1, A0 and EN are latched.
Connect COM1 to COM2 externally for 1-of-4 single-ended operation.

シリアル動作

SER/ $\overline{\text{PAR}}$	$\overline{\text{CS}}$	SCLK	DIN	EN	$\overline{\text{RS}}$	DOUT	SWITCH STATES
1	x	x	x	x	0	0	All switches off, latches and shift register are cleared. This is the Power-On Reset (POR) state.
0	x	x	x	x	x	High-Z	Parallel Mode. Refer to <i>Parallel Operation Truth Table</i> .
1	x	x	x	0	1	*	All switches off.
1	1	x	x	1	1	*	Chip unselected.
1	0		x	1	1	*	Input shift register loads one bit from DIN. DOUT updates on rising edge of SCLK.
1		x	x	1	1	*	Contents of shift register transferred to control latches.

x = 任意

*DOUT is delayed by 4 clock cycles from DIN.

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

真理値表(続き)

制御ビット及び2/4ロジック

DISABLE BIT	BIT 3	A1 BIT	A0 BIT	2/4 PIN	SWITCH STATES
1	x	x	x	x	All switches off.
0	x	0	0	0	Connects NO1 to COM1
0	x	0	1	0	Connects NO2 to COM1
0	x	1	0	0	Connects NO3 to COM2
0	x	1	1	0	Connects NO4 to COM2
0	x	x	0	1	Connects NO1 to COM1 and NO3 to COM2
0	x	x	1	1	Connects NO2 to COM1 and NO4 to COM2

x = 任意

Note: A0, A1, BIT 3, and DISABLE are the 4 bits latched into the MAX4589 with a MICROWIRE/SPI write, respectively. A0 is the LSB (first bit clocked in), BIT 3 is not used, and DISABLE is the MSB (last bit clocked in).

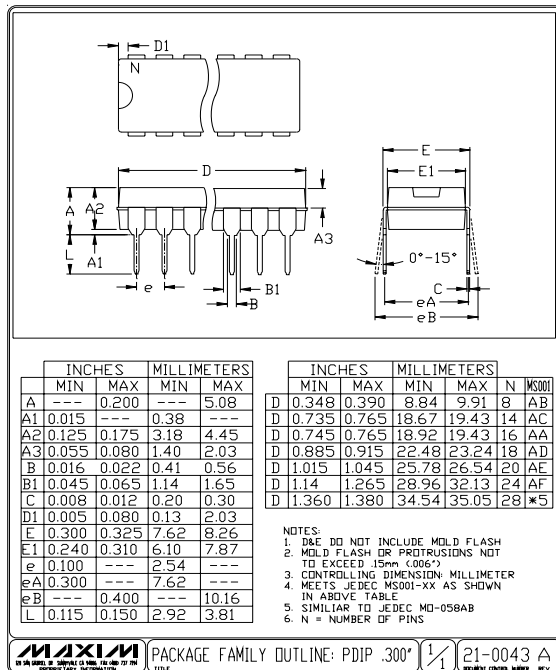
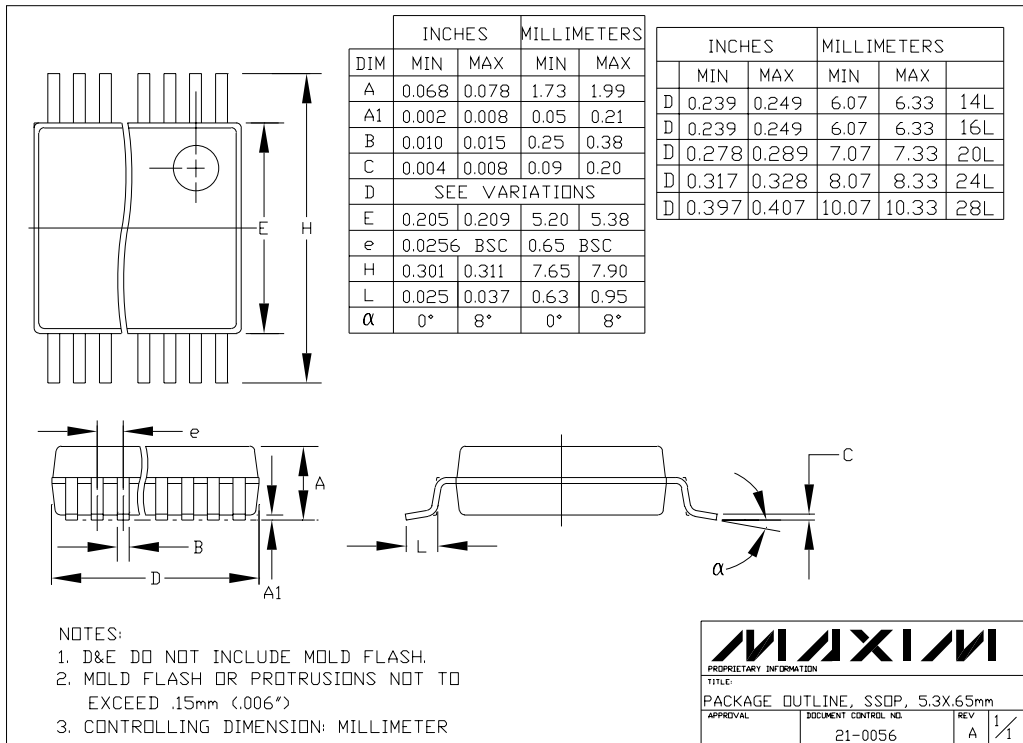
チップ情報

TRANSISTOR COUNT: 853

低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

パッケージ

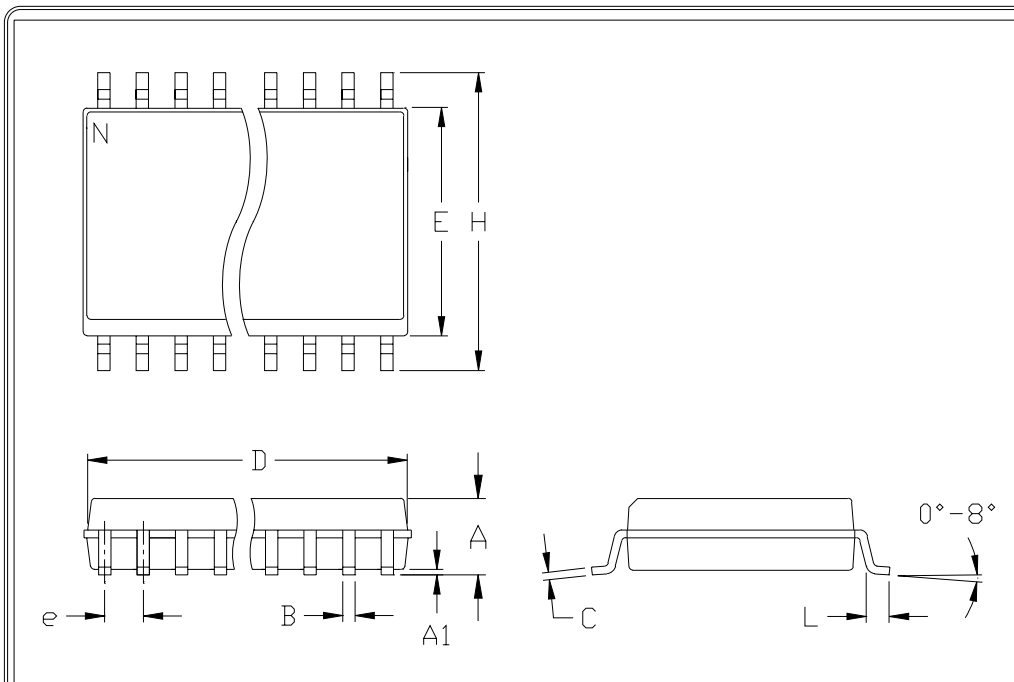
MAX4589



低電圧、高アイソレーション、 デュアル、2チャンネルRF/ビデオマルチプレクサ

MAX4589

パッケージ(続き)



	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.093	0.104	2.35	2.65
A1	0.004	0.012	0.10	0.30
B	0.014	0.019	0.35	0.49
C	0.009	0.013	0.23	0.32
e	0.050		1.27	
E	0.291	0.299	7.40	7.60
H	0.394	0.419	10.00	10.65
h	0.010	0.030	0.25	0.75
L	0.016	0.050	0.40	1.27

	INCHES		MILLIMETERS		N	MS013
	MIN	MAX	MIN	MAX		
D	0.398	0.413	10.10	10.50	16	AA
D	0.447	0.463	11.35	11.75	18	AB
D	0.496	0.512	12.60	13.00	20	AC
D	0.598	0.614	15.20	15.60	24	AD
D	0.697	0.713	17.70	18.10	28	AE

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
3. LEADS TO BE COPLANAR WITHIN .102mm (.004")
4. CONTROLLING DIMENSION: MILLIMETER
5. MEETS JEDEC MS013-XX AS SHOWN IN ABOVE TABLE
6. N = NUMBER OF PINS



PACKAGE FAMILY OUTLINE: SOIC .300"
TITLE

1/1

21-0042 A
DOCUMENT CONTROL NUMBER REV

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

20 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 1999 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.