

2.5Gbps、低電力、+3.3V クロックリカバリ及びデータリタイミングIC

概要

MAX3875は、2.488Gbps SDH/SONETアプリケーション用のコンパクトな低電力クロックリカバリ及びデータリタイミングICです。完全集積化された位相ロックループは、回復したクロックでリタイミングされるシリアルNRZデータ入力から同期クロック信号を回復します。差動PECLコンパチブルの出力は、クロック及びデータ信号に対して提供され、システムループバック診断テストには別の2.488Gbpsシリアル入力を利用できます。さらに、このデバイスには、TTLコンパチブルのロス・オブ・ロック(LOL)モニタも含まれています。

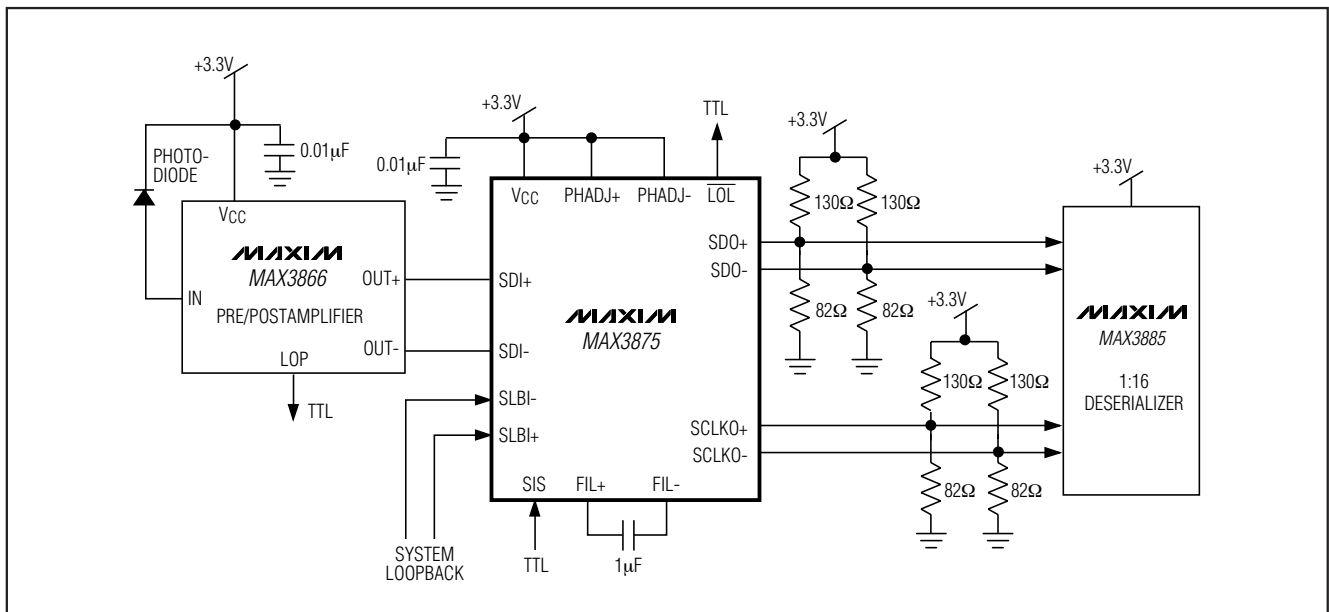
MAX3875は、OC-48/STM-16伝送システムのセクションリジェネレータ及びターミナルレシーバアプリケーション用に設計されています。ジッタ性能は、全てのSONET/SDH仕様を上回っています。

このデバイスは、-40 ~ +85 の温度範囲において+3.3V ~ +5.0V単一電源で動作します。標準消費電力は、+3.3V電源で僅か400mWとなっています。MAX3875は、チップ形式に加え、32ピンTQFPパッケージでも提供されています。

アプリケーション

- SDH/SONETレシーバ及びリジェネレータ
- アッド/ドロップマルチプレクサ
- デジタルクロスコネクタ
- 2.488Gbps ATMレシーバ
- デジタルビデオ送信
- SDH/SONET試験機器

標準アプリケーション回路



特長

- ◆ ANSI、ITU、及びBellcore SONET/SDHリジェネレータ仕様を上回る機能性
- ◆ 消費電力：400mW(+3.3Vの場合)
- ◆ クロックジッタ生成：0.003UI_{RMS}
- ◆ 電源：+3.3V又は+5V単一
- ◆ 完全集積化クロックリカバリ及びデータリタイミング
- ◆ 高速入力の追加によるシステムループバック診断テスト
- ◆ 許容差：> 2000 連続同一ディジット
- ◆ ロス・オブ・ロックインジケータ
- ◆ 差動PECLコンパチブルのデータ及びクロック出力

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX3875EHJ	-40°C to +85°C	32 TQFP
MAX3875E/D	-40°C to +85°C	Dice*

* Dice are designed to operate over this range, but are tested and guaranteed at $T_A = +25^\circ\text{C}$ only. Contact factory for availability.

ピン配置はデータシートの最後に記載されています。

2.5Gbps、低電力、+3.3V クロックリカバリ及びデータリタイミングIC

MAX3875

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V_{CC}-0.5V to +7.0V
 Input Voltage Levels
 (SDI+, SDI-, SLBI+, SLBI-)($V_{CC} - 0.5V$) to ($V_{CC} + 0.5V$)
 Input Current Levels (SDI+, SDI-, SLBI+, SLBI-)..... $\pm 10mA$
 PECL Output Voltage
 (SDO+, SDO-, SCLKO+, SCLKO-)($V_{CC} + 0.5V$)
 PECL Output Current, (SDO+, SDO-, SCLKO+, SCLKO-).....56mA
 Voltage at $\overline{L0L}$, SIS, PHADJ+, PHADJ-,
 FIL+, FIL--0.5V to ($V_{CC} + 0.5V$)

Continuous Power Dissipation ($T_A = +85^\circ C$)
 TQFP (derate 16.1mW/ $^\circ C$ above +85 $^\circ C$).....1.0W
 Operating Temperature Range
 MAX3875EHJ-40 $^\circ C$ to +85 $^\circ C$
 Operating Junction Temperature (die)-55 $^\circ C$ to +150 $^\circ C$
 Storage Temperature Range-60 $^\circ C$ to +160 $^\circ C$
 Processing Temperature (die)+400 $^\circ C$
 Lead Temperature (soldering, 10sec)+300 $^\circ C$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

($V_{CC} = +3.0V$ to +5.5V, $T_A = -40^\circ C$ to +85 $^\circ C$, unless otherwise noted. Typical values are at +3.3V and $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I_{CC}	Excluding PECL output termination		122	167	mA
Differential Input Voltage (SDI \pm , SLBI \pm)	V_{ID}	Figure 1	50		800	mVp-p
Single-Ended Input Voltage (SDI \pm , SLBI \pm)	V_{IS}		$V_{CC} - 0.4$		$V_{CC} + 0.2$	V
Input Termination to V_{CC} (SDI \pm , SLBI \pm)	R_{IN}			45		Ω
PECL Output High Voltage (SDO \pm , SCLKO \pm)	V_{OH}	$T_A = 0^\circ C$ to +85 $^\circ C$	$V_{CC} - 1.025$		$V_{CC} - 0.88$	V
		$T_A = -40^\circ C$	$V_{CC} - 1.085$		$V_{CC} - 0.88$	
PECL Output Low Voltage (SDO \pm , SCLKO \pm)	V_{OL}	$T_A = 0^\circ C$ to +85 $^\circ C$	$V_{CC} - 1.81$		$V_{CC} - 1.62$	V
		$T_A = -40^\circ C$	$V_{CC} - 1.83$		$V_{CC} - 1.555$	
TTL Input High Voltage (SIS)	V_{IH}		2.0			V
TTL Input Low Voltage (SIS)	V_{IL}				0.8	V
TTL Input Current (SIS)			-10		+10	μA
TTL Output High Voltage ($\overline{L0L}$)	V_{OH}		2.4		V_{CC}	V
TTL Output Low Voltage ($\overline{L0L}$)	V_{OL}				0.4	V

Note 1: Dice are tested at $T_A = +25^\circ C$ only.

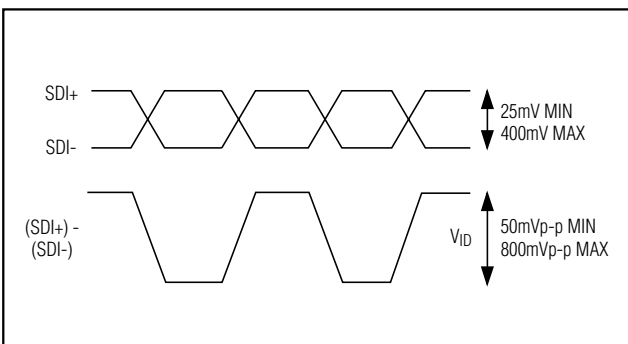


図1. 入力電圧

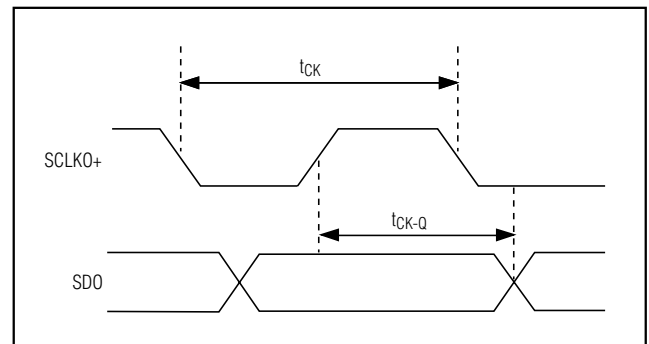


図2. 出力クロック対Q遅延

2.5Gbps、低電力、+3.3V クロックリカバリ及びデータリタイミングIC

MAX3875

AC ELECTRICAL CHARACTERISTICS

($V_{CC} = +3.0V$ to $+5.5V$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $+3.3V$ and $T_A = +25^\circ C$.) (Note 2)

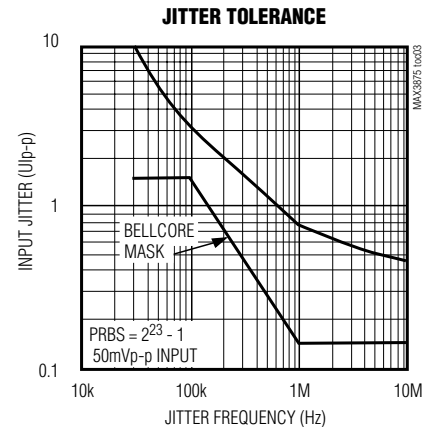
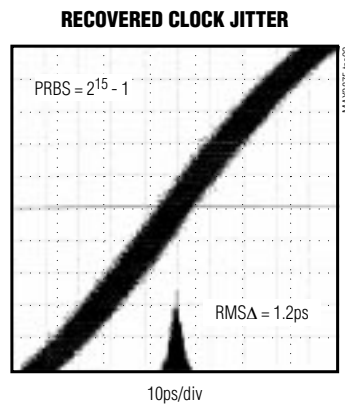
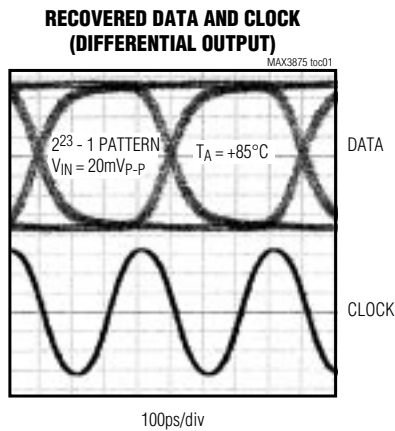
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Serial Output Clock Rate				2.488		Gbps
Clock-to-Q Delay		Figure 2	110		290	ps
Jitter Peaking	J _P	$f \leq 2MHz$			0.1	dB
Jitter Transfer Bandwidth	J _{BW}			1.1	2.0	MHz
Jitter Tolerance		$f = 70kHz$	1.91	3.6		Ulp-p
		$f = 100kHz$	1.76	2.75		
		$f = 1MHz$	0.41	0.67		
		$f = 10MHz$ (Note 3)	0.21	0.45		
Jitter Generation	J _{GEN}	Jitter BW = 12kHz to 20MHz		0.003	0.006	U _I RMS
				0.026	0.056	Ulp-p
Clock Output Edge Speed		20% to 80%		70		ps
Data Output Edge Speed		20% to 80%		108		ps
Tolerated Consecutive Identical Digits				2000		Bits
Input Return Loss (SDI±, SLBI±)		100kHz to 2.5GHz		-17		dB
		2.5GHz to 4.0GHz		-15		

Note 2: AC characteristics are guaranteed by design and characterization.

Note 3: See *Typical Operating Characteristics* for worst-case distribution.

標準動作特性

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

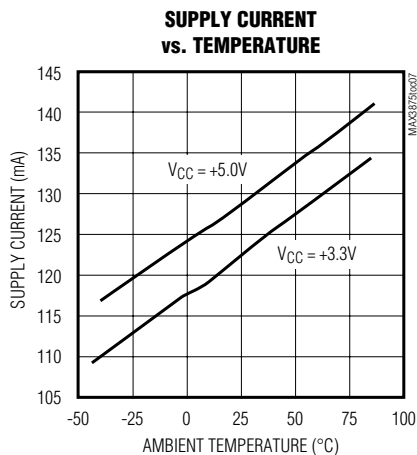
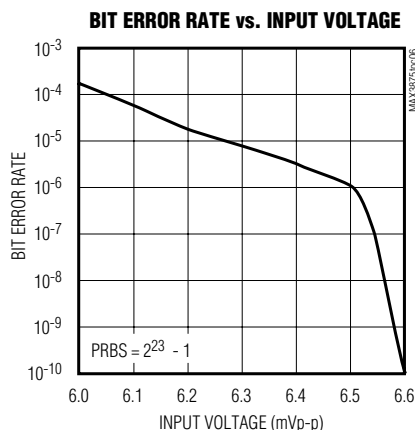
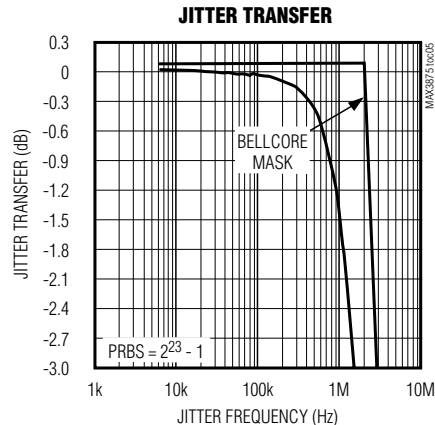
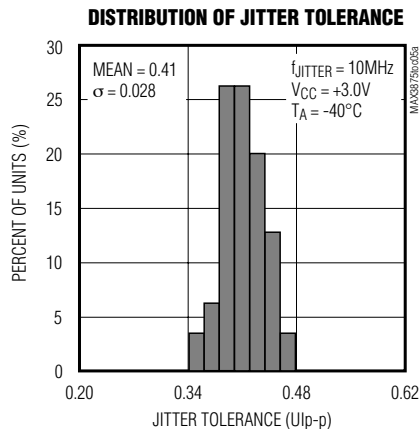
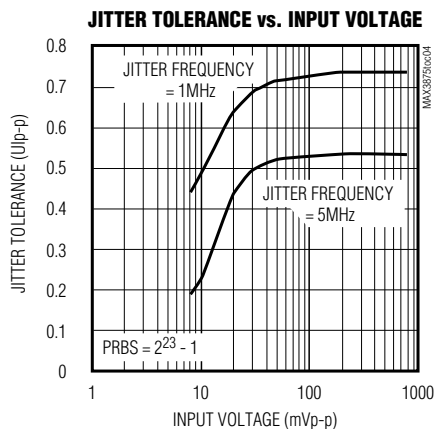


2.5Gbps、低電力、+3.3V クロックリカバリ及びデータリタイミングIC

MAX3875

標準動作特性 (続き)

(V_{CC} = +3.3V, T_A = +25°C, unless otherwise noted.)



端子説明

端子	名称	機能
1, 2, 8, 9, 10, 16, 26, 29, 32	GND	電源グランド
3, 6, 11, 14, 15, 17, 20, 21, 24	V _{CC}	正電源電圧
4	SDI+	正データ入力。2.488Gbpsシリアルデータストリーム。
5	SDI-	負データ入力。2.488Gbpsシリアルデータストリーム。
7	SIS	信号入力選択、TTL。通常のデータ入力にロー。システムループバック入力にハイ。
12	SLBI+	正のシステムループバック入力。2.488Gbpsシリアルデータストリーム。
13	SLBI-	負のシステムループバック入力。2.488Gbpsシリアルデータストリーム。
18	SCLKO-	負のシリアルクロック出力、PECL、2.488GHz。SDO-は、SCLKO-の立下りエッジでクロックアウトされます。

2.5Gbps、低電力、+3.3V クロックリカバリ及びデータリタイミングIC

MAX3875

端子説明 (続き)

端子	名称	機能
19	SCLKO+	正のシリアルクロック出力、PECL、2.488GHz。SDO+は、SCLKO+の立上りエッジでクロックアウトされます。
22	SDO-	負データ出力、PECLコンパチブル、2.488Gbps
23	SDO+	正データ出力、PECLコンパチブル、2.488Gbps
25	$\overline{\text{LOL}}$	ロス・オブ・ロック出力、TTL、PLLロス・オブ・ロックモニタ、アクティブロー(内部10k Ω プルアップ抵抗)
27	PHADJ-	負の位相調整入力。内部PLL位相を最適に合わせるために使用します。使用しない場合は、 V_{CC} に接続して下さい。
28	PHADJ+	正の位相調整入力。内部PLL位相を最適に合わせるために使用します。使用しない場合は、 V_{CC} に接続して下さい。
30	FIL-	負のフィルタ入力。PLLループフィルタ接続。FIL+とFIL-の間に1.0 μF コンデンサを接続して下さい。
31	FIL+	正のフィルタ入力。PLLループフィルタ接続。FIL+とFIL-の間に1.0 μF コンデンサを接続して下さい。

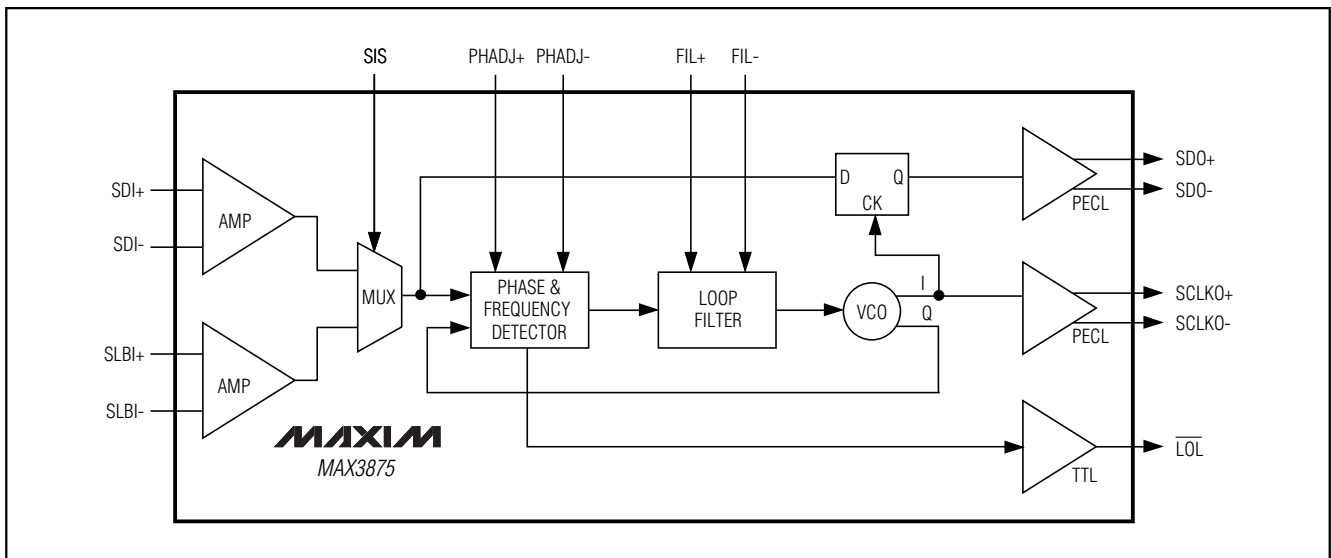


図3. ファンクションダイアグラム

詳細

MAX3875は、完全集積化された位相ロックループ (PLL) 入力アンプ、データリタイミングブロック、及び PECL出力バッファから構成されています(図3)。PLL は、さらに位相/周波数検出器 (PFD)、ループフィルタ、及び電圧制御発振器 (VCO) から構成されています。

このデバイスは、完全差動信号構成及び低ノイズ設計技法を採用することによって、ジッタ性能及び消費電力の最適な組合せを提供します。

入力アンプ

入力アンプは、メインデータ入力及びシステムループバック入力の両方に対応しています。これらのアンプは、50mVp-p ~ 800mVp-pの差動入力電圧を受け付け

ます。ジッタ許容性能は低下しますが、ビットエラーレートは10mVp-pまでの入力信号に対して $1 \cdot 10^{-10}$ よりも良好です。PECL信号レベルとのインタフェースに関しては、「アプリケーション情報」の項を参照して下さい。

位相検出器

MAX3875で使用している位相検出器は、入力データと内部クロックの位相差に比例する電圧を発生します。PLLは、そのフィードバック特性から誤差電圧をゼロに駆動し、回復したクロックをリタイミング用入力データアイの中央に合わせます。ユーザは、外部位相調整端子 (PHADJ+、PHADJ-)を使用することにより、内部位相合せを変えることができます。

2.5Gbps、低電力、+3.3V クロックリカバリ及びデータリタイミングIC

周波数検出器

デジタル周波数検出器(FD)は、スタートアップ状態における周波数の取得を補助します。受け取ったデータとVCOクロック間の周波数の差は、データ入力信号の両方のエッジの同相及び直交VCO出力をサンプリングすることによって得ます。FDは、得られた周波数差の極性に従い、周波数差がゼロになるまでVCOを駆動します。周波数の取得処理が完了した時点で、FDは中立状態に戻ります。異常ロッキングは、このデジタル周波数検出器によって完全に回避できます。

ループフィルタ及びVCO

位相検出器及び周波数検出器の出力は、ループフィルタ内で加算されます。PLLダンピング比を設定するには、外部コンデンサ C_F が必要です。このコンデンサを選択するときのガイドラインについては、「設計手順」の項を参照して下さい。

ループフィルタの出力は、2.488GHzで動作する内蔵のLC VCOを制御します。VCOは低位相ノイズを提供し、正しい周波数にトリミングされます。クロックジッタは、12kHz~20MHzのジッタ帯域幅で1.2ps_{RMS}(typ)です。

ロス・オブ・ロックモニタ

MAX3875周波数検出器には、ロス・オブ・ロック($\overline{\text{LOL}}$)モニタが備わっています。ロス・オブ・ロック状態は、直ちにTTLローとして伝えられます。PLLで周波数ロックが発生すると、 $\overline{\text{LOL}}$ スイッチが約800ns以内にTTLハイに切り替わります。

この $\overline{\text{LOL}}$ モニタは、データストリームがMAX3875の入力に存在する時にだけ有効です。このため、入力信号の損失に起因するロス・オブ・パワー状態は、 $\overline{\text{LOL}}$ で検出できません。

設計手順

ループフィルタの設定

MAX3875は、リジェネレータアプリケーション及びレシーバアプリケーションの両方で使用できるように設計されています。完全集積化PLLは、ループ帯域幅(f_L)が1.1MHz固定の典型的な二次フィードバックシステムです。外部コンデンサ C_F を調整することにより、ループダンピングを設定できます。図4に開ループ転送機能を、図5に閉ループ転送機能を示します。

PLLゼロ周波数 f_z は外部コンデンサ C_F の関数で、次式で概算できます。

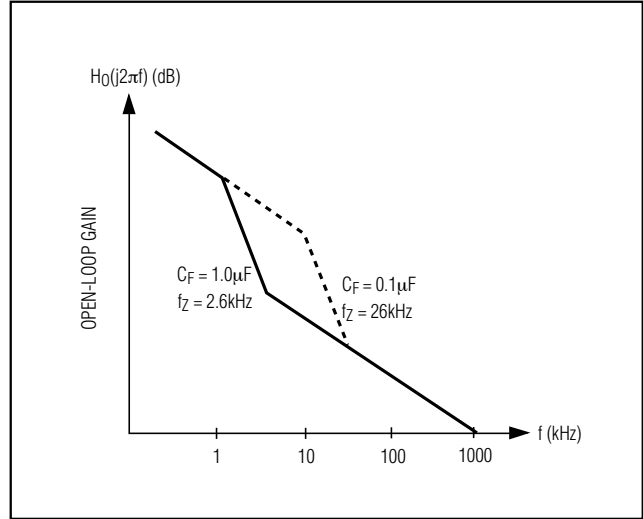


図4. 開ループ転送機能

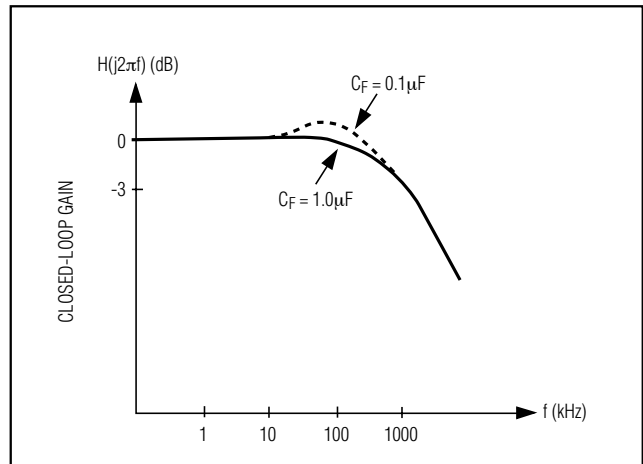


図5. 閉ループ転送機能

$$f_z = \frac{1}{2\pi(60)C_F}$$

オーバダンパシステム($f_z/f_L < 0.25$)の場合は、二次システムのジッタピーク(M_p)を次式で概算できます。

$$M_p = 20 \log \left(1 + \frac{f_z}{f_L} \right)$$

例えば $C_F = 0.1\mu\text{F}$ の場合は、ジッタピークが0.2dBになります。 C_F を $0.01\mu\text{F}$ 以下にすると、PLLが不安定になることがあります。0.1dB以下の最大ジッタピークを保証するには、 C_F の値として $1.0\mu\text{F}$ が勧められます。 C_F は低TCで、X7Rタイプよりも品質の優れたコンデンサである必要があります。

2.5Gbps、低電力、+3.3V クロックリカバリ及びデータリタイミングIC

入力及び出力の終端

MAX3875のデジタル出力(SDO+、SDO-、SCLKO+、SCLKO-)は、PECL信号レベルとインタフェースするように設計されています。これらのポートは適正にバイアスすることが重要です。正しい終端を行うために、 $50 \sim V_{CC} - 2V$ に等しいテブナンを提供する回路を固定インピーダンス伝送ラインと共に使用できます。最も優れた性能を保証するために、差動出力の負荷のバランスを取ることが必要です。入力終端は差動で駆動するか、SDI-又はSLBI-を電圧スイングの中心に外部バイアスすることによってシングルエンドで駆動できます。

ジッタ許容差と入力感度のバランス

受信したデータ電圧が $50mVp-p$ 以上の場合、MAX3875は10MHz以上のジッタ周波数で標準ジッタ許容差0.45UIを提供します。SDH/SONETジッタ許容差仕様は0.15UIになっているため、受信プリアンプ及びポストアンプ設計で0.3UIのジッタが許容されることになります。

BERは、入力信号が $10mVp-p$ 以上のときは $1 \cdot 10^{-10}$ よりも良好です。 $10mVp-p$ では、ジッタ許容差が低下しますが、SDH/SONET仕様をはるかに上回ります。ユーザは、アプリケーションに従い、ジッタ許容差と入力感度とのバランスで値を決定できます。ジッタ許容差及びBER対入力電圧グラフは、「標準動作特性」を参照して下さい。

アプリケーション情報

連続同一桁(CID)

データ遷移が存在しない場合、MAX3875の位相及び周波数ドリフトは低くなります。この結果、0や1が長く連続しても $1 \cdot 10^{-10}$ のBERが維持されます。このCID許容差は、 $2^{13} - 1$ PRBSを使用し、最悪の条件をシミュレーションするためにゼロの長い繰返しに置換して試験します。CID許容差としては、2000ビットが標準です。

位相調整

内部クロックは、データアイの中央に合わせます。特定のアプリケーションでは、BER性能を最適化するためにPHADJ入力を使用し、このサンプリング位置をシフトすることもできます。PHADJ入力は、 $\pm 1.5V$ までの差動入力電圧で動作します。このレベルは、バイパスコンデンサを持つ簡単な抵抗分圧器で十分に設定できます。PHADJ入力を使用しない時は、 V_{CC} に直接接続して下さい。

システムループバック

MAX3875は、システムループバック試験を実行できるように設計されています。システムを診断するときは、トランシーバのシリアルライザ出力をMAX3875のSLBI+及びSLBI-入力に直接接続します。SLBI \pm 入力を選択するには、SIS端子にTTLロジックハイを供給します。

PECL入力レベル

差動PECL入力レベルとインタフェースする時は、50終端を維持しながら信号を減衰することが重要です(図6)。又、入力コモンモードレベルを維持するには、ACカップリングが必要です。

レイアウト

MAX3875の性能は、回路ボードのレイアウトと設計に大きく依存します。グラウンドインダクタンスの最小化と、データ及びクロック信号の固定インピーダンス伝送ラインの使用を含め、優れた高周波数設計技法を使用するようにして下さい。電源デカップリングは、できるだけ V_{CC} の近くに配置して下さい。又、入力はフィードスルーを低減するために、出力信号から分離して下さい。

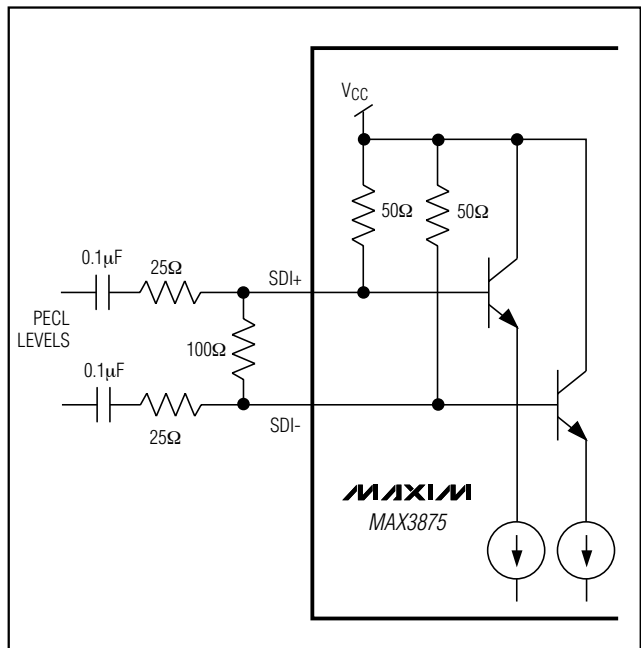
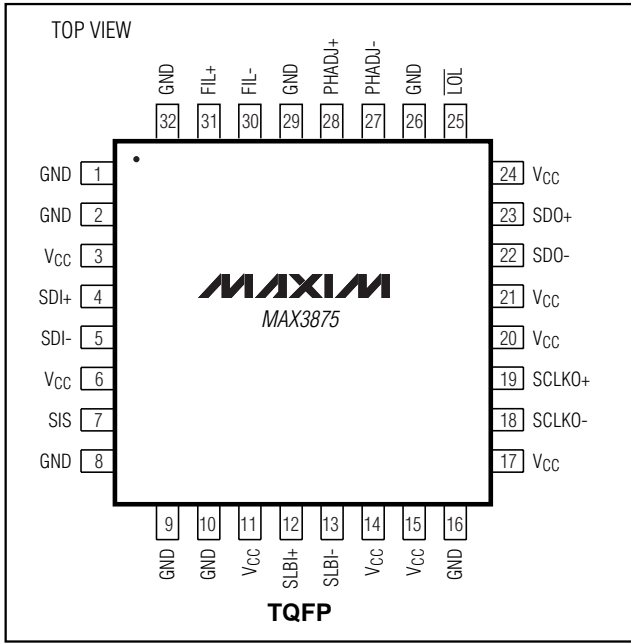


図6. PECL入力インタフェース

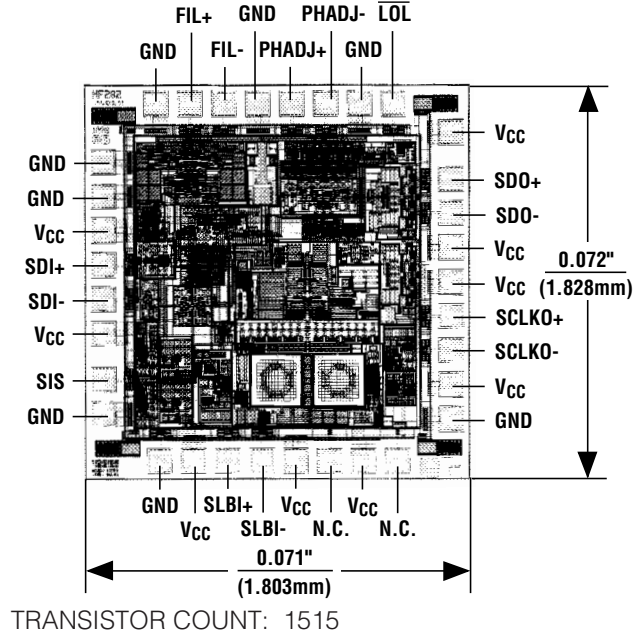
2.5Gbps、低電力、+3.3V クロックリカバリ及びデータリタイミングIC

MAX3875

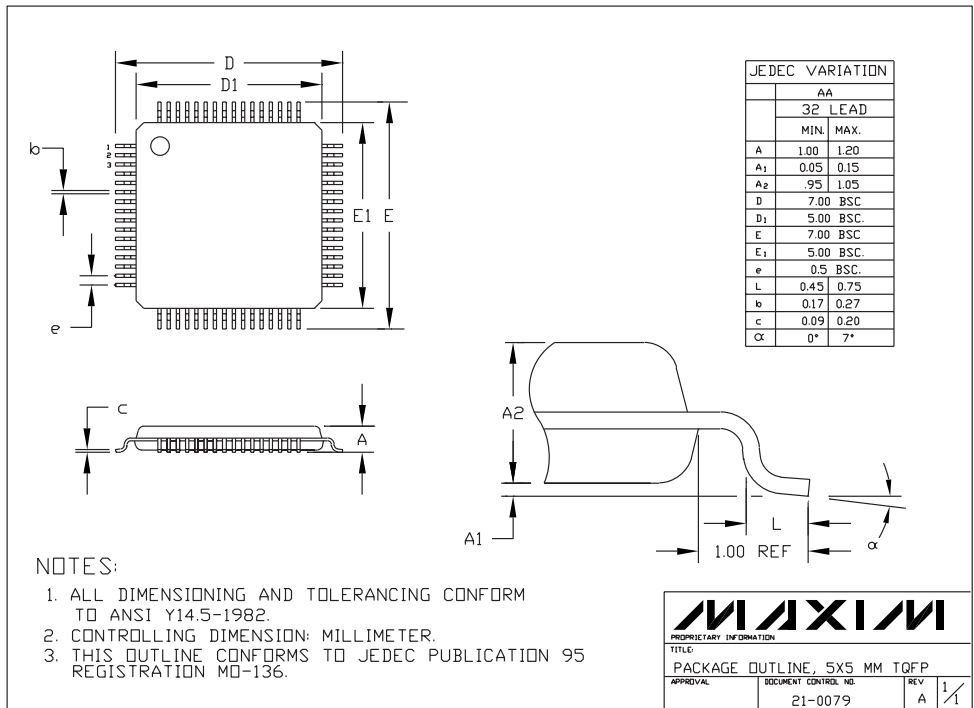
ピン配置



チップ構造図



パッケージ



マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

8 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 1998 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.