

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

## 概要

DDC\*/I<sup>2</sup>C拡張器のMAX3816Aは、長いDVI™、HDMI™、およびVGAケーブルの超過負荷容量を自動補償します。リンクのディスプレイ側に配置されたシングルMAX3816Aは、0~60mのケーブル上でDDCクロックとデータの両方の信号完全性を双方向に復元します。

MAX3816Aは、最大3000pFの保証範囲(5000pF以上、typ)のケーブル容量の補償を備えています。MAX3816Aは、ソース側とディスプレイ側の論理「AND」によって状態変化アサーションを検出します。このデバイスは、ケーブルのフル負荷の下で、I<sup>2</sup>C立上り/立下り時間要件に適合可能なレイルトゥレイルスルーレート制限ドライバによって新しい状態をアサートします。新しい状態のアサーション後、2.5μsのホールドオフ時間が、ケーブルチャネルが安定する間、その後の状態変化を防止します。

100kbps時のフル負荷の下、MAX3816Aは、25mW消費します(プルアップ抵抗は除く)。このデバイスは、16ピンTSSOPパッケージで提供され、0°C~+70°Cで動作します。

## アプリケーション

フロントプロジェクタDVI/HDMI入力  
高精細テレビ、ディスプレイ、および  
コンピュータモニタ

DVI/HDMIケーブル拡張器モジュールおよび  
アクティブケーブルアセンブリ

## 特長

- ◆ クロックおよびデータチャンネル用のDDCまたはI<sup>2</sup>Cケーブルの延長：最長60m (100kbps時)
- ◆ シングルサイドソリューションでディスプレイ側に1個のMAX3816Aのみ必要
- ◆ ケーブル容量の補償：0~3000pF保証 (I<sup>2</sup>C仕様の8倍)、または5000pF以上(typ)
- ◆ パラレルおよびシリアル動作モード
- ◆ 遷移後の伝送ラインインピーダンスの終端によって反射に起因するリングングを防止
- ◆ MAX3815のTMDS®イコライザとともに使用し、総合デジタルビデオ拡張ソリューションを形成
- ◆ 電源：3.0V~5.5V
- ◆ 5VケーブルDDCと3.3VディスプレイDDCレベル間の電圧変換(オプション)

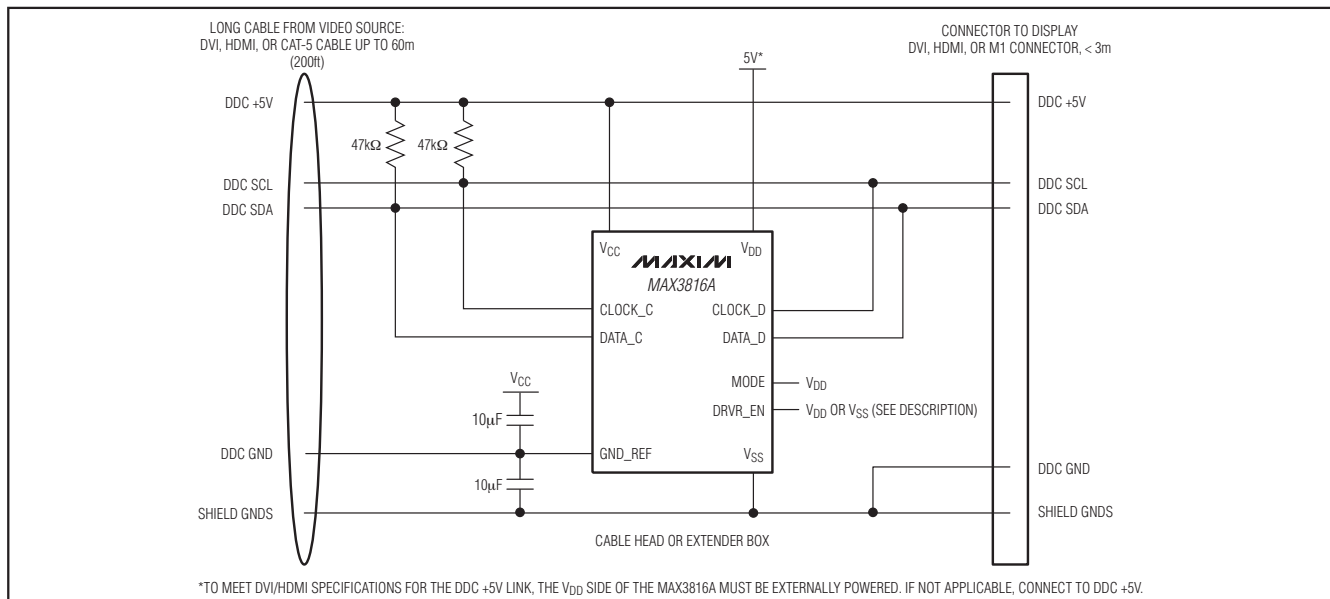
## 型番

PART	TEMP RANGE	PIN-PACKAGE
MAX3816ACUE+	0°C to +70°C	16 TSSOP

+は鉛フリー/RoHS準拠パッケージを示します。

ピン配置はデータシートの最後に記載されています。

## 標準動作回路(パラレルモード)



\*DDC (ディスプレイデータチャンネル)はVESA規格の一部です。  
TMDSはSilicon Image, Inc.の登録商標です。

DVIはDigital Display Working Groupの商標です。  
HDMIはHDMI Licensing, LLCの商標です。

# DVI, HDMI, およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

## ABSOLUTE MAXIMUM RATINGS

Voltage Range (relative to V<sub>SS</sub>) at V<sub>DD</sub>, V<sub>CC</sub>,  
CLOCK\_D, DATA\_D, CLOCK\_C, DATA\_C,  
DRVR\_EN, MODE .....-0.5V to +6.0V  
Continuous Power Dissipation (T<sub>A</sub> = +70°C)  
(derate 11.1mW/°C above +70°C).....889mW

Voltage Range (relative to V<sub>SS</sub>) at GND\_REF .....-0.5V to +0.5V  
Operating Junction Temperature (T<sub>J</sub>) Range ....-55°C to +150°C  
Storage Ambient Temperature (T<sub>S</sub>) Range .....-40°C to +150°C  
Electrostatic Discharge (ESD)  
Human Body Model.....> ±3kV

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>CC</sub> = +3.0V to +5.5V, V<sub>DD</sub> = +3.0V to +5.5V, T<sub>A</sub> = 0°C to +70°C. Typical values are at T<sub>A</sub> = +25°C, V<sub>CC</sub> = +5.0V, V<sub>DD</sub> = +3.3V, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER SUPPLY</b>						
Supply Voltage	V <sub>CC</sub> or V <sub>DD</sub>	See the <i>Applications Information</i> section (Note 1)	3.0		5.5	V
Supply Current	I <sub>CC</sub>	V <sub>CC</sub> = 5.5V, V <sub>DD</sub> = 5.5V, 100kbps, 60pF load on cable, 10pF load on display, current into V <sub>CC</sub> pin		1.3	3.0	mA
	I <sub>DD</sub>	V <sub>CC</sub> = 5.5V, V <sub>DD</sub> = 5.5V, 100kbps, 60pF load on cable, 10pF load on display, current into V <sub>DD</sub> pin		4.3	7.0	
Supply Noise Tolerance		DC to 500kHz		100		mVp-p
		DC to 60Hz (series mode)		700		
<b>CLOCK_C, DATA_C, CLOCK_D, DATA_D (Notes 2, 3)</b>						
Output-High Voltage	V <sub>OH</sub>	Cable side (CLOCK_C, DATA_C)	V <sub>CC</sub> - 0.1	V <sub>CC</sub>		V
		Display side (CLOCK_D, DATA_D)	V <sub>DD</sub> - 0.1	V <sub>DD</sub>		
Output-Low Voltage	V <sub>OL</sub>	V <sub>OL</sub> achieved within 1μs of negative transition (see Figure 1a, State 2)		0.2	0.4	V
	V <sub>HOLD</sub>	After V <sub>OL</sub> is achieved, V <sub>HOLD</sub> is the most positive level allowed if logic level is 0 and no other driver is asserting low on the same node (series mode)	Cable side	15		% of Supply
	Display side		20			
High-to-Low Threshold	V <sub>TRIGH</sub>	Threshold used to detect high-to-low transition relative to supply (V <sub>CC</sub> for cable side, V <sub>DD</sub> for display side)		75		% of Supply
Low-to-High Threshold	V <sub>TRIGL</sub>	Threshold used to detect low-to-high transition relative to supply (V <sub>CC</sub> for cable side, V <sub>DD</sub> for display side)	Cable side	12.5		% of Supply
			Display side	17.5		
Output-High-State Current Limit		Output in ramp-up mode for DATA_C		5.0	16.5	mA

# DVI, HDMI, およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

## ELECTRICAL CHARACTERISTICS (continued)

(V<sub>CC</sub> = +3.0V to +5.5V, V<sub>DD</sub> = +3.0V to +5.5V, T<sub>A</sub> = 0°C to +70°C. Typical values are at T<sub>A</sub> = +25°C, V<sub>CC</sub> = +5.0V, V<sub>DD</sub> = +3.3V, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Rise Time (Note 4)	t <sub>TR</sub>	3.0V to 3.6V supply		700	1000	ns
		4.5V to 5.5V supply		700		
Fall Time (Note 4)	t <sub>F</sub>	3.0V to 3.6V supply		200	300	ns
		4.5V to 5.5V supply		300		
Driver On-Time		Driver asserting high or low		1750		ns
Driver Active Termination		Driver asserting high or low		60		Ω
<b>TRANSITION SENSING</b>						
Level-Sense Filter Delay		Time to transition decision and assert		300		ns
Holdoff Time	t <sub>HOLDOFF</sub>	Data/clock sensing off during this period		2.5		μs
<b>LVTTL/LVCMOS CONTROL INPUTS (DRV<sub>R</sub>_EN, MODE)</b>						
Input-High Voltage	V <sub>IH</sub>		2.0			V
Input-Low Voltage	V <sub>IL</sub>				0.8	V
Input-High Current	I <sub>IH</sub>	V <sub>IH(MIN)</sub> < V <sub>IN</sub>	-1		+1	μA
Input-Low Current	I <sub>IL</sub>	V <sub>IN</sub> < V <sub>IL(MAX)</sub>	-1		+1	μA

**Note 1:** While the MAX3816A is operable over the continuous range of 3.0V to 5.5V, the DDC application requires V<sub>CC</sub> connection to DDC +5V.

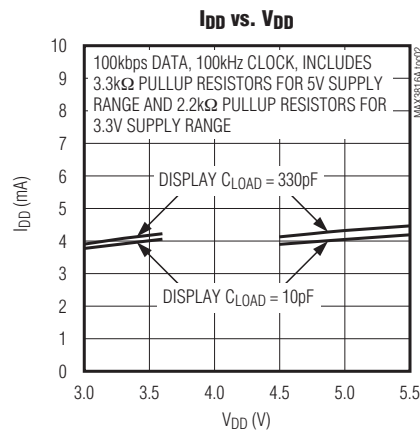
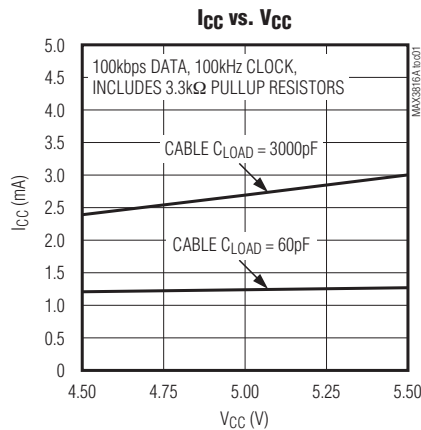
**Note 2:** All levels in the cable side clock and data I/O are referenced to GND\_REF, unless otherwise noted.

**Note 3:** All levels in the display side clock and data I/O are referenced to V<sub>SS</sub>, unless otherwise noted.

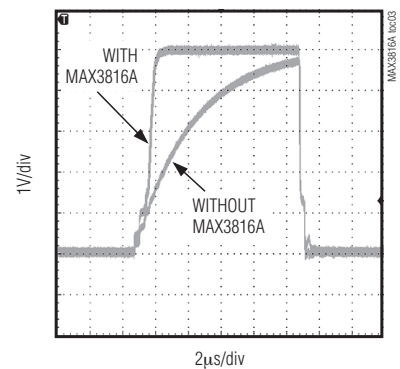
**Note 4:** Rise time measured 30% to 70%; fall time measured 70% to 30%. Load range is 60pF to 3000pF on source side, and 10pF to 400pF on display side. Pullup resistors are chosen to supply I<sup>2</sup>C maximum of 3mA when asserting low state.

## 標準動作特性

(V<sub>CC</sub> = +5.0V, V<sub>DD</sub> = +3.3V, T<sub>A</sub> = +25°C, unless otherwise noted.)



**CLOCK\_C TRANSIENT RESPONSE WITH AND WITHOUT MAX3816A, 30m CABLE LOAD (2350pF)**



3.3kΩ PULLUP RESISTOR AT EACH END OF CABLE.  
 PULLDOWN SOURCE: 25Ω CMOS SWITCH SIGNAL INITIATED AND MEASURED AT REMOTE SOURCE.

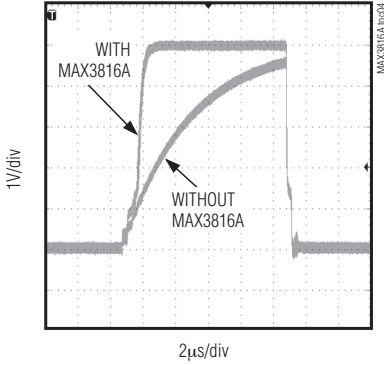
# DVI, HDMI, およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

## 標準動作特性(続き)

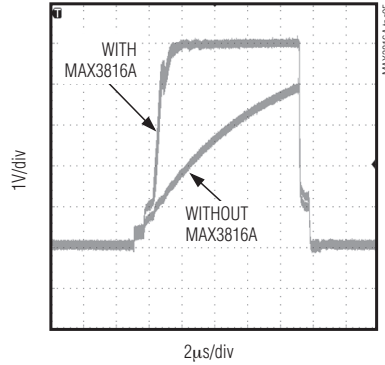
(V<sub>CC</sub> = +5.0V, V<sub>DD</sub> = +3.3V, T<sub>A</sub> = +25°C, unless otherwise noted.)

**CLOCK\_C TRANSIENT RESPONSE  
WITH AND WITHOUT MAX3816A, 30m CABLE LOAD  
(3100pF)**



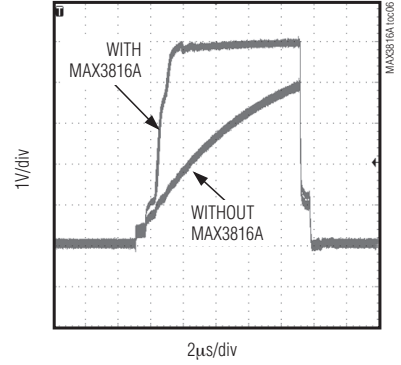
3.3k $\Omega$  PULLUP RESISTOR AT EACH END OF CABLE.  
PULLDOWN SOURCE: 25 $\Omega$  CMOS SWITCH SIGNAL  
INITIATED AND MEASURED AT REMOTE SOURCE.

**CLOCK\_C TRANSIENT RESPONSE  
WITH AND WITHOUT MAX3816A, 60m CABLE LOAD  
(4700pF)**



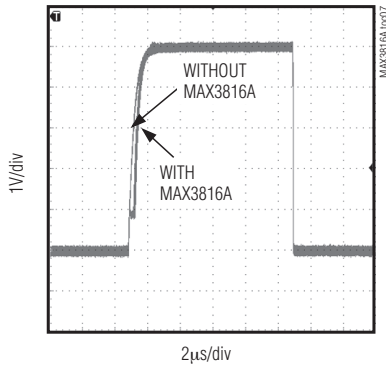
3.3k $\Omega$  PULLUP RESISTOR AT EACH END OF CABLE.  
PULLDOWN SOURCE: 25 $\Omega$  CMOS SWITCH SIGNAL  
INITIATED AND MEASURED AT REMOTE SOURCE.

**DATA\_C TRANSIENT RESPONSE  
WITH AND WITHOUT MAX3816A, 60m CABLE LOAD  
(4700pF)**



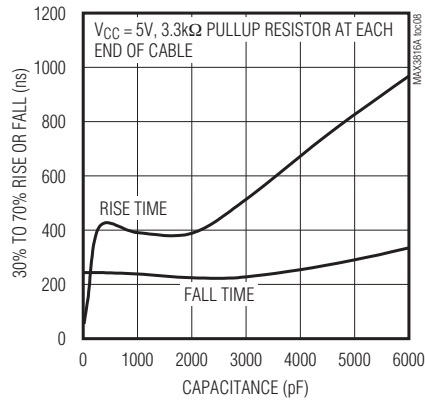
3.3k $\Omega$  PULLUP RESISTOR AT EACH END OF CABLE.  
PULLDOWN SOURCE: 25 $\Omega$  CMOS SWITCH SIGNAL  
INITIATED AND MEASURED AT REMOTE SOURCE.

**CLOCK\_C TRANSIENT RESPONSE  
WITH AND WITHOUT MAX3816A, 62pF CABLE LOAD**



PULLUP RESISTORS: TWO 3.3k $\Omega$  IN PARALLEL.  
PULLDOWN SOURCE: 25 $\Omega$  CMOS SWITCH.

**CABLE SIDE TRANSITION TIME  
vs. CABLE CAPACITANCE**



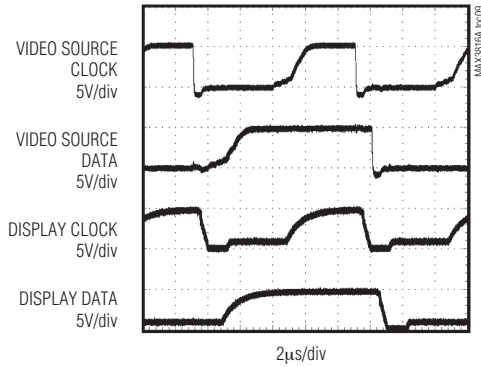
# DVI, HDMI, およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

## 標準動作特性(続き)

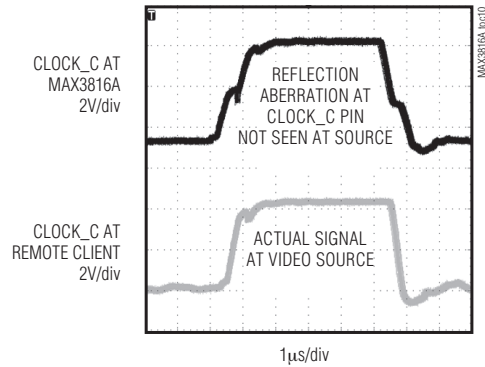
(V<sub>CC</sub> = +5.0V, V<sub>DD</sub> = +3.3V, T<sub>A</sub> = +25°C, unless otherwise noted.)

**SERIES MODE TRANSIENT RESPONSE  
(3000pF CABLE CAPACITANCE)**



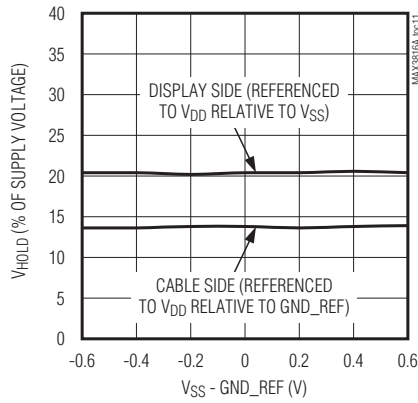
50m CABLE ON SOURCE SIDE, 330pF CAPACITANCE ON DISPLAY SIDE, V<sub>CC</sub> = 5V, V<sub>DD</sub> = 5V CLOCK AND DATA INITIATED AT VIDEO SOURCE AND MEASURED AT MAX3816A

**REFLECTION ABSORBED BY MAX3816A**

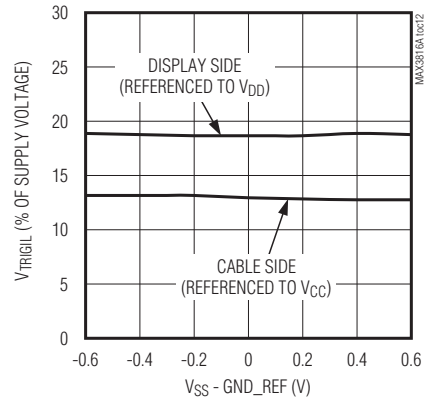


60m CABLE, SIGNAL INITIATED AT DISPLAY SIDE

**V<sub>HOLD</sub> vs. (V<sub>SS</sub> - GND\_REF)**



**V<sub>TRIGIL</sub> vs. (V<sub>SS</sub> - GND\_REF)**



# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

## 端子説明

端子	名称	機能
1	DRVR_EN	ドライバインープル入力、LVTTL/LVCMOS。通常動作ですべてのデータとクロックドライバをインープルするには、ハイに設定します。ドライバをディセーブルし、ケーブルバスをディスプレイバスから絶縁させるには、ローに設定します。
2	VCC	ケーブル側の電源。DDCアプリケーションでは、DDC +5Vに接続します。10μF以上のバイパスコンデンサに接続します(図6参照)。
3	CLOCK_C	ケーブルドライバ付きI <sup>2</sup> Cケーブル側クロック、CMOS入力/出力。47kΩプルアップ抵抗をV <sub>CC</sub> に接続します。
4	GND_REF	ケーブル側グラウンドリターン。ケーブルDDCグラウンド線にじかに接続します。MAX3816Aの回路構成では、ビデオソースDDC GNDをスレッシュホールドリファレンスとして使用します。また、10μF以上のバイパスコンデンサも図6に示すように接続します。
5	DATA_C	ケーブルドライバ付きI <sup>2</sup> Cケーブル側データ、CMOS入力/出力。47kΩプルアップ抵抗をV <sub>CC</sub> に接続します。
6	GND_REF	ケーブル側グラウンドリターン(代替)。上記の端子4に内部的に接続されています。
7	VCC	ケーブル側の電源(代替)。上記の端子2に内部的に接続されています。
8, 9, 10	DNC	接続しないでください。
11	VDD	ディスプレイ側とコア回路の電源。バイパスコンデンサを図6に示すように接続します。
12	DATA_D	I <sup>2</sup> Cディスプレイ側データ、CMOS入力/出力。V <sub>DD</sub> = 3.3Vの場合、2.2kΩプルアップ抵抗をV <sub>DD</sub> に接続し、V <sub>DD</sub> = 5Vの場合、3.3kΩプルアップ抵抗をV <sub>DD</sub> に接続します。
13	VSS	ディスプレイ側とコア回路のグラウンド。バイパスコンデンサを図6に示すように接続します。
14	CLOCK_D	I <sup>2</sup> Cディスプレイ側クロック、CMOS入力/出力。V <sub>DD</sub> = 3.3Vの場合、2.2kΩプルアップ抵抗をV <sub>DD</sub> に接続し、V <sub>DD</sub> = 5Vの場合、3.3kΩプルアップ抵抗をV <sub>DD</sub> に接続します。
15	VSS_T	通常動作の場合、V <sub>SS</sub> に接続される必要があります。
16	MODE	モード設定入力、LVTTL/LVCMOS。パラレルモード(通常動作)の場合、ハイに強制し、シリアル動作の場合、ローに強制します。

## 動作理論

MAX3816Aは、パラレルおよびシリーズモードを備えています。パラレルモードは、非準拠ソース/シンクデバイスに対する高耐性が望ましいアプリケーションに推奨されます(ディスプレイからの非準拠V<sub>OL</sub>とソースからの非準拠V<sub>IH</sub>が普及している)。また、パラレルモードは、同じバス上の他のスピードアップデバイスと、アクティブ(DRVR\_EN = HI)またはバイパス(DRVR\_EN = LO)で連動することもできます。

シリーズモードは、ソース/シンク間のグラウンドオフセットまたはノイズに対する高耐性が必要とされるアプリケーションに推奨されます。また、シリーズモードは、ディスプレイ回路を非常に長いケーブルの伝送ライン反射から分離し、ケーブルとディスプレイバス間の完全な分離も備えています。インディスプレイアプリケーションの場合、シリーズモードは、5VケーブルDDCと3.3Vディスプレイ内部DDCの間のレベルシフトを提供することができます。

過剰なケーブル容量を補償するために、1個のMAX3816Aがビデオリンクのディスプレイ側に使用されます。MAX3816Aの全体的な動作は、DATAまたはCLOCK信号の場合、以下のようにまとめることができます(図1aと図1b)。

### 1) ハイ状態。ドライバオフ。レベル検出オン

いずれのクライアントデバイスも「ワイヤードAND」バスをソースまたはディスプレイ側から制御していない場合、すべてのデバイスドライバがオフで、バス(MAX3816Aを含む)はハイ状態で待機しています。各側のプルアップ抵抗によって、バスはソース側で最大V<sub>CC</sub>まで、ディスプレイ側でV<sub>DD</sub>まで保持されています。

### 2) ハイロー遷移。ドライバはローをアサート。レベル検出オフ(ホールドオフ)

状態の変化は、ローに強制する任意のデバイスドライバによって開始されます。信号遷移が電源の75%を下回ると、MAX3816Aがローインピーダンスドライバでソースおよびディスプレイの両側をグラウンド方向に駆動し、レベル検出がオフにされ、ホールドオフタイマーが起動します。ソース側は、V<sub>SS</sub>のレベルにプルダウンされます。これは、制御スルーレートで1m (60pF)~60m (3000pF以上)のケーブルを駆動するように設計されたローインピーダンスnチャネルバッファを使用して実行されます。同様に、ディスプレイ側も、制御されたスルーレート、オープンドレインnチャネルMOSデバイスでV<sub>SS</sub>にプルダウンされます。これらのバッファは、1.75μsの間、維持されます。

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

## 3) ロー状態。レベル検出オフ(ホールドオフ)

レベル検出は、ホールドオフ時間(クロックおよびデータチャンネルともに2.5 $\mu$ s)が終了するまでオフ状態を維持します。

シリーズモードでは、ドライバは、低レベル( $V_{\text{HOLD}}$ またはそれ以下)を維持します。クライアントプルダウンが $V_{\text{OL}}$ を下回るレベルを維持するか、または同じノード上の他のドライバがプルダウンしていない場合にMAX3816Aが $V_{\text{HOLD}}$ のレベルを維持します。このアクションは、ソースおよびディスプレイ側にわたって「ワイヤードAND」機能をサポートしています。

## 4) ロー状態、ドライバオフ。レベル検出オン

MAX3816Aのホールドオフ時間が終了すると、レベル検出が再開します。

シリーズモードでは、MAX3816Aは、ソース側とディスプレイ側の間の「ワイヤードAND」接続をサポートしています。ハイ状態に戻ることは、すべてのクライアントソースがターンオフされた場合のみサポートされます。ソース側またはディスプレイ側のいずれか(両方ではない)がバスを解放した場合、MAX3816Aのレベル検出バッファが $V_{\text{TRIGIL}}$ における遷移を検出し、電圧を $V_{\text{HOLD}}$ にクランプして、残りの側がバスを解放するのを待機することによって、既存のロー状態をサポートします。

## 5) ローハイ遷移。ドライバオン。レベル検出オフ(ホールドオフ)

状態の変化は、ソースとディスプレイ側でどのデバイスもバスをローに保持していない場合に開始されます。両側がそれぞれの $V_{\text{TRIGIL}}$ レベルを上回ると、ソース側はスルーレート制御オープンドレインpチャンネルデバイスをターンオンし、1.75 $\mu$ sの間、 $V_{\text{CC}}$ にプルアップします。同時に、ディスプレイ側は解放され、プルアップ抵抗は、通常のI<sup>2</sup>C動作どおりディスプレイ側バスを $V_{\text{DD}}$ までプルアップします。

## 6) ハイ状態。ドライバオフ。レベル検出オフ(ホールドオフ)

ホールドオフ時、遷移は検出されません。ハイ状態は、外部プルアップ抵抗によって維持されます。ホールドオフの終了時、ケーブルおよびディスプレイレベルが85%を上回った場合、ステートマシンは状態(1)に遷移します。それ以外の場合は、ステートマシンは、レベルが85%以下になるまで状態(1)に遷移するのを待機します。データソースまたはデータディスプレイレベルが60%を下回った場合、データ(クロックではない)には、状態(6)から(1)への別の終了があります。

I<sup>2</sup>C連続クロックアプリケーションは、MAX3816Aに推奨されていません。MAX3816Aは、非連続クロックによるDDCアプリケーション用に最適化されています。

## 詳細

DDC/I<sup>2</sup>C 2線式拡張器のMAX3816Aは、レベルシフタ付きの2個のコントロール、ケーブルドライバ、ディスプレイドライバ、およびレベル検出回路で構成されます(図2)。

## コントローラおよびレベルシフタ

MAX3816Aの機能は、2個のコントローラによって制御され、1つはCLOCK用、もう1つはDATA用です。双方向信号は、CLOCKとDATAの両方で完全にサポートされています。コントローラの主要機能は、ソース側およびディスプレイ側レベル検出回路から、状態変化情報を受信し、2つの間の「ワイヤードAND」をサポートすることです。状態が変化した場合、ソースおよびディスプレイドライバが次の状態(ハイまたはロー)をアサートする間、ホールドオフ時間が計られ、I/O過渡がセトリングする間、すべての入力検出が無視されます(図3)。ホールドオフ時間は約2.5 $\mu$ sです。ケーブル伝送ライン終端機能は、ホールドオフの最初の1.75 $\mu$ sの間のみアクティブで、これは、60mケーブルからのラウンドトリップ反射を吸収するのに十分な長さです。

シリーズモードでは、CLOCKおよびDATAコントローラは、ソースエレクトロニクスをディスプレイエレクトロニクスから絶縁します。MAX3816Aのケーブル側は、 $V_{\text{CC}}$ と $\text{GND}_{\text{REF}}$ にリファレンスされ、ディスプレイ側は $V_{\text{DD}}$ と $V_{\text{SS}}$ にリファレンスされます。このパワー方式は、ソースとディスプレイデバイス間のオフセットおよびノイズに対する耐性を提供します。

## ケーブルドライバ

ローインピーダンスケーブルドライバ(図10)は、I<sup>2</sup>C立上り/立下り時間制限内で、最低3000pFの容量ケーブル負荷で、充電および放電を行うことができます。各ドライバは、スルーレトリミッタを内蔵し、送信される高周波数エネルギー量を制御します。また、ケーブルドライバは、約60 $\Omega$ の逆終端インピーダンスも備えて、ドライバに戻る伝送ライン反射を吸収します。各ケーブルドライバは、ハイ状態電流制限機能を備え、16mAを下回る出力電流をクランプします。

1.75 $\mu$ sのドライバアサーションの後、遷移への決定に従って、ローインピーダンスドライバはターンオフされます。その後、別のデバイスが新しい状態をアサートした場合、このデバイスはMAX3816Aのローインピーダンスに対して動作する必要はありません。

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

ローカルに、47kΩプルアップ抵抗をCLOCK\_CおよびDATA\_CからV<sub>CC</sub>に接続します。これは、1.65kΩプルアップ抵抗が各チャンネルの他端に存在することと同等になります。

## ディスプレイドライバ

ディスプレイドライバ(図11)は、標準オープンドレインプルダウンデバイスで、I<sup>2</sup>C立下り時間制限内で、最大400pFの容量負荷を放電することができます。

V<sub>DD</sub> = 3.3Vの場合、2.2kΩプルアップ抵抗をCLOCK\_DおよびDATA\_DからV<sub>DD</sub>に接続し、V<sub>DD</sub> = 5Vの場合、3.3kΩプルアップ抵抗をV<sub>DD</sub>に接続します。

## レベル検出

MAX3816Aのスレーブ検出回路は、状態遷移のための受信データを監視します。CLOCKまたはDATA信号がハイで、V<sub>TRIGH</sub>を下回ると、コントローラは出力をローにランプします。DATAおよびCLOCKがローで、ともにV<sub>TRIGL</sub>を上回り、ソース側のGND\_REF、またはディスプレイ側のV<sub>SS</sub>にリファレンスされた場合、出力はレベルをハイに駆動します。

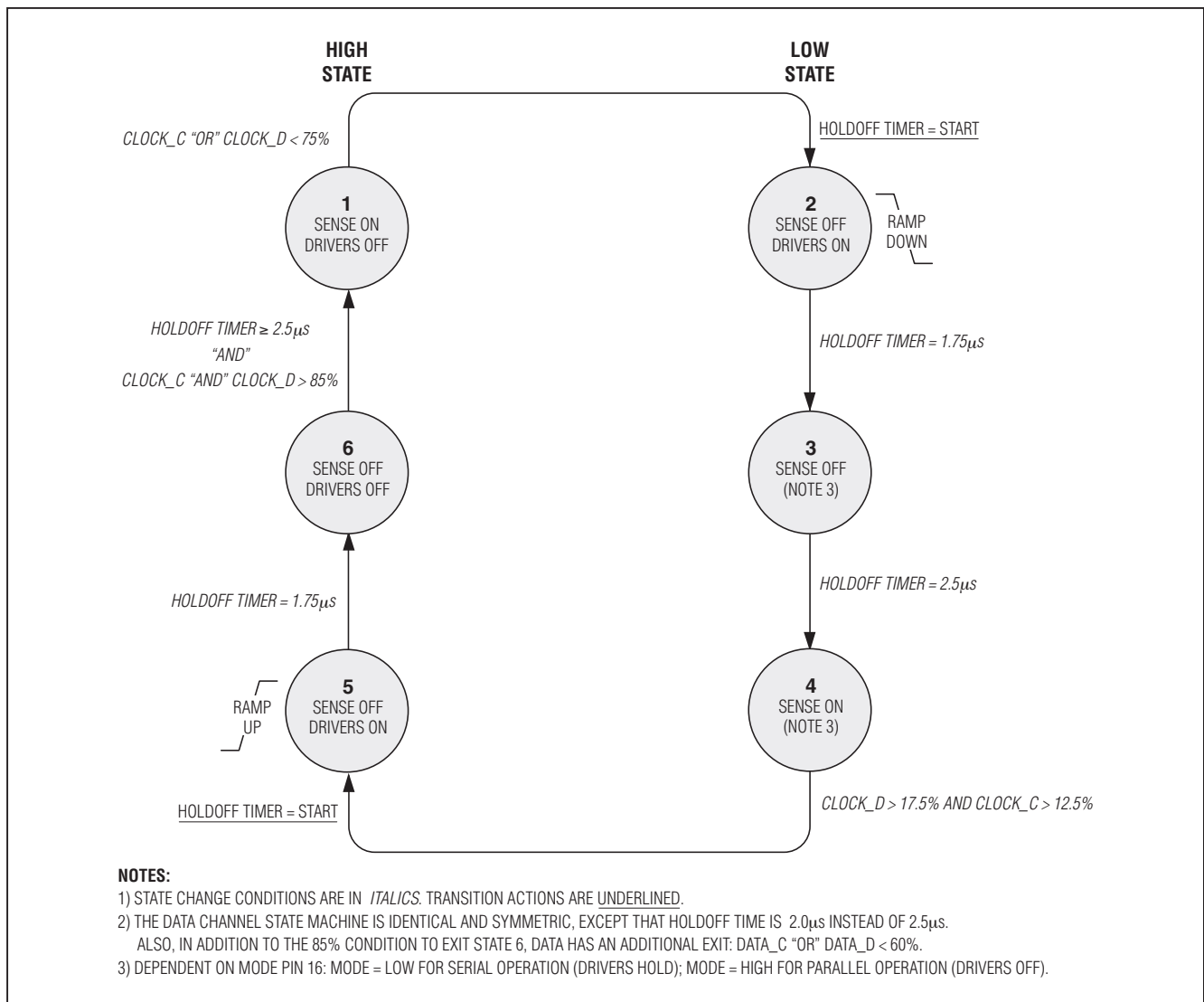


図1a. クロックステートマシン図



# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

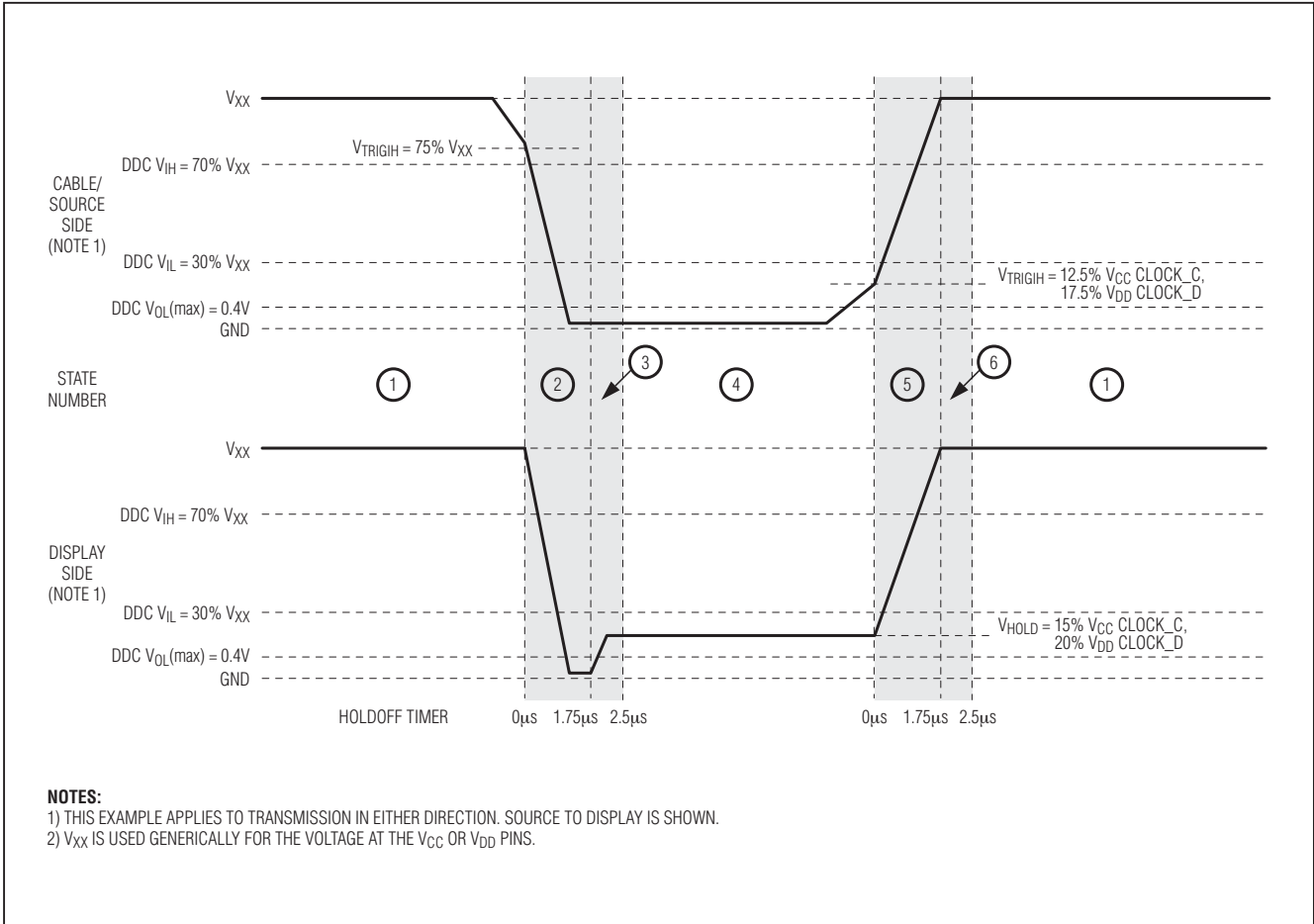


図1b. 状態を示す信号波形の例

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

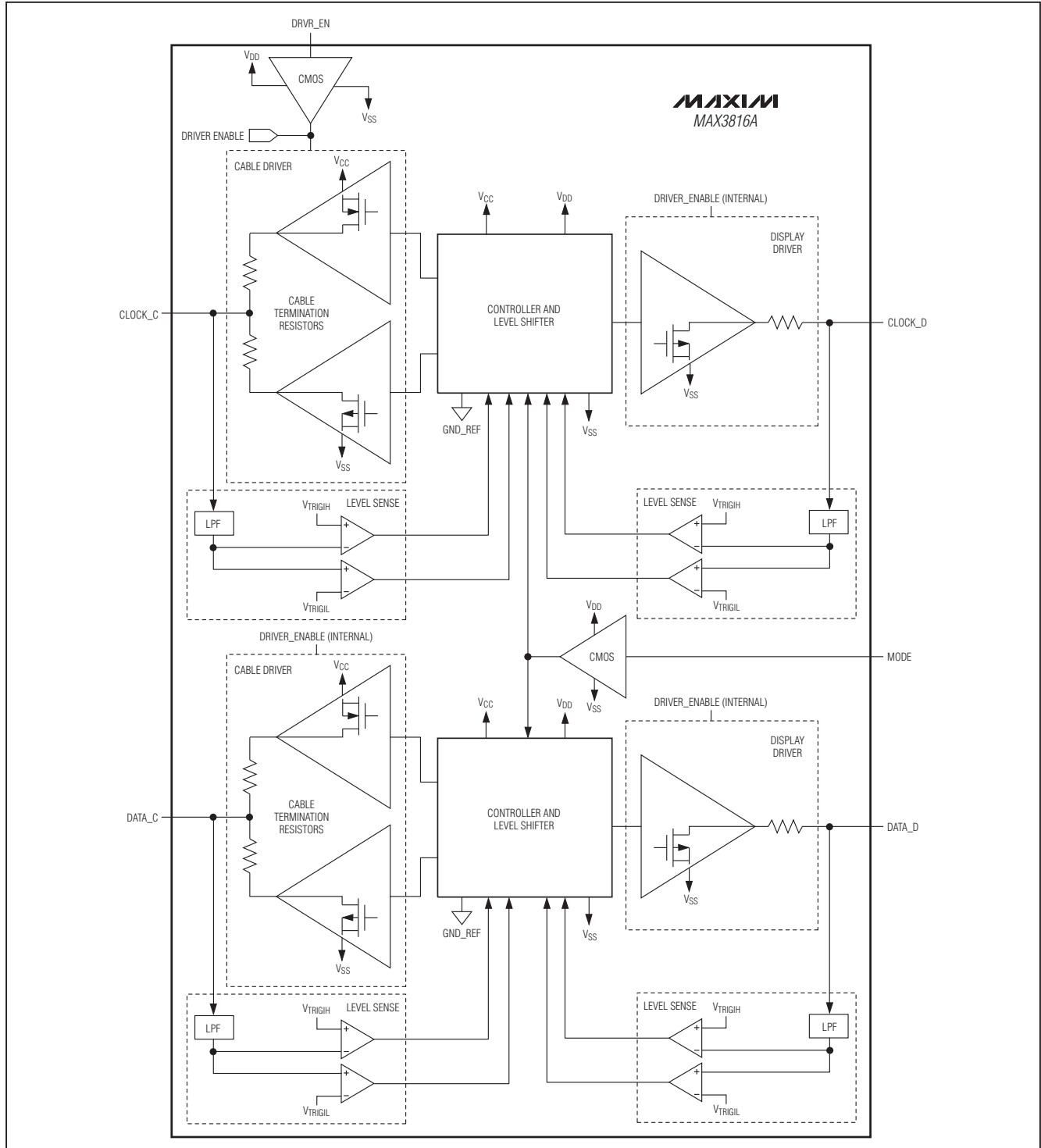


図2. ファンクションダイアグラム

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

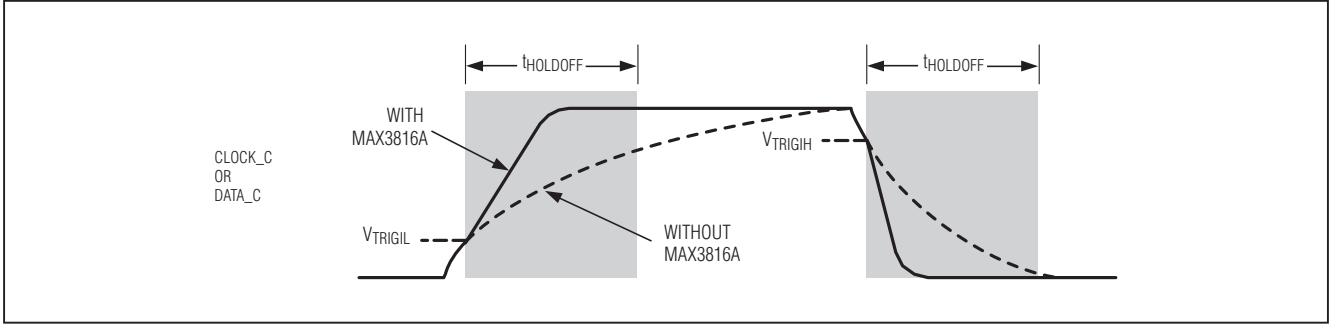


図3. ホールドオフ動作

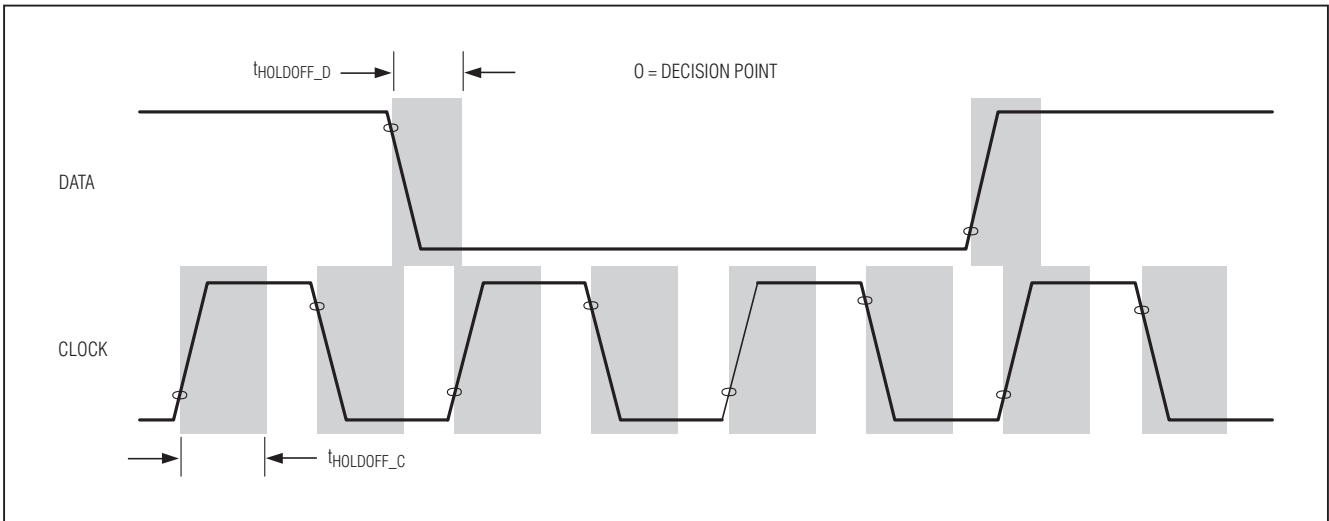


図4. 決定ポイントを示したホールドオフ

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

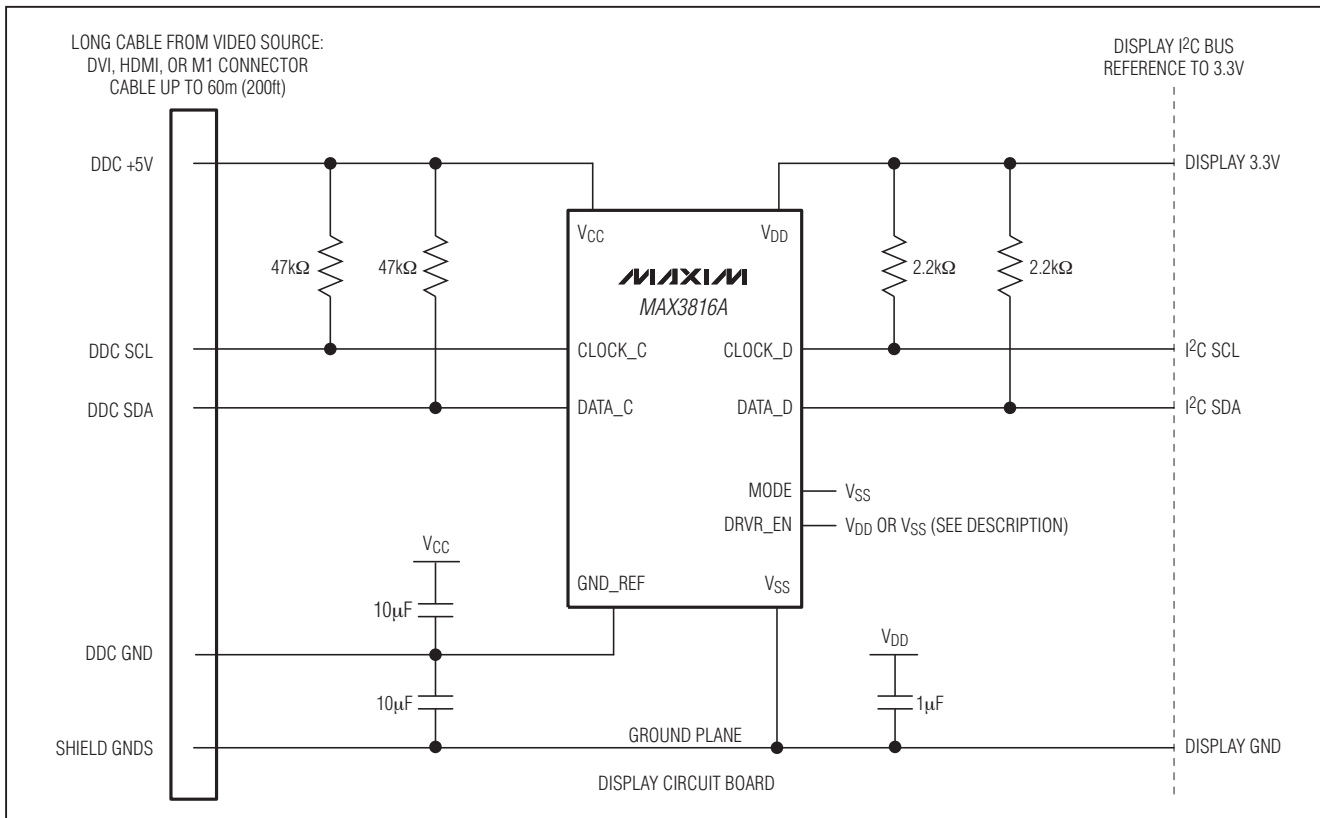


図5. 標準インディスプレイアプリケーション回路

## アプリケーション情報

### ディスプレイ側におけるシングルMAX3816Aの使用

シングルMAX3816Aは、60m (200ft)ケーブル上で完全100kbps動作を達成するように設計されています。

### インディスプレイアプリケーション、シリーズモード

ディスプレイのフロントエンドに挿入された場合、MAX3816Aのソース側は、ソースV<sub>CC</sub> (標準は5V)とグランド(GND\_REF)によって駆動される必要があります。ディスプレイ側V<sub>DD</sub>は、ローカルディスプレイ電源(標準は3.3V)によって駆動され、レベルシフトし、ソースとディスプレイ間の電源ノイズおよびオフセットの影響を減少させる必要があります(図5)。最低10µFのデカップリングコンデンサをGND\_REFとV<sub>SS</sub>の間、およびGND\_REFとV<sub>CC</sub>の間で、MAX3816Aに近接して接続する必要があります。

### MAX3816A (インディスプレイ、シリーズモード)の利点 (図5参照)

- 長いケーブル距離

- MAX3816Aは、ソースとディスプレイ間のバッファとして機能する。したがって、ソース反射がMAX3816Aのソース側に対して分離され、ディスプレイ回路を反射(階段波形)から保護する
- MAX3816Aは、ソースバスとディスプレイバスを分離するためにターンオフ(DRV\_ENをローにアサート)することができる。ディスプレイバスは、ソースケーブルの負荷または故障と関係なく、動作することができる
- 複数のMAX3816Aをディスプレイへの入力マルチプレクサとして平行に使用することができる(同時に1つのみ「オン」)

### 考察

図のように、レベルシフト機能を使用し、ディスプレイがオフのときにディスプレイ3.3V電源がオフであると仮定した場合、Display EDID PromはソースDDCに通信することができません。必要な場合、このソリューションは、5V EDID PromをMAX3816Aのソース側に配置するか、3.3V V<sub>DD</sub>をDDC +5V電源から供給する方法です。

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

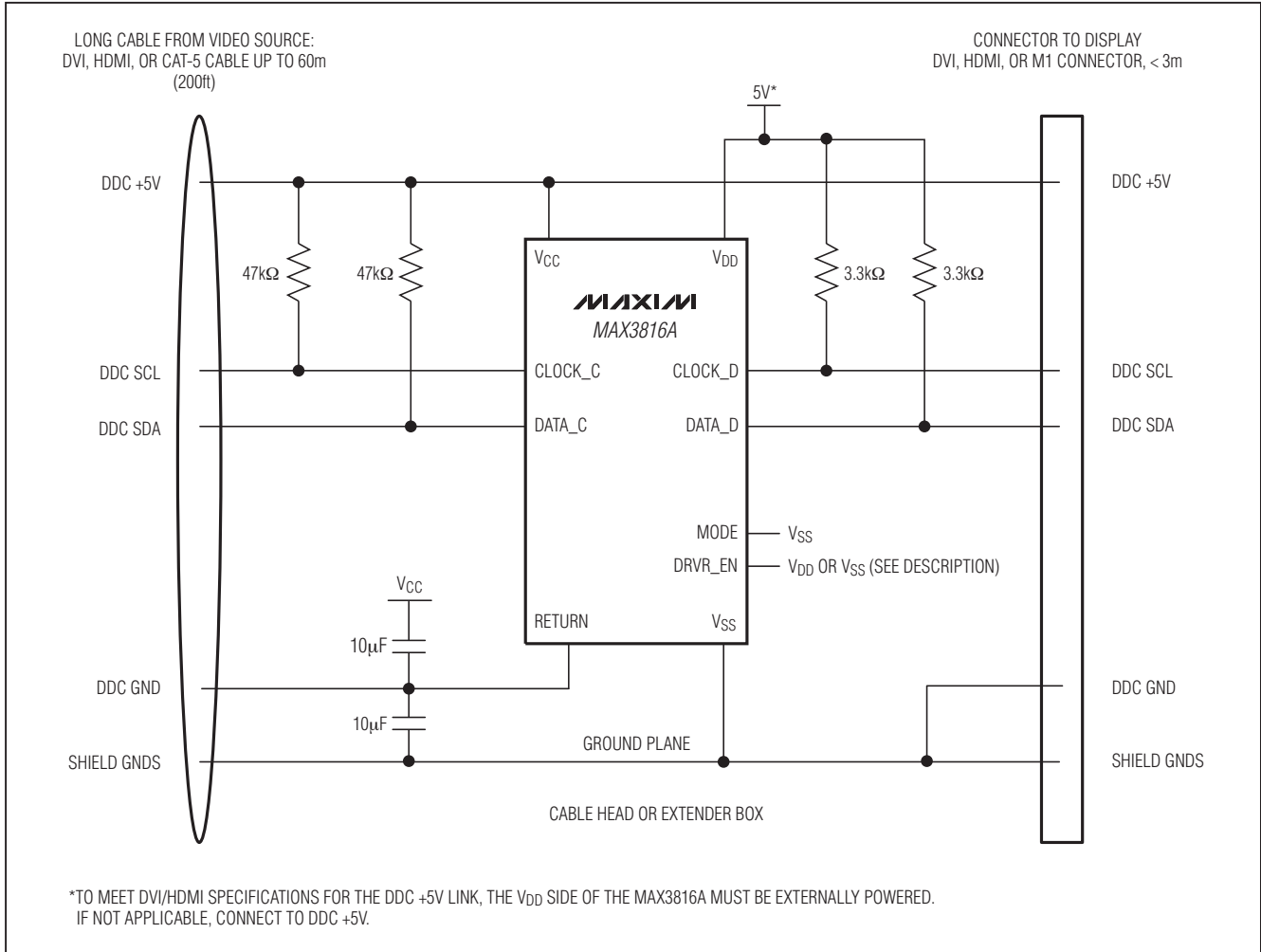


図6. ディスプレイ外部、直列

## 外部ボックスまたはケーブルアセンブリ アプリケーション

図6、図7、および図8には、外部ボックス製品またはケーブルアセンブリなどのディスプレイ外部の3つの実装が示されています。

### MAX3816A (ディスプレイ外部、直列接続)の利点 (図6参照)

- 長いケーブル距離
- MAX3816Aは、ソースとディスプレイ間のバッファとして機能する。したがって、ソース反射がMAX3816Aのソース側に対して分離され、反射がある非常に長いケーブルに起因する階段波形による可能なダブルクロッキングからディスプレイ回路を保護する

- MAX3816Aは、ソースバスとディスプレイバスを分離するためにターンオフ(DRVR\_ENをローにアサート)することができる。ディスプレイバスは、ソースケーブルの負荷または故障と関係なく、動作することができる。また、複数のMAX3816Aをディスプレイへの入力マルチプレクサとしてパラレルに使用することもできる(同時に1つのみ「オン」)

### 考察

1個の直列接続のMAX3816Aのみがバス上で許容されます。2つ以上の直列接続のMAX3816A ICは、機能しません。複数のMAX3816A ICが必要な場合は、図7と図8のパラレルアプリケーションを使用します。

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

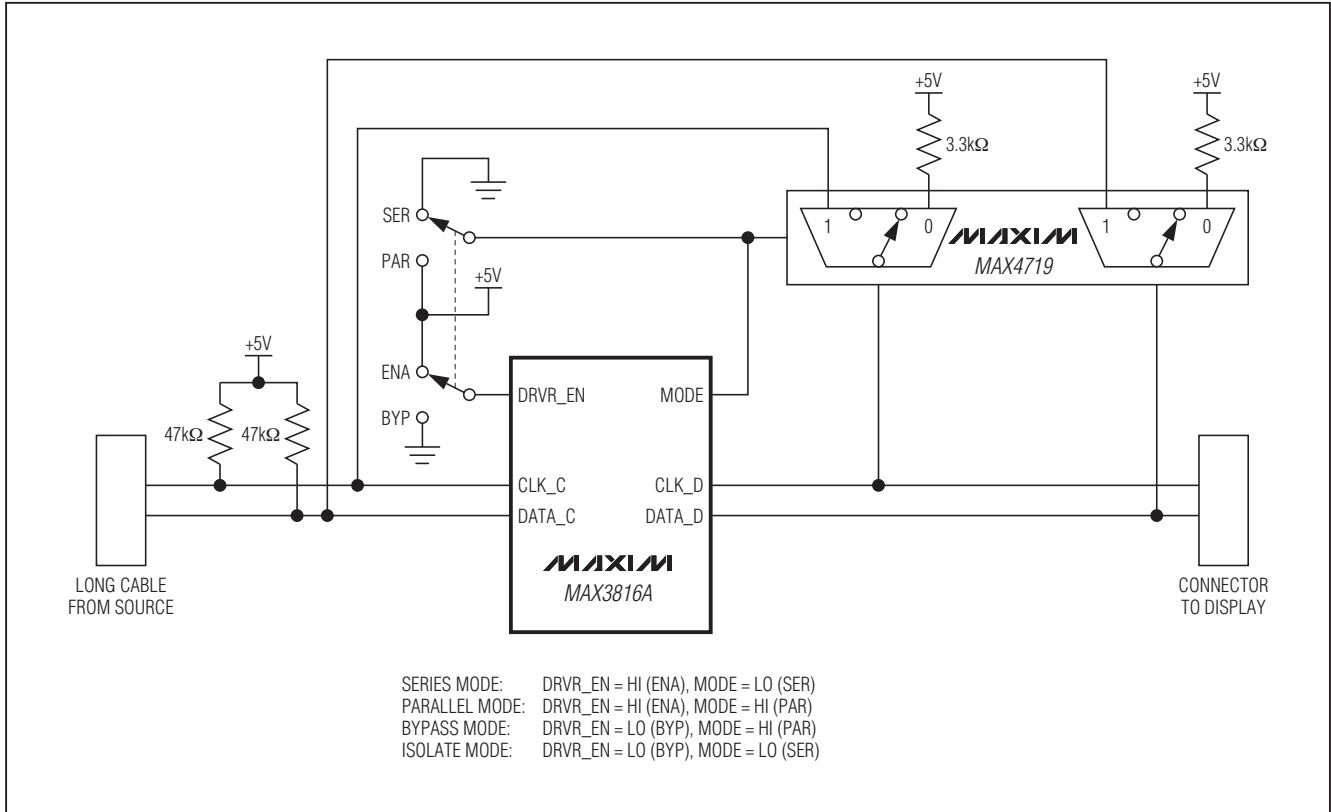


図7. ディスプレイ外部、シリーズ/パラレルモード切替え可能

## MAX3816A (ディスプレイ外部、シリーズ/パラレルモード切替え可能)の利点(図7参照)

- 長いケーブル距離
- パラレルモードでは、MAX3816Aは非準拠のDDCソース/シンクに高耐性がある
- 別のMAX3816Aまたはスピードアップデバイスが同じDDC上で使用されている場合、MAX3816Aをターンオフしてバイパスすることができる
- パラレルモードでは、MAX3816Aを別のI<sup>2</sup>Cスピードアップデバイスと同時に使用することができる
- MAX3816Aは、ソースとディスプレイ間のバッファとして機能する。したがって、ソース反射がMAX3816A

のソース側に対して分離され、反射がある非常に長いケーブルに起因する階段波形による可能なダブルクロッキングからディスプレイ回路を保護する

- シリーズモードでは、MAX3816Aは、ソースおよびディスプレイバスを絶縁分離するためにターンオフ(DRVR\_ENをローにアサート)することができる。ディスプレイバスは、ソースケーブルの負荷または故障と関係なく、動作することができる

### 考察

低抵抗(20Ω以下)で過電圧/低電圧耐性を持つ高品質のCMOSスイッチを使用します。

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

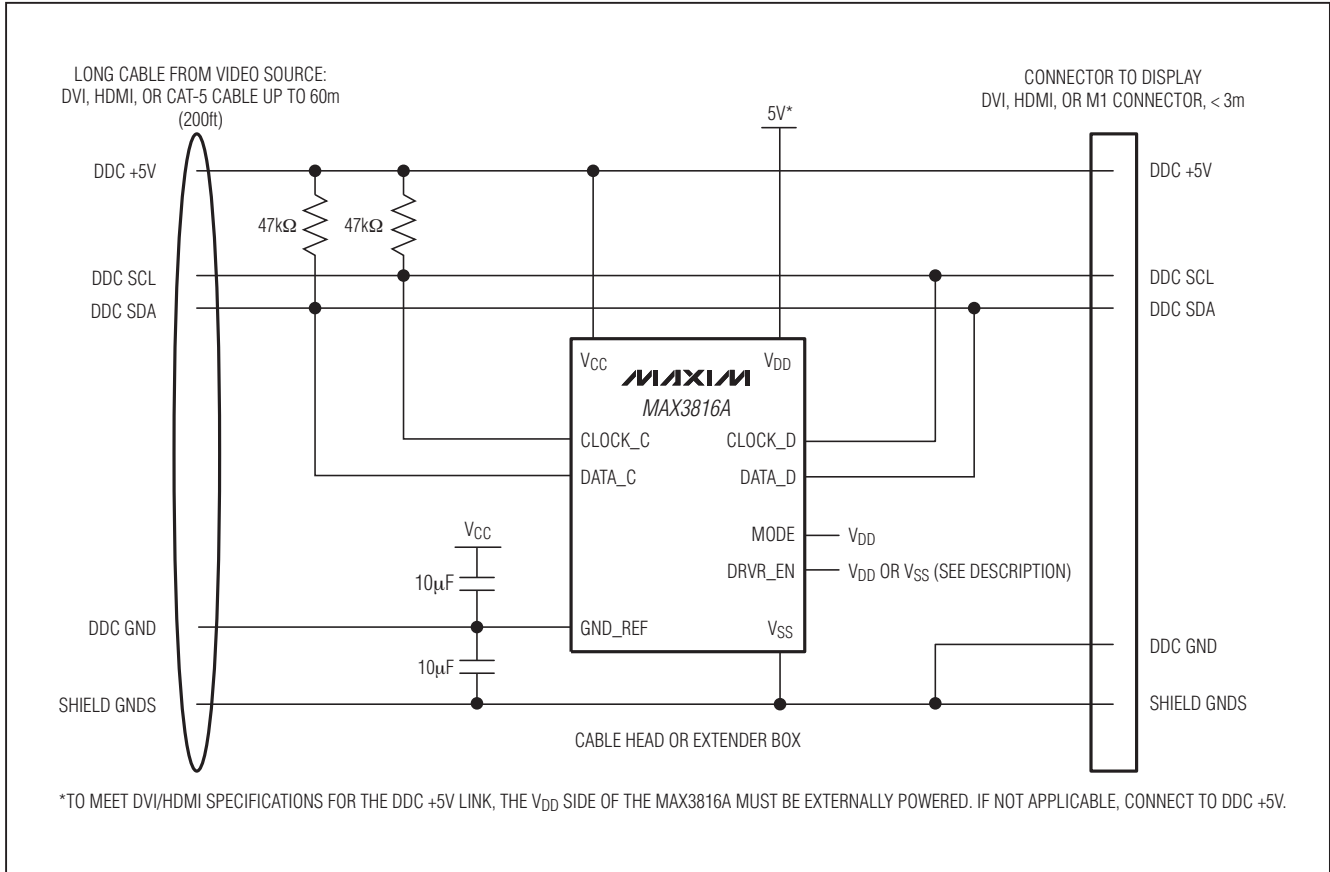


図8. ディスプレイ外部、パラレル

## MAX3816A (ディスプレイ外部、パラレル接続)の 利点(図8参照)

- 中距離のケーブル距離
- パラレルモードでは、MAX3816Aは非準拠のDDCソース/シンクに高耐性がある
- 別のMAX3816Aまたはスピードアップデバイスが同じDDC上で使用されている場合、MAX3816Aをターンオフすることができる

- ディスプレイをソース側から分離せずに、MAX3816Aをターンオフし、DDCをアシストなし/アシスト付きで直接に動作させることができる

### 考察

長いケーブル反射は、MAX3816Aがソースとディスプレイ間のバッファとして使用されていないため、ディスプレイ回路に到達する可能性があります。したがって、非常に長いケーブルは、反射による階段状の立上り/立下り波形によって、ダブルクロッキングを引き起こす可能性があります。

# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

## インタフェース回路図

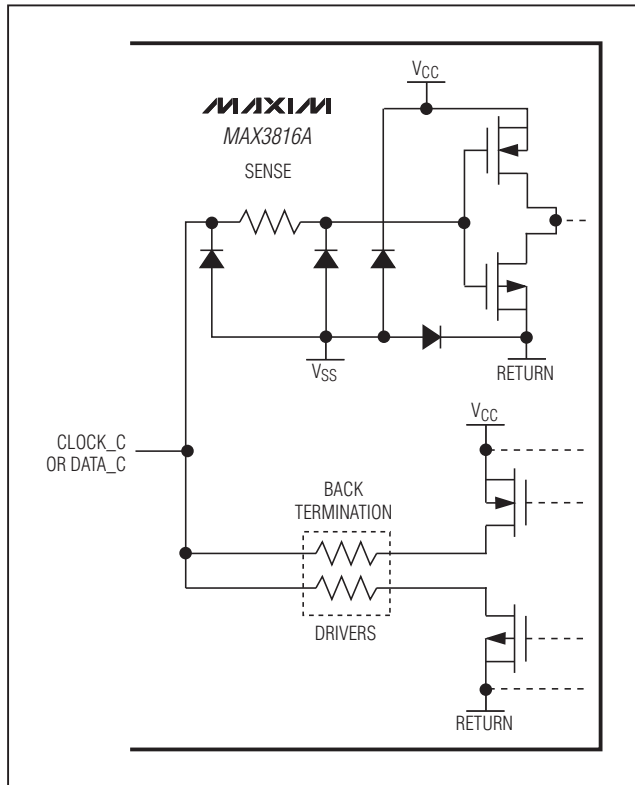


図9. CLOCK\_C/DATA\_C等価インタフェース構造

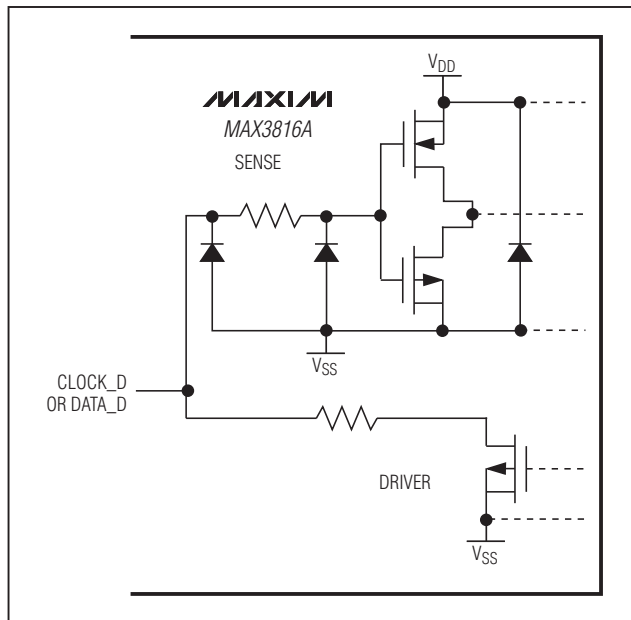


図10. CLOCK\_D/DATA\_D等価インタフェース構造

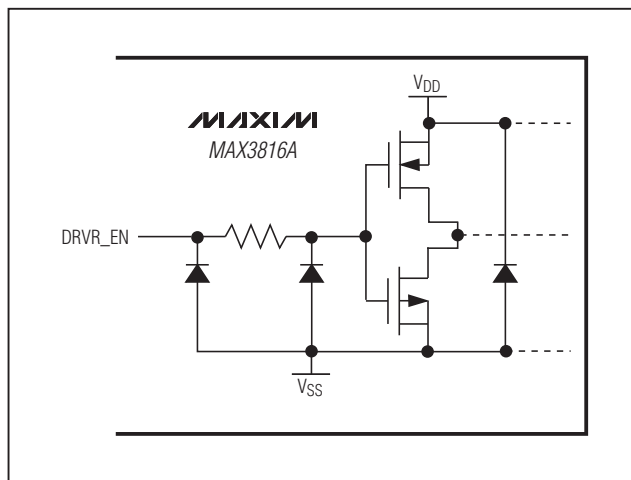
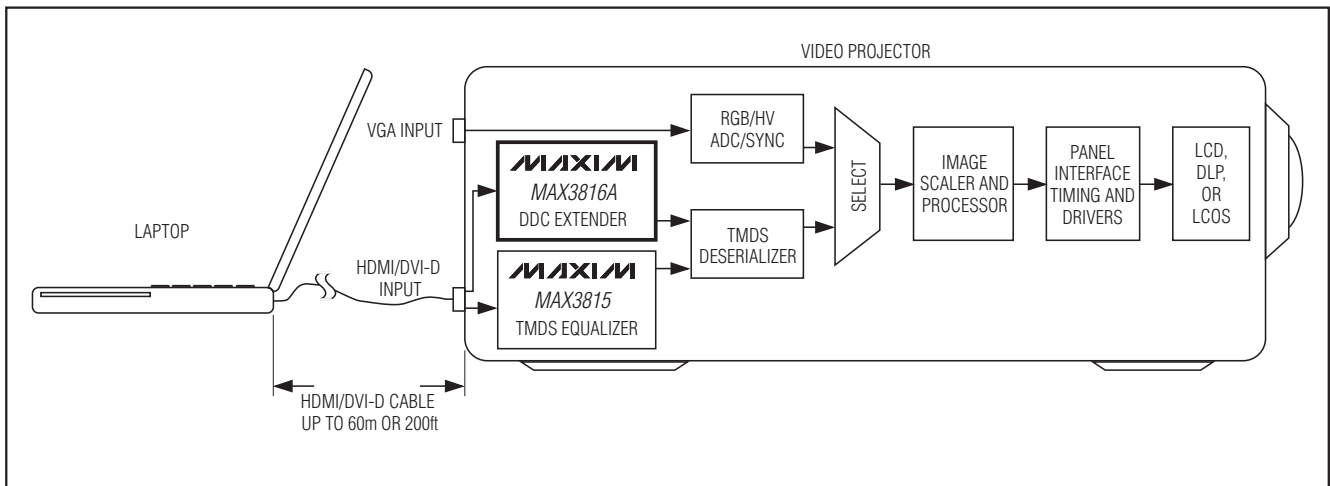
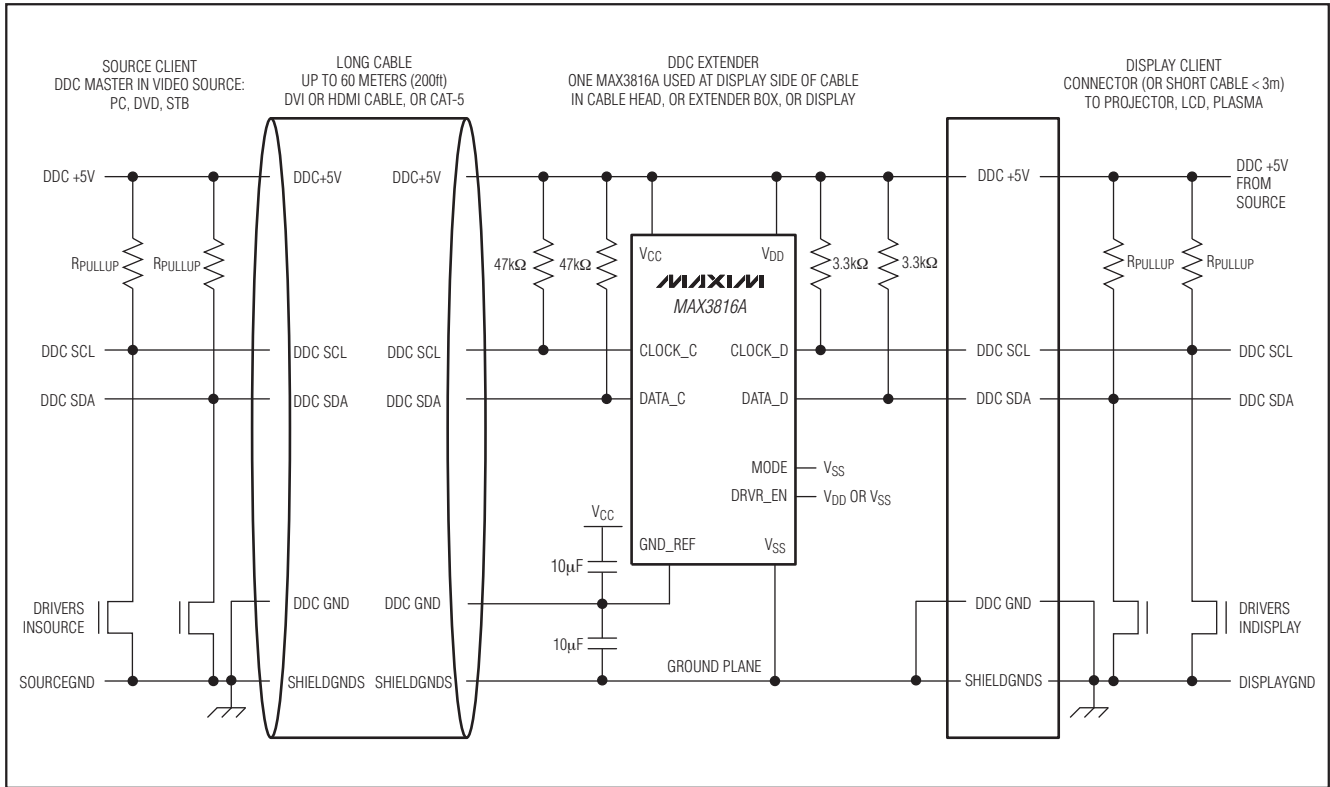


図11. DRVR\_EN等価インタフェース構造



# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

## 標準インディスプレイ動作回路

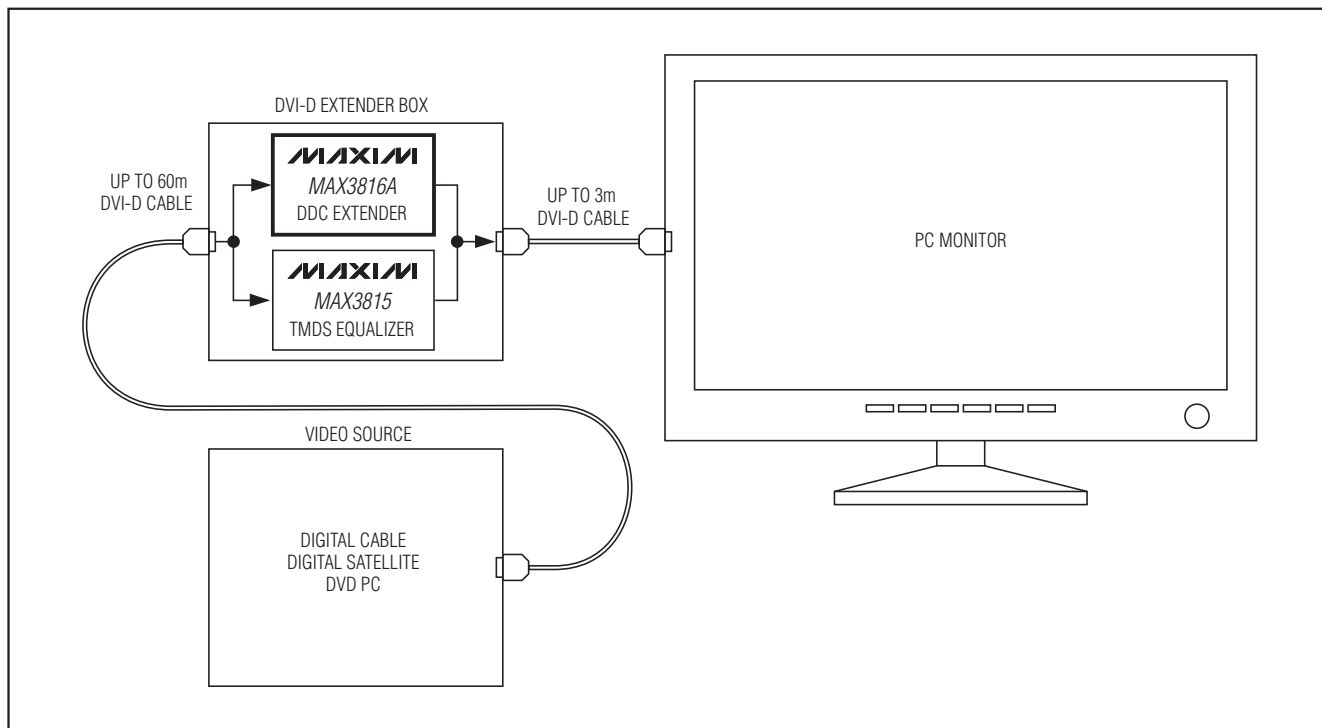


MAX3816A

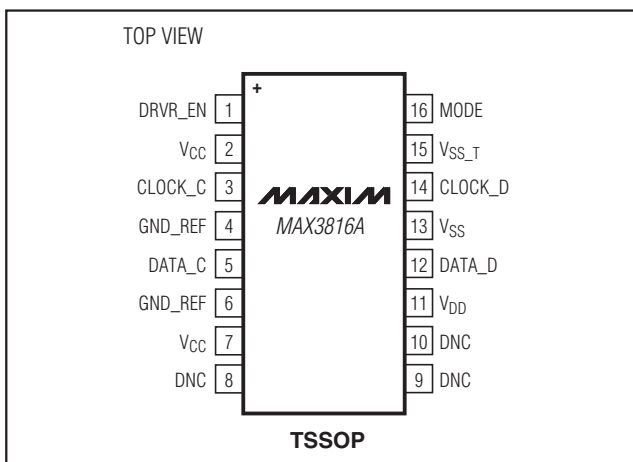
# DVI、HDMI、およびVGAインタフェースの DDC用、I<sup>2</sup>C 2線式拡張器

MAX3816A

標準インディスプレイ動作回路(続き)



## ピン配置



## チップ情報

TRANSISTOR COUNT: 5759

PROCESS: CMOS

## パッケージ

最新のパッケージ情報とランドパターンは、  
[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照ください。

パッケージタイプ	パッケージコード	ドキュメントNo.
16 TSSOP	U16+2	<b>21-0066</b>

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

18 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2008 Maxim Integrated Products

**MAXIM** is a registered trademark of Maxim Integrated Products, Inc.