

高効率、広輝度範囲 CCFLバックライトコントローラ

概要

MAX1895/MAX1995集積型コントローラは、同期化されたフルブリッジインバータアーキテクチャを使い冷陰極蛍光ランプ(CCFL)を駆動するのに最適化されています。同期化された駆動により、CCFL寿命を最大化するため全入力範囲にわたって正弦波に近い波形が供給されます。このコントローラはまた、広い入力電圧範囲にわたり高効率な、及び広い調光範囲の動作を可能にします。

MAX1895/MAX1995にはトランスの2次電圧を制限し、ランプアウト及び短絡を含むシングルポイント障害状態に対する保護の安全性を特長としています。

MAX1895/MAX1995は、CCFLの輝度を3つの方法で制御します：ランプ電流のリニア制御、ランプ電流のデジタルパルス幅変調(DPWM)、または最大の調光範囲(>30:1)を達成するため同時に両方の方法を使い制御する方法です。CCFL輝度は、アナログ電圧(MAX1895及びMAX1995の両デバイス)または2線SMBus™対応インタフェース(MAX1895のみ)のいずれかを使って制御できます。

MAX1895/MAX1995は、フルブリッジインバータの4つの外部Nチャンネル電源MOSFETを直接駆動します。5.3Vの内部リニアレギュレータがMOSFETドライバ、同期可能DPWM発振器、及び殆どの内部回路に電源を供給します。MAX1895/MAX1995は、省スペースタイプの28ピンQFNパッケージで提供され、-40 から +85 の温度範囲で動作します。

アプリケーション

ノートブックコンピュータ
自動車ナビゲーションのディスプレイ
LCDモニタ
POS端末
携帯用ディスプレイ電子製品

型番

| PART | TEMP. RANGE | PIN-PACKAGE |
|------------|----------------|--------------|
| MAX1895EGI | -40°C to +85°C | 28 QFN 5 x 5 |
| MAX1995EGI | -40°C to +85°C | 28 QFN 5 x 5 |

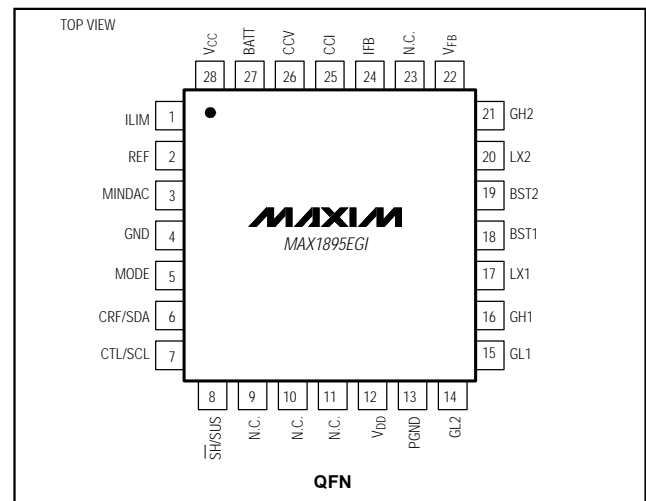
SMBusはIntel Corp.の商品登録です。

ピン配置の続きはデータシートの最後に記載されています。

特長

- ◆ 共振に同期された周波数
より長いランプ寿命のための良好な波高率
最大ストライク能力を保証
- ◆ 光効率に対する高電力
- ◆ 広範囲な調光範囲(3方式)
ランプ電流調整方式：>3対1
デジタルPWM(DPWM)方式：>10対1
組み合わせ方式：>30対1
- ◆ 入力電圧のステップ変更に対する迅速な応答のためのフィードフォワード
- ◆ 広入力電圧範囲：4.5V 28V
- ◆ トランスのストレスを減少するために2次巻線電圧を制限
- ◆ 2sタイムアウトによるランプアウト保護
- ◆ 短絡及び他のシングルポイント障害保護
- ◆ 同期可能DPWM周波数
- ◆ デュアルモード輝度制御用インタフェース
SMBusシリアルインタフェース(MAX1895のみ)
アナログインタフェース(両デバイス)
- ◆ 高精度アナログインタフェース
別個の100%輝度電圧リファレンスピン(CRFSDA)
別個の最少ランプ電流設定点ピン(MINDAC)
- ◆ パッケージ：
小型実装面積の28ピンQFN(5mm x 5mm)

ピン配置



高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

ABSOLUTE MAXIMUM RATINGS

| | | | |
|--|-----------------------------------|---|-----------------|
| BATT to GND | -0.3V to +30V | MODE to GND | -6V to +12V |
| BST1, BST2 to GND | -0.3V to +36V | V _{FB} to GND | -6V to +6V |
| BST1 to LX1, BST2 to LX2 | -0.3V to +6V | CRF/SDA, CTL/SCL, $\overline{\text{SH}}$ /SUS to GND | -0.3V to +6V |
| GH1 to LX1 | -0.3V to (BST1 + 0.3V) | PGND to GND | -0.3V to +0.3V |
| GH2 to LX2 | -0.3V to (BST2 + 0.3V) | Continuous Power Dissipation (T _A = +70°C) | |
| V _{CC} , V _{DD} to GND | -0.3V to +6V | 28-Pin QFN (derate 20.84mW/°C above +70°C) | 1667mW |
| REF, ILIM to GND | -0.3V to (V _{CC} + 0.3V) | Operating Temperature Range | -40°C to +85°C |
| GL1, GL2 to GND | -0.3V to (V _{DD} + 0.3V) | Storage Temperature Range | -65°C to +150°C |
| MINDAC, IFB, CCV, CCI to GND | -0.3V to +6V | Lead Temperature (soldering, 10s) | +300°C |

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{BATT} = 12V, MINDAC = GND, V_{CC} = V_{DD}, V $\overline{\text{SH}}$ /SUS = 5.3V, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note1)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|--|--|------|------|-------|
| V _{BATT} Input Voltage Range | V _{CC} = V _{DD} = V _{BATT} | 4.6 | | 5.5 | V |
| | V _{CC} = V _{DD} = open | 5.5 | | 28 | |
| V _{BATT} Quiescent Current | V $\overline{\text{SH}}$ /SUS = 5.5V | V _{BATT} = 28V | 3.2 | 6 | mA |
| | | V _{BATT} = V _{CC} = 5V | | 6 | |
| V _{BATT} Quiescent Current, Shutdown | $\overline{\text{SH}}$ /SUS = 0 | | 6 | 20 | μA |
| V _{CC} Output Voltage, Normal Operation | V $\overline{\text{SH}}$ /SUS = 5.5V, 6V < V _{BATT} < 28V 0 < I _{LOAD} < 20mA | 5.0 | 5.35 | 5.5 | V |
| V _{CC} Output Voltage, Shutdown | $\overline{\text{SH}}$ /SUS = GND, no load | 3.5 | 4.6 | 5.5 | V |
| V _{CC} Undervoltage Lockout Threshold | V _{CC} rising (leaving lockout) | | | 4.5 | V |
| | V _{CC} falling (entering lockout) | 4.0 | | | |
| V _{CC} Undervoltage Lockout Hysteresis | | | 200 | | mV |
| V _{CC} POR Threshold | Rising edge | 0.9 | 1.75 | 2.7 | V |
| V _{CC} POR Hysteresis | Falling edge | | 50 | | mV |
| REF Output Voltage, Normal Operation | 4.5V < V _{CC} < 5.5V, I _{LOAD} = 40μA | 1.96 | 2.00 | 2.04 | V |
| GH1, GH2, GL1, GL2 On-Resistance | I _{TEST} = 100mA, V _{CC} = V _{DD} = 5.3V | | 2 | 6 | Ω |
| GH1, GH2, GL1, GL2 Maximum Output Current | | | 1 | | A |
| BST1, BST2 Leakage Current | BST ₋ = 12V, LX ₋ = 7V | | | 5 | μA |
| Input Resonant Frequency | Guaranteed by design | 20 | | 300 | kHz |
| Minimum Off-Time | | 200 | 300 | 400 | ns |
| Maximum Off-Time | | 20 | 30 | 40 | μs |
| Maximum Current-Limit Threshold LX1-GND, LX2-GND (Fixed) | ILIM = V _{CC} | 180 | 200 | 220 | mV |
| Maximum Current-Limit Threshold LX1-GND, LX2-GND (Adjustable) | V _{ILIM} = 0.5V | 80 | 100 | 120 | mV |
| | V _{ILIM} = 2.0V | 370 | 400 | 430 | |

高效率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

ELECTRICAL CHARACTERISTICS (continued)

(V_{BATT} = 12V, MINDAC = GND, V_{CC} = V_{DD}, V_{SH}/SUS = 5.3V, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note1)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|---|--|--------------------------|------|------|-------|---|
| Minimum Current-Crossing Threshold LX1-GND, LX2-GND | | | 6 | | mV | |
| Current-Limit Leading-Edge Blanking | | 200 | 300 | 400 | ns | |
| D/A Converter Resolution | Guaranteed monotonic | 5 | | | Bits | |
| MINDAC Input Voltage Range | | 0 | | 2 | V | |
| MINDAC Input Bias Current | | -2 | | 2 | μA | |
| MINDAC Digital PWM Disable Threshold | MINDAC = V _{CC} | 2.4 | 3.5 | 4 | V | |
| IFB Input Voltage Range | | 0 | | 1.7 | V | |
| IFB Regulation Point | V _{MINDAC} = 0, DAC code = 11111 binary | 368 | 388 | 408 | mV | |
| | V _{MINDAC} = 0, DAC code = 00100 binary | 30 | 50 | 70 | | |
| | V _{MINDAC} = 1V, DAC code = 00000 binary | 180 | 200 | 220 | | |
| IFB Input Bias Current | | -2 | | 2 | μA | |
| IFB Lamp-Out Threshold | | 125 | 150 | 175 | mV | |
| IFB to CCI Transconductance | 1V < V _{CCI} < 2.5V | | 100 | | μS | |
| CCI Output Impedance | | | 20 | | MΩ | |
| V _{FB} Input Voltage Range | | -2 | | 2 | V | |
| V _{FB} Input Bias Current | V _{FB} = 0 | -0.5 | | 0.5 | μA | |
| V _{FB} Regulation Point | | 490 | 510 | 530 | mV | |
| V _{FB} to CCV Transconductance | 1V < V _{CCV} < 2.7V | | 40 | | μS | |
| V _{FB} Zero-Voltage Crossing Threshold | | -10 | | +10 | mV | |
| CCV Output Impedance | | | 20 | | MΩ | |
| Digital PWM Chop-Mode Frequency | No AC signal on MODE | 205 | 220 | 235 | Hz | |
| | 32kHz AC signal on MODE | | 250 | | | |
| | 100kHz AC signal on MODE | | 781 | | | |
| MODE to DPWM Sync Ratio | f _{MODE} /f _{DPWM} | | 128 | | | |
| Lamp-Out Detection Timeout Timer (Note 2) | V _{IFB} < 0.1V | NO AC signal on MODE | 2.10 | 2.33 | 2.60 | s |
| | | 32kHz AC signal on MODE | | 2.05 | | |
| | | 100kHz AC signal on MODE | | 0.66 | | |
| MODE Operating Voltage Range | | -5.5 | | 11 | V | |
| MODE Input Current | MODE = GND or V _{CC} | -1 | | 1 | μA | |
| Positive Analog Interface Mode MODE = GND Threshold (V _{CTL} /SCL = 0 sets minimum brightness) | Sync clock average value on MODE to sync DPWM oscillator, not in shutdown. (Note 3) | | | 0.6 | V | |
| Negative Analog Interface Mode MODE = REF Threshold (V _{CTL} /SCL = 0 sets maximum brightness = 0) | Sync clock average value on MODE to sync DPWM oscillator, not in shutdown. (Note 3) | 1.4 | | 2.6 | V | |
| SMBus Interface Mode MODE = V _{CC} Threshold | Sync clock average value on MODE to sync DPWM oscillator, not in shutdown. (Note 3) | V _{CC} - 0.6 | | | V | |

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

ELECTRICAL CHARACTERISTICS (continued)

($V_{BATT} = 12V$, $MINDAC = GND$, $V_{CC} = V_{DD}$, $V_{\overline{SH}/SUS} = 5.3V$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note1)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|---|---|-----|---------------|-----|---------|
| MODE AC Signal Amplitude | Peak-to-peak (Note 4) | 2 | | 5 | V |
| MODE AC Signal Synchronization Range | Chopping oscillator synchronized to MODE | 32 | | 100 | kHz |
| CRF/SDA Input Range | | 2.7 | | 5.5 | V |
| CRF/SDA Input Current | $V_{CRF/SDA} = 5.5V$, $\overline{SH}/SUS = V_{CC}$ | | | 20 | μA |
| | $V_{CRF/SDA} = 5.5V$, $\overline{SH}/SUS = 0$ | -1 | | 1 | |
| CTL/SCL Input Range | | 0 | $V_{CRF/SDA}$ | | V |
| CTL/SCL Input Current | MODE = REF or GND | -1 | | 1 | μA |
| A/D Converter Resolution | Guaranteed monotonic | | 5 | | bits |
| A/D Converter Hysteresis | | | 1 | | LSB |
| \overline{SH}/SUS Input Low Voltage | | | | 0.8 | V |
| \overline{SH}/SUS Input High Voltage | | 2.1 | | | V |
| \overline{SH}/SUS Input Hysteresis | | | 300 | | mV |
| \overline{SH}/SUS Input Bias Current | | -1 | | 1 | μA |
| SDA, SCL Input Low Voltage | | | | 0.8 | V |
| SDA, SCL Input High Voltage | | 2.1 | | | V |
| SDA, SCL Input Hysteresis | | | 300 | | mV |
| SDA Output Low Sink Current | $V_{CRF/SDA} = 0.4V$ | 4 | | | mA |
| SCL Serial Clock High Period | T_{HIGH} | 4 | | | μs |
| SCL Serial Clock Low Period | T_{LOW} | 4.7 | | | μs |
| Start Condition Setup-Time | $t_{SU:STA}$ | 4.7 | | | μs |
| Start Condition Hold-Time | $t_{HD:STA}$ | 4 | | | μs |
| SDA Valid to SCL Rising-Edge Setup Time, Slave Clocking in Data | $t_{SU:DAT}$ | 250 | | | ns |
| SCL Falling-Edge to SDA Transition | $t_{HD:DAT}$ | 0 | | | ns |
| SCL Falling-Edge to SDA Valid, Reading Out Data | T_{DV} | | 700 | | ns |

ELECTRICAL CHARACTERISTICS

($V_{BATT} = 12V$, $MINDAC = GND$, $V_{CC} = V_{DD}$, $V_{\overline{SH}/SUS} = 5.3V$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted.) (Note1)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|--|-----|-----|-----|---------|
| V_{BATT} Input Voltage Range | $V_{CC} = V_{DD} = V_{BATT}$ | 4.6 | | 5.5 | V |
| | $V_{CC} = V_{DD} = \text{open}$ | 5.5 | | 28 | |
| V_{BATT} Quiescent Current | $V_{\overline{SH}/SUS} = 5.5V$ | | | 6 | mA |
| | $V_{BATT} = 28V$ $V_{BATT} = V_{CC} = 5V$ | | | 6 | |
| V_{BATT} Quiescent Current, Shutdown | $V_{\overline{SH}/SUS} = 0$ | | | 20 | μA |

高效率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

ELECTRICAL CHARACTERISTICS (continued)

($V_{BATT} = 12V$, $MINDAC = GND$, $V_{CC} = V_{DD}$, $V_{SH/SUS} = 5.3V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note1)

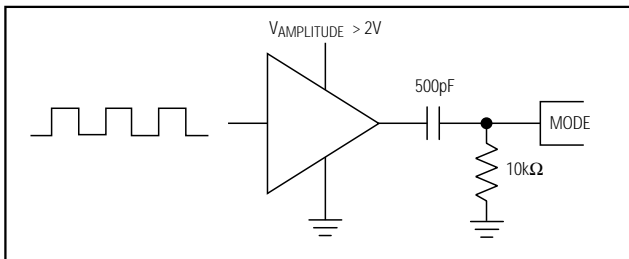
| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|--|------|-----|------|----------|
| V_{CC} Output Voltage, Normal Operation | $V_{SH/SUS} = 5.5V$, $6V < V_{BATT} < 28V$ $0 < I_{LOAD} < 20mA$ | 5.0 | | 5.5 | V |
| V_{CC} Output Voltage, Shutdown | $\overline{SH/SUS} = GND$, no load | 3.5 | | 5.5 | V |
| V_{CC} Undervoltage Lockout Threshold | V_{CC} rising (leaving lockout) | | | 4.5 | V |
| | V_{CC} rising (entering lockout) | 4.0 | | | |
| V_{CC} POR Threshold | Rising edge | 0.9 | | 2.7 | V |
| REF Output Voltage, Normal Operation | $4.5V < V_{CC} < 5.5V$, $I_{LOAD} = 40\mu A$ | 1.96 | | 2.04 | V |
| GH1, GH2, GL1, GL2 On-Resistance | $I_{TEST} = 100mA$ | | | 10 | Ω |
| Maximum Current-Limit Threshold LX1-GND, LX2-GND (Fixed) | $I_{LIM} = V_{CC}$ | 180 | | 220 | mV |
| Maximum Current-Limit Threshold LX1-GND, LX2-GND (Adjustable) | $V_{LIM} = 0.5V$ | 80 | | 120 | mV |
| | $V_{LIM} = 2.0V$ | 360 | | 440 | |
| IFB Input Voltage Range | | 0 | | 1.7 | V |
| IFB Regulation Point | $V_{MINDAC} = 0$, DAC code = 11111 binary | 335 | | 440 | mV |
| IFB Input Bias Current | | -1 | | 1 | μA |
| IFB Lamp-Out Threshold | | 120 | | 180 | mV |
| VFB Input Voltage Range | | -2 | | 2 | V |
| VFB Input Bias Current | $V_{FB} = 0$ | -0.1 | | 0.1 | μA |
| VFB Regulation Point | | 480 | | 540 | mV |
| VFB Zero-Voltage Crossing Threshold | | -20 | | +20 | mV |
| SHVSUS Input Low Voltage | | | | 0.8 | V |
| SHVSUS Input High Voltage | | 2.1 | | | V |
| SDA, SCL Input Low Voltage | | | | 0.8 | V |
| SDA, SCL Input High Voltage | | 2.1 | | | V |
| SDA Output Low Sink Current | $V_{CRF/SDA} = 0.4V$ | 4 | | | mA |

Note 1: Specifications to $-40^{\circ}C$ are guaranteed by design based on final test characterization results.

Note 2: Corresponds to 512 DPWM cycles or 65536 MODE cycles.

Note 3: The MODE pin thresholds are only valid while the part is operating. When in shutdown $V_{REF} = 0$ and the part only differentiates between SMB mode and ADC mode. When in shutdown and with ADC mode selected the CRF/SDA and CTL/SCL pins are at high impedance and will not cause extra supply current when their voltages are not at GND or V_{CC} .

Note 4: The amplitude is measured with the following circuit:



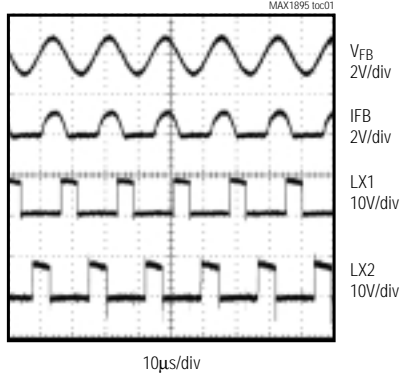
高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

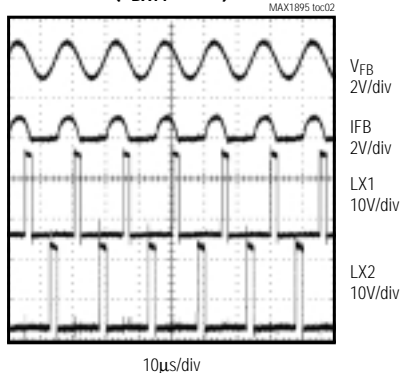
標準動作特性

($V_{BATT} = 12V$, $V_{CTL} = V_{CRF}$, $V_{MINDAC} = 1V$, $MODE = GND$, circuit of Figure 1, Table 4.)

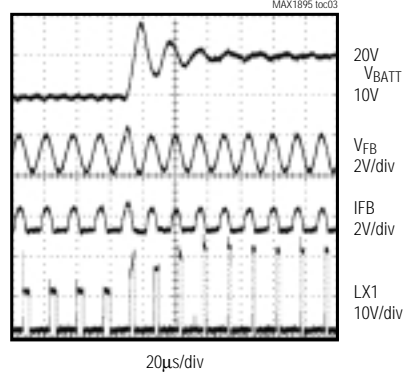
LOW INPUT VOLTAGE OPERATION
($V_{BATT} = 8V$)



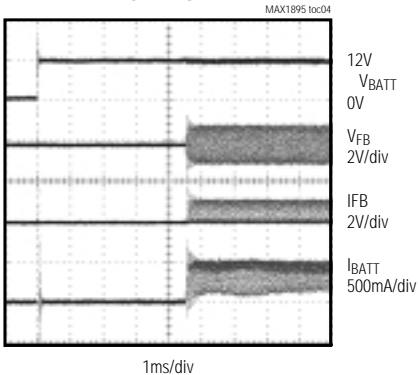
HIGH INPUT VOLTAGE OPERATION
($V_{BATT} = 20V$)



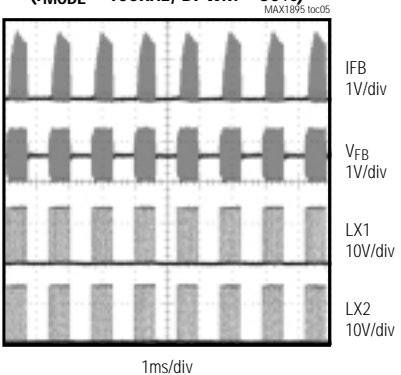
FEED-FORWARD COMPENSATION



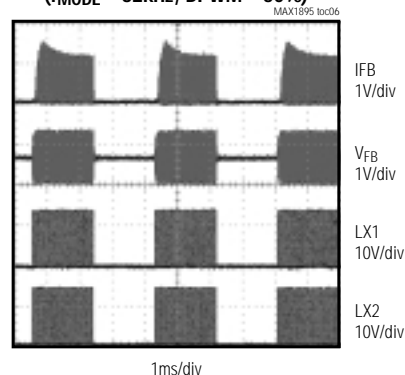
STARTUP



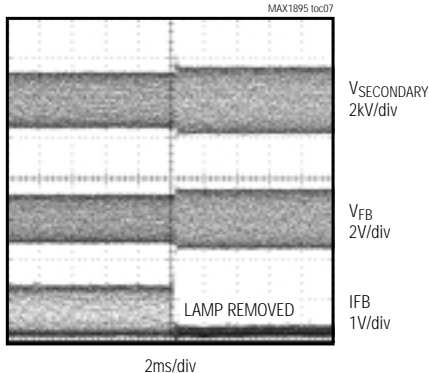
SYNCHRONIZED DPWM
($f_{MODE} = 100kHz$, $DPWM = 50\%$)



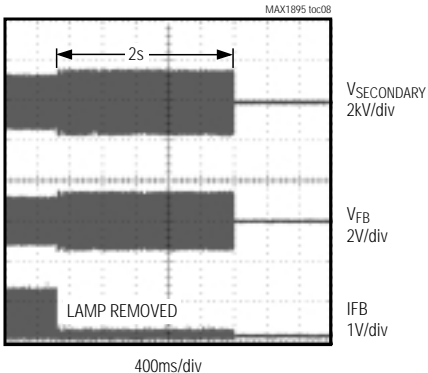
SYNCHRONIZED DPWM
($f_{MODE} = 32kHz$, $DPWM = 50\%$)



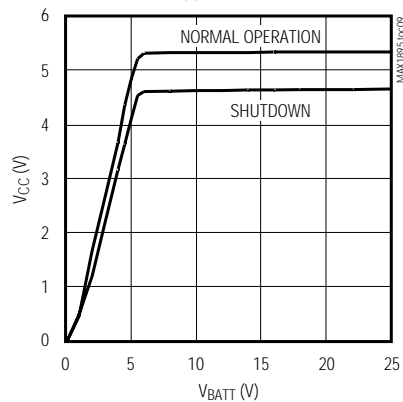
LAMP-OUT VOLTAGE LIMITING



LAMP-OUT PROTECTION



VCC vs. VBATT

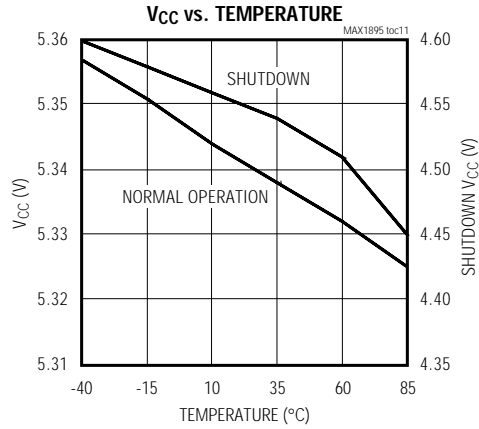
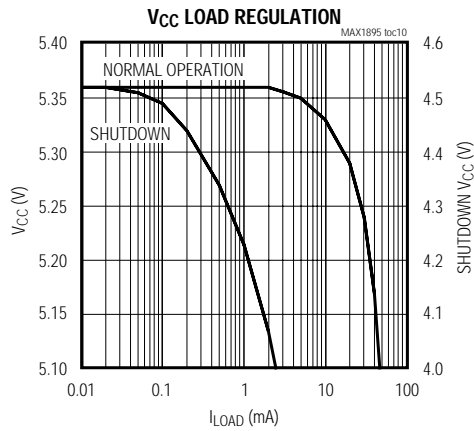


高效率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

標準動作特性(続き)

($V_{BATT} = 12V$, $V_{CTL} = V_{CRF}$, $V_{MINDAC} = 1V$, $MODE = GND$, circuit of Figure 1, Table 4.)



端子説明

| 端子 | 名称 | 機能 |
|----|---------|--|
| 1 | ILIM | 電流制限スレッシュヨルド調整。REFまたはV _{CC} 及びGND間の抵抗電圧ディバイダでILIMをバイアスします。LX_及びGND間で測定された電流制限スレッシュヨルドはILIMでの電圧の5分の1です。ILIM調整範囲は0-3Vです。デフォルト電流制限スレッシュヨルドを0.2Vに設定するにはILIMをV _{CC} に接続します。 |
| 2 | REF | 2Vリファレンス出力。0.1μFコンデンサを使ってREFをGNDへバイパスします。REFはシャットダウン時にGNDへ放電します。 |
| 3 | MINDAC | DACゼロスケール入力。V _{MINDAC} はD/Aコンバータの最小スケール出力電圧を設定します。MINDACをV _{CC} に接続することによってDPWMをディセーブルします。 |
| 4 | GND | システムグラウンド。最大および最小電流制限コンパレータへのGND入力。コンパレータはゼロ電流クロスと電流制限についてFET NL1とNL2のローサイドを検知します。 |
| 5 | MODE | DPWMチョッピングのインタフェース選択入力及び同期入力。MODEピン上の平均電圧により3つのCCFL輝度調整用インタフェースの1つが選択されます： MODE = V _{CC} はSMBusシリアルインタフェースをイネーブルします。 MODE = GNDはアナログインタフェース(ポジティブアナログインタフェースモード)をイネーブルします。V _{CTL/SCL} = 0は最小輝度に設定します。 MODE = REFはアナログインタフェース(リバースアナログインタフェースモード)をイネーブルします。V _{CTL/SCL} = 0は最大輝度に設定します。 DC平均モードピン電圧に重畳されたACクロック信号はDPWMチョッピング周波数同期化に使用可能です。「DPWM周波数の同期化」を参照してください。 |
| 6 | CRF/SDA | リファレンス及びシリアルデータ入力。アナログインタフェースモードでは、ピン6は5ビット輝度調整ADCへのリファレンス入力です。0.1μFコンデンサを使ってCRFをGNDへバイパスしてください。SMBusインタフェースモード(MAX1895のみ)では、SDAはSMBusシリアルデータ入力/オープンドレイン出力です。 |

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

端子説明(続き)

| 端子 | 名称 | 機能 |
|---------------|---------------------|--|
| 7 | CTL/SCL | 輝度制御及びシリアルクロック入力。アナログインタフェースモードで、ピン7はCCFL輝度調整入力です。CTLはランプ輝度をリニアに制御するために0VからREFまで変化します。SMBusインタフェースモード(MAX1895のみ)では、SCLはSMBusシリアルクロック入力です。 |
| 8 | \overline{SH}/SUS | シャットダウン、及びサスペンドモード制御。アナログインタフェースモードでは、ピン8はアクティブローシャットダウン入力です。SMBusインタフェースモード(MAX1895のみ)では、ピン8がSMBusサスペンド制御入力です。 |
| 9, 10, 11, 23 | N.C. | 接続なし。内部接続されません。 |
| 12 | V _{DD} | ゲートドライバの電源。V _{DD} をリニアレギュレータ(V _{CC})の出力へ接続します。0.1μFコンデンサを使ってV _{DD} をPGNDにバイパスしてください。 |
| 13 | PGND | 電源グラウンド。ゲートドライバの電流がこのピンを通ります。 |
| 14 | GL2 | ローサイドFET NL2ゲートドライバ出力 |
| 15 | GL1 | ローサイドFET NL1ゲートドライバ出力 |
| 16 | GH1 | ハイサイドFET NH1ゲートドライバ出力 |
| 17 | LX1 | スイッチングノードの接続。LX1はGH1ハイサイドゲートドライバ用の内部の低い電源レールです。LX1はまた電流コンパレータへの検知入力です。 |
| 18 | BST1 | ハイサイドFET NH1ドライブートストラップ入力。ダイオードを介してBST1をV _{DD} に、0.1μFコンデンサを使ってLX1へ接続します。(図1を参照してください。) |
| 19 | BST2 | ハイサイドFET NH2ドライブートストラップ入力。ダイオードを介してBST2をV _{DD} に、0.1μFコンデンサを使ってLX2へ接続します。(図1を参照してください。) |
| 20 | LX2 | スイッチングノードの接続。LX2はGH2ハイサイドゲートドライバ用の内部の低い電源レールです。LX2はまた電流コンパレータへの検知入力です。 |
| 21 | GH2 | ハイサイドFET NH2ゲートドライバ出力 |
| 22 | V _{FB} | ランプ出力フィードバック検知入力。V _{FB} 上の平均値は起動中及びオープンランプ状態で、ハイサイドのスイッチのオンタイム制御によって0.5Vまで安定化されます。CCFLランプ出力とGND間の容量的電圧ディバイダが、最大平均ランプ出力電圧を設定するために検知されます。 |
| 24 | IFB | ランプ電流検知入力。IFB上の電圧はランプ電流の安定化に使われます。IFB入力が2秒間150mV以下に降下すると、MAX1895/1995はオープンランプ障害を出します。 |
| 25 | CCI | 電流ループ補償用ピン。CCIはCCFL電流を安定化する電流ループトランスコンダクタンスアンプ(GMI)の出力です。CCI電圧はフルブリッジがトランスネットワークへ入力電圧(BATT)をかける時間間隔を制御します。0.1μFコンデンサを使ってCCIをGNDに接続してください。CCIはシャットダウン時にGNDに内部放電します。 |
| 26 | CCV | 電圧ループ補償用ピン。CCVは最大平均トランス2次電圧を安定化する電圧ループトランスコンダクタンスアンプ(GMV)の出力です。10nFコンデンサを使ってCCVをGNDに負荷します。ピン電圧はトランスネットワークへ入力電圧(BATT)をかける時間間隔を制御します。CCVはシャットダウン時にGNDに内部放電します。 |
| 27 | BATT | 電源入力。チップに電源(V _{CC})を供給する内部5.3Vリニアレギュレータへの入力です。0.1μFコンデンサを使ってBATTをGNDにバイパスします。 |
| 28 | V _{CC} | 5.3Vリニアレギュレータ出力。V _{CC} はMAX1895の電源電圧です。0.47μFセラミックコンデンサを使ってV _{CC} をGNDにバイパスします。V _{BATT} が5.5V以下の場合V _{CC} はBATTに接続可能です。 |

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

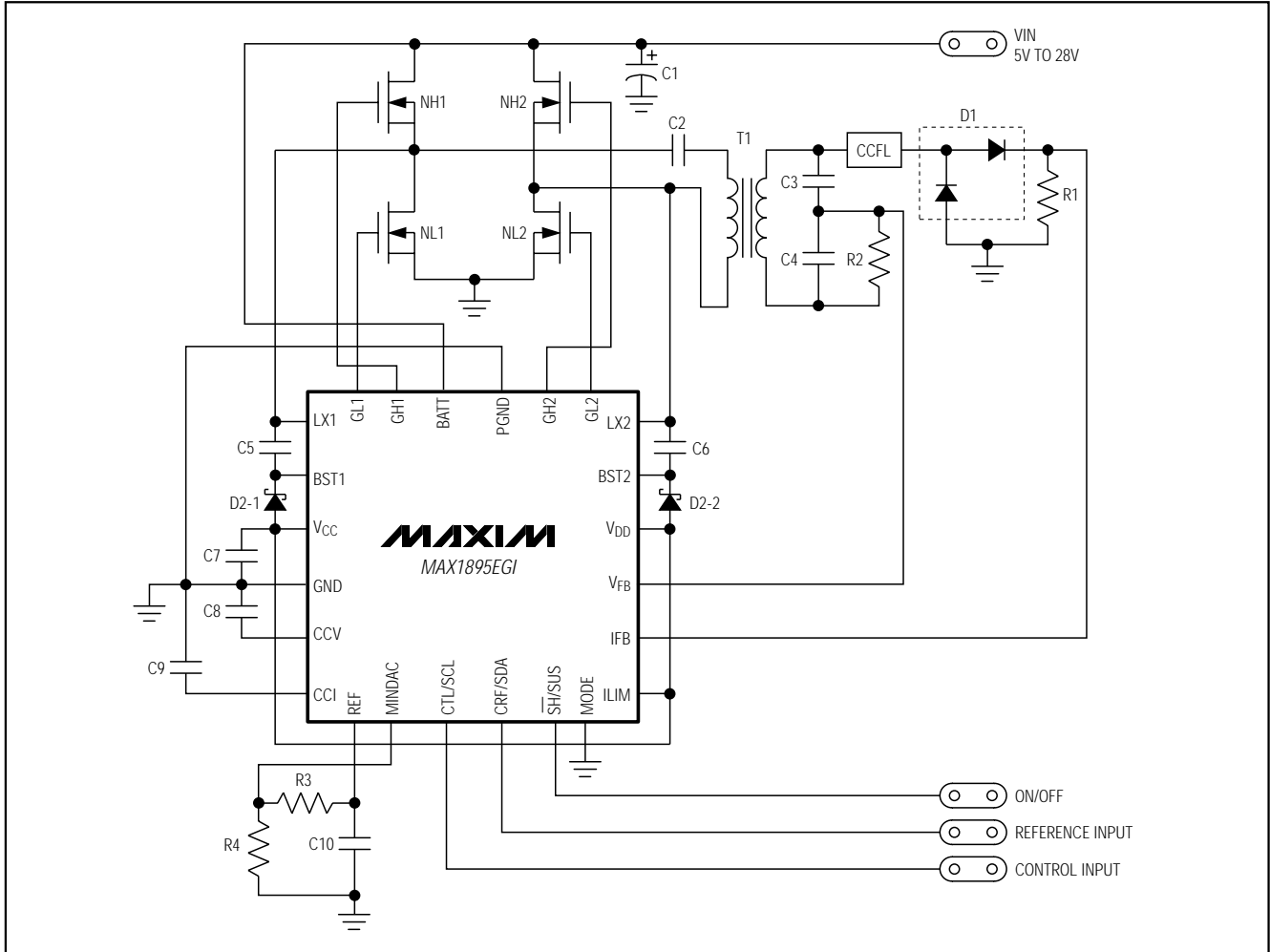


図1. 標準アプリケーション回路

詳細

MAX1895/1995は同期化されたフルブリッジインバータアーキテクチャを使い冷陰極蛍光ランプ(CCFL)を駆動するのに最適化されています。フルブリッジMOSFETへの駆動は、全動作条件においてCCFLのフルストライク電圧が生ずるように、タンク回路の共振周波数に対して同期化されています。同期化されたアーキテクチャは、CCFL寿命を最大化するため全入力範囲にわたって正弦波に近い駆動波形を提供します。MAX1895/1995は広い入力電圧範囲(4.6V~28V)にわたって動作し、高効率を達成し、調光範囲を最大化します。

MAX1895/1995は、CCFLの輝度を3つの方法で安定化します。

- 1) ランプ電流をリニア制御する。
- 2) ランプ電流をデジタルパルス幅変調(あるいはチョッピング)(DPWM)する。
- 3) 最大の調光範囲を得るため同時に2方法を使用する。

DPWMは、ランプ電流を視認できる速度より速いレートにパルス幅変調することによって実施されます。

MAX1895/1995は、フルブリッジスイッチ、同期化可能DPWM発振器、及び多くの内部回路駆動用電源を供給するために5.3Vリニアレギュレータを備えています。MAX1895は非常にフレキシブルで、アナログインタフェースあるいはSMBusインタフェースを使っての制御が可能です。MAX1995はアナログインタフェースのみサポートします。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

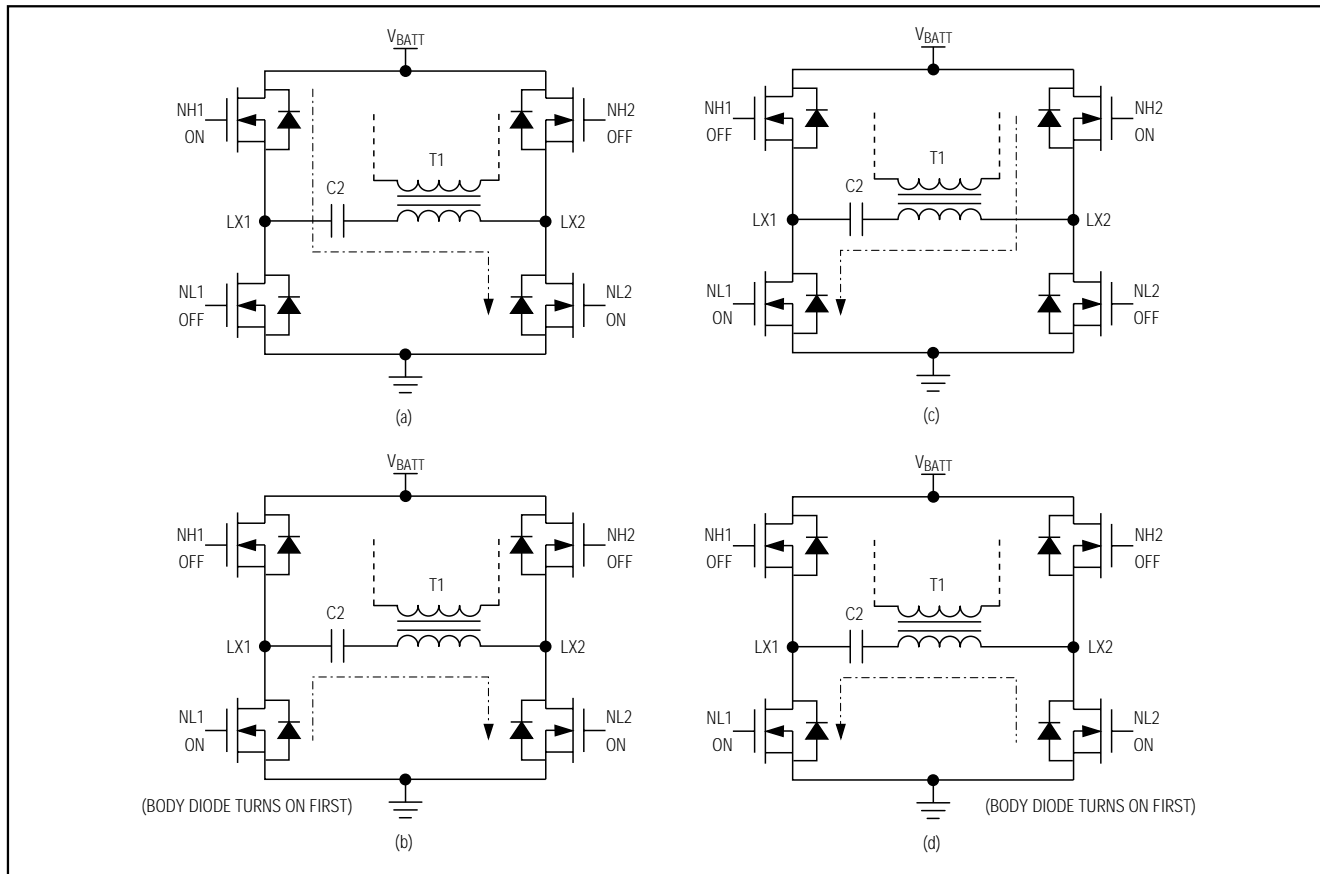


図2. 共振動作

共振動作

MAX1895/1995は、図1に示されるゼロ電圧スイッチング(ZVS)フルブリッジインバータを構成する4つのN-チャネル電源MOSFETを駆動します。LX1及びLX2スイッチングノードはトランスの1次側にAC結合されています。

図2(a)に示されるようにサイクルの初期にNH1及びNL2に電源が投入されたと仮定します。1次電流はMOSFET NH1、DCブロッキングキャップC2、トランスT1の1次側、そして最後にMOSFET NH2を通して流れます。この期間、コントローラがNH1をオフにするまで1次電流はランプアップします。NH1がオフの時、図2(b)に示されるように1次電流はNL1のボディダイオードをフォワードバイアスし、LX1ノードを下げます。コントローラがNH1をオンにすると、フォワードバイアスされたボディダイオードがドレインをクランプするので、ドレインからソースへの電圧がゼロに近くなります。NL2がオンのままなので、1次電流はNL1、C2、T1の1次側、そして最後にNL2に流れます。いったん

1次電流が最小電流スレッシュホールド(6mV/R_{DS(ON)})まで低下すると、コントローラはNL2をオフにします。T1の残りのエネルギーは、NH2のボディダイオードがフォワードバイアスされるまでLX2ノードを充電します。NH2がオンになると、ドレインからソースへのゼロに近い電圧でそれを実行します。1次電流は図2(c)に示されるように極性を反転し、NH2およびNL1がオンの時、反対方向に電流が流れる新しいサイクルを開始します。1次電流は、コントローラがNH2をオフにするまでランプアップします。NH2がオフの時、図2(d)に示されるように1次電流はNL2のボディダイオードをフォワードバイアスし、LX2ノードを下げます。LX2ノードが低下した後、コントローラはロスなくNL2をオンにします。いったん1次電流が最小電流スレッシュホールドまで低下すると、コントローラはNL1をオフにします。残りのエネルギーは、NH1のボディダイオードがフォワードバイアスされるまでLX1ノードを充電します。最後に、NH1がロスなくオンになり、図2(a)に示されるように新しいサイクルを開始します。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

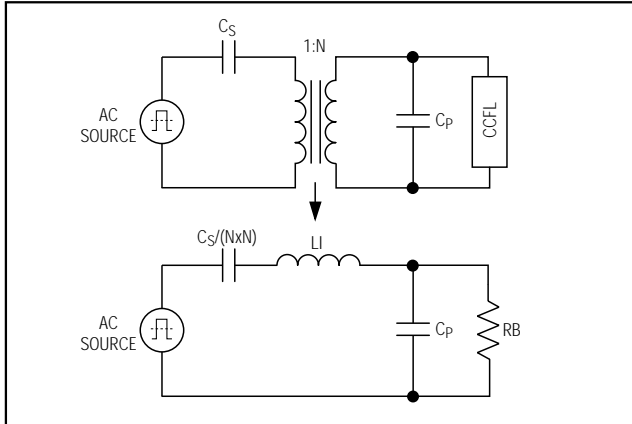


図3. 等価回路

4つの電源MOSFET全てのスイッチング遷移は、スイッチングロスとEMIを低減するZVS状況下で起きることに留意してください。

共振タンクの等価回路が図3に示されています。共振周波数はRLC共振タンク要素によって決定されます： C_S 、 C_P 、 L_L 及び R_B です。 C_S はトランス1次側の直列キャパシタンスで、 C_P はトランス2次側の並列キャパシタンスです。 L_L は、トランス2次漏れインダクタンスです。 R_B は通常動作におけるCCFL負荷をモデルとした理想化された抵抗です。

電流および電圧制御ループ

MAX1895/1995は、CCFLにかかるエネルギーを制御するために電流ループ及び電圧ループを使っています。ランプ輝度を設定する際、電流ループが主な制御となります。整流されたランプ電流は、CCFLとともに直列の検知抵抗によって測定されます。抵抗にかかる電圧は平均ランプ電流を安定化するためIFB入力に適用されます。電圧ループはランプにかかる電圧を制御し、DPWMのオンサイクル開始時とオープンランプ障害状況下でアクティブとなっています。電圧ループは、トランスの2次電圧が V_{FB} で測定された平均500mVのスレッシュホールドを越えた時、共振ネットワークに適用されるエネルギーを制限します。

電圧及び電流回路は、ループの補償にトランスコンダクタンスエラーアンプを使います。電圧エラーアンプは、 V_{FB} と内部リファレンスレベル間の電圧差(標準500mV)に基づきエラー電流を生成します(図4)。その後、エラー電流は、エラー電圧 C_{CCV} を生成するためにCCV出力(C_{CCV})でコンデンサを充電放電するために使われます。電流ループは、IFBと調光制御信号間の電圧差に基づきCCIで同様の信号を発生します。この信号はSMBusインタフェース(MAX1895のみ)またはアナログインタフェース(MAX1895及びMAX1995の両デバイス)のいずれかによって設定されます(「調光範囲」項目を参照してください)。このエラー電圧は V_{CCI} と呼ばれます。

通常動作において、電流ループは、 V_{CCI} が V_{CCV} より小さい限りにおいてレギュレータのコントロール下にあり、制御信号はハイサイドスイッチをオンタイムに(t_{ON})設定するために内部ランプ信号と比較されます。

DPWMが使われる場合、2つの制御ループは、トランス電圧を制限し、良好な電源電圧変動除去による広い調光範囲を可能にするために協同して作用します。DPWMのオフサイクル中、 V_{CCV} は1.2Vに設定され、電流ループエラーアンプ出力はハイインピーダンス状態になっています。 V_{VFB} は、トランスの2次巻線側でのオーバーシュートを避けるため、各CPWMオンサイクルの開始時にソフトスタートが可能のように0.6Vに設定されています。電源ループのトランスコンダクタンスアンプがハイインピーダンスの場合、オフサイクル中に V_{CCI} が変動しないように、サンプルアンドホールド回路の様に動作します。この動作により、電流制御ループが平均ランプ電流を安定化することができます。

電流及び電圧ループスレッシュホールドの設定に関する情報は「電流検知抵抗」及び「電圧検知コンデンサ」項目を参照して下さい。

スタートアップ

スタートアップ中の動作は電流及び電圧ループ項目に記載されている定常状態条件とは異なります。電源が投入されると、 V_{CCI} がゆっくりと立ち上がり、ソフトスタート中はデューティサイクルが増加します。この間、速度の速い制御ループである V_{CCV} は V_{CCI} より上の150mVに制限されています。いったん2次電圧がストライク電圧に達したら、ランプ電流が増加し始めます。ランプ電流が安定化ポイントに達すると、 V_{CCI} は V_{CCV} を上回り、定常状態に達します。MINDAC= V_{CC} となると、DPWMはディセーブルとなり、電流ループがランプ電流安定化の制御を継続します。

フィードフォワード制御

MAX1895/1995には、両方の制御ループに影響を与えるフィードフォワード制御回路があります。フィードフォワード制御は、入力電圧の変化にしたがってただちに t_{ON} 時間を調整します。この特長は、全輝度レベルでの入力電圧の変化に対する抑制を提供し、広入力範囲にわたっての補償を容易にします。フィードフォワード回路は、短いDPWMオンタイムのライン安定化を改善し、スタートアップ過渡電圧の入力電圧への依存度を減少させます。

フィードフォワード制御は内部電圧上昇率を変化させることによって実現されます。これは、 V_{CCI} 及び V_{CCV} で同じような信号レベルを維持しながら、 t_{ON} を入力電圧の関数として変化させる影響をもっています。補償コンデンサにかかる要求電圧変化が最小なので、 V_{BATT} 変化に対するコントローラ応答はほとんど瞬時です。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

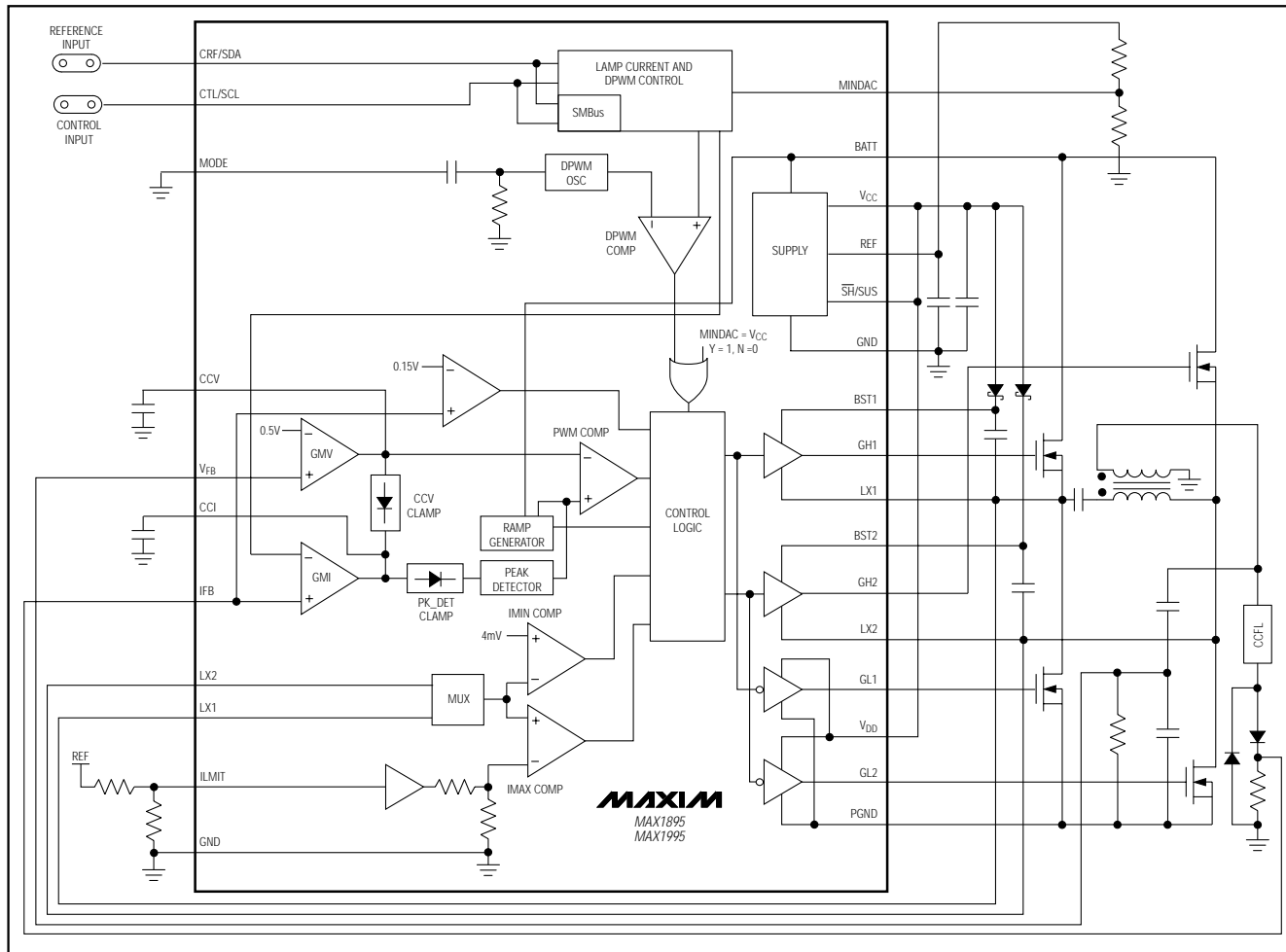


図4. ファンクションダイアグラム

ドロップアウトからの過渡過剰電圧保護

MAX1895/1995は、ドロップアウトを含むあらゆる過渡条件下で、トランスの2次側の厳密な制御を維持するために設計されています。ランタイムを最大にするためには、バックライト性能が重要ではない場合、極度の低バッテリー電圧で、ドロップアウト状態で回路を動作させることが望ましいです。V_{BATT}が非常に低い時、コントローラは安定化を失い、最大のデューティサイクルで動作します。このような状況下で、突然ACアダプタに切り替えると、過渡的に過電圧条件が発生する可能性があります。しかし、フィードフォワード回路がこのような入力電圧ステップによっておこるランプ電圧の変動を最小にします。レギュレータはまた、V_{CCI}での電圧をクランプします。両方の特長によって、

ドロップアウトを脱するとき、過渡的な過電圧がトランス上に現われないことが保証されます。

V_{CCI}クランプは、電圧ランプジェネレータのピーク時に制限する点がユニークです。回路がドロップアウトに達すると、最大t_{ON}に達成するため、V_{CCI}はランプジェネレータのピークに近づきます。V_{BATT}が更に減少すると、制御ループは安定を失い、V_{CCI}はポジティブ電源レールに達成しようとし、V_{CCI}上のクランプはこの発生を防ぎ、V_{CCI}はPWMランプのピークすぐ上にライドします。V_{BATT}が減少しつづけると、フィードフォワードPWMランプジェネレータは振幅を失い、クランプはそれとともに、回路がドロップアウトにない場合に想定されるV_{CCI}以下の電圧までV_{CCI}をゆっくり低下します。V_{BATT}が突然ドロップアウトから脱する時、V_{CCI}はまだ低く、以前のドロップアウトレベルでのトランスの駆動を

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

表1. インタフェースモード

| PIN | DIGITAL INTERFACE (MAX1895 ONLY) | ANALOG INTERFACE | |
|---------|-------------------------------------|--|---|
| | MODE = VCC | MODE = REF VCTL/SCL = 0 = maximum brightness | MODE = GND VCTL/SCL = 0 = minimum brightness |
| SH/SUS | SMBus suspend | Logic level shutdown control input | |
| CRF/SDA | SMBus data I/O | Reference input for minimum brightness | Reference input for maximum |
| CTL/SCL | SMBus clock input | Analog control input to set brightness (range from 0 to CRF/SDA) | |

維持します。制御ループは、回路を安定化するため V_{CC1} をゆっくり補正しながら増加します。

インタフェースの選択

表1は、MAX1895の3つの各インタフェースモードにおけるSH/SUS、CRF/SDA、及びCTL/SCLの機能性を表しています。MAX1895はSMBusデジタルインタフェース及びアナログインタフェースの両方を備えています。MODE信号もまたDPWM周波数の同期化が可能であることを留意してください。(「DPWM周波数の同期化」を参照。)

調光範囲

輝度は、アナログインタフェース(MAX1895及びMAX1995の両方については「アナログインタフェース」事項を参照)、又はSMBusインタフェース(MAX1895のみについては「SMBusインタフェース」事項を参照)のいずれかによって制御されます。CCFLの輝度は以下の3つの方法で調整されます。

- 1) ランプ電流制御：平均ランプ電流の大きさが調整される。
- 2) DPWM制御：平均ランプ電流をパルス化し、そのデューティサイクルを可変にする。
- 3) 上記2つの方法の組み合わせたもの。

各方法において、選択されたインタフェースから5ビット輝度コードが発生され、ランプ電流及びDPWMデューティサイクルの設定に使用されます。

5ビット輝度コードは、最小ランプ電流を表す00000bと最大ランプ電流を表す11111bを使ってランプ電流レベルを定義します。平均ランプ電流は、外部検知抵抗で測定されます(「電流検知抵抗」事項を参照)。検出抵抗の電圧はIFBで測定されます。輝度コードは安定化電圧をIFB(V_{IFB})で調整します。最小平均 V_{IFB} は $V_{MINDAC}/5$ ($V_{MINDAC} = 0.2V$)で、最大平均値は次式によって設定されます。

$$V_{IFB} = V_{REF} \times 31/160 + V_{MINDAC} / 160$$

これは387.5mVから400mVの間です。

V_{IFB} が2秒間以上150mVのピークを越えない場合(約47.7mV/R1 RMSランプ電流)、MAX1895/MAX1995はランプアウト条件にあるとみなし、シャットダウンします(「ランプアウト検出」事項を参照)。

輝度コードをIFB安定化電圧に関連付ける等式は以下です。

$$V_{IFB} = V_{REF} \times n/160 + V_{MINDAC} \times (32 - n)/160$$

この場合nは輝度コードです。

DPWM制御を使う時常に最大平均ランプ電流を使うために、 V_{MINDAC} を V_{REF} に設定してください。

DPWM制御は5ビット輝度コードにも応答するので、ランプ電流制御と同様な作用をします。00000bの輝度コードは9%のDPWMデューティサイクルに対応し、11111bの輝度コードは100%のDPWMデューティサイクルに対応します。デューティサイクルはステップ当り3.125%変化しますが、コード00000bから11111bへの変化はすべて9%です(図5)。

DPWMをディセーブルし、常に100%のデューティサイクルを使うために、 V_{MINDAC} を V_{CC} に設定します。DPWMがディセーブルされた場合、上記に示された等式は $V_{MINDAC} = V_{CC}$ の代わりに $V_{MINDAC} = 0$ と想定されるべきであることを留意してください。表2は、MINDACの機能を、表3は輝度調整のいくつかの標準的な設定を表しています。

通常動作において、 V_{MINDAC} は0から V_{REF} の間に設定され、MAX1895/MAX1995はランプ輝度を変化させるためにランプ電流制御とDPWM制御の両方を使用します。このモードでは、DPWMがオンサイクルの間、ランプ電流制御は平均ランプ電流を安定化します。

アナログインタフェース及び輝度コード

MAX1895/MAX1995のアナログインタフェースは、ランプ調光用の輝度コードを生成するために1ビットヒステリシス付き内部ADCを使います(「調光調整範囲」事項を参照)。CTL/SCLは、ADCの入力、及びCRF/SDAはそのリファレンス電圧です。ADCはポジティブスケールADCモードまたはネガティブスケールADCモードのいずれかで動作が可能です。ポジティブスケールADC

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

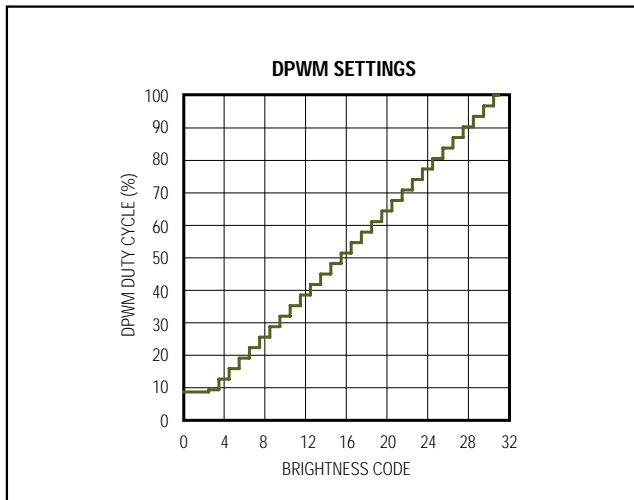


図5. DPWM設定

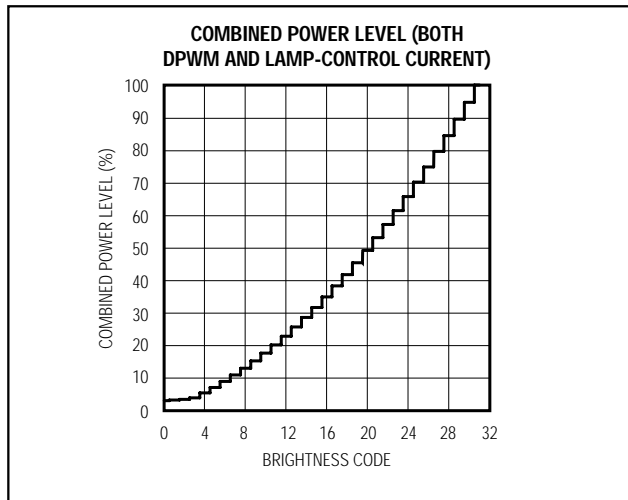


図6. 組合わせによるパワー設定

表2. MINDAC機能

| CONDITION | FUNCTION |
|--|---|
| MINDAC = V _{CC} | DPWM disabled (always on 100% duty cycle). Operates in lamp-current control only. (Use V _{MINDAC} = 0 in the equations.) |
| MINDAC = REF | DPWM control enabled, duty cycle ranges from 9% to 100%. Lamp-current control is disabled (always maximum current). |
| 0 ≤ V _{MINDAC} < V _{REF} | The device uses both lamp-current control and DPWM. |

表3. 輝度調整範囲

| RANGE | POSITIVE-SCALE ADC MODE | NEGATIVE-SCALE ADC MODE | SMBus | DAC OUTPUT | DPWM DUTY CYCLE | COMBINED POWER LEVEL |
|--------------------|---|--|---|--|-----------------|----------------------|
| Maximum Brightness | MODE = GND V _{CRF/SDA} = V _{CTL/SCL} | MODE = REF V _{CRF/SDA} = 0 | Bright [4:0] = 11111 | Full-scale DAC output = 387.5mV | 100% | 100% |
| Minimum Brightness | MODE = GND V _{CRF/SDA} = 0 V _{MINDAC} = 1/3V _{REF} | MODE = REF V _{CRF/SDA} = V _{CTL/SCL} V _{MINDAC} = 1/3V _{REF} | Bright [4:0] = 00000 V _{MINDAC} = 1/3V _{REF} | Zero-scale DAC output = V _{MINDAC} / 5 | 9% | 3% |

Note: The current level range is solely determined by the MINDAC to REF ratio and is externally set.

モードで、V_{CTL}が0からV_{CRF}に増加すると、輝度コードは0から31まで増加します。ネガティブスケールADCモードで、V_{CTL}が0からV_{CRF}に増加すると、輝度スケールは31から0に減少します。

アナログインタフェースの内部ADCは、2つのコード間で

のランプのちらつきを避けるため1ビットヒステリシスを使います。

V_{CTL}のポジティブスレッショルド(V_{CTL(TH)})は、V_{CTL}が増加する時の輝度コードの遷移に必要な電圧で、以下のように計算されます。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

$V_{CTL(TH)} = (n + 2)/33 V_{CRF}$ (ポジティブスケールADC
モード、MODE = GND)

$V_{CTL(TH)} = (33 - n)/33 V_{CRF}$ (ネガティブスケールADC
モード、MODE = REF)

V_{CTL} のネガティブスレッシュホールドは、 V_{CTL} が減少する時の輝度コードの遷移に必要な電圧で、以下のように計算されます。

$V_{CTL(TH)} = n/33 V_{CRF}$ (ポジティブスケールADC
モード、MODE = GND)

$V_{CTL(TH)} = (31 - n)/33 V_{CRF}$ (ネガティブスケールADC
モード、MODE = REF)

この場合nは輝度コードです。スレッシュホールドのグラフ表現については図7を参照してください。

SMbusインタフェースに関する説明は「デジタルインタフェース」を参照してください。

別個の電源を持ち、最小輝度回路を追加する必要のある従来の調光制御回路と異なり、MAX1895/MAX1995は、調光制御に専用のピンを提供しています。

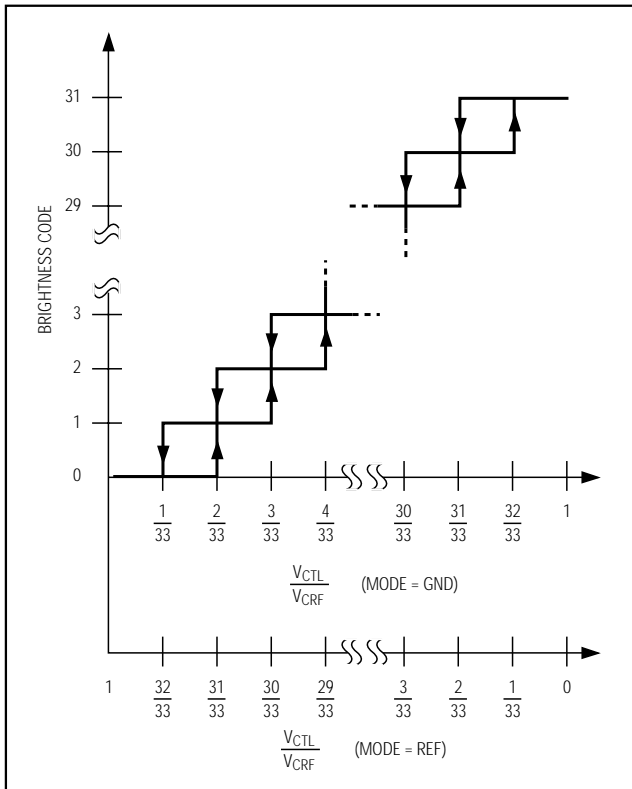


図7. 輝度コード

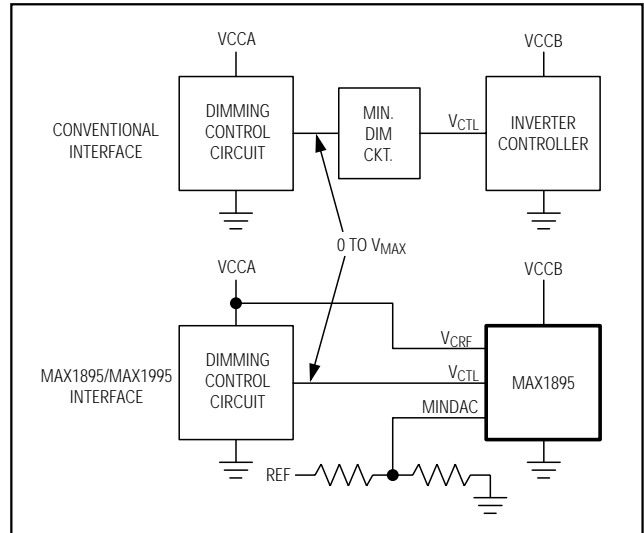


図8. 最小輝度用アナログインタフェース

MAX1895/MAX1995のアナログインタフェースの利点は、図8に模式化されています。アナログインタフェースは、調光制御回路の出力電圧調整範囲がインバータ制御ICの入力電圧調整範囲にマッチするという点で非常にシンプルです。この方法により、最大調光調整範囲(図9)を保証することが可能です。従来のインタフェースは、制御電圧及び入力電圧の調整範囲が異なります。CCFL管全域で不均一な照明、または「温度計効果」を避けるために、最大及び最小制御電圧の下限は、それぞれ最大及び最小入力電圧の上限以上でなければなりません。従って、有用な調光範囲が低減されます。MAX1895/MAX1995のアナログインタフェースでは、制御電圧は入力電圧と同一の調整範囲を持っているので、有効な調光調整範囲が最大化されます。

DPWM周波数の同期化

MODEは2つの機能を持っています。1つは「インタフェースの選択」に記載されているように、インタフェースモードの選択で、もう1つはディスプレイスクリーン上の望ましくない歪みを防ぐためにDPWM「チョッピング」周波数を外部信号に同期化させることです。

DPWM周波数を同期化させるために、10kΩ抵抗を介してMODEをV_{CC}、REFまたはGNDへ接続して下さい。その後、図10に示される通り500pFのコンデンサをAC信号源からMODEに接続して下さい。正確な動作のためには、AC信号の振幅は最低2Vピークトゥピークで、しかも5Vピークトゥピークを越えてはいけません。AC信号の遷移時間は200µs以下であるべきです。同期化範囲は32kHzから100kHzで、これは250Hzから781HzまでのDPWM周波数範囲に対応しています

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

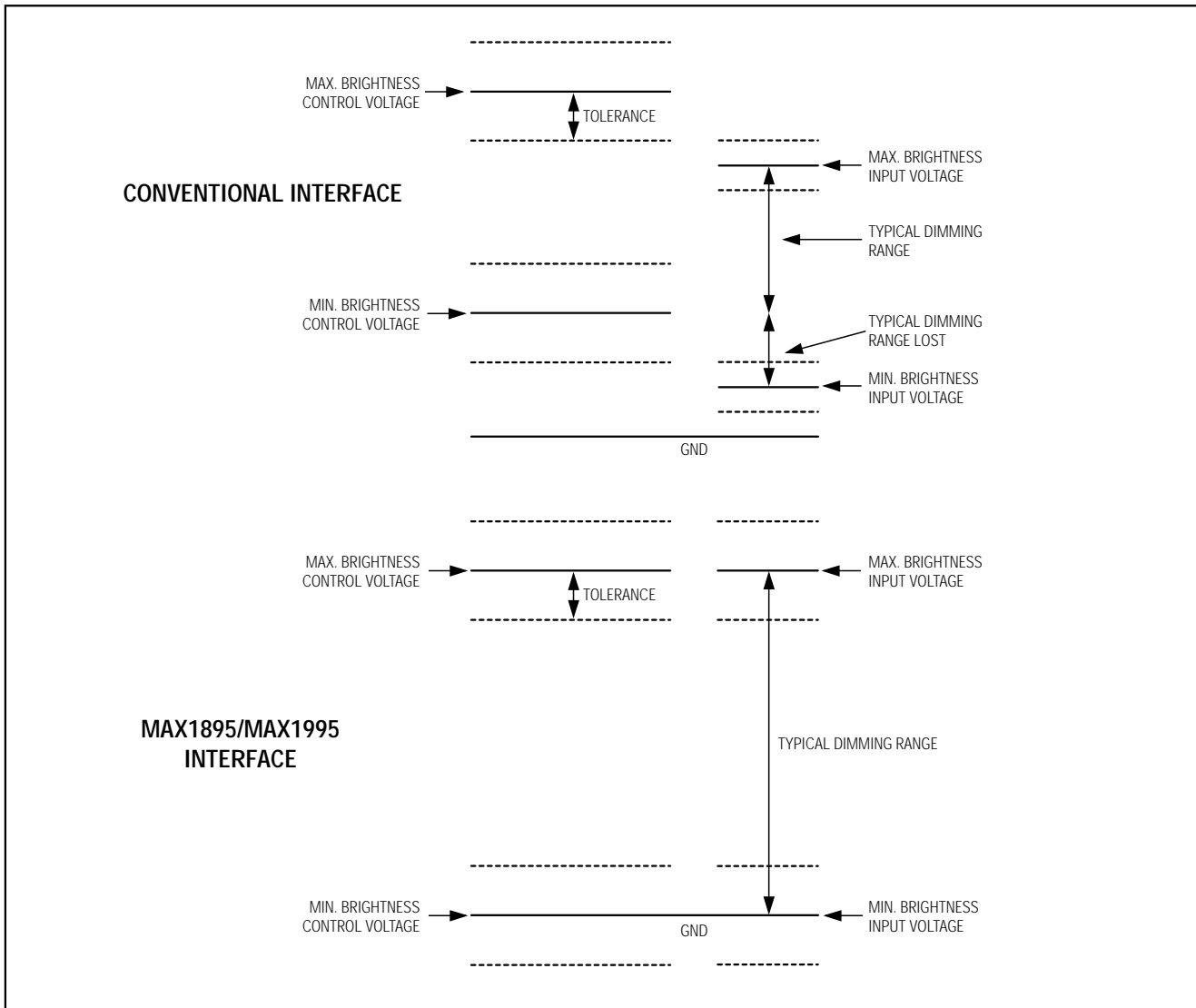


図9. 有効な調光調整範囲

(DPWMサイクル当り128MODEパルス)。高DPWM周波数は、調光調整範囲を制限します。高DPWM周波数に関する詳細情報は「ループ補償」を参照して下さい。

図11に示されるシンプルな発振器回路は、同期化信号を生成するのに使うことが可能です。発振器のコアはMAX9031で、5ピンSC70パッケージで提供される低コスト、単一電源のコンパレータです。MAX1895/MAX1995の V_{CC} 及び REF は、発振器に電源電圧とリファレンス電圧を提供します。発振器のポジティブ

スレッシュホールドは、 $V_{TH+} = (V_{CC} + V_{REF})/2$ です。ネガティブスレッシュホールドは次のようにして得られます： $V_{TH-} = V_{REF}/2$ 。発振器の周波数の計算は次の通りです。

$$f = \frac{1}{RC \ln \frac{V_{TH+}(V_{CC} - V_{TH-})}{V_{TH-}(V_{CC} - V_{TH+})}}$$

$C = 330\text{pF}$ では、 $13\text{k}\Omega$ の抵抗は 100kHz の信号を生成し、 $39\text{k}\Omega$ の抵抗は 32kHz の信号を生成します。

高效率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

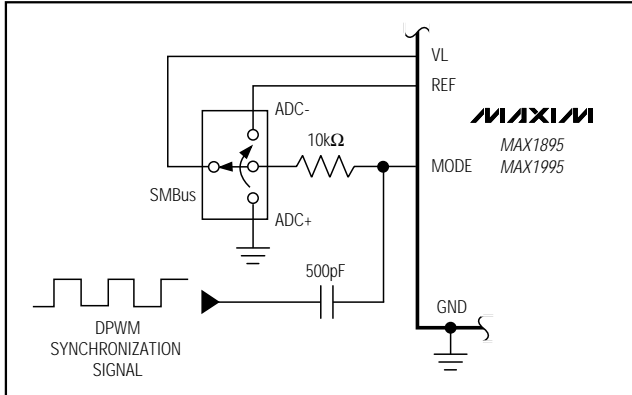


図10. DPWM同期化

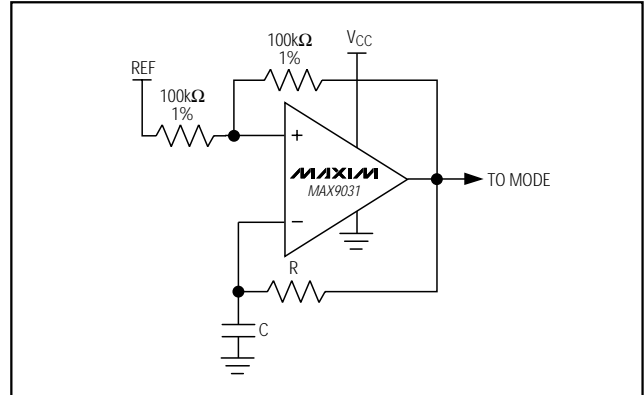


図11. シンプルなRC発振器

POR及びUVLO

MAX1895/MAX1995にはパワーオンリセット(POR)及びアンダーボルテッジロックアウト(UVLO)回路が含まれています。PORはDAC出力、障害条件、およびSMBus抵抗など全ての内部抵抗をリセットします。PORは V_{CC} が1.5V以下の時に作動します。SMBus入力ロジックスレッシュホールドは、最低3.5Vまでの V_{CC} の電気的特性限界に適合するように保証されていますが、インタフェースはPORスレッシュホールドまで継続して機能します。

UVLOは、 V_{CC} が4.2V(typ)以下になると起動され、ハイサイド及びローサイドのスイッチドライバを両方ディセーブルします。

低電力シャットダウン

MAX1895/MAX1995のシャットダウン時には、全ての内部抵抗とSMBusインタフェース(MAX1895のみ)に電力を供給する5.3Vリニアレギュレータ以外のICの全ての機能がターンオフされます。シャットダウン時、SMBusインタフェースのアクセスは可能です。シャットダウン時に、リニアレギュレータ出力電圧は、およそ4.5Vまで低下し、電源電流は6 μ A(typ)となります。これは全ての内部抵抗の状態維持に必要なとされる電力です。シャットダウンの間、ランプアウト検出及び短絡検出ラッチがリセットされます。このデバイスはシャットダウンモード抵抗への書き込み(MAX1895のSMBusモードのみ)または \overline{SH}/SUS のいずれかによって、シャットダウンが可能です。

ランプアウト検出

安全のため、MAX1895/MAX1995は、オープンランプ障害を検出するためにランプ電流をモニターします。IFB上のピーク電圧が150mV以下に低下すると(IFB安定化ポイントは48mV以上に設定されなければなりません)、ランプアウトタイマーが起動します。タイマーがタイムアウトになる前に、 V_{CC1} はランプ電流の安定化

維持を試み2次電圧を増加させます。 V_{CC1} が増加すると、 V_{CCV} はそれにともない2次電圧がプレセットされている限界に達するまで増大します。この時、 V_{CCV} は t_{ON} を制限することによって2次電圧を停止し制限します。 V_{CCV} は V_{CC1} より上の150mVに制限されているので、電圧制御ループが2次電圧を速やかに制限することが可能です。このクランピング機能がないと、 V_{CCV} が電源レールカスルーダウンスするのに時間がかかるのでトランス電圧が危険なレベルにオーバーシュートしてしまいます。IFB上のピーク電圧がタイムアウト前に150mV以上に上昇しない場合、MAX1895/MAX1995はフルブリッジをシャットダウンします。

過剰電流障害検出及び保護

MAX1895/MAX1995は、各スイッチングサイクルで過剰電流障害を検出します。電流コンパレータは LX_{-} からGNDへの電圧降下をモニターします。電圧が電流限界スレッシュホールドを越える場合、レギュレータはトランスの1次電流がさらに増加しないようにハイサイドのスイッチをターンオフします。

アプリケーション情報

図1に示されているMAX1895の標準アプリケーション回路は4.5W CCFLの電流を安定化します。ICのアナログ電圧インタフェースが30対1以上の電力調整範囲でランプ輝度を設定します。この回路は4.6Vから28Vまでの広範囲な電源電圧範囲で動作します。この回路の標準的なアプリケーションにはノートブック、デスクトップモニタ、及びカーナビゲーション用ディスプレイが含まれます。表4には4.5Wアプリケーションの電力段に推薦される部品が示されています。適正な部品の値を選択するには、いくつかの C_{CFL} パラメータ(表6)及びDC入力特性を指定する必要があります。

MOSFET

MAX1895/MAX1995は、CCFLを駆動するためのフルブリッジ形成に、NL1、NL2、NH1、NH2の4つの外部

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

表4. 標準アプリケーション回路用部品

| DESIGNATION | DESCRIPTION | RECOMMENDED DEVICE | MANUFACTURER |
|---------------------|--|---|--|
| C1 | 4.7 μ F, 25V, X5R ceramic capacitor | TMK325BJ475MN C3225X7R1E475M | Taiyo Yuden www.t-yuden.com TDK www.tdk.com |
| C2 | 1 μ F, 25V, X7R ceramic capacitor | TMK316BJ105KL C3216X7R1E105K | Taiyo Yuden TDK |
| C3 | 15pF, 3.1kV, high-voltage ceramic capacitor | GHM1038-SL-150J-3K C4520C0G3F150K | Murata www.murata.com TDK |
| C4 | 0.015 μ F, 16V, X7R ceramic capacitor | EMK105BJ153KV GRM36X7R153K016 | Taiyo Yuden Murata |
| C5, C6, C7, C8, C10 | 0.1 μ F, 10V, X5R ceramic capacitors | LMK105BJ104MV GRM36X5R104K010 C10055R1A104K | Taiyo Yuden Murata TDK |
| C9 | 0.01 μ F, 16V, X7R ceramic capacitor | ECJ-0EB1C103K | Panasonic www.panasonic.com |
| D1 | 100mA dual-series diode | MMBD4148SE MMBD7000 CMPD7000 | Fairchild Semiconductor www.fairchildsemi.com General Semiconductor www.gensemi.com Central Semiconductor www.centralsemi.com |
| D2 | 100mA dual Schottky diode common anode | BAT54AW CMSSH-3A | Diodes Incorporated www.diodes.com Central Semiconductor |
| NH1/NL1, NH2/NL2 | Dual N-channel MOSFETs (30V, 0.095 Ω , SOT23-6) | FDC6561AN TPC6201 | Fairchild Semiconductor Toshiba www.toshiba.com |
| R1 | 150 Ω \pm 1% resistor | | |
| R2 | 2k Ω \pm 5% resistor | | |
| R3 | 100k Ω \pm 1% resistor | | |
| R4 | 49.9k Ω \pm 1% resistor | | |
| T1 | 1:100 transformer | T912MG-1018 | Toko www.tokoam.com |

スイッチを必要とします。レギュレータは、トランス1次側の最小電流クロス、及び過電流障害状況を検出するため、NL1とNL2のドレインからソースへの電圧を検知します。NL1とNL2の $R_{DS(ON)}$ はマッチする必要があります。NL1/NL2およびNH1/NH2(Fairchild FDC6561)の通電ロスを最小にするため、低 $R_{DS(ON)}$ のデュアルロジックレベルNチャンネルMOSFETを選んで下さい。レギュレータは、フルブリッジの各4つの

スイッチをソフトにターンオンします。それぞれのドレインからソースへの電圧が0V近くの時に、外部電源MOSFETがターンオンされるとZVS(ゼロ電圧スイッチング)が起きます。ZVSは、 C_{RSS} (ドレインからソースへの容量)、及び寄生容量放電に起因するMOSFET遷移ロスを効果的に排除します。ZVSは効率を改善しスイッチングによるEMIを減少します。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

電流検知抵抗

MAX1895/MAX1995は、図1にある検知抵抗R1によってCCFL平均電流を安定化します。IFBの電圧は、ランプを通る電流の半波形整流化されたものです。インバータは、アナログインタフェースまたはSMBusインタフェースのいずれかによって制御されるIFBでの平均電圧を安定化します。最大ランプRMS電流を設定するために、R1を以下のように決定します：

$R1 = 0.444V / ICCFL_{RMS, MAX}$ 。この場合ICCFL、RMS、MAXは最大RMSランプ電流です。MINDAC及びその波形が実際の最大RMSランプ電流に影響します。必要であれば、R1の最終調整にRMS電流計を使って下さい。

電圧検知コンデンサ

MAX1895/MAX1995は、オープンランプ障害中、容量ディバイダC3/C4を介してトランスの2次電圧を制限します。 V_{FB} の電圧は、CCFL電圧に比例します。最大RMS2次側トランス電圧を設定するために、10pFから22pFのC3を選びます。そして $V_{T(MAX)}$ が最大RMS2次側トランス電圧(ストライク電圧以上)の場合、 $C4 = V_{T(MAX)} / 1.11V \times C3$ となるC4を選びます。R2は V_{FB} DSバイアス点を0Vに設定します。 F_{SW} が公称共振動作周波数の場合、 $R2 = 10 / (C4 \times 6.28 \times F_{SW})$ を選んで下さい。

ループ補償

CCIは、スタートアップ期間、ランプ電流の維持期間、又、ランプ電流設定を変えることによって起きる過渡期間の電流ループ速度を設定します。CCIコンデンサの標準値は0.1 μ Fです。より大きなコンデンサ値はランプ電流のオーバーシュートを制限しますが、設定時間を増大します。より小さなコンデンサ値は応答時間をスピードアップしますが、極度に小さな値は不安定化を生じさせます。

CCVは、オープンチューブ障害条件下、スタートアップ、DPWM過渡及び動作に影響する電圧ループの速度を設定します。DPWMが使われない場合、電圧制御ループはスタートアップ、あるいはオープンランプ障害時のみアクティブであるべきです。CCVコンデンサの標準値は0.01 μ Fです。許容範囲の障害過渡応答を設定し、又、DPWMパルスの開始時に過剰なリングングを起こさないために必要なCCVコンデンサの最小値を使って下さい。より大きなCCVコンデンサ値は過渡オーバーシュートを低減しますが、ストライク電圧の遅延を増大させるため、低いDPWMデューティサイクルでは安定化を劣化させます。

共振部品

MAX1895/MAX1995は、殆どのアプリケーションにおいて、 $N_p:N_s = 1:90$ から1:100程度の巻線比Nを持つエアギャップトランスと適切に動作します。トランスの2次側共振周波数は制御される必要があります。薄型の

CCFLトランスは、通常、50kHz(F_{min})から200kHz(F_{max})の間で動作します。トランスT1、DCブロッキングコンデンサC2、並列コンデンサC3、及びCCFLランプが共振タンクを構成します。共振周波数はトランス2次側漏れインダクタンスL、C2、及びC3によって決定されます。このタンクは低い方の周波数がL、N、及びC2によって制約されているバンドパスフィルタです。Nはトランスの巻線比です。 $C2 < N^2(10 \times F_{MIN}^2 \times L)$ を選んで下さい。高い方の周波数はLとC3によって制約されています。 $C3 > 1 / (40 \times F_{MIN}^2 \times L)$ を選んで下さい。

その他の部品

ハイサイドMOSFETドライバ(GH1とGH2)は、D2、C5、及びC6で構成される外部ブートストラップ回路によって電源供給されています。デュアル信号レベルショットキダイオードD2を介してBST1/BST2を V_{DD} に接続し、それを0.1 μ Fセラミックコンデンサを使ってLX1/LX2に接続して下さい。R1を横切る半波形の整流化された電流検知電圧を生成するためにデュアル直列信号レベルダイオード(D1)を使って下さい。これらのダイオードを通る電流はランプ電流です。

デュアルランプレギュレータ

MAX1895/MAX1995は、図12に示される2つのCCFLチューブを駆動するために使うことが可能です。部品の選択については表5を参照して下さい。回路は、1次巻線が並列で2次巻線が直列の2つの同一トランスで構成されています。これら2つのトランスはまた、1次巻線を1つと2次巻線を2つ持つ1個のトランスに置きかえることが可能です。直列2次巻線の利点は同一電流が両方のランプを流れ、結果的にほぼ同一の輝度を生じることです。

通常動作でC12はN1をバイアスし約6Vに充電され、電流が以下のループを流れることが可能になります：最初のハーフサイクルで、電流はT1の2次巻線、CCFL1、ダイオードD1、MOSFET N1、検知抵抗R1、ツェナーダイオードD4(フォワードバイアス)、CCFL2を流れて、最後にT2に戻ります。次のハーフサイクルで、ランプ電流はT2、CCFL2、D4(ブレイクダウン)、D3(フォワードバイアス)、CCFL1を経てT1に戻ります。

電流フローのこのような迂回した経路は、どちらかのCCFLが取り除かれた時のオープンランプ条件を検出するために必要です。CCFL1がオープンなら、ランプ電流は検知抵抗R1を流れることができません。IFBが150mV以下に降下すると、コントローラはその状況を検出し、2秒後にシャットダウンします。この2秒間に電流はT2からCCFL2、D4(ブレイクダウン)、R6を経てT2に戻ります。CCFL2が取り除かれた場合、D4を横切る電圧がゼロに降下し、C11がR5を経て放電されます。N1がバイアスされ、IFBの電圧を再度強制的にゼロに降下させます。2秒間に電流はT1からCCFL1へ流れ、D3(ブレイクダウン)とR6を経てT1に戻ります。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

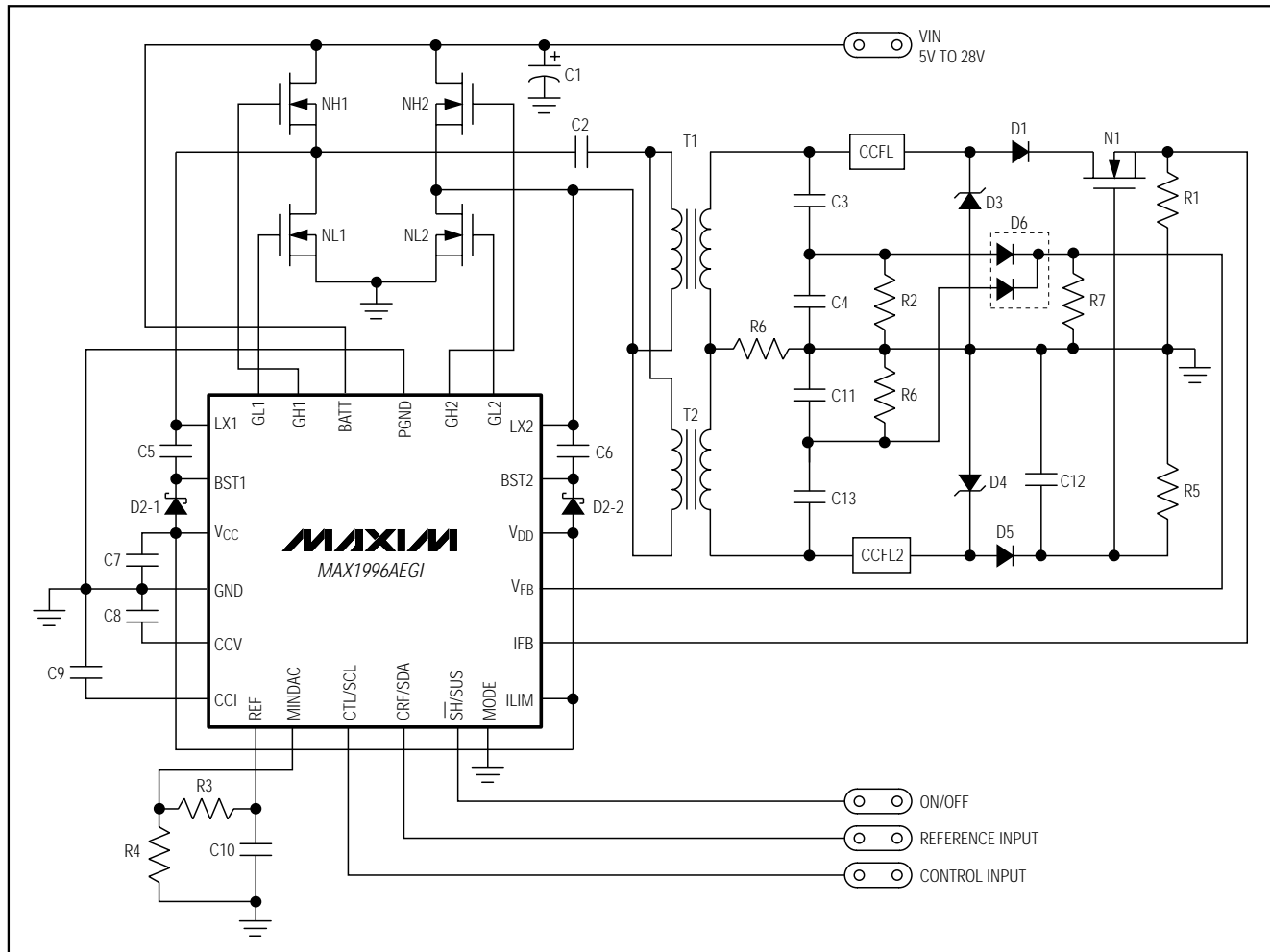


図12. デュアルランプアプリケーション回路

D3はN1のドレインをクランプし、緩やかなブレークダウン特性を持つMOSFETの使用を可能にします。

両トランスの2次電圧は、2つの同一容量電圧ディバイダ(C3/C4およびC13/C11)によってモニターされます。デュアルダイオードD6は2つの検知された電圧を整流し、信号をVFBピンに通します。全波整流正弦波形がVFBピンに現われます。この新しいVFB信号のRMS値は、シングルランプアプリケーションにおける半波整流信号より大きくなります。波形変化とダイオードのフォワード電圧降下を補償するために、容量電圧ディバイダ比を減少する必要があります。C3は約10pFから20pFの値を選び、C4は $C4 = V_T / \text{MAX} / 1.33V \times C3$ に従って選んで下さい。この場合 V_T 、MAXは最大トランス2次側RMS電圧です。

レイアウトガイドライン

少ないスイッチングロス、及びクリーンで安定した動作を達成するために、PCボードのレイアウトを注意深く行うことが重要です。高電圧とスイッチング電力段には特別な注意が必要です(図13)。レイアウトの高電圧部分を制御回路から十分隔離する必要があります。多くのレイアウトは長く細いPC基板の形に制約されるので、自然に隔離されます。PC基板の良い設計のガイドラインとして以下に従って下さい。

- 1) 大電流パス、特に接地端子の部分は短く広く保つようにしてください。これは安定なジッタのない動作、及び高効率に不可欠です。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

表5. デュアルランプアプリケーション回路用部品

| DESIGNATION | DESCRIPTION | RECOMMENDED DEVICE | MANUFACTURER |
|--------------------------|--|--|---|
| C1 | 4.7 μ F, 25V, X5R ceramic capacitor | TMK325BJ475MN C3225X7R1E475M | Taiyo Yuden www.t-yuden.com TDK www.tdk.com |
| C2 | 1 μ F, 25V, X7R ceramic capacitor | TMK316BJ105KL C3216X7R1E105K | Taiyo Yuden TDK |
| C3, C13 | 15pF, 3.1kV, high-voltage ceramic capacitors | GHM1038-SL-150J-3K C4520C0G3F150K | Murata www.murata. TDK |
| C4, C11 | 0.015 μ F, 16V, X7R ceramic capacitors | EMK105BJ153KV GRM36X7R153K016 | Taiyo Yuden Murata |
| C5, C6, C7, C8, C10, C12 | 0.1 μ F, 10V, X5R ceramic capacitors | LMK105BJ104MV GRM36X5R104K010 C1005X5R1A104K | Taiyo Yuden Murata TDK |
| C9 | 0.01 μ F, 16V, X7R ceramic capacitor | ECJ-0EB1C103K | Panasonic www.panasonic.com |
| D1, D5 | 100mA diodes | MMBD4148 IMBD4148 MMBD4148 | Fairchild Semiconductor www.fairchildsemi.com General Semiconductor www.gensemi.com Diodes Incorporated www.diodes.com |
| D2 | 100mA dual Schottky diode, common anode | BAT54AW CMSSH-3A | Diodes Incorporated Central Semiconductor www.centralsemi.com |
| D3, D4 | 6.2V zener diodes | CMPZ5234B BZX84C6V2 | Central Semiconductor Diodes Incorporated |
| D6 | Dual diode, common cathode | CMPD2838 BAV70 | Central Semiconductor Diodes Incorporated |
| N1 | N-channel MOSFET (SOT23) | 2N7002 2N7002 2N7002 | Fairchild Semiconductor General Semiconductor Central Semiconductor |
| NH1/NL1, NH2/NL2 | Dual N-channel MOSFETs (30V, 0.095 Ω , SOT23-6) | FDC6561AN TPC6201 | Fairchild Semiconductor Toshiba www.toshiba.com |
| R1 | 150 Ω \pm 1% resistor | | |
| R2, R6 | 2k Ω \pm 5% resistors | | |
| R3 | 100k Ω \pm 1% resistor | | |
| R4 | 49.9k Ω \pm 1% resistor | | |
| R5 | 1k Ω \pm 5% resistor | | |
| R7 | 20k Ω \pm 5% resistor | | |
| T1, T2 | 1:100 transformers | T912MG-1018 | Toko www.tokoam.com |

高效率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

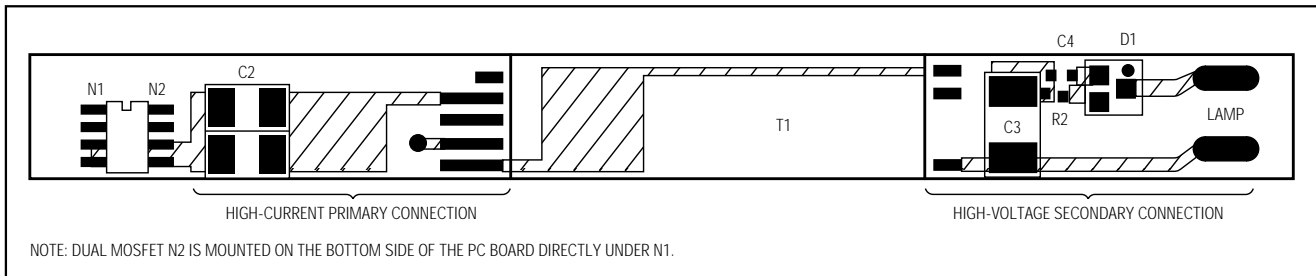


図13. レイアウト例

表6. CCFL仕様

| SPECIFICATION | SYMBOL | UNITS | DESCRIPTION |
|--|--------|------------|--|
| CCFL Minimum Strike Voltage ("Kick-Off Voltage") | V_S | V_{RMS} | Although CCFLs typically operate at $<550V_{RMS}$, a higher voltage (up to $1000V_{RMS}$ and beyond) is required initially to start the tube. The strike voltage is typically higher at cold temperatures and at the end of life of the tube. |
| CCFL Typical Operating Voltage ("Lamp Voltage") | V_L | V_{RMS} | Once a CCFL has been struck, the voltage is required to maintain light output falls to approximately $550V_{RMS}$. Shorter tubes may operate on as little as $250V_{RMS}$. The operating voltage of the CCFL stays relatively constant, even as the tube's brightness is varied. |
| CCFL Maximum Operating Current ("Lamp Current") | I_L | mA_{RMS} | The maximum AC current through a CCFL is typically $5mA_{RMS}$. DC current is not allowed through CCFLs. The maximum lamp current is set by the sense resistor, R1, and the maximum brightness setting. $R1 = 2.2 \times V_{IFBMAX} / I_{LMAX}$. |
| CCFL Maximum Frequency ("Lamp Frequency") | f_L | kHz | The maximum AC lamp-current frequency. The MAX1895/MAX1995 are designed to operate between 20kHz and 300kHz. |

- 2) 電源及びアナロググランドに星形グランドを利用して下さい。電源グランド及びアナロググランドは、星形の中央で接続する以外は完全に隔離されるべきです。中央にはQFNパッケージとの裏面コンタクトを配置すべきです。これらのプレーンに別個の銅板を使うと作業が簡単になります。未使用のアナロググランドはREF、CCV、CCI、RX及びMINCAD(抵抗電圧ディバイダが使われている場合)に使用されます。
- 3) 高速スイッチングノードを感度の高いアナログ領域(IFB、VFB、REF、ILIM)から離して配線します。ピンストラップ制御入力用接続(ILIM他)はすべて、電源グラウンド又は V_{DD} ではなく、アナロググランドあるいは V_{CC} にして下さい。
- 4) デカップリングコンデンサを、他の信号パスと共用していない専用トレースを使い、ICにできるだけ近接して V_{CC} とGNDの間で取り付けして下さい。
- 5) GNDに対するLX1とLX2の電流検知パスは、電流制限精度を保証するためにケルビン検知接続にする必要があります。8ピンSOPパッケージMOSFETを使用する場合、8ピンSOPパッケージ内部(下側)でGND及びLXを接続し、上が銅の層を使い外側からMOSFETへパワーを給電する方法が一番です。
- 6) フィードバック接続は短く、又、直接であることを確認して下さい。IFBと V_{FB} 接続は高電圧トレースとトランスからできる限り遠くに離すべきです。
- 7) 可能な限り、トランス2次側の高電圧トレースどうしの間隔を広くとる必要があります。高電圧トレースはまた、容量カップリングロスを防ぐために隣接するグラウンド平面から離して配置されるべきです。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

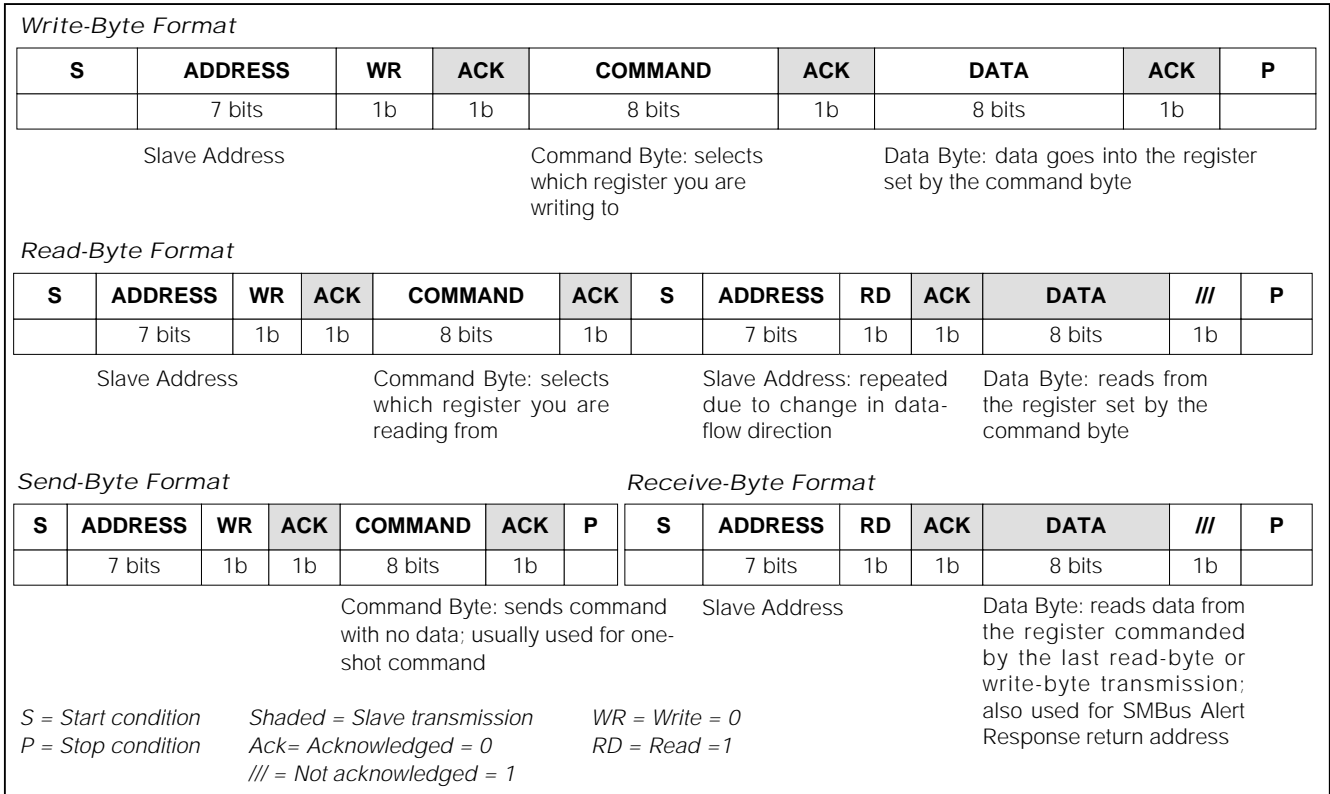


図14. SMBusプロトコル

8) トランス2次側の容量電圧ディバイダへのトレースは、アーク放電を避けるために広く離して配置するべきです。場合によっては、これらのトレースを基板の反対側に移すのが有効です(図13)。

デジタルインタフェース

V_{CC}にMODEを接続すると、CRF/SDAおよびCTL/SCLピンはもはやアナログ入力として機能しません。そのかわりIntel SMBusに対応する2線デジタルインタフェースとして機能します。CRF/SDAは双方向性データラインで、CTL/SCLはSMBusのSMBDATAとSMBCLKラインにそれぞれ対応する2線インタフェースのクロックラインです。MAX1895はライトバイト、リードバイト、センドバイト、及びレシーブバイトのプロトコルを使います(図14)。SMBusプロトコルは「システム管理バス仕様書v1.08」に文書化されており、www.sbs-forum.orgで入手可能です。

MAX1895はスレーブオンリーのデバイスで7ビットアドレス0b0101101(つまりRWビットがライトを明確に示し、0x5Aに対応)に回答します。MAX1895には3つの機能レジスタがあります：5ビット輝度レジスタ(BRIGHT4-BRIGHT0)、3ビットシャットダウンモードレジスタ(SHMD2-SHMDE0)、及び2ビットステータス

レジスタ(STATUS1-STATUS0)です。更に、このデバイスには3つの識別(ID)レジスタがあります：8ビットチップIDレジスタ、8ビットチップ改訂レジスタ、及び8ビット製造業者IDレジスタです。

CRF/SDA及びCTL/SCLピンにはスローエッジに対応できるシュミットトリガ入力があります。しかし、立ち上がり及び立下りエッジはそれぞれ1μs及び300ns以上の速度であるべきです。

コミュニケーションは、CTL/SCLが“H”で、CRF/SDAが“H”から“L”へ遷移するSTART条件でマスタが伝送開始の信号を送ることによって始まります。マスタがスレーブとの通信を完了すると、マスタは、CTL/SCLが“H”で、CRF/SDAが“L”から“H”へ遷移するSTOP条件(P)を発行します。その時点でバスはフリーとなり次の送信が可能です。図15と16は、2線インタフェース上の信号のタイミングダイアグラムです。アドレスバイト、コマンドバイト、及びデータバイトはSTARTとSTOP条件間で送信されます。CRF/SDA状態は、STARTとSTOP条件を除いて、CTL/SCLが“L”の時のみ変更ができます。データは8ビットの信号で送信され、CTL/SCLの立ち上がりエッジでサンプルされます。マスタがスレーブが9つ目のクロックサイクル中に、適正なバイトの受信を認めるため、各バイトをMAX1895から出し

高效率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

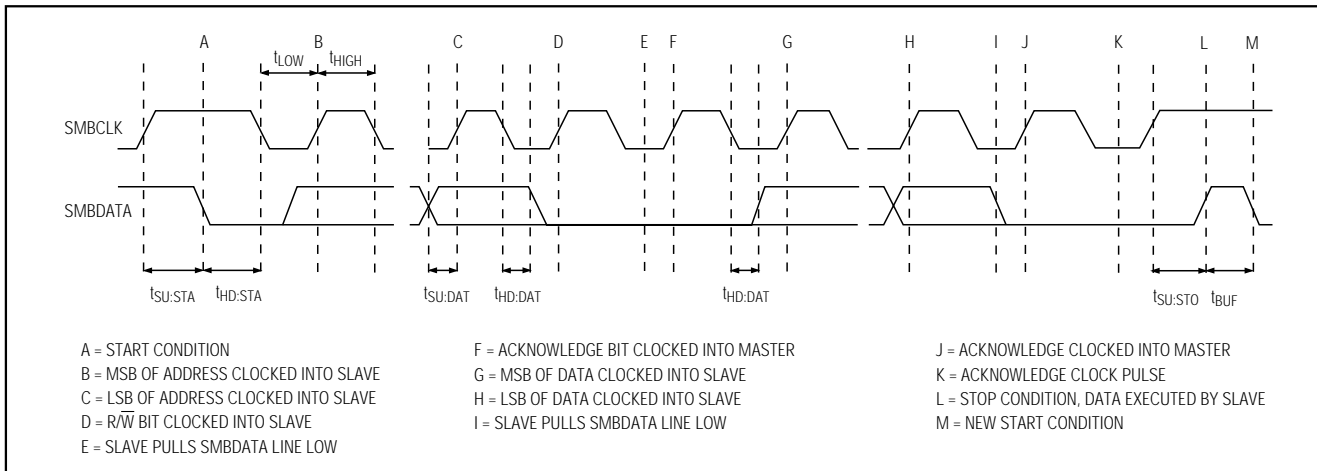


図15. SMBus書き込みタイミング

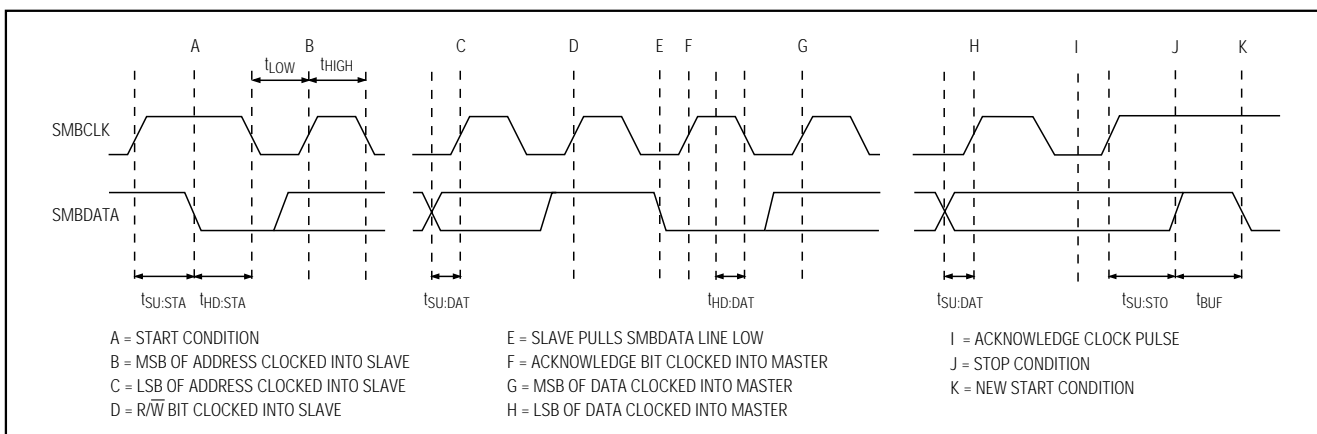


図16. SMBus読み込みタイミング

入れするには9つのクロックサイクルが必要です。MAX1895が $R\bar{W}=0$ に続いて適正なスレーブアドレスを受信する場合、(プロトコルによって)1か2バイトの情報を受信することを期待します。デバイスがデータのバイトにクロック同期する前に、スタートまたはストップ条件を検出した場合、これをエラー条件とみなしデータのすべてを無視します。送信が正確に完了すると、STOP(あるいはRESTART)条件の直後にレジスタがアップデートされます。MAX1895が $R\bar{W}=1$ に続いて適正なスレーブアドレスを受信する場合、前のコマンドバイトによって選ばれたレジスタデータの読み出しを期待します。

SMBusコマンド

MAX1895レジスタはいくつかの異なる冗長コマンド(例:リードバイト及びライトバイトプロトコルの中のコマンドバイト)を介してアクセス可能です。これは輝度、SHMD、ステータス、またはIDレジスタの読み込み、書き込みに使われます。

表6には、各レジスタのパワーオン状態と共にコマンドバイトのレジスタがまとめられています。MAX1895は迅速なデータ送信のためのレシーブバイトプロトコルもサポートします。このプロトコルは最後のコマンドバイトによって指定されるレジスタへアクセスします。電源投入直後、レシーブバイトプロトコルによって戻されたデータバイトが、輝度レジスタの中身になり、ひとつのSTATUS1、およびSTATUS0を含む残りのビットと共に左揃えされます(つまり、BRIGHT4はデータバイトのMSBになります)。これは、0b10xxxxxx (0x80)

表7. コマンドバイト説明

| SMBus PROTOCOL | COMMAND BYTE* | POR STATE | DATA REGISTER BIT ASSIGNMENT | | | | | | | |
|------------------------|---------------------|--------------|------------------------------|---------------|---------------|------------------|------------------|---------------|---------------|------------------|
| | | | BIT 7 (MSB) | BIT 6 | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 (LSB) |
| Read and Write Byte | 0x01 0b0XXX XX01 | 0x17 | 0 | 0 | 0 | BRIGHT4 (MSB) | BRIGHT3 | BRIGHT2 | BRIGHT1 | BRIGHT0 (LSB) |
| Read and Write Byte | 0x02 0b0XXX XX10 | 0xF9 | STATUS1 | STATUS0 | 1 | 1 | 1 | SHMD2 | SHMD1 | SHMD0 |
| Read Byte only | 0x03 0b0XXX XX11 | 0x96 | ChipID7 1 | ChipID6 0 | ChipID5 0 | ChipID4 1 | ChipID3 0 | ChipID2 1 | ChipID1 1 | ChipID0 0 |
| Read Byte only | 0x04 0b0XXX XX00 | 0x00 | ChipRev7 0 | ChipRev6 0 | ChipRev5 0 | ChipRev4 0 | ChipRev3 0 | ChipRev2 0 | ChipRev1 0 | ChipRev0 0 |
| Read and Write Byte | 0x80 0b10XX XX0X | 0xBF | BRIGHT4 (MSB) | BRIGHT3 | BRIGHT2 | BRIGHT1 | BRIGHT0 (LSB) | 1 | STATUS1 | STATUS0 |
| Read Byte only | 0xFE 0b11XX XXX0 | 0x4D | MfgID7 0 | MfgID6 1 | MfgID5 0 | MfgID4 0 | MfgID3 1 | MfgID2 1 | MfgID1 0 | MfgID0 1 |
| Read Byte only | 0xFF 0b11XX XXX1 | 0x96 | ChipID7 1 | ChipID6 0 | ChipID5 0 | ChipID4 1 | ChipID3 0 | ChipID2 1 | ChipID1 1 | ChipID0 0 |

Note: The hexadecimal command byte shown is recommended for maximum forward compatibility with future products.
X = Don't Care

コマンドとともにリードワードプロトコルを使ったときと同じ結果になるでしょう。マルチマスタシステムで短いプロトコルを使う時は、1次マスタに連絡なく、2次マスタがコマンドバイトを上書きすることが可能なので注意してください。シャットダウン中、シリアルインタフェースは完全に動作可能な状態になっています。

輝度レジスタ

[BRIGHT4-BRIGHT0](POR=0b10111)

5ビット輝度レジスタは、調光調整で使われる5ビット輝度コードに回答します(「調光調整」を参照)。BRIGHT4-BRIGHT0=0b00000は最小輝度を、BRIGHT4-BRIGHT0=0b11111は最大輝度を設定します。SMBusインタフェースは、デバイスがアナログ調光、DPWM調光、または両方で電流を安定化するかどうかは制御しません。これはMINDACによって実行されます(「マルチモードピンの説明」事項を参照)。

シャットダウンモードレジスタ

[SHMD2-SHMD0](POR=0b001)

3ビットシャットダウンモードレジスタは、表8に記載されている様にSH/SUSピンがトグルされている時、デバイスの動作を設定します。シャットダウンモードレジスタもSH/SUSの状態に関係なく、CCFLを直接シャットオフするために使うことが可能です(図9)。

ステータスレジスタ

[STATUS1-STATUS0](POR=0b11)

ステータスレジスタは障害条件に関する情報を戻します。ランプがトランスの2次側に接続されていない場合、MAX1895はランプ電流がIFB検出スレッシュホールドを越えていないことを検知し、2秒後にSTATUS1ビットをクリアします(「ランプアウト検出」事項を参照)。STATUS1ビットはラッチされています。つまり、ランプアウト条件が排除された後も0のままです。STATUS1=0の時、ランプはオフに強制されます。STATUS0は過電流条件が検出されない限り「1」を報告します。あるデジタルPWM期間において過電流条件が検出された場合、STATUS0は後続するデジタルPWM期間中クリアされます。あるデジタルPWM期間に過電流条件が検出されなかった場合、STATUS0は後続するデジタルPWM期間の長さによって設定されます。シャットダウンに入ることによってCCFLランプを強制的にオフし、モードレジスタにか書き込むか、SHB/SUSをトグルすることによってSTATUS1を設定します。

高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

表8. SHMDレジスタビット説明

| BIT | NAME | POR STATE | DESCRIPTION |
|-----|-------|-----------|---|
| 2 | SHMD2 | 0 | SHMD2 = 1 forces the lamp off and sets STATUS1. SHMD2 = 0 allows the lamp to operate although it may still be shutdown by the $\overline{\text{SH}}/\text{SUS}$ pin (depending on the state of SHMD1 and SHMD0). |
| 1 | SHMD1 | 0 | When $\overline{\text{SH}}/\text{SUS} = 0$, this bit has no effect. $\overline{\text{SH}}/\text{SUS} = 1$ and SHMD1 = 1 forces the lamp off and sets STATUS1. $\overline{\text{SH}}/\text{SUS} = 1$ and SHMD1 = 0 allows the lamp to operate although it may still be shutdown by the SHMD2 bit. |
| 0 | SHMD0 | 1 | When $\overline{\text{SH}}/\text{SUS} = 1$, this bit has no effect. $\overline{\text{SH}}/\text{SUS} = 0$ and SHMD0 = 1 forces the lamp off and sets STATUS1. $\overline{\text{SH}}/\text{SUS} = 0$ and SHMD0 = 0 allows the lamp to operate although it may still be shutdown by the SHMD2 bit. |

表9. $\overline{\text{SH}}/\text{SUS}$ 及びSHMDレジスタ真理値表

| $\overline{\text{SH}}/\text{SUS}$ | SHMD2 | SHMD1 | SHMD0 | OPERATING MODE |
|-----------------------------------|-------|-------|-------|-----------------------|
| 0 | 0 | X | 0 | Operate |
| 0 | 0 | X | 1 | Shutdown, STATUS1 set |
| 1 | 0 | 0 | X | Operate |
| 1 | 0 | 1 | X | Shutdown, STATUS1 set |
| X | 1 | X | X | Shutdown, STATUS1 set |

X = Don't care.

表10. ステータスレジスタビット説明(読み込み専用/書き込みに影響なし)

| BIT | NAME | POR STATE | DESCRIPTION |
|-----|---------|-----------|--|
| 1 | STATUS1 | 1 | STATUS1 = 0 means that a lamp-out condition has been detected. The STATUS1 bit stays clear even after the lamp-out condition has gone away. The only way to set STATUS1 is to shut off the lamp by programming the mode register or by toggling SHB/SUS. |
| 0 | STATUS0 | 1 | STATUS0 = 0 means that an overcurrent condition was detected during the previous digital PWM period. STATUS0 = 1 means that no overcurrent condition was detected during the previous digital PWM period. |

IDレジスタ

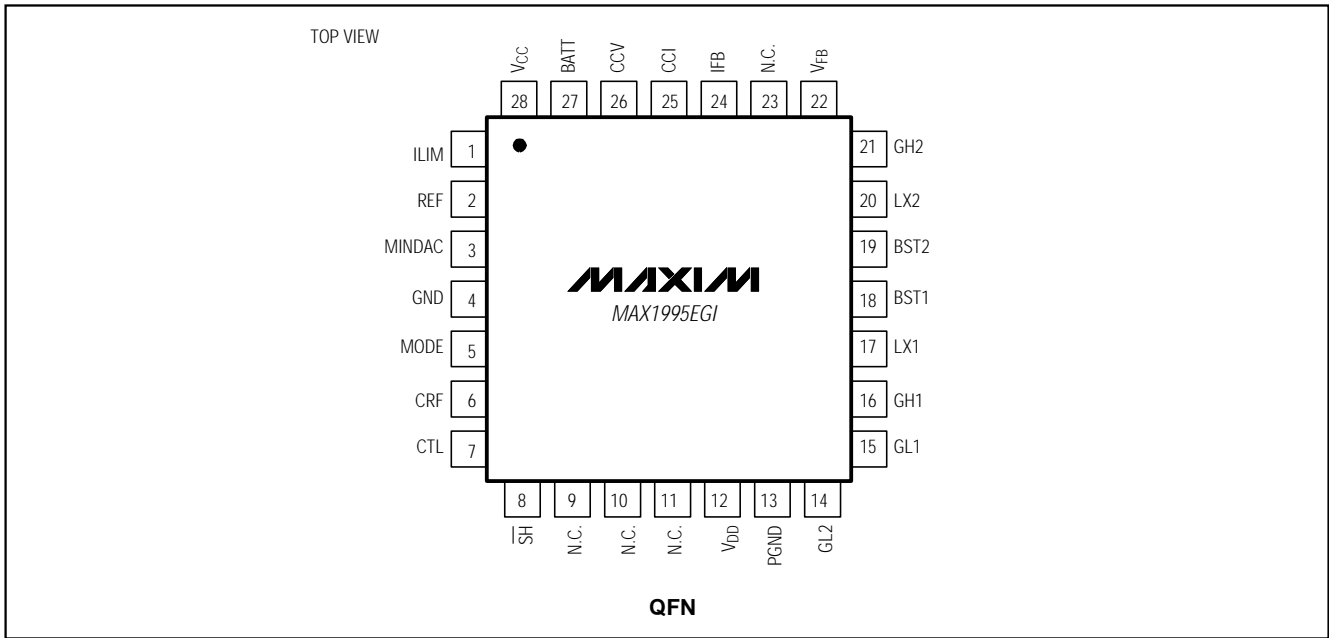
IDレジスタは製造業者、チップID、及びチップ改訂番号に関する情報を戻します。MAX1895は第1世代の高度なCCFLコントローラで、ChipRevは0x00です。MfgIDレジスタからの読み取りは0x4Dを戻します。これは「M」(MAXIMのM)のASCIIコードです。ChipIDレジスタは0x96を戻します。これらのレジスタへの書き込みは何の影響も与えません。

チップ情報

TRANSISTOR COUNT: 7364

高效率、広輝度範囲 CCFLバックライトコントローラ

ピン配置(続き)

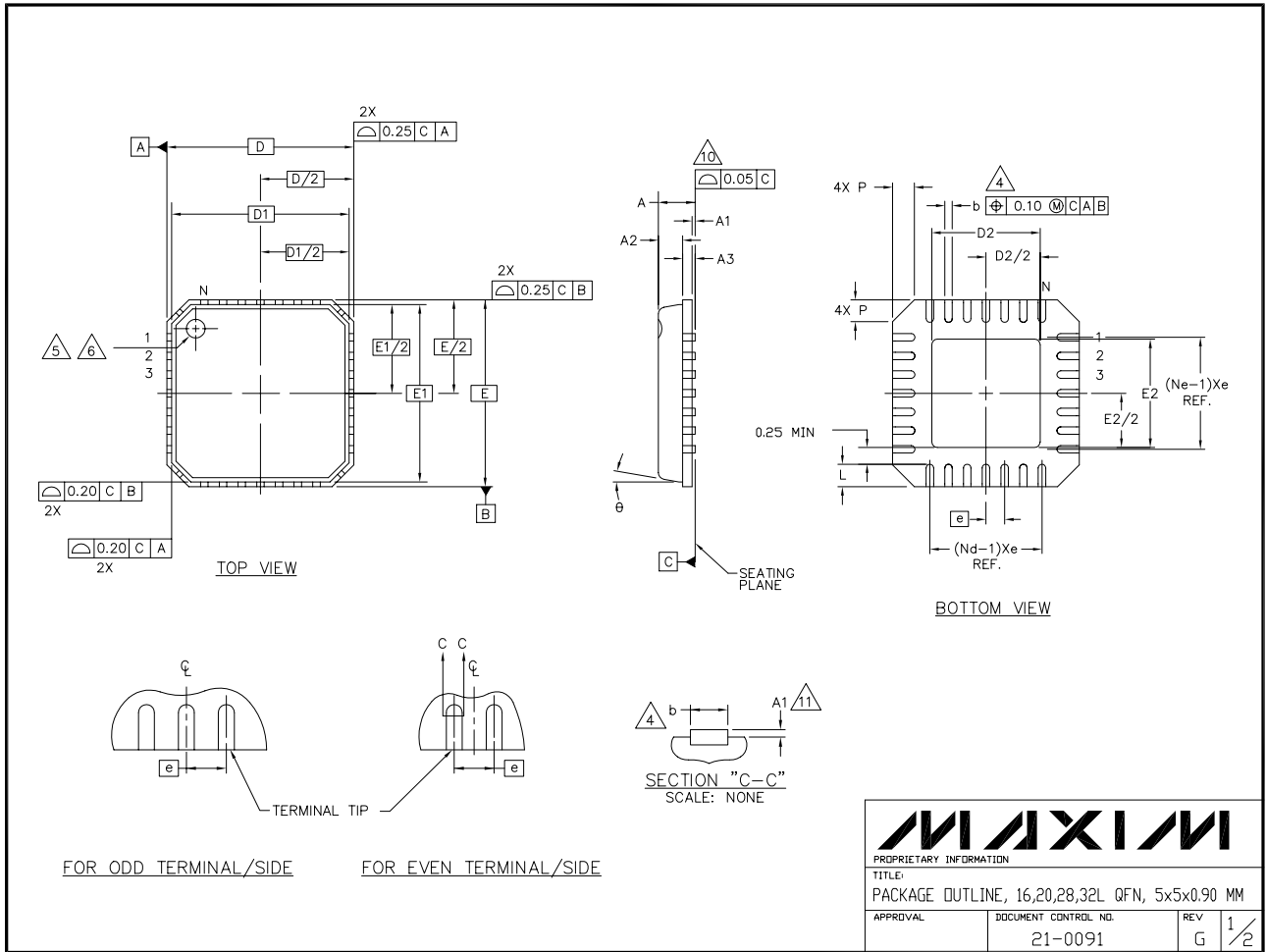


MAX1895/MAX1995

高效率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

パッケージ



高効率、広輝度範囲 CCFLバックライトコントローラ

MAX1895/MAX1995

パッケージ(続き)

NOTES:

1. DIE THICKNESS ALLOWABLE IS 0.305mm MAXIMUM (.012 INCHES MAXIMUM)
2. DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M. - 1994.
3. N IS THE NUMBER OF TERMINALS.
Nd IS THE NUMBER OF TERMINALS IN X-DIRECTION &
Ne IS THE NUMBER OF TERMINALS IN Y-DIRECTION.
4. DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.20 AND 0.25mm FROM TERMINAL TIP.
5. THE PIN #1 IDENTIFIER MUST BE EXISTED ON THE TOP SURFACE OF THE PACKAGE BY USING INDENTATION MARK OR INK/ LASER MARKED.
6. EXACT SHAPE AND SIZE OF THIS FEATURE IS OPTIONAL.
7. ALL DIMENSIONS ARE IN MILLIMETERS.
8. PACKAGE WARPAGE MAX 0.05mm.
9. APPLIED FOR EXPOSED PAD AND TERMINALS.
EXCLUDE EMBEDDED PART OF EXPOSED PAD FROM MEASURING.
10. MEETS JEDEC MO220.
11. THIS PACKAGE OUTLINE APPLIES TO ANVIL SINGULATION (STEPPED SIDES) AND TO SAW SINGULATION (STRAIGHT SIDES) QFN STYLES.

| SYMBOL | COMMON DIMENSIONS | | | No. of Terminals |
|--------|-------------------|------|------|------------------|
| | MIN. | NOM. | MAX. | |
| A | 0.80 | 0.90 | 1.00 | |
| A1 | 0.00 | 0.01 | 0.05 | |
| A2 | 0.00 | 0.65 | 1.00 | |
| A3 | 0.20 REF. | | | |
| D | 5.00 BSC | | | |
| D1 | 4.75 BSC | | | |
| E | 5.00 BSC | | | |
| E1 | 4.75 BSC | | | |
| θ | 0° | - | 12° | |
| P | 0 | - | 0.60 | |
| D2 | 1.25 | - | 3.25 | |
| E2 | 1.25 | - | 3.25 | |

| SYMBOL | PITCH VARIATION B | | | No. of Terminals | SYMBOL | PITCH VARIATION B | | | No. of Terminals | SYMBOL | PITCH VARIATION C | | | No. of Terminals | SYMBOL | PITCH VARIATION D | | | No. of Terminals |
|--------|-------------------|------|------|------------------|--------|-------------------|------|------|------------------|--------|-------------------|------|------|------------------|--------|-------------------|------|------|------------------|
| | MIN. | NOM. | MAX. | | | MIN. | NOM. | MAX. | | | MIN. | NOM. | MAX. | | | MIN. | NOM. | MAX. | |
| Ⓞ | 0.80 BSC | | | | Ⓞ | 0.65 BSC | | | | Ⓞ | 0.50 BSC | | | | Ⓞ | 0.50 BSC | | | |
| N | 16 | | | 3 | N | 20 | | | 3 | N | 28 | | | 3 | N | 32 | | | 3 |
| Nd | 4 | | | 3 | Nd | 5 | | | 3 | Nd | 7 | | | 3 | Nd | 8 | | | 3 |
| Ne | 4 | | | 3 | Ne | 5 | | | 3 | Ne | 7 | | | 3 | Ne | 8 | | | 3 |
| L | 0.35 | 0.55 | 0.75 | | L | 0.35 | 0.55 | 0.75 | | L | 0.35 | 0.55 | 0.75 | | L | 0.30 | 0.40 | 0.50 | |
| b | 0.28 | 0.33 | 0.40 | 4 | b | 0.23 | 0.28 | 0.35 | 4 | b | 0.18 | 0.23 | 0.30 | 4 | b | 0.18 | 0.23 | 0.30 | 4 |

| | | | |
|--|----------------------|-----|-----|
| MAXIM | | | |
| PROPRIETARY INFORMATION | | | |
| TITLE: PACKAGE OUTLINE, 16,20,28,32L QFN, 5x5x0.90 MM | | | |
| APPROVAL | DOCUMENT CONTROL NO. | REV | 2/2 |
| | 21-0091 | G | |

販売代理店

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 29