

CPU電源用高速ステップダウンコントローラ 同期整流器付

概要

MAX1639はハイエンドコンピュータシステム用の超高性能ステップダウンDC-DCコントローラです。適正動作のために出力電圧精度及び良好なトランジェント応答が必須な厳しいアプリケーション用に設計されており、+5V ± 10%電源から1.1V ~ 4.5V、35A以上の出力を全精度± 1%で提供します。優れたダイナミック応答により、最新のダイナミッククロック付CPUに起因する出力トランジェントを補正します。これらのコントローラは、同期整流によって90%以上の効率を達成しています。フライングコンデンサブートストラップ回路によって、安価な外付NチャンネルMOSFETを駆動します。

スイッチング周波数は、ピン選択により300kHz、600kHz又は1MHzに設定できます。スイッチング周波数が高いため、小型表面実装インダクタを使用することが可能であり、出力フィルタコンデンサも小さく、ボード面積及びシステムコストが節減できます。

出力過電圧保護はクローバ回路によって与えられます。この回路は、出力が正常レギュレーションポイントを200mV超えるとローサイドMOSFETをデューティファクタ100%でターンオンします。その他の特長としては、内部デジタルソフトスタート、パワーグッド出力及び3.5V ± 1%リファレンス出力等が挙げられます。MAX1639は16ピンナローSOPパッケージで提供されています。

アプリケーション

- CPU用のローカルDC-DCコンバータ
- ワークステーション
- デスクトップコンピュータ
- LANサーバ
- GTLバスターミネーション

型番

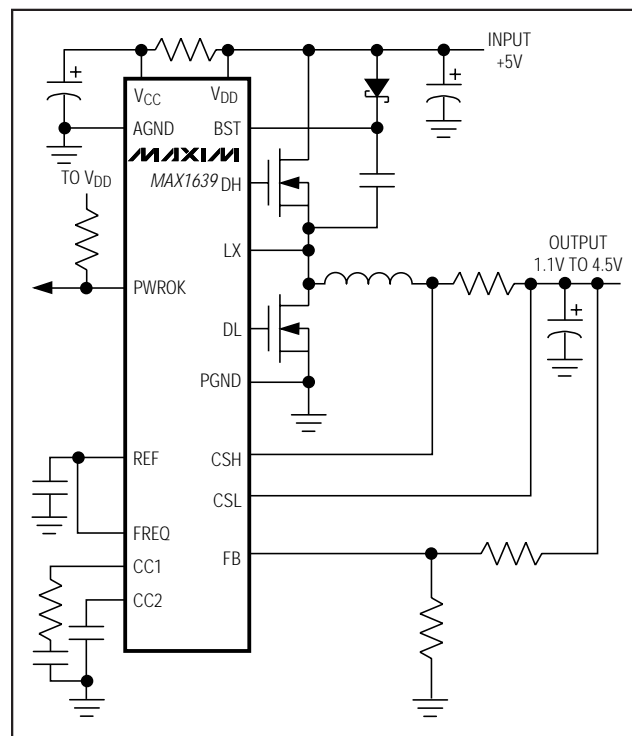
PART	TEMP. RANGE	PIN-PACKAGE
MAX1639ESE	-40°C to +85°C	16 Narrow SO

ピン配置はデータシートの最後に記載されています。

特長

- ◆ 出力精度：全ライン及び全負荷範囲にわたり ± 1%以内
- ◆ 効率：90%以上(NチャンネルMOSFET使用)
- ◆ ピン選択の高スイッチング周波数：300kHz、600kHz又は1MHz
- ◆ 出力電流：35A以上
- ◆ 抵抗分圧器で1.1V ~ 4.5Vの可変出力
- ◆ サイクル毎の電流リミット保護及び高速トランジェント応答用の電流モード制御
- ◆ フの字電流制限による短絡保護
- ◆ クローバ過電圧保護
- ◆ パワーグッド(PWROK)出力
- ◆ デジタルソフトスタート
- ◆ 強力な2Aゲートドライバ

標準動作回路



CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

ABSOLUTE MAXIMUM RATINGS

V_{DD}, V_{CC}, PWROK to AGND-0.3V to +6V
 PGND to AGND±0.3V
 CSH, CSL to AGND-0.3V to (V_{CC} + 0.3V)
 DL to PGND-0.3V to (V_{DD} + 0.3V)
 REF, CC1, CC2, FREQ, FB to AGND-0.3V to (V_{CC} + 0.3V)
 BST to PGND-0.3V to +12V
 BST to LX-0.3V to +6V
 DH to LX(LX - 0.3V) to (BST + 0.3V)

Continuous Power Dissipation (T_A = +70°C)
 16-Pin Narrow SO (derate 8.70mW/°C above +70°C)696mW
 SO θ_{JC}65°C/W
 Operating Temperature Range
 MAX1639ESE-40°C to +85°C
 Storage Temperature Range-65°C to +160°C
 Lead Temperature (soldering, 10sec)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = V_{CC} = +5V, PGND = AGND = 0V, FREQ = REF, T_A = 0°C to +85°C, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
FB Voltage	Includes line and load regulation errors	T _A = +25°C to +85°C	1.089		1.111	V
		T _A = 0°C to +85°C	1.083		1.117	
Input Voltage Range	V _{CC} = V _{DD}		4.5		5.5	V
Input Undervoltage Lockout	V _{CC} rising edge, 1% hysteresis		4.0		4.2	V
V _{CC} Supply Current (I _{CC})	V _{CC} = V _{DD} = 5.5V	Operating mode	FB overdrive = 60mV		2.5	mA
			FB overdrive = 0V		5	
		Shutdown mode	V _{REF} = 0V		3.6	
V _{DD} Supply Current (I _{DD})	V _{CC} = V _{DD} = 5.5V, FB forced 60mV above regulation point, operating or standby mode				0.1	mA
Reference Voltage	No load		3.465	3.5	3.535	V
Reference Load Regulation	0μA < I _{REF} < 100μA				10	mV
Reference Undervoltage Lockout	Rising edge, 1% hysteresis		2.7		3.0	V
Reference Short-Circuit Current	V _{REF} = 0V		0.5		4.0	mA
AC Load Regulation	CSH - CSL = 0mV to 80mV			1		%
DC Load Regulation	CSH - CSL = 0mV to 80mV			0.1		%
PWROK Trip Level	Rising FB, 1% hysteresis with respect to V _{REF}		-7.5	-6	-4.5	%
	Falling FB, 1% hysteresis with respect to V _{REF}		6.5	8	9.5	
PWROK Output Voltage Low	I _{SINK} = 2mA, V _{CC} = 4.5V				0.4	V
PWROK Output Current High	PWROK = 5.5V				1	μA
Switching Frequency	FREQ = V _{CC}		850	1000	1150	kHz
	FREQ = REF		540	600	660	
	FREQ = AGND		255	300	345	
Maximum Duty Cycle	FREQ = V _{CC}		85	90		%
FREQ Input Voltage	GND (low)				0.2	V
	REF (mid)		3.3		3.7	
	V _{CC} (high)		V _{CC} - 0.1			

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = V_{CC} = +5V$, $PGND = AGND = 0V$, $FREQ = REF$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
FREQ Input Current				4	μA
CSH, CSL Input Current	CSH = CSL = 1.1V			50	μA
FB Input Current				± 0.1	μA
CC1 Output Resistance			10		$k\Omega$
CC2 Transconductance			1		mmho
CC2 Clamp Voltage	Minimum	2.4		3.0	V
	Maximum	4		V_{CC}	
CC2 Source/Sink Current	30mV overdrive		100		μA
DH On-Resistance	BST - LX = 4.5V		0.7	2	Ω
DL On-Resistance	$V_{DD} = 4.5V$		0.7	2	Ω
DH, DL Source/Sink Current	DH = DL = 2.5V		2		A
DH, DL Dead Time		0	30		ns
Current-Limit Trip Voltage	FB = 1.1V	85	100	115	mV
	FB = 0V (foldback)	15	38	70	
Soft-Start Time	To full current limit		1536		1 / f_{OSC}
BST Leakage Current	BST = 12V, LX = 7V, REF = GND			50	μA

ELECTRICAL CHARACTERISTICS

($V_{DD} = V_{CC} = +5V$, $PGND = AGND = 0V$, $FREQ = REF$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	$V_{CC} = V_{DD}$	4.5		5.5	V
Input Undervoltage Range	V_{CC} rising edge, 1% hysteresis	3.9		4.3	V
V_{DD} Supply Current	$V_{CC} = V_{DD} = 5.5V$	Operating mode		3	mA
		Shutdown mode	FB overdrive = 60mV $V_{REF} = 0V$	12	
V_{DD} Supply Current	$V_{CC} = V_{DD} = 5.5V$, FB forced 60mV above regulation point, operating or shutdown mode			0.2	mA
Reference Voltage	No load	3.448		3.553	V
FB Voltage	Includes line and load regulation errors	1.072		1.128	V
PWROK Trip Level	Rising FB, 1% hysteresis with respect to V_{REF}	-8		-4	%
	Falling FB, 1% hysteresis with respect to V_{REF}	6		10	
Switching Frequency	$FREQ = V_{CC}$	800		1200	kHz
	$FREQ = REF$	510		690	
	$FREQ = AGND$	240		360	
Maximum Duty Cycle	$FREQ = V_{CC}$	84			%
DH On-Resistance	BST - LX = 4.5V			2	Ω
DL On-Resistance	$V_{DD} = 4.5V$			2	Ω
Current-Limit Trip Voltage	FB = 1.1V	70		130	mV

Note 1: Specifications from $0^{\circ}C$ to $-40^{\circ}C$ are guaranteed by design, not production tested.

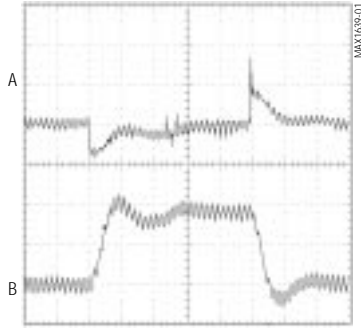
CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

標準動作特性

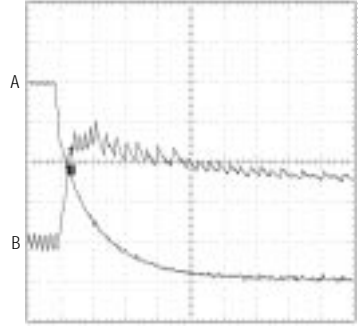
($T_A = +25^\circ\text{C}$, using the MAX1639 evaluation kit, unless otherwise noted.)

LOAD-TRANSIENT RESPONSE
($V_{OUT} = 2.5\text{V}$)



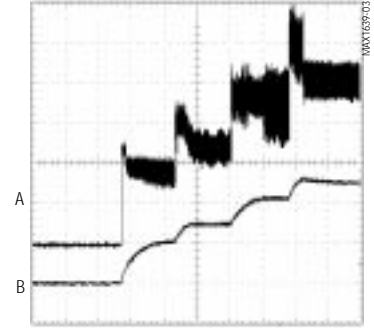
10 $\mu\text{s}/\text{div}$
 $V_{IN} = 5\text{V}$, $V_{OUT} = 2.5\text{V}$, LOAD = 8A
 A: V_{OUT} , 100mV/div, AC COUPLED
 B: INDUCTOR CURRENT, 5A/div

FOLDBACK CURRENT LIMIT
($V_{OUT} = 2.5\text{V}$, NOMINAL)



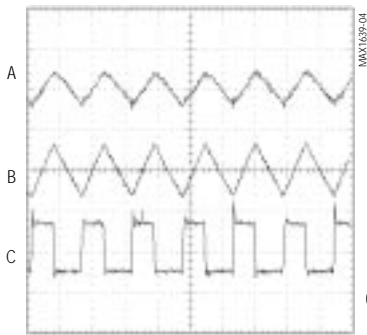
10 $\mu\text{s}/\text{div}$
 A: $V_{OUT} = 0.5\text{V}/\text{div}$
 B: INDUCTOR CURRENT, 5A/div

START-UP WAVEFORMS



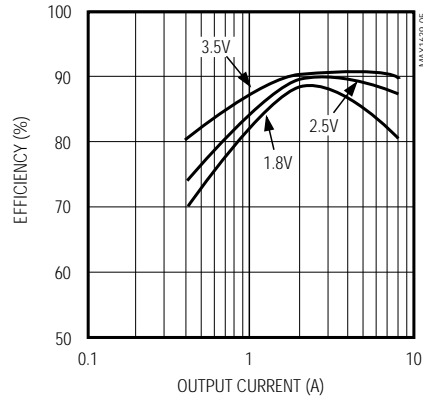
400 $\mu\text{s}/\text{div}$
 A: INDUCTOR CURRENT, 2A/div
 B: $V_{OUT} = 1\text{V}/\text{div}$

SWITCHING WAVEFORMS

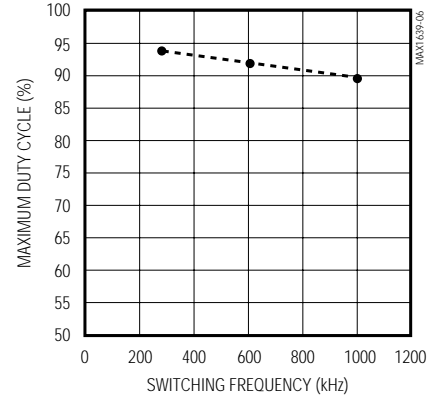


1 $\mu\text{s}/\text{div}$
 $V_{IN} = 5\text{V}$, $V_{OUT} = 2.5\text{V}$, LOAD = 0A
 A: V_{OUT} , 20mV/div
 B: INDUCTOR CURRENT, 2A/div
 C: LX, 5V/div

EFFICIENCY vs. OUTPUT CURRENT



MAXIMUM DUTY CYCLE vs. SWITCHING FREQUENCY



CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

端子説明

端子	名称	機能
1	BST	ハイサイドMOSFETゲート駆動用のブーストコンデンサバイパス。DH用の5Vゲート駆動電圧を V_{DD} から得るため、ブートストラップチャージポンプとして0.1 μ Fコンデンサ及び低リークショットキダイオードを接続してください。
2	PWROK	オープンドレインロジック出力。PWROKは、FBの電圧が設定値の+8%と-6%の範囲にある時にハイになります。
3	CSL	電流検出アンプの反転入力。電流検出抵抗はコントローラICにできるだけ近いところに配置し、ケルビン接続にしてください。
4	CSH	電流検出アンプの非反転入力
5	V_{CC}	アナログ電源入力(5V)。図1に示すRCフィルタネットワークを使用してください。
6	REF	リファレンス出力(3.5V)。0.1 μ F(min)を使用して、REFをAGNDにバイパスしてください。外部負荷に対して最大100 μ Aのソースになります。REFを強制的に2V以下にするとコントローラがターンオフします。
7	AGND	アナロググランド
8	FB	電圧フィードバック入力。この入力の電圧は1.100Vに安定化されています。
9	CC1	高速ループ補償コンデンサ入力。CC1とAGNDの間に、セラミックコンデンサ及び抵抗を直列に入れてください。「フィードバックループの補償」の項を参照してください。
10	CC2	低速ループ補償入力。CC2とAGNDの間にセラミックコンデンサを接続してください。「フィードバックループの補償」の項を参照してください。
11	FREQ	周波数選択入力。 FREQ = V_{CC} : 1MHz FREQ = REF : 600kHz FREQ = AGND : 300kHz
12	V_{DD}	MOSFETドライバ用の5V電源入力。 V_{DD} ピンから5mm以内の位置で0.1 μ Fコンデンサ及び4.7 μ Fコンデンサを並列に接続し、 V_{DD} をPGNDにバイパスしてください。
13	DL	ローサイド同期整流器ゲート駆動出力。DLはPGNDと V_{DD} の間でシングします。「BSTハイサイドゲートドライバ電源及びMOSFETドライバ」の項を参照してください。
14	PGND	電源グランド
15	LX	スイッチングノード。LXをハイサイドMOSFETソース及びインダクタに接続してください。
16	DH	ハイサイドメインMOSFETスイッチゲート駆動出力。DHはLXとBSTの間でシングするフローティングドライバ出力で、LXスイッチングノード電圧の上に加算されています。「BSTハイサイドゲートドライバ電源及びMOSFETドライバ」の項を参照してください。

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

標準アプリケーション回路

図1に示すMAX1639の回路例は、最大出力電流35Aまでの広範囲なアプリケーションに適用できます。希望する出力電流範囲に適した部品を表1で選択し、必要に応じて評価キットのPCボードを改造してください。この回路は、コンデンサリップル電流等のストレス関係のパラメータをワーストケースの仕様リミット以内に収めつつ、コスト、サイズ及び効率をバランスよく組み合わせています。

MAX1639の回路例は規定の周波数に合わせて設計されています。スイッチング周波数を変更する場合は、

必ず部品定数(特にインダクタンス、出力フィルタ容量及びRC1抵抗値)を計算しなおしてください。

詳細

MAX1639は、スイッチモード、ステップダウン(バック)方式コンバータ用に設計されたBiCMOSスイッチモード電源コントローラです。同期整流によって高効率を実現しています。本素子は、最近の最も厳しいアプリケーションが要求する高精度、低ノイズ、良好なトランジェント応答及び高効率を提供するために設計されています。

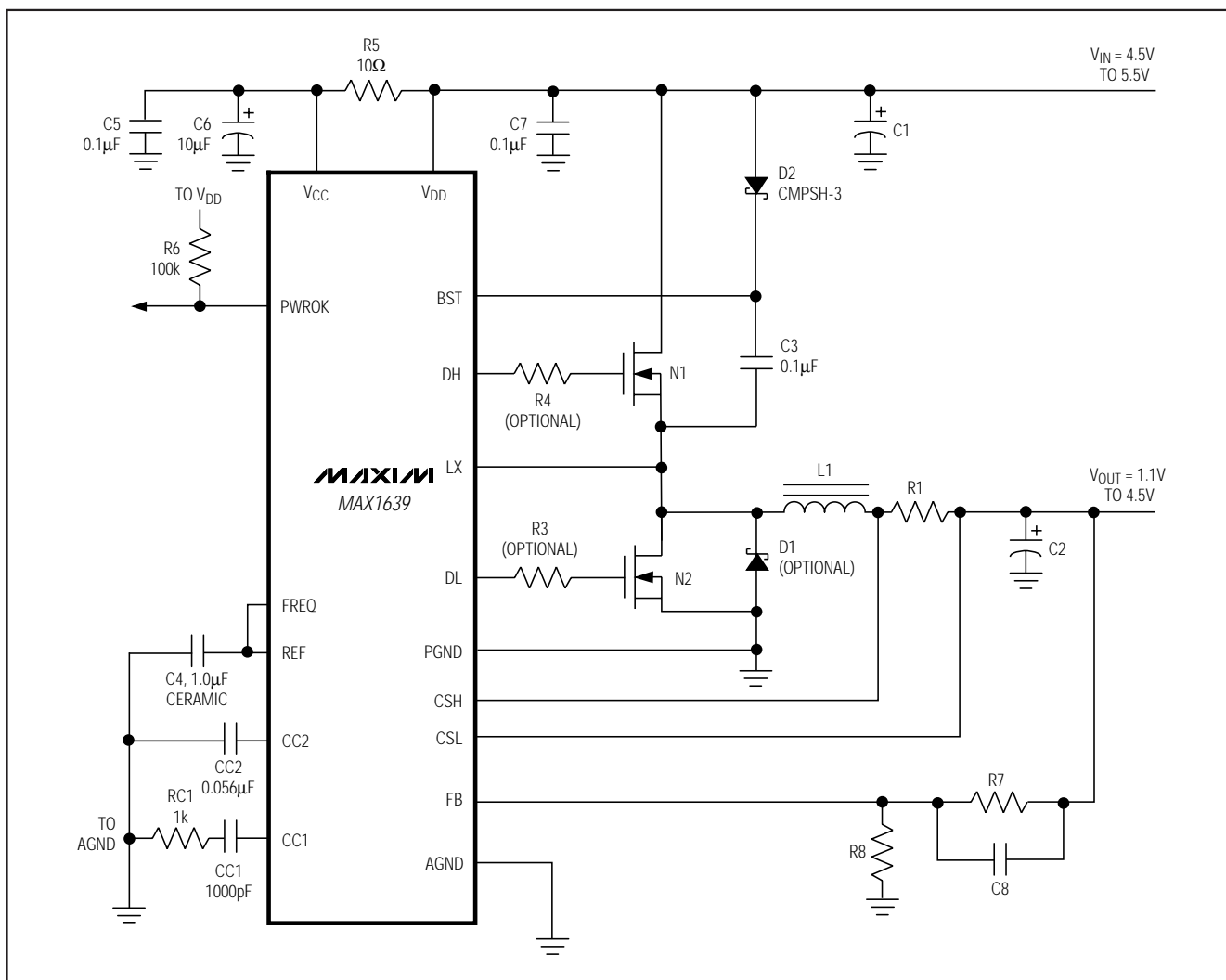


図1. 標準アプリケーション回路

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

表1. 標準アプリケーション用の部品リスト

COMPONENT	LOAD REQUIREMENT	
	2.5V, 8A	1.8V, 20A
C1	330μF, Sanyo OS-CON 6SA330M	(x3) 330μF, Sanyo OS-CON 6SA330M
C2	(x2) 560μF, Sanyo OS-CON 4SP560M	(x5) 560μF, Sanyo OS-CON 4SP560M
D1 (optional)	Schottky diode, Nihon NSQ03A02	Schottky diode, Motorola MBRD640
D2	Central Semiconductor CMPSH-3	Central Semiconductor CMPSH-3
L1	1.0μH, 9.3A, SMD Coiltronics UP2B-1R0 1.0μH, 10A, SMD Coilcraft D03316P-102HC	0.3μH, 25A, 0.9mΩ Panasonic ETQPAFOR3E
N1	0.014Ω, 30V, SO8 Fairchild FDS6680 0.018Ω, 30V, SO8 International Rectifier IRF7413	(x2) 0.010Ω, 30V, D ² PAK, Fairchild FDB7030L (x2) 0.014Ω, 30V, SO8, Fairchild FDS6680
N2	0.014Ω, 30V, SO8 Fairchild FDS6680 0.018Ω, 30V, SO8 International Rectifier IRF7413	(x2) 0.010Ω, 30V, D ² PAK, Fairchild FDB7030L (x2) 0.014Ω, 30V, SO8, Fairchild FDS6680
R1	9mΩ Dale, WSL-2512-R009-J	(x2) 7mΩ, Dale WSL-2512-R007-J
R7	10.0kΩ, 1%	10.0kΩ, 1%
R8	12.7kΩ, 1%	6.19kΩ, 1%

注記：評価ボードに使用されている部品は太字になっています。

PWMコントローラブロック及び積分器

電流モードPWMコントローラの心臓部は、バッファされたフィードバック信号、電流検出信号及びスローブ補償ランプの3つの信号の加算を取るマルチ入力オープンループコンパレータです(図2)。この直接加算構成は、出力電圧のサイクル毎の制御という理想に近くなっています。出力電圧エラー信号は、増幅されたフィードバック電圧を内部リファレンスと比較するエラーアンプによって生成されます。

ハイサイドスイッチをデューティファクタ(約 V_{OUT}/V_{IN})で決まる期間だけターンオンするメインPWMラッチは、発振器からの各パルスによって設定されます。電流モードフィードバックシステムは、出力電圧エラー信号の関数としてピークインダクタ電流のレギュレーションを行います。平均インダクタ電流は(リップル電流を小さくするためにインダクタ値を大きく取っていると仮定すると)ピーク電流にほぼ等しいため、回路はスイッチモードトランスコンダクタンスアンプとして動作します。これにより、デューティファクタ制御(電圧モード)PWMで通常見られる第2出力LCフィルタポールが高周波数側に押されます。内部ループ安定性を保持し、インダクタ電流の「階段状変化」の繰り返しを排除するために、スローブ補償のランプとの加算値がメインPWMコンパレータに送られます。インダクタ電流が最大電流リミットを超える障害条件が発生すると、ハイサイドラッチはリセットしてハイサイドスイッチがターンオフします。

内部リファレンス

内部3.5Vリファレンス(REF)は0 ~ +85 の間で $\pm 1\%$ の精度を持っているため、REFはシステムリファレンスとして有用です。最低0.1μFのセラミックコンデンサを使用して、REFをAGNDにバイパスしてください。大電流アプリケーションでは、2.2μF等の大容量を使用してください。負荷レギュレーションは、100μAまでの負荷に対して10mVです。リファレンス低電圧ロックアウトは、2.7Vと3Vの間です。短絡電流は4mA以下です。

同期整流器ドライバ

同期整流は、通常のショットキダイオード又はMOSFETのボディダイオードを低オン抵抗MOSFETスイッチでシャントすることにより、整流器の伝導損失を低減します。又、同期整流器はハイサイドゲート駆動回路に使用されるブーストチャージポンプを予め充電することにより、スタートアップが正常に行われることを保証します。コストやその他の理由で同期パワーMOSFETを置き換える場合は、2N7002等の小信号MOSFETで置き換えてください。

DL駆動波形は、DHハイサイド駆動波形と相補的になります(交差導通、即ち貫通を防ぐために制御された30nsのデッドタイムが設定されています)。DL出力のオン抵抗は、0.7 (typ)及び2 (max)です。

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

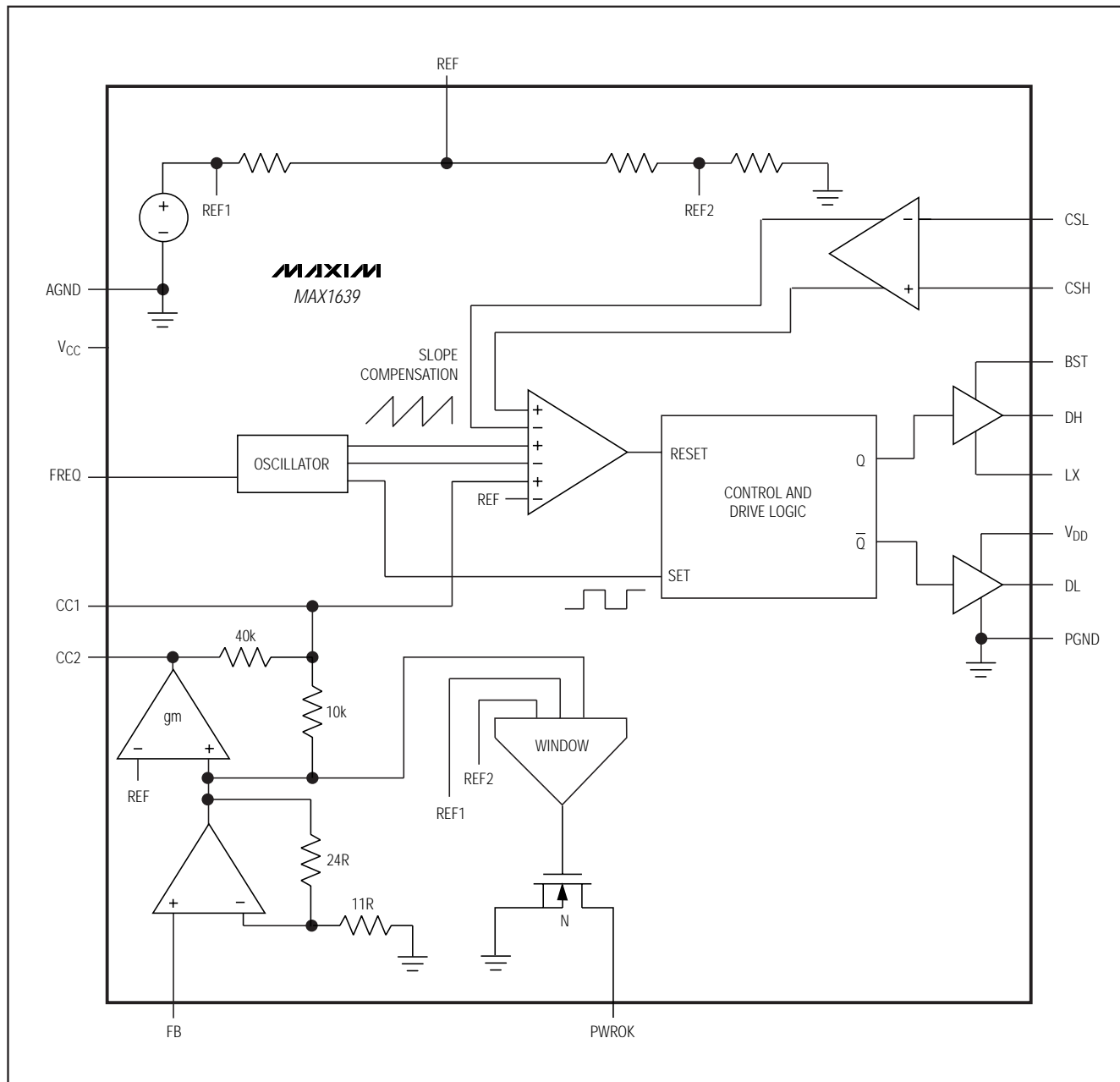


図2. 簡略ブロックダイアグラム

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

BSTハイサイドゲートドライバ電源及びMOSFETドライバ

ハイサイドNチャンネルスイッチのゲート駆動電圧は、フライングコンデンサブースト回路によって生成されます(図3)。コンデンサは、+5V電源による充電とハイサイドMOSFETのゲート及びソース端子への並列接続を交互に繰り返します。

ゲート駆動抵抗(R3及びR4)はLXノードの高速変化を減速し、コントローラICにおけるグラウンドバウンスを低減するため、スイッチング波形のジッタの低減に役立ちます。しかし、スイッチング損失は増加することがあります。多くのアプリケーションでは、1 ~ 5程度の抵抗値の小さな抵抗で十分です。

電流検出及び過負荷電流制限

CSHとCSLの間の電圧が検出抵抗(R1)を流れる電流によってピーク電流リミット(100mV typ)を超えると、電流検出回路がメインPWMラッチをリセットし、ハイサイドMOSFETスイッチをターンオフします。

電流モード制御機能は、サイクル毎の電流制限能力により最大限の過負荷保護を提供します。通常動作では、最大出力電流は電流検出抵抗で設定されるピーク電流リミットによって制限されます。出力が短絡されると、電流検出コンパレータ内のディレーのためにピーク電流が設定された電流リミットを超える可能性があります。このため、出力(フィードバック)電圧が落ち込んだときに電流リミットポイントを100mVから38mVに減少するフの字電流制限方式が採用されています(図4)。短絡条件が除去されると、フィードバック電圧が上昇して電流リミット電圧は100mVに戻ります。フの字電流制限回路は、抵抗性負荷がある時のスタートアップを保証するように設計されています。

ハイサイド電流検出

電流検出入力(CSH及びCSL)の入力同相範囲は V_{CC} まで拡張されているため、電流検出抵抗を負荷側でなく入力側に備えた構成が可能です(図5)。この構成はデューティ比率に従って検出抵抗の消費電力が低減されるため、効率が向上します。

ハイサイド構成では、出力が低抵抗経路でGNDに直接短絡した場合に検出抵抗コンパレータが電流を制限できなくなる場合があります。この場合には、MOSFETの $R_{DS(ON)}$ 等の回路寄生因子が短絡電流をピーク電流リミット設定値付近に制限します。

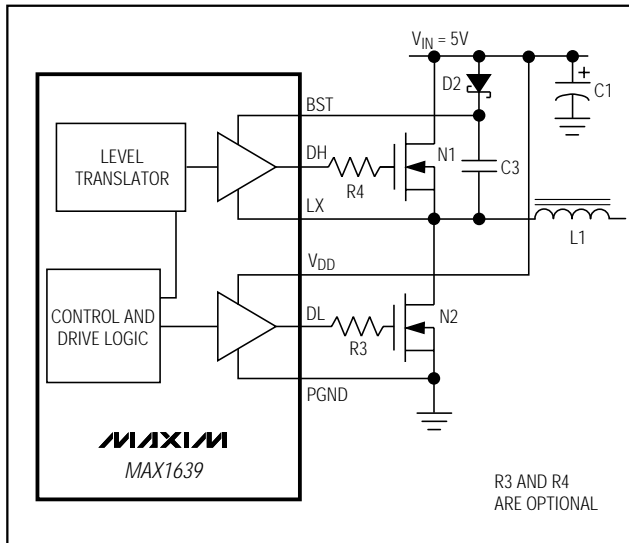


図3. ゲートドライバ用のブースト電源

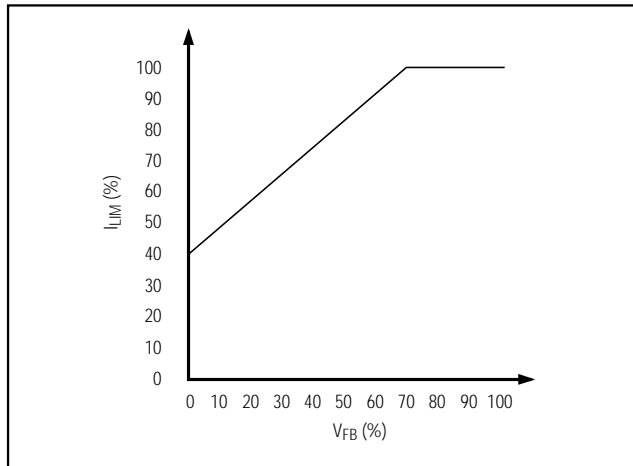


図4. フの字電流リミット

電流検出ピンと抵抗の間にローパスフィルタネットワークを取り付けることにより、高周波同相ノイズを低減してください。このフィルタは、時間定数がオン時間(例えば600kHzでは130ns)の1/5程度になるように設計してください。R9及びR10としては、20 ~ 100 の範囲の抵抗をお勧めします。フィルタコンデンサC9及びC10をそれぞれ V_{CC} とCSH及びCSLの間に接続してください。

殆どの設計では、39 Ω及び3.3nFが適しています。電流検出フィルタネットワークは、ICのCSH及びCSLピンから2.5mm以内の至近距離に配置してください。

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

過電圧保護

出力が設定電圧を超えると、同期整流器出力(DL)がハイになります(そしてDHはローになります)。これにより、インダクタは保存されているエネルギーを迅速に消費し、障害電流は強制的にグランドに流れます。電流はソースインピーダンスと電流経路の寄生抵抗によって制限されるため、低インピーダンス障害(ハイサイドMOSFETの短絡等)からの保護のために+5V入力と直列にヒューズが必要です。このヒューズがないとローサイドMOSFETが故障します。入力電圧が低電圧ロックアウトポイントよりも低く落ちると、DLはローになります。

内部ソフトスタート

ソフトスタート機能によりスタートアップ時に内部電流リミットが徐々に増えるため、入力サージ電流を低減できます。発振器の1536サイクルの間に、内部DACが電流リミットスレッシュホールドを0Vから100mVまで4段階(25mV、50mV、75mV及び100mV)で上昇させます。

設計手順

出力電圧の設定

出力とAGNDの間でR7とR8をFBピンに接続することにより、出力電圧を設定してください(図6)。R7は次式で与えられます。

$$R7 = R8 \times \left(\frac{V_{OUT}}{V_{FB}} - 1 \right)$$

ここで、 $V_{FB} = 1.1V$ です。FBにおける入力バイアス電流の最大値は $\pm 0.1\mu A$ であるため、精度をそれほど損なわずにR8の抵抗値として最大10kまで使用できます。

ノイズ耐性の改善のため、抵抗値は1k以下をお勧めします。R7とR8はMAX1639に非常に近く、FBピンから5mm以内のところに配置してください。

フィードフォワード補償

FBピンにおける浮遊容量の影響に対し、フィードバック抵抗が大きい場合に安定動作を保証するために、オプションの補償コンデンサC8(220pF typ)を上側のフィードバック抵抗の両端に接続することが必要な場合があります(図6)。フィードフォワードコンデンサは、必要に応じて実験しながら調節してください。

インダクタの仕様指定

インダクタンス値(L)、ピーク電流(I_{PEAK})及びDC抵抗(R_{DC})の3つの重要なインダクタパラメータを指定する

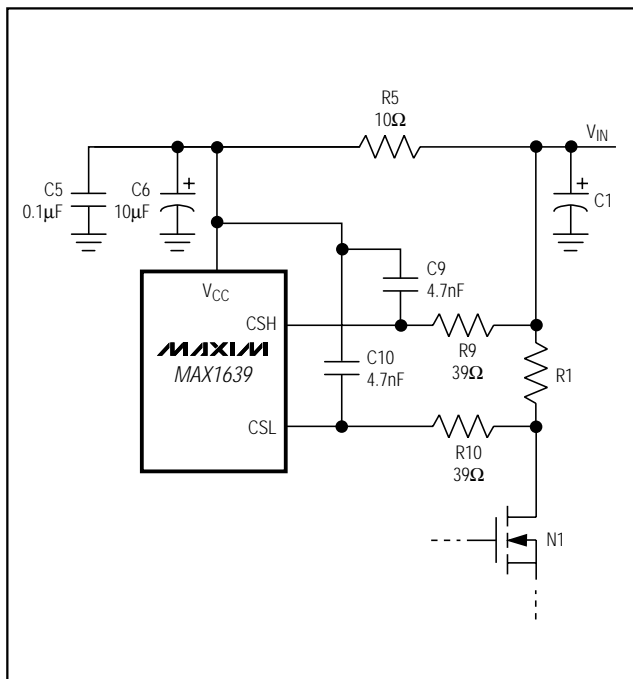


図5. ハイサイド電流検出

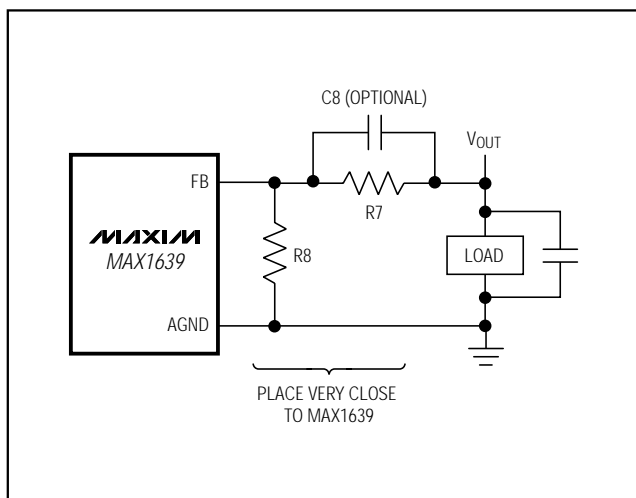


図6. 出力の選択

必要があります。次式に含まれている定数LIRは、インダクタのピーク間AC電流とDC負荷電流の比です。LIRは標準的に0.1~0.5の範囲です。LIRの値が大きいと、インダクタを小型化できると共にトランジェント応答が改善されますが、損失及び出力リップルが大きくなります。インダクタサイズと損失の間の適当な妥協点は、リップル電流と負荷電流の比が30%(LIR = 0.30)になるところです。この場合、ピークインダクタ電流がDC負荷電流の1.15倍になります。

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

$$L = \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f_{OSC} \times I_{OUT} \times LIR}$$

ここで、 f はスイッチング周波数(300kHz ~ 1MHz)、 I_{OUT} は最大DC負荷電流、LIRはACとDCインダクタ電流の比です(0.3 typ)。インダクタ値の正確な値は重要ではなく、サイズ、トランジェント応答、コスト及び効率の間のバランスを取るために調節することができます。インダクタ値が小さければサイズとコストを小さくすることができますが、ピーク電流が大きいために効率が低下します。一般に、インダクタ値が大きければ効率が向上しますが、ある時点で余分な巻数による抵抗性損失の方が低AC電流レベルによる利益を上回ってきます。特に($V_{IN} - V_{OUT}$)の差が小さい時は、インダクタ値が大きいと負荷トランジェント応答に悪影響が出ます。

前出の式を使用した場合、完全負荷時のピークインダクタ電流は $1.15 \times I_{OUT}$ です。そうでない場合は、ピーク電流は次式で計算できます。

$$I_{PEAK} = I_{OUT} + \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{2f_{OSC} \times L \times V_{IN(MAX)}}$$

インダクタのDC抵抗は、効率を高める上で重要なパラメータです。電流検出抵抗値よりも小さくしてください。

電流検出抵抗値の計算

電流検出抵抗値は、「電気的特性」の表のワーストケース低電流リミットスレッショルド電圧及び最大負荷を駆動するために必要なピークインダクタ電流を基に計算します。 I_{PEAK} は、「インダクタの仕様指定」の項にある式で得られた値を使用してください。

$$R_{SENSE} = \frac{85mV}{I_{PEAK}}$$

標準的な巻線抵抗は、インダクタンス成分が大きいために性能の劣化を招きます。表面実装パワーメタルストリップ抵抗等の低インダクタンス抵抗が好適です。電流検出抵抗の電力定格は、次式の値よりも大きくしてください。

$$I_{OUT(MAX)}^2 \times R_{SENSE}$$

大電流アプリケーションでは、希望の抵抗と電力定格を得るために幾つかの抵抗を並列に接続してください。

出力フィルタコンデンサの選択

出力フィルタコンデンサ値は、通常実際のループ安定性に必要な容量ではなく、実効直列抵抗(ESR)及び電圧定格によって決まります。標準的なMAX1639のアプリケーションは、スイッチング電流が大きく、レギュレーションの要求精度が厳しいため、AVX TPS、Kemet T510、Sprague 595D、三洋OS-CON、三洋GXシリーズ等のスイッチングレギュレータ用の特別な低ESRコンデンサのみを使用してください。標準的なアルミ電解コンデンサはESRが大きいために出力リップルが大きく、動作が不安定になるため、使用を避けてください。出力電圧リップルは通常フィルタコンデンサのESRに支配され、近似的に $I_{RIPPLE} \times R_{ESR}$ になります。安定性を保証するために、コンデンサは次式で与えられる最小容量と最大ESR値の両方を満たす必要があります。

$$C_{OUT} > \frac{V_{REF} \left(1 + \frac{V_{OUT}}{V_{IN(MIN)}} \right)}{V_{OUT} \times R_{SENSE} \times f_{OSC}}$$

$$R_{ESR} < R_{SENSE}$$

フィードバックループの補償

不安定性に起因する効率の低下及び過剰な出力リップルを防ぐために、フィードバックループには適正な補償が必要です。補償により、DC-DCコンバータの伝達関数にある望ましくないポール及びゼロがキャンセルされます。こうしたポール及びゼロは、対応するゼロ及びポールを持つフィードバックネットワーク内のパワースwitching素子及びフィルタ素子に起因しています。これらの補償ゼロ及びポールは、補償部品CC1、CC2及びRC1によって設定します。補償の目的は、ループゲインが1を下回る周波数においてDC-DCコンバータの位相シフトが180度以下であることを十分なマージンで保証することにより、動作の安定性を保証することにあります。

サンプリングポール及び出力フィルタESRゼロのキャンセル

高速電圧フィードバックループの補償は、CC1ピンとAGNDの間に抵抗とコンデンサを直列に接続することによって行います。CC1からのポールがフィルタコンデンサESRによるゼロをキャンセルするように設定できます。このため、CC1のコンデンサは次式の値にしてください。

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

$$CC1 = \frac{C_{OUT} \times R_{ESR}}{10k\Omega}$$

抵抗RC1で設定されるゼロは、スイッチング周波数によって発生するサンプリングポールを補償するために使用されます。RC1は、以下のように設定してください。

$$RC1 = \frac{\left(1 + \frac{V_{OUT}}{V_{IN}}\right)}{2f_{OSC} \times CC1}$$

CC1ピンの出力抵抗は10k です。

主ポールの設定と負荷及び
出力フィルタポールのキャンセル

低速電圧フィードバックループの補償は、CC2ピンとAGNDの間にセラミックコンデンサを接続することにより行ってください。これは、DC負荷レギュレーションエラーを相殺するための積分器ループです。コンデンサCC2によって、主ポール及び補償ゼロが設定されます。このゼロは、通常最大負荷電流で負荷及び出力フィルタコンデンサによって生成される望ましくないポールをキャンセルするために使用されます。CC2は、望ましくないポールの周波数の付近又はそれよりやや低い周波数にゼロが設定されるように、次式で選択してください。

$$CC2 = \frac{1\text{mmho} \times C_{OUT}}{4} \times \frac{V_{OUT}}{I_{OUT(MAX)}}$$

CC2における積分器アンプのトランスコンダクタンスは、1mmhoです。トランジェント応答時間を改善するため、CC2における電圧スイングは内部で最小2.4V~3V程度、最大4V~V_{CC}にクランプされています。CC2は最大100µAのソース及びシンクが可能です。

MOSFETスイッチの選択

2つの大電流NチャネルMOSFETは、V_{GS} = 4.5Vでオン抵抗仕様が保証されているロジックレベルタイプのものであることが必要です。ゲートスレッショルドの値が低いものが好適です(例えば、3V maxよりも2V max)。スイッチング損失を最小限に抑えて電力消費を低減するために、ゲート電荷は200nC以下にしてください。

I²R損失がMOSFETの電力消費に最も大きく寄与します。I²R損失は、デューティファクタに従って次式に示すようにハイサイドMOSFET及びローサイドMOSFETに分配されます。

$$P_D (\text{high side}) = I_{LOAD}^2 \times R_{DS(ON)} \times \frac{V_{OUT}}{V_{IN}}$$

$$P_D (\text{low side}) = I_{LOAD}^2 \times R_{DS(ON)} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

ゲート電荷損失はIC内で起こるため、MOSFETを加熱することはありません。パッケージの熱抵抗仕様から上昇温度を計算し、両方のMOSFETのジャンクション温度が安全な範囲に収まるようにしてください。ハイサイドMOSFETのワーストケース電力消費は、最大出力電圧及び最小入力電圧の場合に起こります。ローサイドMOSFETのワーストケース電力消費は、出力短絡時の最大入力電圧で起こります(デューティファクタは100%と考えてください)。

ICの電力消費の計算

IC内の電力消費は、両方のMOSFETに入るゲート電荷電流によって主に決まります。平均電流は次式で近似されます。

$$I_{DD} = (Q_{G1} + Q_{G2}) \times f_{OSC}$$

ここで、I_{DD}は駆動電流、Q_Gは各MOSFETの全ゲート電荷、f_{OSC}はスイッチング周波数です。

ICの電力消費は次式で与えられます。

$$P_D = I_{CC} \times V_{CC} + I_{DD} \times V_{DD}$$

ここで、I_{CC}はICの自己消費電流です。

ICのジャンクション温度は、主に基板レイアウトによって決まります。これは、熱の大部分がピンに接続されているトレース、グランドプレーン及び電源プレーンを通じて逃がされるからです。標準的な4層ボード上の16ピンナローSOPのジャンクションから周囲への等価熱抵抗(θ_{JA})は、約80 °C/Wです。チップのジャンクション温度は、次式で近似されます。

$$T_J = P_D \times \theta_{JA} + T_A$$

ここで、T_Aは周囲温度です。

整流ダイオードの選択

整流ダイオードD1は、ハイサイドMOSFETをオフしてからローサイドMOSFET同期整流器をオンにするまでの30nsのデッドタイム中の負のインダクタスイングをクランプします。MOSFETのボディダイオードが導電状態になるのを防ぐため、D1はショットキダイオードであることが必要です。D1を省略してボディダイオードが負のインダクタスイングをクランプするようにしても構いませんが、その場合は効率が約1%低下します。負荷が3Aまでの場合は1N5819、10Aまでの場合は1N5822を使用してください。

BST電源ダイオード及びコンデンサの付加

殆どのアプリケーションでは、D2として1N4148のような信号ダイオードが良好に動作しますが、低リークショットキダイオードを使用すると効率が多少向上します。1N5817や1N4001のような大きなパワーダイ

CPU電源用高速ステップダウンコントローラ 同期整流器付

MAX1639

オードは使用しないでください。ショットキダイオードの選択には、注意を払う必要があります。タイプによっては、動作温度が高い時に逆リーク電流が大きいものがあります。BSTは、0.1μFコンデンサを使用して、LXにバイパスしてください。

入力コンデンサの選択

V_{CC}とAGNDの間及びV_{DD}とPGNDの間に、0.1μFセラミックコンデンサ及び4.7μFコンデンサを接続してください。これらのコンデンサは、V_{CC}及びV_{DD}ピンから5mm以内に配置してください。

リップル電流定格がRMS入力リップル電流を超える、低ESR入力フィルタコンデンサを選択してください。必要な場合は、幾つかのコンデンサを並列に接続してください。RMS入力リップル電流は入力電圧及び負荷電流によって決まり、V_{IN} = 2 x V_{OUT}の時がワーストケースです。

$$I_{RMS} = I_{LOAD (MAX)} \frac{\sqrt{V_{OUT} (V_{IN} - V_{OUT})}}{V_{IN}}$$

$$I_{RMS} = I_{OUT} / 2 \text{ when } V_{IN} = 2V_{OUT}$$

アプリケーション情報

効率上の考慮

損失の計算と効率の改善についての詳細は、MAX796 ~ MAX799のデータシートを参照してください。

PCボードレイアウト上の留意点

大電流、高周波数スイッチング電源が良好なレギュレーション、高効率及び安定性を達成するには、良好なPCボードレイアウト及び配線が要求されます。パワースイッチング部品及び大電流配線の配置について、PCボードレイアウトアートワーク設計者に明確な指示を与える必要があります。できるだけ評価キットのPCボードレイアウトに従うようにしてください。さらに大電流の回路のPCボードについては、マキシム社のアプリケーション部門までお問い合わせください。

殆どのアプリケーションにおいて、回路は複層ボードとし、4層以上の銅層をフルに利用することをお勧めします。最上層は、大電流の電力及びグランド接続に使用してください。余分な銅箔は、疑似グランドプレーンとしてボード上に残しておいてください。最下層はセンシティブな信号(REF、FB、AGND)用に使用し、内側の層はとぎれないグランドプレーンとして使用してく

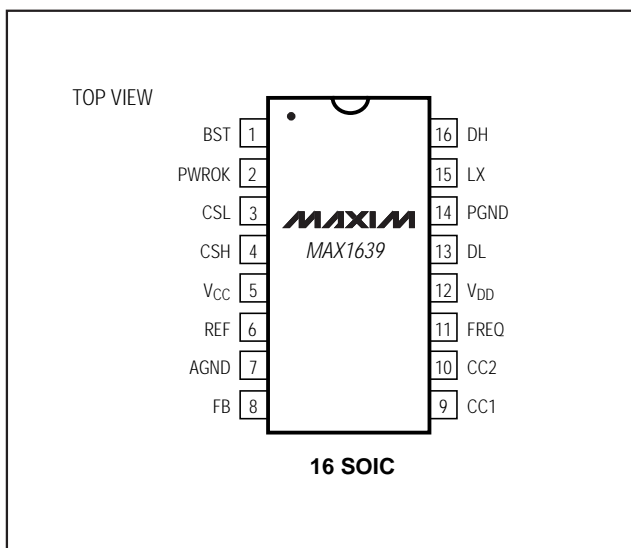
ださい。グランドバウンス及びスイッチングノイズを低減するために、グランドプレーン及び疑似グランドプレーンが必須です。

大電力部品(図1のC1、R1、N1、D1、N2、L1及びC2)を互いにできるだけ近くにまとめて配置します。

大電流経路のグランドトレースをできるだけ短くします。表面実装電力部品は互いに接触させ、それぞれのグランド端子は互いに接触する直前まで近接させます。グランド端子同士は内部のグランドプレーンではなく、最上層の銅箔(疑似グランドプレーン)を広く隙間なく使用して接続します。出力端子では、出力フィルタコンデンサのグランド端子のところでピアを使用し、最上層の疑似グランドプレーンと通常の内層のグランドプレーンを接続します。これにより、IRドロップとグランドノイズによる干渉が最小限に抑えることができ、ICのAGNDによって電源の出力端子が検出されることを保証できます。

大電流経路のトレースをできるだけ短くします。非常に短くて幅の広いトレースを使用します。C1からN1までは最大10mm、D1カソードからN2までは最大5mm、LXノード(N1ソース、N2ドレイン、D1カソード、インダクタL1)は最大15mmです。

ピン配置



チップ情報

TRANSISTOR COUNT: 3135

SUBSTRATE CONNECTED TO AGND