

Evaluation Kit
Available

MAXIM

1 μ Aパワーダウン機能付 1Msps、 μ Pコンパチブル8ビットADC

MAX153

概要

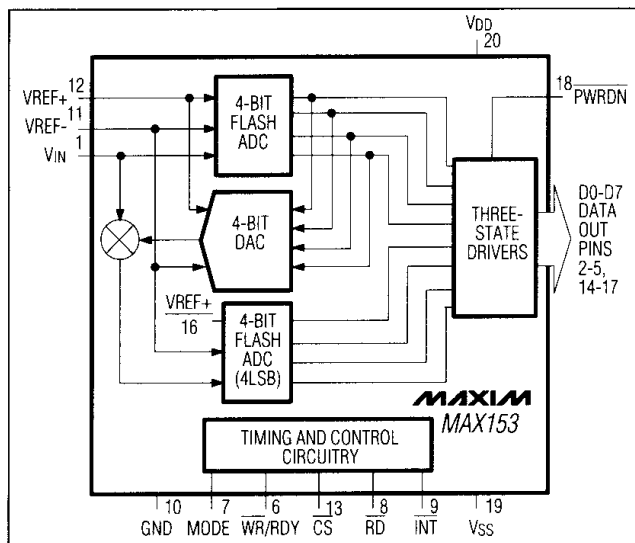
MAX153は高速、マイクロプロセッサ(μ P)コンパチブルな8ビット・アナログーデジタル・コンバータ(ADC)で、ハードフラッシュ技術の採用により、660nsの変換時間と1Mspsのデジタル・レートを実現しています。この製品は、+5V単一または \pm 5Vデュアル電源で動作し、ユニポーラおよびバイポーラ入力のいずれも可能です。POWER DOWNピンにより、標準消費電流を1 μ A(5V電源時)に抑えることができます。そして、パワーダウン状態から通常の動作モードへの復帰に要する時間は200ns以下であるため、バーストモードの入力信号を扱う用途では消費電流をかなり抑えることができます。

MAX153はDCおよびダイナミック動作についてテストされています。この製品の μ Pインタフェースは、外付け部品を用いることなくメモリとしてもI/Oポートとしても利用可能です。データ出力は、ラッチ付きの3ステート・バッファ回路を用いており、 μ Pのデータ・バスやシステム入力・ポートに直接接続することができます。ADCの入力/リファレンスの構成により、レシオメトリック動作が可能です。

アプリケーション

セルラー電話
携帯用無線器
電池駆動システム
バーストモード・データ・アキュジション
デジタル信号処理
テレコミュニケーション
高速サーボ・ループ

ファンクションダイアグラム



特長

- ◆変換時間：660ns
- ◆パワーアップ/パワーダウン切替え時間：200ns
- ◆内蔵トラック/ホールド
- ◆スループット：1Msps
- ◆低消費電力：40mW(動作モード)
5 μ W(パワーダウン・モード)
- ◆フルパワー帯域幅：1MHz
- ◆20ピンナローDIP、SOPおよびSSOPパッケージ
- ◆外付けクロック不要
- ◆ユニポーラ/バイポーラ入力
- ◆+5V単一または \pm 5Vデュアル電源
- ◆レシオメトリックなリファレンス入力

型番

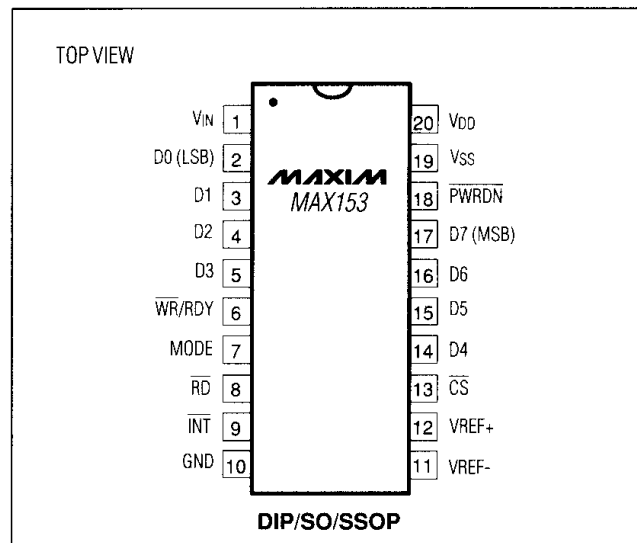
PART	TEMP. RANGE	PIN-PACKAGE
MAX153CPP	0°C to +70°C	20 Plastic DIP
MAX153CWP	0°C to +70°C	20 Wide SO
MAX153CAP	0°C to +70°C	20 SSOP***
MAX153C/D	0°C to +70°C	Dice*
MAX153EPP	-40°C to +85°C	20 Plastic DIP
MAX153EWP	-40°C to +85°C	20 Wide SO
MAX153EAP	-40°C to +85°C	20 SSOP***
MAX153MJP	-55°C to +125°C	20 CERDIP**

* Contact factory for dice specifications.

** Contact factory for availability and processing to MIL-STD-883.

*** Contact factory for availability of SSOP packages.

ピン配置



MAXIM

MAXIM is a registered trademark of Maxim Integrated Products.

1 μ Aパワーダウン機能付 1MSPs、 μ Pコンパチブル8ビットADC

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND	-0.3V to +7V
V _{SS} to GND	+0.3V to -7V
Digital Input Voltage to GND	+0.3V, V _{DD} + 0.3V
Digital Output Voltage to GND	-0.3V, V _{DD} + 0.3V
VREF+ to GND	V _{SS} -0.3V to V _{DD} + 0.3V
VREF- to GND	V _{SS} -0.3V to V _{DD} + 0.3V
V _{IN} to GND	V _{SS} -0.3V to V _{DD} + 0.3V

Continuous Power Dissipation (T _A = +70°C)	
Plastic DIP (derate 11.11mW/°C above +70°C)	889mW
Wide SO (derate 10.00mW/°C above +70°C)	800mW
SSOP (derate 8.00mW/°C above +70°C)	600mW
CERDIP (derate 11.11mW/°C above +70°C)	889mW
Operating Temperature Ranges:	
MAX153C	0°C to +70°C
MAX153E	-40°C to +85°C
MAX153MJP	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10 sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +5V \pm 5%, GND = 0V; Unipolar Input Range: V_{SS} = GND, VREF+ = 5V, VREF- = GND; Bipolar Input Range: V_{SS} = -5V \pm 5%, VREF+ = 2.5V, VREF- = -2.5V; 100% production tested, specifications are given for RD Mode (Pin 7 = GND), T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ACCURACY						
Resolution	N		8			Bits
Total Unadjusted Error	TUE	Unipolar range			\pm 1	LSB
Differential Nonlinearity	DNL	No missing codes guaranteed			\pm 1	LSB
Zero-Code Error		Bipolar input range			\pm 1	LSB
Full-Scale Error		Bipolar input range			\pm 1	LSB
DYNAMIC PERFORMANCE (Note 1)						
Signal-to-Noise Plus Distortion Ratio	S/(N+D)	MAX153C/E, f _{SAMPLE} = 1MHz, f _{IN} = 195.8kHz	45			dB
		MAX153M, f _{SAMPLE} = 740kHz, f _{IN} = 195.7kHz				
Total Harmonic Distortion	THD	MAX153C/E, f _{SAMPLE} = 1MHz, f _{IN} = 195.8kHz			-50	dB
		MAX153M, f _{SAMPLE} = 740kHz, f _{IN} = 195.7kHz				
Peak Harmonic or Spurious Noise		MAX153C/E, f _{SAMPLE} = 1MHz, f _{IN} = 195.8kHz			-50	dB
		MAX153M, f _{SAMPLE} = 740kHz, f _{IN} = 195.7kHz				
Conversion Time (WR-RD Mode) (Note 2)	t _{CWR}	T _A = +25°C, t _{RD} < t _{INTL} , C _L = 20pF			660	ns
Conversion Time (RD Mode)	t _{CRD}	T _A = +25°C			700	ns
		T _A = T _{MIN} to T _{MAX}	MAX153C/E		875	
			MAX153M		975	
Full-Power Input Bandwidth		V _{IN} = 5V _{p-p}		1		MHz
Input Slew Rate			3.14	15		V/ μ s

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = +5V ±5%, GND = 0V; Unipolar Input Range: V_{SS} = GND, V_{REF+} = 5V, V_{REF-} = GND; Bipolar Input Range: V_{SS} = -5V ±5%, V_{REF+} = 2.5V, V_{REF-} = -2.5V; 100% production tested, specifications are given for RD Mode (Pin 7 = GND), T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG INPUT						
Input Voltage Range	V _{IN}		V _{REF-}		V _{REF+}	V
Input Leakage Current	I _{IN}	-5V ≤ V _{IN} ≤ 5V			±3	μA
Input Capacitance	C _{IN}			22		pF
REFERENCE INPUT						
Reference Resistance	R _{REF}		1	2	4	kΩ
V _{REF+} Input Voltage Range			V _{REF-}		V _{DD}	V
V _{REF-} Input Voltage Range			V _{SS}		V _{REF+}	V
LOGIC INPUTS						
Input High Voltage	V _{INH}	$\overline{CS}, \overline{WR}, \overline{RD}, \overline{PWRDN}$	2.4			V
		MODE	3.5			
Input Low Voltage	V _{INL}	$\overline{CS}, \overline{WR}, \overline{RD}, \overline{PWRDN}$			0.8	V
		MODE			1.5	
Input High Current	I _{INH}	$\overline{CS}, \overline{RD}, \overline{PWRDN}$			1	μA
		\overline{WR}			3	
		MODE	50	200		
Input Low Current	I _{INL}	$\overline{CS}, \overline{WR}, \overline{RD}, \overline{PWRDN}$			±1	μA
Input Capacitance (Note 3)	C _{IN}	$\overline{CS}, \overline{RD}, \overline{WR}, \overline{PWRDN}, \text{MODE}$	5		8	pF
LOGIC OUTPUTS						
Output Low Voltage	V _{OL}	I _{SINK} = 1.6mA, \overline{INT} , D0-D7			0.4	V
		RDY, I _{SINK} = 2.6mA			0.4	
Output High Voltage	V _{OH}	I _{SOURCE} = 360μA, \overline{INT} , D0-D7	4			V
Floating State Current	I _{LKG}	D0-D7, RDY			±3	μA
Floating Capacitance (Note 3)	C _{OUT}	D7-D0, RDY	5		8	pF
POWER REQUIREMENTS						
V _{DD}	V _{DD}	±5% for specified accuracy	5			V
V _{SS} (Unipolar Operation)	V _{SS}		GND			V
V _{SS} (Bipolar Operation)	V _{SS}	±5% for specified accuracy	-5			V
V _{DD} Supply Current	I _{DD}	$\overline{CS} = \overline{RD} = 0V, \overline{PWRDN} = 5V$	MAX153C	8	15	mA
			MAX153E/M	8	20	
Power-Down V _{DD} Current		$\overline{CS} = \overline{RD} = 5V, \overline{PWRDN} = 0V$ (Note 4)	1	100		μA
V _{SS} Supply Current	I _{SS}	$\overline{CS} = \overline{RD} = 0V, \overline{PWRDN} = 5V$	25	100		μA
Power-Down V _{SS} Current		$\overline{CS} = \overline{RD} = 5V, \overline{PWRDN} = 0V$	12	100		μA
Power-Supply Rejection	PSR	V _{DD} = 4.75V to 5.25V, V _{REF+} = 4.75V max, unipolar mode	±1/16	±1/4		LSB

Note 1: Bipolar input range, V_{IN} = ±2.5V_{p-p}, WR-RD mode

Note 2: See Figure 1 for load circuit. Parameter defined as the time required for the output to cross +0.8V or +2.4V.

Note 3: Guaranteed by design.

Note 4: Tested with $\overline{CS}, \overline{RD}, \overline{PWRDN}$ at CMOS logic levels. Power-down current increases to several hundred μA at TTL levels.

1μAパワーダウン機能付 1MSPS、μPコンパチブル8ビットADC

MAX153

TIMING CHARACTERISTICS (Note 5)

(V_{DD} = +5V ±5%, V_{SS} = 0V for Unipolar Input Range, V_{SS} = -5V ±5% for Bipolar Input Range, 100% production tested, T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
CS to RD/WR Setup Time	t _{CS}		0			ns	
CS to RD/WR Hold Time	t _{CSH}		0			ns	
CS to RDY Delay (Note 6)	t _{RDY}	C _L = 50pF			70	ns	
		T _A = T _{MIN} to T _{MAX} , C _L = 50pF	MAX153C/E		85		
Data-Access Time (RD Mode) (Note 2)	t _{ACC0}	C _L = 20pF			t _{CRD} +25	ns	
		T _A = T _{MIN} to T _{MAX} , C _L = 20pF	MAX153C/E		t _{CRD} +30		
			MAX153M		t _{CRD} +35		
		C _L = 100pF			t _{CRD} +50		
		T _A = T _{MIN} to T _{MAX} , C _L = 100pF	MAX153C/E		t _{CRD} +65		
		MAX153M		t _{CRD} +75			
RD to INT Delay (RD Mode)	t _{INTH}	C _L = 50pF		50	80	ns	
		T _A = T _{MIN} to T _{MAX} , C _L = 50pF	MAX153C/E		85		
		MAX153M			90		
Data-Hold Time (Note 7)	t _{DH}				60	ns	
		T _A = T _{MIN} to T _{MAX}	MAX153C/E		70		
		MAX153M			80		
Delay Time Between Conversions (Acquisition Time)	t _p			160		ns	
		T _A = T _{MIN} to T _{MAX}	MAX153C/E		185		
			MAX153M		260		
Write Pulse Width	t _{WR}			0.250	10	μs	
		T _A = T _{MIN} to T _{MAX}	MAX153C/E		0.280		10
			MAX153M		0.400		10
Delay Time Between WR and RD Pulses	t _{RD}			250		ns	
		T _A = T _{MIN} to T _{MAX}	MAX153C/E		350		
			MAX153M		450		
RD Pulse Width (WR-RD Mode) Determined by t _{ACC1}	t _{READ1}	Figure 6		160		ns	
		T _A = T _{MIN} to T _{MAX} , Figure 6	MAX153C/E		205		
			MAX153M		240		

TIMING CHARACTERISTICS (Note 4) (continued)

(V_{DD} = +5V ±5%, V_{SS} = 0V for Unipolar Input Range, V_{SS} = -5V ±5% for Bipolar Input Range, 100% production tested, T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Data-Access Time (WR-RD Mode) (Note 2) t _{RD} < t _{INTL}	t _{ACC1}	C _L = 20pF, Figure 6			160	ns	
		T _A = T _{MIN} to T _{MAX} , C _L = 20pF, Figure 6	MAX153C/E		205		
			MAX153M		240		
		C _L = 100pF, Figure 6			185		
		T _A = T _{MIN} to T _{MAX} , C _L = 100pF, Figure 6	MAX153C/E		235		
MAX153M			275				
RD to INT Delay	t _{RI}				150	ns	
		T _A = T _{MIN} to T _{MAX}	MAX153C/E		185		
			MAX153M		220		
WR to INT Delay	t _{INTL}	C _L = 50pF		380	500	ns	
		T _A = T _{MIN} to T _{MAX} , C _L = 50pF	MAX153C/E		610		
			MAX153M		700		
RD Pulse Width (WR-RD Mode) Determined by t _{ACC2} t _{RD} > t _{INTL}	t _{READ2}	Figure 5	65			ns	
		T _A = T _{MIN} to T _{MAX} , Figure 5	MAX153C/E	75			
			MAX153M	85			
Data-Access Time (WR-RD Mode) (Note 2) t _{RD} > t _{INTL}	t _{ACC2}	C _L = 20pF, Figure 5			65	ns	
		T _A = T _{MIN} to T _{MAX} , C _L = 20pF, Figure 5	MAX153C/E		75		
			MAX153M		85		
		C _L = 100pF, Figure 5			90		
		T _A = T _{MIN} to T _{MAX} , C _L = 100pF, Figure 5	MAX153C/E		110		
MAX153M			130				
WR to INT Delay (Pipe-Lined Mode)	t _{HWR}	C _L = 50pF			80	ns	
		T _A = T _{MIN} to T _{MAX} , C _L = 50pF	MAX153C/E		100		
			MAX153M		120		
Data-Access Time After INT (Note 2)	t _{ID}	C _L = 20pF			30	ns	
		T _A = T _{MIN} to T _{MAX} , C _L = 20pF	MAX153C/E		35		
			MAX153M		40		
		C _L = 100pF			45		
		T _A = T _{MIN} to T _{MAX} , C _L = 100pF	MAX153C/E		60		
MAX153M			70				

Note 5: Input control signals are specified with t_r = t_f = 5ns, 10% to 90% of +5V and timed from a 1.6V voltage level.

Note 6: R_L = 5.1kΩ pull-up resistor.

Note 7: See Figure 2 for load circuit. Parameter defined as the time required for data lines to change 0.5V.

1 μ Aパワーダウン機能付 1Msps、 μ Pコンパチブル8ビットADC

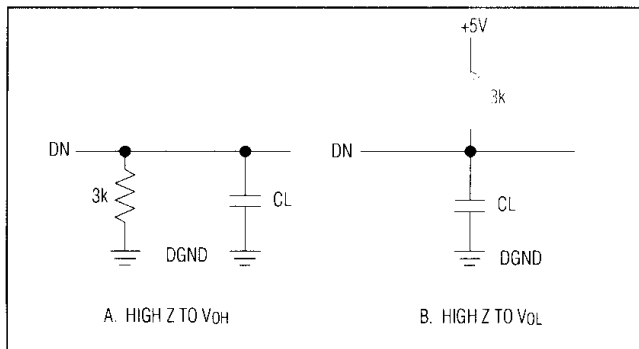


図1. データアクセス時間のテスト用負荷回路

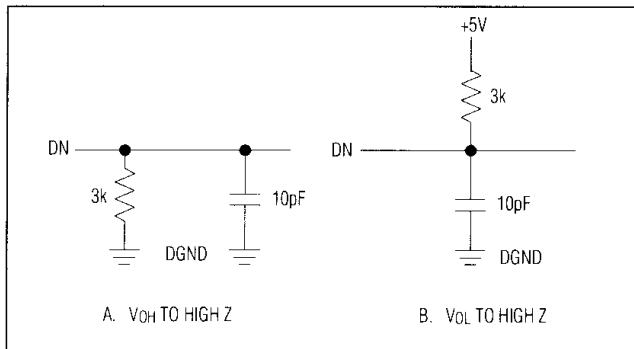
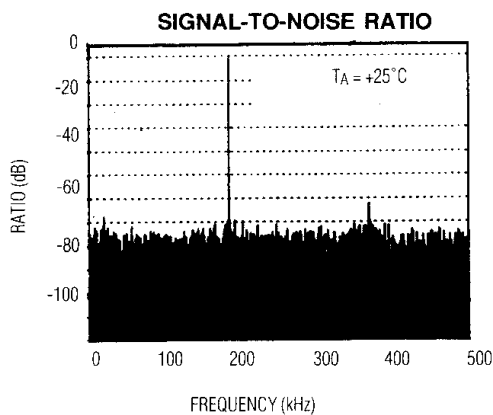
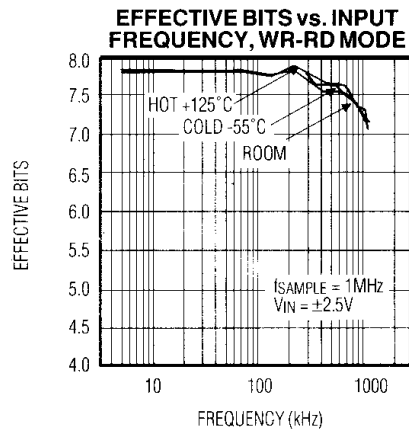
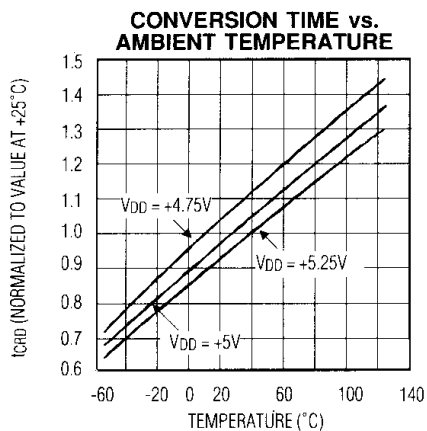
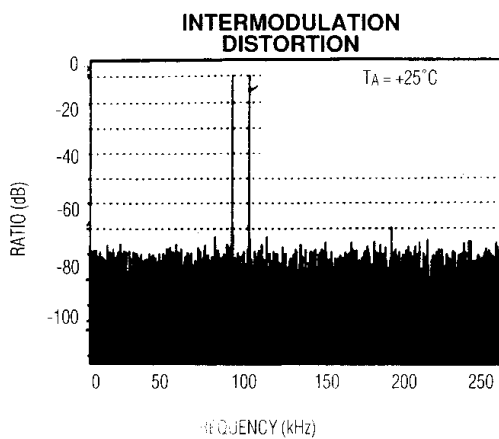


図2. データホールド時間のテスト用負荷回路

標準動作特性



INPUT FREQUENCY = 195.8ksps ($\pm 2.5V$)
SAMPLE FREQUENCY = 1MHz
SNR = 45.1dB



INPUT FREQUENCY = 94.97kHz
84.72kHz ($\pm 2.5V$)
SAMPLE FREQUENCY = 500kHz
IMD: 2ND-ORDER TERMS = -66.2dB
3RD-ORDER TERMS = -60.0dB

端子説明

端子	名称	機能
1	V _{IN}	アナログ入力。入力レンジ： VREF ₋ ≤ V _{IN} ≤ VREF ₊
2	D0	3ステート・データ出力(LSB)
3~5	D1~D3	3ステート・データ出力
6	WR/RDY	書き込み制御入力/レディ状態出力*
7	MODE	MODE選択入力。内部で50 μ Aの電流ソースによってプルダウンされています。 MODE=0で読出しモードをアクティブ MODE=1で書き込み-読出しモードをアクティブ*
8	RD	READ入力。データにアクセスする際にローにします。*
9	INT	割込み出力。変換終了時にローとなります。*
10	GND	グラウンド。
11	VREF ₋	リファレンス振幅の下限です。ゼロコード時の電圧を設定します。レンジは、V _{SS} ≤ VREF ₋ ≤ VREF ₊ です。
12	VREF ₊	リファレンス振幅の上限です。フルスケール入力電圧を設定します。レンジはVREF ₋ < VREF ₊ ≤ V _{DD} です。
13	CS	チップセレクト入力。CS=ローのとき、デバイスはWRまたはRD入力を認識します。
14~16	D4~D6	3ステート・データ出力
17	D7	3ステート・データ出力(MSB)
18	PWRDN	パワーダウン入力。ローのとき、消費電流を低減します。パワーダウン時にはCSをハイにします。
19	V _{SS}	負電源。ユニポーラ時：V _{SS} =0V、バイポーラ時：V _{SS} =-5V。
20	V _{DD}	正電源。+5V

*“デジタル・インタフェース”の項目を参照。

詳細

コンバータの動作

MAX153は、ハーフフラッシュ変換技術(“ファンクションダイアグラム”を参照)を用いており、2つの4ビット・フラッシュADC部によって8ビットの変換を行います。フラッシュADCは15個のコンパレータを用いて未知の入力電圧をリファレンス・ラダーと比較し上位4ビットのデータを生成します。

内蔵のデジタル-アナログ・コンバータ(DAC)は上位4ビット(MSB)を用いて最初のフラッシュ変換からアナログ電圧を生成し、DAC電圧と未知の入力電圧の差としての残余電圧を発生します。この残余電圧を再びフラッシュ・コンパレータを用いて比較し、下位4ビット(LSB)のデータを得ます。

パワーダウン・モード

バーストモードまたはサンプルレートの低い用途では、各変換の間にMAX153をシャットダウンし消費電流を μ Aレベルまで低減することができます。PWRDNピンにTTL/CMOSロジックのローを与えると素子はシャットダウンし、+5V単一電源時には標準1 μ Aまで消費電流を低減することができます。パワーダウン時にはCSをハイにします。PWRDNピンにハイレベルを与えるとMAX153は動作モードに戻ります。PWRDNピンをハイにしてから360ns(パワーアップの200nsとトラック/ホールドのアクイジション時間160nsの合計値)以内に新しい変換(WRをローとする)を開始することができます。パワーダウン・モードを用いない場合には、PWRDNピンをV_{DD}に接続してください。

MAX153をパワーダウン・モードとした場合、MODEピンは内部で50 μ Aのプルダウン抵抗に接続されているため、MODE=ロー(RDモード)のときに消費電流は最小となります。シャットダウン中はCSをハイとし、もし完全ではない場合にはMAX153は変換を開始する可能性があります。さらに、消費電流を最小に抑えるために、パワーダウン時には他のデジタル入力も安定にしてください。CSをハイに保たない場合、RDモードにおいてオープンドレイン出力となるRDYピンがローとなり、余計な電源電流をシンクします。パワーダウン時にリファレンス電流を低減する方法については、“リファレンス”の節を参照してください。

デジタル・インタフェース

MAX153は、MODE入力ピンで設定される、2つの基本的なインタフェースを備えています。MODE=ローのとき、コンバータはRDモードとなり、ハイのときコンバータはWR-RDモードとなります。

RDモード(MODE=0)

RDモードでは、変換およびデータ・アクセスの制御はRD入力によって行います(図4)。コンパレータ入力にt_pの期間アナログ入力電圧をトラックします。入力の収集には少なくとも160ns必要です。RDをローとすることにより変換が開始します。ウェイト状態に入ることのできる μ Pを用いる場合、出力データが現れるまでRDをローに保ってください。 μ Pは単一の読出し命令によって、変換の開始、ウェイト、そしてデータの読出しを行うことができます。

RDモードでは、WR/RDYは状態出力(RDY)構成となり、 μ Pのレディあるいはウェイト入力を駆動することができます。RDYはオープンコレクタ出力(内部プルアップ無し)であり、CSの立下りエッジの後にローとなり、変換終了時にハイとなります。使用しない場合、WR/RDYピンはオープンのまま構いません。変換の終了時にINT出力はローとなり、CSまたはRDの立上りエッジにおいてハイに戻ります。

1 μ Aパワーダウン機能付 1Msps、 μ Pコンパチブル8ビットADC

WR-RDモード (MODE=1)

図5、6にWR-RDモードの動作シーケンスを示します。コンパレータの入力は、期間 t_p にアナログ入力電圧をトラックします。入力電圧の収集には最小で160ns必要です。変換はWRの立下りエッジで開始します。WRがハイに戻ると、フラッシュ変換結果の上位4ビットが出力バッファ内にラッチされ、下位4ビットの変換が開始します。約380ns後にINTがローとなり変換の終了を通知するとともに、下位4ビットのデータが出力バッファ内にラッチされます。そして、RDがローとなってから65ns~130ns後にそのデータにアクセス可能となります(“タイミング特性”を参照)。

変換時間を外部から制御する必要がある場合、WRがハイとなってから250ns後にRDをローとしてください。これによって下位4ビットのデータがラッチされ、変換結果がD0~D7に出力されます。INTがローになってから次の変換(WRをローとする)までの間には少なくとも160nsの遅延が必要です。

内部遅延の使用

μ Pはデータを读出す前にINTがローになるのを待ちます(図5)。INTはWRの立上りエッジの後、標準で380ns後にローとなり変換の終了を通知し、そして変換結果は出力ラッチ内に用意されます。CS=ローの状態でのRDをローとすることにより、D0~D7のデータ出力にアクセスすることができます。CSまたはRDの立上りエッジにおいてINTはリセットされます。

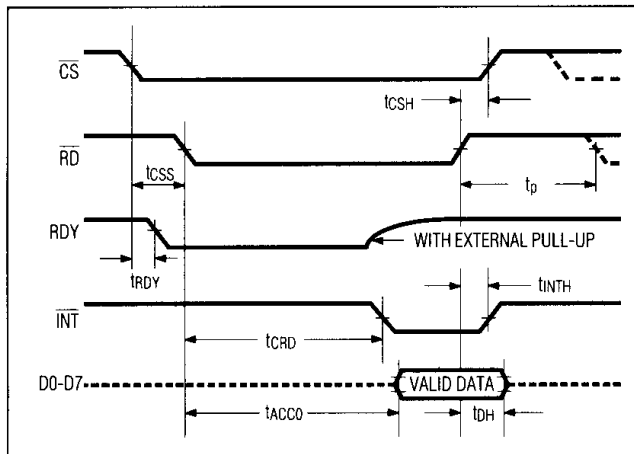


図4. RDモード・タイミング(MODE=0)

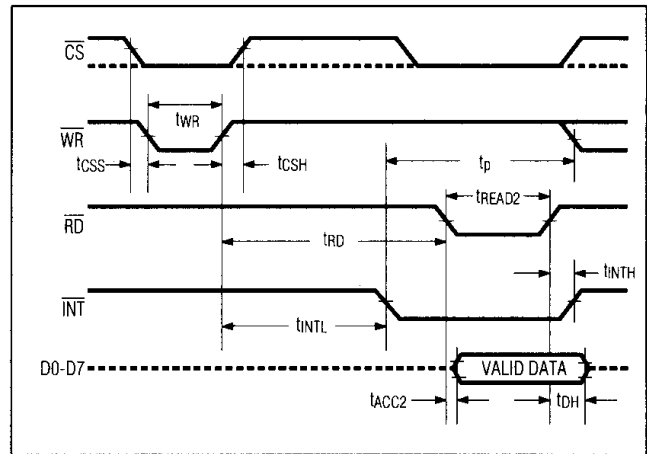


図5. WR-RDモード・タイミング($t_{RD} > t_{INTL}$) (MODE=1)

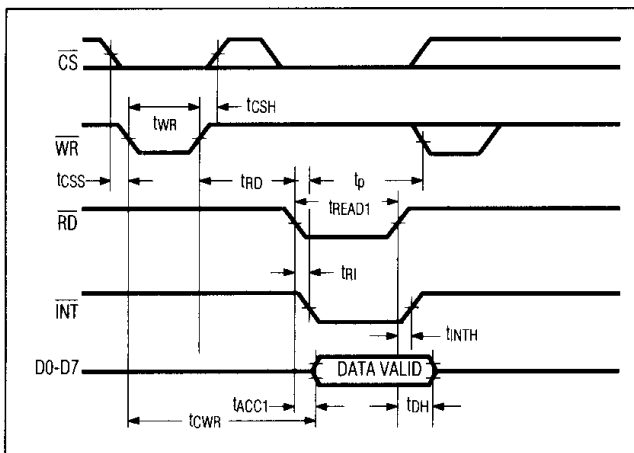


図6. WR-RDモード・タイミング($t_{RD} < t_{INTL}$)、最高速動作モード (MODE=1)

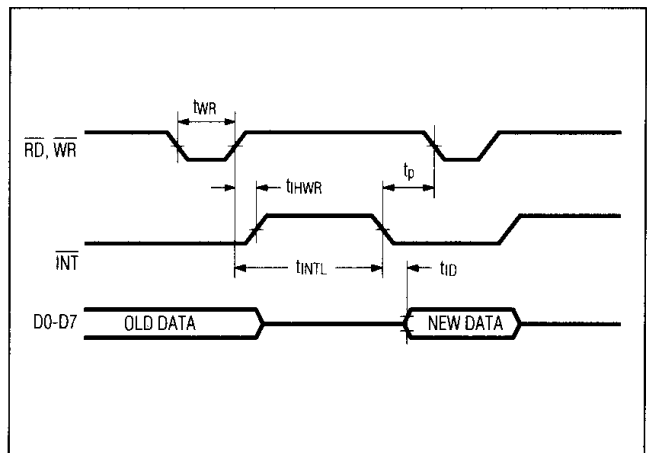


図7. パイプライン・モード・タイミング(WR=RD) (MODE=1)