

EVALUATION KIT
AVAILABLE

MAXIM

低コスト自動車用 センサ信号コンディショナ

MAX1455

概要

MAX1455は、抵抗素子センサ用の高集積化された自動車用アナログセンサ信号プロセッサです。MAX1455は、全体的性能をセンサ本来の再現性へ近づけることを可能にする増幅、キャリブレーション、及び温度補償を提供します。完全アナログ信号経路は、内蔵16ビットD/Aコンバータ(DAC)を使ってデジタルトリミングを可能にする一方、出力信号における量子化ノイズを許容しません。また、オフセット及びスパンも16ビットDACを使ってキャリブレーションされるのでセンサ製品が真に交換可能となります。

MAX1455アーキテクチャには、プログラマブルなセンサ励磁、16ステッププログラマブル利得アンプ(PGA)、768バイト(6144ビット)内部EEPROM、4つの16ビットDAC、汎用オペアンプ、及び内蔵温度センサが含まれています。オフセット及びスパン補償の他に、MAX1455は試験費用を最小限に抑える一方、優れたフレキシビリティを提供するために開発された、独自の温度補償方式を提供します。

MAX1455は、ダイ形式、16ピンSSOP及びTSSOPパッケージで提供されています。

カスタム化

マキシム社は大量生産アプリケーション用にMAX1455をカスタム化できます。2000以上のセンサ特定機能ブロックからなる当社の専用セルライブラリを使って、改良型MAX1455のソリューションを迅速に提供することが可能です。詳細に関してはマキシム社までご連絡ください。

アプリケーション

圧力センサ及びトランスデューサ
 ピエゾ抵抗シリコンセンサ
 歪みゲージ
 抵抗素子センサ
 加速度計
 湿度センサ
 MR及びGMRセンサ

出力

レシオメトリック電圧出力
 プログラマブル出力クリップリミット

詳細なファンクションダイアグラムはデータシートの最後にあります。

Secure-LockはMaxim Integrated Products, Inc.の商標です。

特長

- ◆ 増幅、キャリブレーション、及び温度補償を提供
- ◆ 選択可能な出力クリッピングリミット
- ◆ 5mV/Vから40mV/Vまでのセンサ出力感度に対応
- ◆ 単一ピンデジタルプログラミング
- ◆ 外付けトリム部品不要
- ◆ 16ビットオフセット及びスパンキャリブレーション分解能
- ◆ 完全アナログ信号経路
- ◆ PRTブリッジを温度補正入力に使用可能
- ◆ 内蔵ルックアップ表でマルチポイントキャリブレーション温度補正をサポート
- ◆ 高速3.2kHz周波数応答
- ◆ 内蔵汎用オペアンプ
- ◆ Secure-Lock™によるデータ破損防止

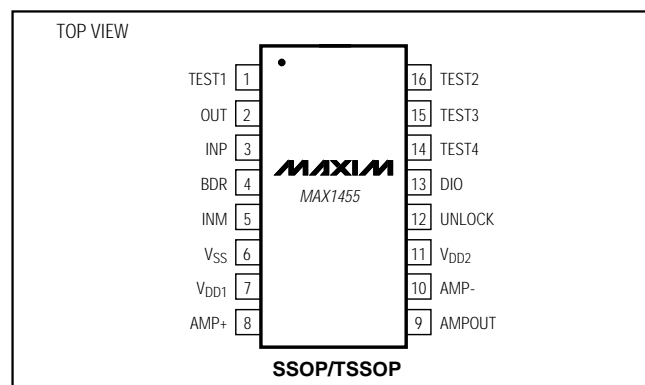
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1455EUE*	-40°C to +85°C	16 TSSOP
MAX1455AUE*	-40°C to +125°C	16 TSSOP
MAX1455EAE	-40°C to +85°C	16 SSOP
MAX1455AAE	-40°C to +125°C	16 SSOP
MAX1455C/D	-40°C to +85°C	Dice**

*Future product—contact factory for availability.

**Dice are tested at $T_A = +25^\circ\text{C}$, DC parameters only.

ピン配置



MAXIM

Maxim Integrated Products 1

本データシートに記載された内容は、英語によるマキシム社の公式なデータシートを翻訳したものです。翻訳により生じる相違及び誤りについての責任は負いかねます。正確な内容の把握にはマキシム社の英語のデータシートをご参照下さい。

無料サンプル及び最新版データシートの入手にはマキシム社のホームページをご利用下さい。www.maxim-ic.com

低コスト自動車用 センサ信号コンディショナ

MAX1455

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, $V_{DD_}$ to V_{SS} -0.3V, +6V
 $V_{DD1} - V_{DD2}$ -0.3V, +0.6V
 All Other Pins($V_{SS} - 0.3V$) to ($V_{DD_} + 0.3V$)
 Short-Circuit Duration, OUT, BDR, AMPOUTContinuous
 Continuous Power Dissipation ($T_A = +70^\circ C$)
 16-Pin SSOP (derate 8.00mW/ $^\circ C$ above $+70^\circ C$)640mW

Operating Temperature Ranges (T_{MIN} to T_{MAX})
 MAX1455EUE-40 $^\circ C$ to +85 $^\circ C$
 MAX1455AUE-40 $^\circ C$ to +125 $^\circ C$
 MAX1455C/D-40 $^\circ C$ to +85 $^\circ C$
 MAX1455EAE-40 $^\circ C$ to +85 $^\circ C$
 MAX1455AAE-40 $^\circ C$ to +125 $^\circ C$
 Storage Temperature Range-65 $^\circ C$ to +150 $^\circ C$
 Lead Temperature (soldering, 10s) +300 $^\circ C$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{DD} = +5V$, $V_{SS} = 0$, $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL CHARACTERISTICS						
Supply Voltage	V_{DD}		4.5	5.0	5.5	V
Supply Current	I_{DD}	$I_{DD1} + I_{DD2}$ (Note 1)		3.0	6.0	mA
Oscillator Frequency	f_{OSC}		0.85	1	1.15	MHz
ANALOG INPUT						
Input Impedance	R_{IN}			1		M Ω
Input-Referred Adjustable Offset Range		Offset TC = 0 (Note 2), minimum gain		± 150		mV
Input-Referred Offset Tempco		$T_A = T_{MIN}$ to T_{MAX}		± 1		$\mu V/^\circ C$
Amplifier Gain Nonlinearity				0.025		%
Common-Mode Rejection Ratio	CMRR	Specified for common-mode voltages between V_{SS} and V_{DD}		90		dB
Minimum Input-Referred FSO Range		(Note 3)		7		mV/V
Maximum Input-Referred FSO Range		(Note 3)		40		mV/V
ANALOG OUTPUT						
Minimum Differential Signal-Gain Range		PGA [3:0] = 0000		39		V/V
Maximum Differential Signal-Gain Range		PGA [3:0] = 1111		234		V/V
Output Clip Voltage Settings	V_{OUT}	No load, $T_A = T_{MIN}$ to T_{MAX}	Clip[1:0] = 00	Low	0.10	V
				High	4.90	
			Clip[1:0] = 01	Low	0.15	
				High	4.85	
			Clip[1:0] = 10	Low	0.20	
				High	4.80	
			Clip[1:0] = 11	Low	0.25	
				High	4.75	
Load Current Source		$V_{OUT} = +0.5V$ to $+4.5V$, $T_A = T_{MIN}$ to T_{MAX} , Clip[1:0] = 00			1	mA

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +5V$, $V_{SS} = 0$, $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Load Current Sink		$V_{OUT} = +0.5V$ to $+4.5V$, $T_A = T_{MIN}$ to T_{MAX} , Clip[1:0] = 00			2	mA
DC Output Impedance				1		Ω
Offset DAC Output Ratio		$\Delta V_{OUT} / \Delta ODAC$		1.0		V/V
Offset TC DAC Output Ratio		$\Delta V_{OUT} / \Delta OTCDAC$		1.0		V/V
Step Response		0% to 63% of final value		300		μs
Output Capacitive Load					1000	nF
Output Noise		DC to 1kHz (gain = minimum, source impedance = $5k\Omega$)		2.5		mV _{RMS}
BRIDGE DRIVE						
Bridge Current	I_{BDR}	$V_{BDR} \leq 3.75V$	0.1	0.5	2	mA
Current Mirror Ratio				12		mA/mA
Minimum FSODAC Code		Recommended minimum value		4000		Hex
DIGITAL-TO-ANALOG CONVERTERS						
DAC Resolution				16		Bits
ODAC Bit Weight		$\Delta V_{OUT} / \Delta CODE$, DAC reference = $V_{DD} = +5.0V$ (Note 4)		153		$\mu V/Bit$
OTCDAC Bit Weight		$\Delta V_{OUT} / \Delta CODE$, DAC reference = $V_{BDR} = 2.5V$ (Note 4)		76		$\mu V/Bit$
FSODAC Bit Weight		$\Delta V_{OUT} / \Delta CODE$, DAC reference = $V_{DD} = +5.0V$ (Note 4)		153		$\mu V/Bit$
FSOTCDAC Bit Weight		$\Delta V_{OUT} / \Delta CODE$, DAC reference = $V_{BDR} = 2.5V$ (Note 4)		76		$\mu V/Bit$
COARSE-OFFSET DAC						
IRODAC Resolution		Excluding sign bit		3		Bits
IRODAC Bit Weight		$\Delta V_{OUT} / \Delta CODE$, input referred, DAC reference = $V_{DD} = +5.0V$ (Note 4)		9		mV/Bit
INTERNAL RESISTORS						
Current-Source Reference	R_{ISRC}			75		$k\Omega$
Full-Span Output (FSO) Trim Resistor	ΔR_{STC}			75		$k\Omega$
Resistor Temperature Coefficient		Applies to R_{ISRC} and ΔR_{STC}		1333		ppm/ $^\circ C$
Minimum Resistance Value		Applies to R_{ISRC} and ΔR_{STC}		60		$k\Omega$
Maximum Resistance Value		Applies to R_{ISRC} and ΔR_{STC}		90		$k\Omega$
Resistor Matching		R_{ISRC} to ΔR_{STC}		1		%
AUXILIARY OP AMP						
Open-Loop Gain				90		dB
Input Common-Mode Range	V_{CM}		V_{SS}		V_{DD}	V
Output Swing		No load, $T_A = T_{MIN}$ to T_{MAX}	$V_{SS} + 0.01$		$V_{DD} - 0.01$	V

低コスト自動車用 センサ信号コンディショナ

MAX1455

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +5V$, $V_{SS} = 0$, $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Current Drive		$V_{OUT} = (V_{SS} + 0.25)$ to $(V_{DD} - 0.25)$	-1		+1	mA
Common-Mode Rejection Ratio	CMRR	$V_{CM} = V_{SS}$ to V_{DD}		70		dB
Input Offset Voltage	V_{OS}	$V_{IN} = 2.5V$ unity-gain buffer (Note 5)		± 1	± 20	mV
					± 25	
Unity-Gain Bandwidth				2		MHz
TEMPERATURE-TO-DIGITAL CONVERTER						
Temperature ADC Resolution				8		Bits
Offset				± 3		Bits
Gain				1.45		$^\circ C/Bit$
Nonlinearity				± 1		LSB
Lowest Digital Output				00		Hex
Highest Digital Output				AF		Hex
EEPROM						
Maximum Erase/Write Cycles		(Notes 6, 7)		10k		Cycles
Erase Time		(Note 8)		7.1		ms

Note 1: Excludes sensor or load current.

Note 2: This is the maximum allowable sensor offset.

Note 3: This is the sensor's sensitivity normalized to its drive voltage, assuming a desired full-span output of 4V and a bridge voltage of 2.5V.

Note 4: Bit weight is ratiometric to V_{DD} .

Note 5: All units production tested at $T_A = +25^\circ C$. Limits over temperature are guaranteed by design.

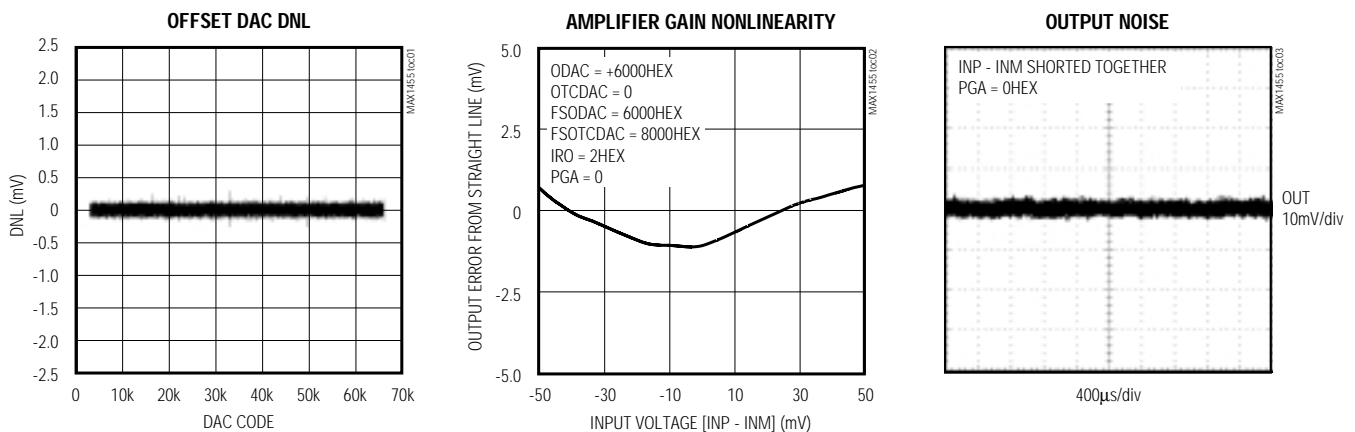
Note 6: Programming of the EEPROM at temperatures below $+70^\circ C$ is recommended.

Note 7: For operation above $+70^\circ C$, limit erase/write cycle to 100.

Note 8: All erase commands require 7.1ms minimum time.

標準動作特性

($V_{DD} = +5V$, $V_{SS} = 0$, $T_A = +25^\circ C$, unless otherwise noted.)



低コスト自動車用 センサ信号コンディショナ

MAX1455

端子説明

端子	名称	機能
1, 15, 16	TEST1, TEST3, TEST2	テスト用端子。V _{SS} に接続するか、または接続しないでください。
2	OUT	アナログ出力。内部電圧ノードはデジタルモードでアクセス可能です。OUTはDIOに並列接続可能です。出力ノイズを減少させるため0.1μFコンデンサを使ってOUTをグラウンドへバイパスします。
3	INP	ポジティブ入力。コンフィギュレーションレジスタによってINMへスワップ可能です。
4	BDR	ブリッジドライブ出力。
5	INM	ネガティブ入力。コンフィギュレーションレジスタによってINPへスワップ可能です。
6	V _{SS}	負の電源電圧。
7	V _{DD1}	正の電源電圧1。0.1μFコンデンサをV _{DD} からV _{SS} へ接続してください。
8	AMP+	補助オペアンプのポジティブ入力。
9	AMPOUT	補助オペアンプの出力。
10	AMP-	補助オペアンプのネガティブ入力。
11	V _{DD2}	電源電圧2。0.47μFコンデンサをV _{DD2} からV _{SS} へ接続してください。V _{DD2} をV _{DD1} へ接続するか、またはノイズ性能改善のため1kΩ抵抗をV _{DD1} へ接続してください。
12	UNLOCK	セキュアロックディセーブル。V _{SS} に対する150μAのプルダウンがあります。セキュアロックをディセーブルにしシリアル通信を可能にするためにV _{DD} へ接続してください。
13	DIO	デジタル入出力用単ピンシリアル通信ポート。DIO上に内部プルアップなし。デジタルモードにして、プルアップ抵抗をDIOからV _{DD} に接続してください。
14	TEST4	テスト用端子。接続しないでください。

詳細

MAX1455は、全体的性能をセンサ本来の再現性へ近づけることを可能にする増幅、キャリブレーション、及び温度補償を提供します。完全アナログ信号経路は、内蔵16ビットDACを使ってデジタルトリミングを可能にする一方、出力信号における量子化ノイズを許容しません。MAX1455には、0.1V/4.9Vから0.25V/4.75Vまでのディスクリット50mVステップによる、選択可能なハイ/ロークリッピング限界設定が含まれています。オフセット及びスパンは、+0.02%内のスパンでキャリブレーションが可能です。

MAX1455アーキテクチャには、設定可能なセンサ励磁、16ステッププログラマブル利得アンプ(PGA)、768バイト(6144ビット)内蔵EEPROM、4つの16ビットDAC、汎用オペアンプ、及び内蔵温度センサが含まれています。オフセット及びスパン補償の他に、MAX1455は試験費用を最小限に抑える一方、優れたフレキシビリティを提供するために開発された、独自の温度補償方式を提供します。

センサを補償するために1から114の温度点を選択できます。これによって、センサ補償の許容範囲がシンプルな1次線形補正、または異常な温度曲線にもマッチ可能になります。最高114の独立した16ビットEEPROM

ロケーションを設定すると、40 から+125 の温度範囲内で、1.5 刻みで性能を補正します。特徴のある温度性能を呈するセンサについては、温度曲線を定義する予め設定された値とともに選択されたいくつかのキャリブレーションポイントを使うことが可能です。センサ及びMAX1455はキャリブレーション中と使用中の温度が同一でなければなりません。これによって、エレクトロニクスとセンサの誤差が一緒に補償され、性能が最適化されます。センサとエレクトロニクスが異なる温度のアプリケーションについては、MAX1455はセンサブリッジを温度誤差補正の入力として使用できます。

単一ピンのシリアルDIO通信アーキテクチャ、及びセンサ出力信号と活動をタイムシェアする機能は、OUTとDIOを並列接続することにより単一ラインで出力センシング及びキャリブレーションプログラミングを可能にします。MAX1455は、センサがキャリブレーションされた後、センサ係数及び52バイトユーザ定義可能EEPROMデータは修正できないようにセキュアロック機能を装備しています。また、セキュアロック機能はUNLOCKピンでロジックハイにアサートすることにより、工場での再加工及び再キャリブレーションを可能にするハードウェアオーバーライドを提供しています。

低コスト自動車用 センサ信号コンディショナ

MAX1455

MAX1455により、1つの試験ステーションで完全なキャリブレーション及びセンサ検証を実行することが可能になります。一旦キャリブレーション係数がASICに保存されると、通常のQA検査の一部として性能を検証するため、又は個別センサに関する最終試験データを生成するために、再試験をすることも可能です。更にマキシム社は製品化の時間短縮のためパイロット生産試験システムを開発しました。MAX1455のエンジニアリング試験評価、及びパイロット生産は、社内の試験機能を開発するコストと時間を使うことなく実行できます。追加情報についてはマキシム社までご連絡ください。

周波数応答は、汎用のオペアンプ及びシンプルな受動素子を使うことによって、ユーザが帯域幅3.2kHz未満の値に調整することができます。

MAX1455(図1)は、センサ信号用のアナログ増幅経路を提供します。これは非直線性温度補正用にデジタル制御されるアナログ経路を使います。PRTアプリケーションには、一次温度補正のためにアナログアーキテクチャを利用できます。PGAのオフセット及び利得を変え、又、センサブリッジ励磁電流又は電圧を変えることによってキャリブレーション及び補正が可能です。PGAは、約3 μ V分解能(16ビット)で+150mV以上の入力換算オフセットトリミング範囲のスイッチトコンデンサCMOSテクノロジーを利用しています。PGAは16ステップで39V/Vから234V/Vまでの利得値を提供します。

MAX1455は、ユーザが内部768x8のEEPROM(6144ビット)に保存したキャリブレーション係数の16ビットDACを4つ使用します。このメモリには、16ビット幅のワードで以下の情報が含まれています：

- コンフィギュレーションレジスタ
- オフセットキャリブレーション係数表
- オフセット温度係数レジスタ
- FSOキャリブレーション係数表
- FSO温度補正レジスタ
- 顧客の製造データ(例えば、シリアル番号と日付)のプログラミング用に未使用の52バイト(416ビット)

オフセット補正

初期オフセット補正は、信号利得アンプの入力段で粗オフセット設定によって行われます。最終オフセット補正は、176の16ビットエントリで温度指数ルックアップ表を使用して行われます。内蔵温度センサは表から、40 から+125 の範囲で約1.5 の指標付け分解能のユニークな16ビットオフセットトリム値を提供します。内蔵温度センサはミリ秒単位でEEPROMのオフセットルックアップ表ヘインデックスを提供し、

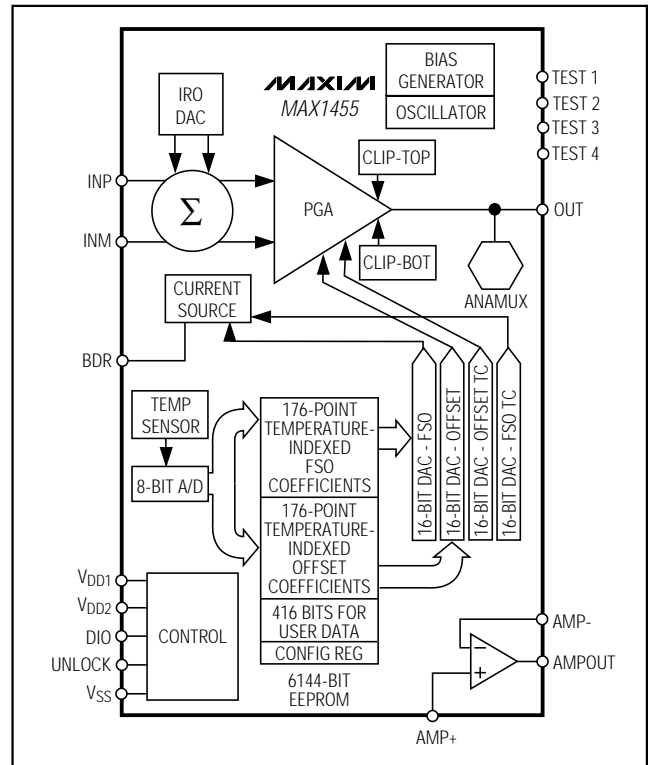


図1. ファンクションダイアグラム

結果値は、オフセットDACレジスタへ移行されます。結果的に生じた値は、PGA出力のサンギングジャンクションに入力され、+76 μ V(+0.0019% FSO)の分解能でセンサオフセットを補償します。オフセットTCDACがゼロに設定されている場合、最大温度誤差はセンサの温度ドリフトの1 に相当し、オフセットDACが1.5 毎にセンサを補正したとみなされます。温度指標境界は規定された絶対最大定格外にあります。最小指標値は近似-69 に対応する00hexです。最大指標値はAFhexで、ルックアップ表最高のエントリです。近似+184 以上の全温度がルックアップ表最高の指数値を出力します。指標循環誤差は発生しません。

FSO補正

2つの機能ブロックはFSO利得キャリブレーションを制御します。まず、粗の利得がPGA利得をデジタルで選択することによって設定されます。次に、FSODACがセンサブリッジ電流または電圧を、EEPROMのFSOルックアップ表に対する温度指数対照値から得たデジタル入力を使って設定します。FSO補正は、176の16ビットエントリで温度指数のルックアップ表を通して行われます。内蔵温度センサは、40 から+125 の範囲で約1.5 毎に1つの16ビット値に近似する指標分解能を使って、表からのユニークなFSOトリムを提供します。温度指標境界は、規定される絶対最大定格外

にあります。最小指標値は00hexで、近似-69 に対応します。この値以下のすべての温度は、指数00hexで係数値を出力します。最大指標値はAFhexで、ルックアップ表最高のエントリです。近似+184 以上の全温度は、ルックアップ表最高指数値を出力します。指標循環誤差は発生しません。

線形及び非線形温度補償

16ビットキャリブレーション係数をオフセットTC及びFSOTCレジスタへ書き込むことによって、一次温度誤差が補償されます。ピエゾ抵抗センサは、センサの温度係数抵抗(TCR)による温度依存性ブリッジ電圧の結果生じた電流源によって電力供給されています。オフセットTCDAC及びFSOTCDACのリファレンス入力は、ブリッジ電圧に接続されています。DAC出力電圧は、温度変化にともなうブリッジ電圧をトラッキングし、オフセットTC及びFSOTCデジタルコード及び温度依存性のブリッジ電圧を一部変化させることにより、一次温度誤差を補償します。

FSO温度補償用の内部フィードバック抵抗(R_{ISRC} 及び R_{STC})は、75k Ω に設定されています。

必要なオフセットTC及びFSOTC補償係数を計算するために、2つの試験温度が必要です。それぞれの温度で最低2回測定をした後、キャリブレーションソフトウェア(ホストコンピュータ内)が補正係数を計算して内部EEPROMに書込みます。

0000 hexからFFFF hex範囲の係数及び+5Vリファレンス参照電圧で、各DACの分解能は76 μ Vです。DACのうち2つ(オフセットTC及びFSOTC)はセンサブリッジ電圧をリファレンス電圧として利用します。センサブリッジ電圧はおよそ+2.5Vに設定されているので、FSOTC及びオフセットTCは33 μ V以下のステップサイズを呈します。

高精度のアプリケーション(誤差0.25%以下)に関しては、一次オフセットTC及びFSOTCはオフセットTC及びFSOTCDAC、又ルックアップ表の残留高次項によって補償されるべきです。オフセット及びFSO補償DACは、温度が係数ルックアップ表によってアドレスポイントを示す時、およそ1.5 の温度変化についてユニークな補償値を提供します。オフセットの変更はFSOに影響を与えません、しかしながら、FSOの変更はブリッジの性質からオフセットに影響します。温度はMAX1455ダイとブリッジセンサの両方で測定されます。ブリッジセンサ温度を使って一次温度誤差を補償することが推奨されます。

標準レシオメトリック動作回路

レシオメトリック出力設定は電源電圧に比例する出力を提供します。この出力は電源電圧から独立したデジタル値を出すためにレシオメトリックADCへの適用が可能になります。レシオメトリック性はバッテリー動作の装置、自動車、及び一部の産業アプリケーションにおいて重要な要素です。

MAX1455は少ない外付け部品点数で(図2)、高性能のレシオメトリック出力を提供します。外付け部品には以下のものが含まれます:

- 電源バイパスコンデンサ1つ
- オプションの出力EMI抑制コンデンサ1つ

標準非レシオメトリック動作回路 (5.5VDC < VPWR < 28VDC)

非レシオメトリック出力設定は、センサ電力が広範囲に変化することを可能にします。MAX1615のような低ドロップアウト電圧レギュレータが安定電圧供給とMAX1455のためのリファレンス電圧を提供する回路に組み込まれます。標準的な例が図3に示されています。非レシオメトリック動作は、広範囲の入力電圧が期待され、システムA/Dまたはリードアウトデバイスがレシオメトリック動作を可能にしない場合に役に立ちます。

内部キャリブレーションレジスタ

MAX1455にはEEPROMからロードされるか、またはシリアルデジタルインタフェースからロードされる16ビット内部キャリブレーションレジスタ(ICR)が5つあります。

3つの異なる状況下でデータをICRへロードすることができます。

通常動作、パワーオン初期化シーケンス:

- MAX1455はキャリブレーションが済み、セキュアロックバイトが設定(CL[7:0]=FFhex)され、UNLOCKがローの状態です。
- デバイスに電源が投入されます。
- パワーオンリセット(POR)機能が完了しています。
- レジスタCONFIG、OTCDAC、及びFSOTCDACがEEPROMから再生されています。
- レジスタのODAC及びFSODACが温度指標付けされたEEPROMロケーションから再生されています。

低コスト自動車用 センサ信号コンディショナ

MAX1455

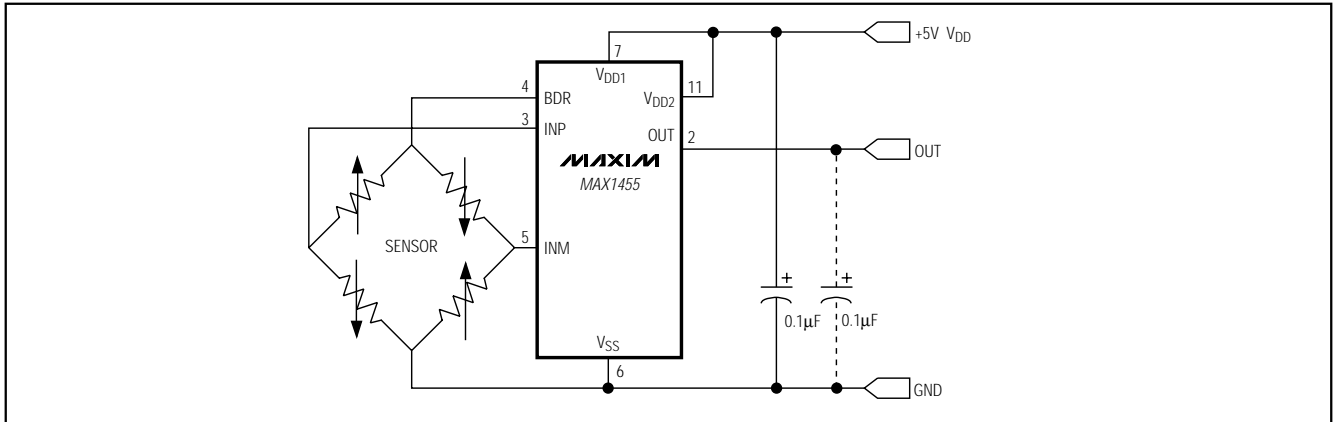


図2. 基本的なレシオメトリック出力構成

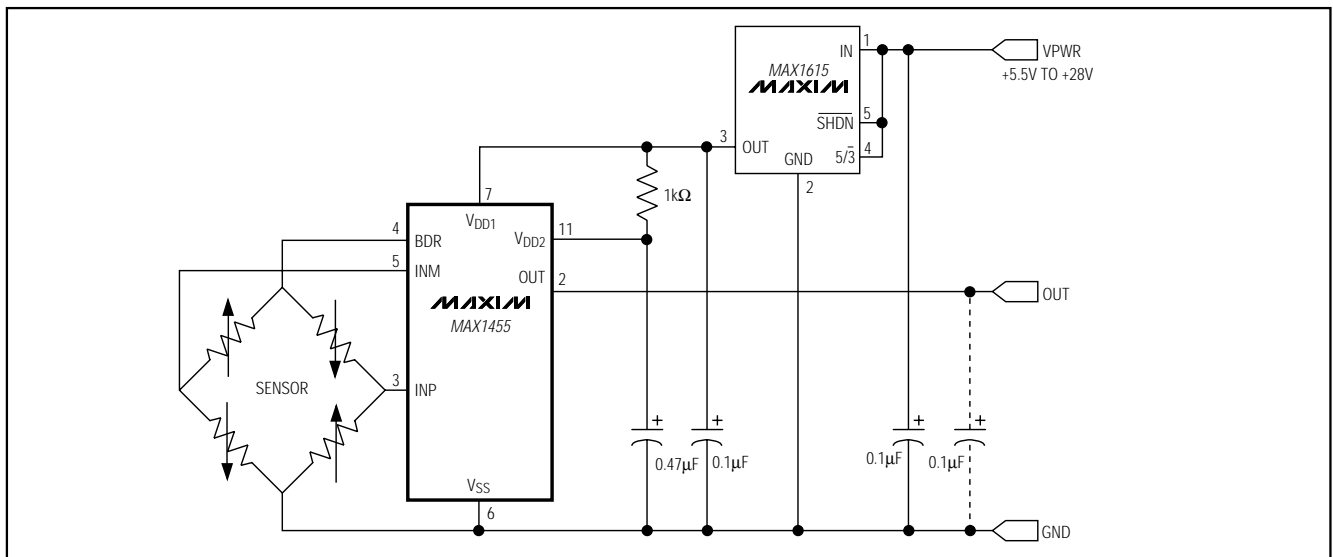


図3. 基本的な非レシオメトリック出力構成

通常動作、連続的リフレッシュ:

- MAX1455はキャリブレーションが済み、セキュアロックバイトが設定(CL[7:0]=FFhex)され、UNLOCKはローの状態です。
- デバイスに電源が投入されます。
- POR機能が完了しています。
- 温度指数タイマが1msのタイムピリオドに到達しています。
- レジスタのCONFIG、OTCDAC、及びFSOTCDACがEEPROMから再生されています。
- レジスタのODAC及びFSODACが温度指標付けされたEEPROMロケーションから再生されています。

キャリブレーション動作、シリアル通信によって更新されたレジスタ:

- MAX1455はセキュアロックバイト設定(CL[7:0]=00hex)されていないか、またはUNLOCKがハイの状態です。
- デバイスに電源が投入されます。
- POR機能が完了しました。
- レジスタは、シリアルコマンドの使用によって、シリアルデジタルインタフェースからロード可能です。シリアルI/O及びコマンドの事項を参照してください。

内部EEPROM

内部EEPROMは768x8ビットメモリーとして構成されています。それは、1ページにつき64バイトで12ページ

に分割されています。各ページは個別に消去可能です。メモリストラクチャは表1に示されるように配置されています。また、ODAC及びFSODACのルックアップ表は各温度指数ポイントと共に示されています。FSODAC表が200hexから2FFhexまでと、1A0hexから1FFhexまでの2つの部分に分割されている一方、ODAC表はアドレス000hexからアドレス15Fhexまでの連続的していることに留意してください。汎用ユーザバイトを例外として、すべての値は、隣接する2つのバイトロケーション(ハイバイト及びローバイト)により形成される16ビット幅のワードです。

MAX1455は、センサオフセット、内部キャリブレーションレジスタをロードすることによってFSO、及び温度誤差を補償します。これらの補償値は、キャリブレーション中シリアルデジタルインタフェースを通じてレジスタに直接ロードされるか、またはパワーオン時にEEPROMから自動的にロードされることが可能です。この方法で、キャリブレーション及び試験中にデバイスを試験し構成することが可能で、内部EEPROMに適切な補償値を保存することが可能です。デバイスは、EEPROMからレジスタを自動ロードし、パワーアップの度に更に構成する必要なく使用準備完了となります。EEPROMは、それぞれの16ビットレジスタが2つの8ビット量として保存されるように、8ビット幅列として構成されています。コンフィギュレーションレジスタ、FSOTCDAC、及びOTCDACレジスタは、EEPROMの予め割り当てられたロケーションからロードされます。表2は、EEPROMのODAC及びFSODACルックアップ表メモリマップです。

ODAC及びFSODACは、温度関数であるインデックスポイントを使ってEEPROMルックアップ表からロードされます。ADCは、1ms毎に内蔵温度センサを8ビット値に変換します。デジタル化された値はその後Temp-Indexレジスタに伝達されます。表3にレジスタが一覧されています。

temp-indexの標準伝達関数は以下のとおりです：

$$\text{temp-index} = 0.69 \times \text{温度} (^{\circ}\text{C}) + 47.58$$

この場合、temp-indexが8ビットの整数値にトランケートされています。Temp-Indexレジスタの標準値表4に示されています。

EEPROMは1バイト幅で、EEPROMからロードされるレジスタが16ビット幅であることに留意してください。従って、各インデックス値はEEPROMの2バイトを示しています。

マキシム社は、発振器周波数及びセキュアロックバイトを例外として、すべてのEEPROMロケーションをFFhexにプログラムしています。OSC[2:0]はコンフィギュレーションレジスタの中にあります(表5)。これらのビットは、出荷時設定値に維持されるべきです。セキュアロックバイト(CL[7:0]=00hex)の00hexをプログラムすることにより、DIOをキャリブレーション及び試験用の非同期シリアル入力として設定します。

MAX1455デジタルモード

DIOにより提供される単ピンシリアルインタフェースは、MAX1455の制御機能とメモリにアクセスします。このピンへのすべてのコマンド入力は、インタフェースレジスタセット(IRS)を形成する、16のレジスタセットに流入します。コマンドプロセッシングの追加レベルは、IRSから入力される制御ロジックによって提供されます。双方向性16ビットラッチは、16ビットキャリブレーションレジスタから、又レジスタへのデータ、並びに内部(8ビット幅)EEPROMロケーションをバッファします。図5には、様々なシリアルコマンドとMAX1455内部アーキテクチャ間の関係が示されています。

コミュニケーションプロトコル

DIOシリアルインタフェースは、MAX1455とホストキャリブレーション試験システムまたはホストコンピュータ間の非同期シリアルデータ通信に使われます。MAX1455は、ホストコンピュータが初期化シーケンスを送信する際、ホストコンピュータのボーレートを自動的に検出します。4800及び38400間のボーレートは、検出可能かつ使用可能です。データフォーマットは常に1スタートビット、8データビット、及び1ストップビットです。8データビットは最初LSB最後MSBが送信されます。MAX1455がデジタルモードの間、DIOピン上のロジック1を維持するために弱いプルアップ抵抗を使用できます。これは、通信スタートビットと解釈される、意図されたものではないピン上の1から0への変位を防ぐためです。セキュアロックバイトがディセーブルされる時(つまりCL[7:0]=00hex)またはUNLOCKがハイに維持されている場合のみ通信が可能です。表8に制御ロケーションが示されています。

初期化シーケンス

パワーアップ後、または再初期化コマンド受信に続いてMAX1455に送られる最初のコマンドバイトは、MAX1455が通信ボーレートを学習するために使用されます。初期化シーケンスは以下のような01 hexの1バイト送信です。

1 1 1 1 1 0 1 0 0 0 0 0 0 0 1 1 1 1 1 1

上記に太文字で示されるスタートビットが、ボーレート同期化を開始します。8データビットの01 hex(最初にLSB)がこれに続き、上記に太文字で示されるように、その後がストップビットです。MAX1455は、内部発振器の期間の倍数として1ビット送信用の時間間隔を計算するために、このシーケンスを使います。その後、結果生じた発振器クロックサイクル数は、8ビット数(BITCLK)として内部的に保存されます。デバイスの電源電圧は、初期化シーケンスが送信される前少なくとも1ms間安定していなければならないことに留意してください。これにより、POR機能が完了され、セキュアロックバイトまたはUNLOCKによってDIOを設定する時間が可能になります。

低コスト自動車用 センサ信号コンディショナ

MAX1455

表1. EEPROMメモリアドレスマップ

PAGE	LOW-BYTE ADDRESS (hex)	HIGH-BYTE ADDRESS (hex)	TEMP-INDEX[7:0] (hex)	CONTENTS	
0	000	001	00	ODAC Lookup Table	
	03E	03F	1F		
1	040	041	20		
	07E	07F	3F		
2	080	081	40		
	0BE	0BF	5F		
3	0C0	0C1	60		
	0FE	0FF	7F		
4	100	101	80		
	13E	13F	9F		
5	140	141	A0		
	15E	15F	AF to FF		
	160	161			Configuration
	162	163			Reserved
	164	165			OTCDAC
	166	167			Reserved
	168	169		FSOTCDAC	
	16A	16B		Control Location	
	16C	16D			
6	17E	17F		52 General-Purpose User Bytes	
	180	181			
	19E	19F			
	1A0	1A1	80		
7	1BE	1BF	8F		
	1C0	1C1	90		
	1FE	1FF	AF to FF		
8	200	201	00	FSODAC Lookup Table	
	23E	23F	1F		
9	240	241	20		
	27E	27F	3F		
A	280	281	40		
	2BE	2BF	5F		
B	2C0	2C1	60		
	2FE	2FF	7F		

表2. EEPROM ODAC及びFSODACルックアップ表メモリマップ

TEMP-INDEX[7:0]	EEPROM ADDRESS ODAC LOW BYTE AND HIGH BYTE	EEPROM ADDRESS FSODAC LOW BYTE AND HIGH BYTE
00hex to 7Fhex	000hex and 001hex to 0FEhex and 0FFhex	200hex and 201hex to 2FEhex and 2FFhex
80hex to AFhex	100hex and 101hex to 15Ehex and 15Fhex	1A0hex and 1A1hex to 1FEhex and 1FFhex

表3. レジスタ

REGISTER	DESCRIPTION
CONFIG	Configuration register
ODAC	Offset DAC register
OTCDAC	Offset temperature coefficient DAC register
FSODAC	Full-span output DAC register
FSOTCDAC	Full-span output temperature coefficient DAC register

表4. Temp-Index標準値

TEMPERATURE (°C)	TEMP-INDEX[7:0]	
	DECIMAL	HEXADECIMAL
-40	20	14
+25	65	41
+85	106	6A
+125	134	86

再初期化シーケンス

MAX1455はボーレートの再確立、または再学習を提供します。再初期化シーケンスは、以下のようにFFhexの1バイト送信です：

1 1 1 1 1 0 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1

シリアル再初期化シーケンスが受信されたら、受信ロジックはみずからパワーアップ状態にリセットし、初期化シーケンスを待ちます。ボーレートを再確立するには、再初期化シーケンスの後に初期化シーケンスが続かなければなりません。

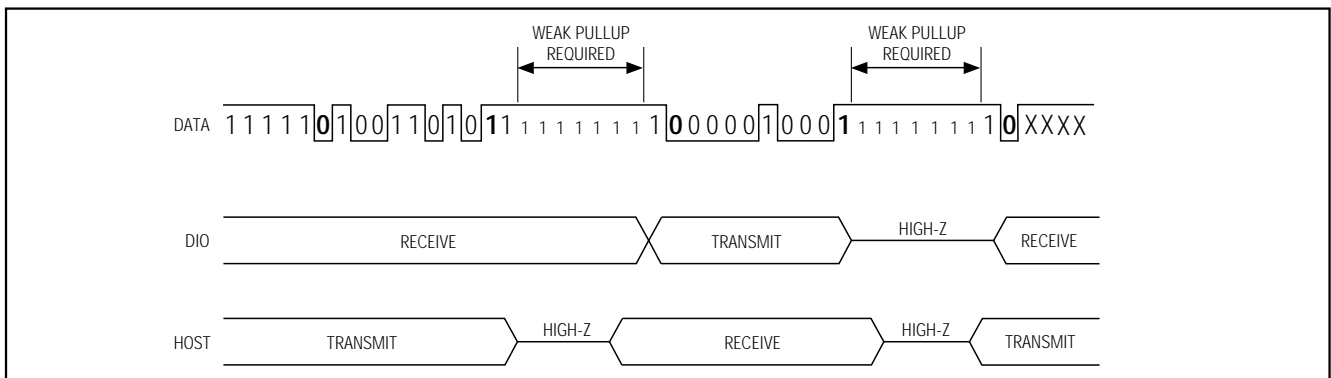


図4. DIO出力データフォーマット

低コスト自動車用 センサ信号コンディショナ

MAX1455

表5. コンフィギュレーションレジスタ(CONFIG[15:0])

FIELD	NAME	DESCRIPTION
15:13	OSC[2:0]	Oscillator frequency setting. Factory preset; do not change.
12:11	CLIP[1:0]	Sets output clip levels.
10	PGA Sign	Logic 1 inverts INM and INP polarity (Table 6).
9	IRO Sign	Logic 1 for positive input-referred offset (IRO). Logic 0 for negative IRO.
8:6	IRO[2:0]	Input-referred coarse-offset adjustment (Table 7).
5:2	PGA[3:0]	Programmable-gain amplifier setting.
1	ODAC Sign	Logic 1 for positive offset DAC output. Logic 0 for negative offset DAC output.
0	OTCDAC Sign	Logic 1 for positive offset TC DAC output. Logic 0 for negative offset TC DAC output.

表6. PGA利得設定(PGA[3:0])

PGA[3:0]	PGA GAIN (V/V)
0000	39
0001	52
0010	65
0011	78
0100	91
0101	104
0110	117
0111	130
1000	143
1001	156
1010	169
1011	182
1100	195
1101	208
1110	221
1111	234

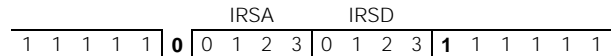
シリアルインタフェース用コマンドフォーマット

MAX1455へのすべての通信コマンドは、スタートビット、8コマンドビット(コマンドバイト)、及びストップビットの形式に従っています。コマンドバイトは、IRSのコンテンツを制御し、4ビットインタフェースレジスタ設定

アドレス(IRSA)ニブル及び4ビットインタフェースレジスタ設定データ(IRSD)ニブルを構成しています。IRSコマンドバイトは以下の構造です：

$$IRS[7:0] = IRSD[3:0], IRSA[3:0]$$

全てのコマンドは最初にLSBが送信されます。以下のとおり、スタートビットに後続する最初のビットはIRSA[0]で、ストップビット前の最終ビットはIRSD[3]です：



IRSのレジスタコンテンツの半分はデータ保持及びステアリング情報用に使われます。IRS内の2つのロケーションへのデータ書込みは即時実行を(コマンド実行)を起します。これらのロケーションはアドレス9及び15で、それぞれ内部ロジック(CRIL)に対するコマンドレジスタ及び再初期化コマンドです。表9はIRSアドレスデコーディングの完全一覧表です。

内部ロジックへのコマンドレジスタ

CRILロケーション(IRSアドレス9)へのデータの書込みにより、書込まれた4ビットデータニブルに関連するコマンドが即時に実行されます。全てのEEPROM及びキャリブレーションレジスタ読み取り、書き込みは、EEPROM消去と共に、コマンドはCRILロケーションを通じて行われます。CRILは、又MAX1455アナログ出力を可能にするためと、出力データ(シリアルデジタル出力)をDIO上に置くためにも使われます。表10はCRILコマンドの完全一覧表です。

表7. 換算入力オフセット(IRO[2:0])

IRO SIGN, IRO[2:0]	INPUT-REFERRED OFFSET CORRECTION AS % OF V _{DD}	INPUT-REFERRED OFFSET, CORRECTION AT V _{DD} = 5VDC IN mV
1,111	+1.25	+63
1,110	+1.08	+54
1,101	+0.90	+45
1,100	+0.72	+36
1,011	+0.54	+27
1,010	+0.36	+18
1,001	+0.18	+9
1,000	0	0
0,000	0	0
0,001	-0.18	-9
0,010	-0.36	-18
0,011	-0.54	-27
0,100	-0.72	-36
0,101	-0.90	-45
0,110	-1.08	-54
0,111	-1.25	-63

シリアルデジタル出力

DIOは、リードIRS(RDIS)コマンド(5hex)をCRILロケーションに書込むことによって、デジタル出力として構成されます。このコマンドを受信すると、MAX1455は、IRSA[3:0] = 8hexのロケーションで、IRSポインタ(ISP[3:0])値によって決定されたコンテンツのデータバイトを出力します。データはスタートビットとストップビットにフレームされたシングルバイトとして出力されます。表11は各IRSPアドレス値に返されたデータの一覧です。

一旦、RDIRSコマンドが送られると、MAX1455がDIOラインを駆動できるように、すべてのDIOへの接続は、スリーステートでなければなりません。RDIRSコマンドを受信したら、MAX1455は1バイト時間後にDIOをハイに駆動します。MAX1455はシングルビット時間中DIOをハイに保持し、その後スタートビット(IDOをローに駆動)を出します。スタートビットの後にデータバイト及びストップビットが続きます。ストップビット送信直後、MAX1455スリーステートDIOはラインをリリースします。それからMAX1455は、DIOリリースの1バイト時間後に次のコマンドシーケンス受信準備完了となります。

DIOライン上の全デバイスがスリーステートの場合、MAX1455のデータバイト送信前後に時間間隔があることに留意してください。好ましくない変位(図4)を予防するため、これらの時間間隔中、弱いプルアップ抵抗をDIOラインに適用することを薦めます。DIO及びアナログ出力(OUT)が接続されていないアプリケーションでは、プルアップ抵抗はDIOに永久接続されるべきです。MAX1455のDIOとアナログ出力が接続されている場合、アナログ測定中、この共通ラインをロードしないでください。この状況の場合以下のシーケンスを実施してください：

- 1) できればリレーを使って、プルアップ抵抗をDIO/OUTのラインに接続してください。
- 2) RDIRSコマンドを送信してください。
- 3) ユーザ接続をスリーステートしてください(高インピーダンスに設定)。
- 4) MAX1455からデータ受信します。
- 5) ユーザ接続を起動します(DIO/OUTラインをハイにプルします)。
- 6) プルアップ抵抗をリリースしてください。

低コスト自動車用 センサ信号コンディショナ

MAX1455

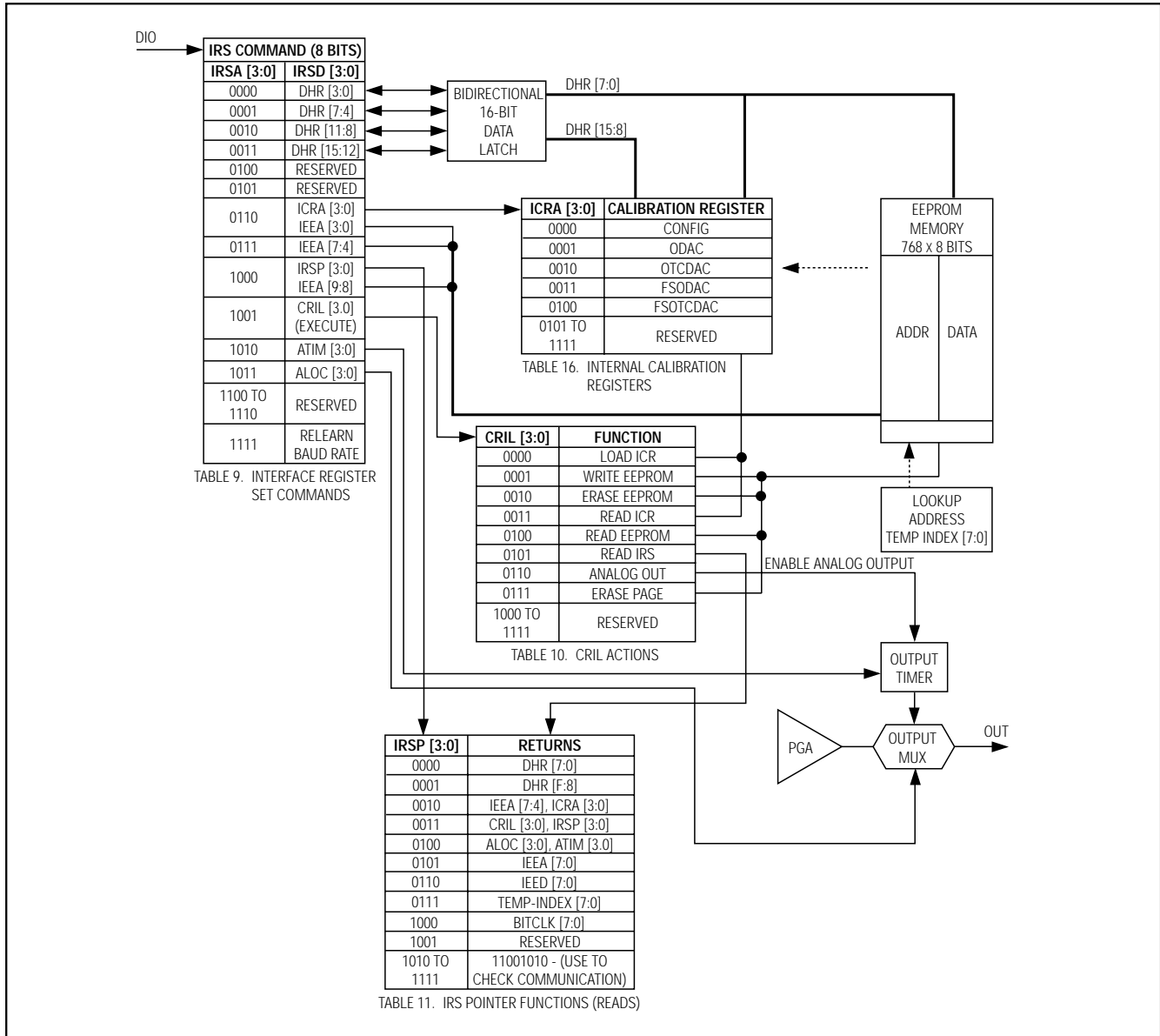


図5. MAX1455シリアルコマンド構造及びハードウェア構成図

図4に、RDIRSコマンド(59hex)を使って送信され、MAX1455が10hexのバイト値を使って応答している送受信シーケンスの例が示されています。

内部クロック設定

初期パワーアップ、またはパワーリセットに続いて、0000hexを含むMAX1455内のキャリブレーションレジスタのすべてをプログラムする必要があります。

アナログモードでは、内部レジスタは自動的にEEPROMから再生されることに留意してください。

デジタルモードでMAX1455を起動する時、3CLKビットに特別な注意を払ってください：コンフィギュレーションレジスタの3MSBです。MAX1455内部発振器の周波数が、生産試験中に測定され、3ビット調整(キャリブレーション)コードが計算され、EEPROMロケーション161hex(EEPROM上位コンフィギュレーションバイト)の上位3ビットに保存されます。

表8. 制御ロケーション(CL[15:0])

FIELD	NAME	DESCRIPTION
15:8	CL[15:8]	Reserved
7:0	CL[7:0]	Control Location. Secure-Lock is activated by setting this to FFhex, which disables DIO serial communications and connects OUT to PGA output.

表9. IRSAデコーディング

IRSA[3:0]	DESCRIPTION
0000	Write IRSD[3:0] to DHR[3:0] (Data Hold register)
0001	Write IRSD[3:0] to DHR[7:4] (Data Hold register)
0010	Write IRSD[3:0] to DHR[11:8] (Data Hold register)
0011	Write IRSD[3:0] to DHR[15:12] (Data Hold register)
0100	Reserved
0101	Reserved
0110	Write IRSD[3:0] to ICRA[3:0] or IEEA[3:0] (Internal Calibration register address or internal EEPROM address nibble 0)
0111	Write IRSD[3:0] to IEEA[7:4] (internal EEPROM address, nibble 1)
1000	Write IRSD[3:0] to IRSP[3:0] or IEEA[9:8] (Interface register set pointer where IRSP[1:0] is IEEA[9:8])
1001	Write IRSD[3:0] to CRIL[3:0] (Command register to internal logic)
1010	Write IRSD[3:0] to ATIM[3:0] (analog timeout value on read)
1011	Write IRSD[3:0] to ALOC[3:0] (analog location)
1100 to 1110	Reserved
1111	Write IRSD[3:0] = 1111bin to relearn the baud rate

デジタルモードでMAX1455を起動する時、3CLKビットに特別な注意を払ってください：コンフィギュレーションレジスタの3MSBです。MAX1455内部発振器の周波数が、生産試験中に測定され、3ビット調整(キャリブレーション)コードが計算され、EEPROMロケーション161hex(EEPROM上位コンフィギュレーションバイト)の上位3ビットに保存されます。MAX1455の内部クロックは、信号経路利得、DAC機能、及び通信を含むタイミング機能を制御します。デジタルモードの間は、コンフィギュレーションレジスタCLKビットにEEPROM内に含まれる値(上位構成バイト)を割り当てることを薦めます。3CLKビットは、ビット当り9%の公称クロック調整を伴う2の補数を表しています。表12に利用可能なコードと調整が示されています。

コンフィギュレーションレジスタに含まれるCLKビット値のあらゆる変更はMAX1455のボーレート学習シーケンス(再初期化及び初期化コマンド)が後に続かなければなりません。クロックリセット期間だけの通信システム

の堅牢さを最大にするためには、一回当り1LSB値CLKビットを変更してください。従って、以下に推奨するコンフィギュレーションレジスタCLKビット設定手順を示しました。(設定手順中は、クロック値が最大値に近くなりMAX1455ボーレートカウンタがオーバーフローする可能性を防ぐため、最小ボーレート9600を使ってください。)

以下の例は必要とされる010進法のCLKコードに基づいています：

- 1) EEPROMロケーション161hexCLK=010バイナリから、CLKビット(3MSB)を読んでください。
- 2) コンフィギュレーションレジスタのCLKビットを001バイナリに設定してください。
- 3) 再初期化コマンド、次に初期化(ボーレート学習)コマンドを送信してください。
- 4) コンフィギュレーションレジスタのCLKビットを010バイナリに設定してください。

低コスト自動車用 センサ信号コンディショナ

MAX1455

表10. CRILコマンドコード

CRIL[3:0]	NAME	DESCRIPTION
0000	LdICR	Load Internal Calibration register at address given in ICRA with data from DHR[15:0].
0001	EEPW	EEPROM write of 8 data bits from DHR[7:0] to address location pointed by IEEA [9:0].
0010	ERASE	Erase all of EEPROM (all bytes equal FFhex).
0011	RdICR	Read Internal Calibration register as pointed to by ICRA and load data into DHR[15:0].
0100	RdEEP	Read internal EEPROM location and load data into DHR[7:0] pointed by IEEA [9:0].
0101	RdIRS	Read Interface register set pointer IRSP[3:0]. See Table 11.
0110	RdAlg	Output the multiplexed analog signal onto OUT. The analog location is specified in ALOC[3:0] (Table 13) and the duration (in byte times) that the signal is asserted onto the pin is specified in ATIM[3:0] (Table 14).
0111	PageErase	Erases the page of the EEPROM as pointed by IEEA[9:6]. There are 64 bytes per page and thus 12 pages in the EEPROM.
1000 to 1111	Reserved	Reserved.

5) 再初期化コマンド、次に初期化(ポーレート学習)コマンドを送信してください。

内部発振器の周波数は、BITCLK[7:0]の値を読むことによって常に確認できます。この8ビットの数字は、通信ポーレートの1サイクル(1ビットタイム)に対応する、内部発振器サイクル数を表しています。

EEPROMへの消去と書込み

内部EEPROMは、希望するコンテンツをプログラムするに先だって(FFhexに設定されたバイトを)消去されなければなりません。MAX1455には、バイト161hexとバイト16Bhexを除き、公称の消去状態で供給されます。バイト161hexの3MSBには内部発振器キャリブレーション設定が含まれています。バイト16Bhexは、UNLOCK状況に関係なくシリアル通信が可能のように00hexに設定されています。

EEPROMを消去する場合、まずバイト161hexの3MSBを保存してください。消去後、これらの3ビットは、00hexのセキュアロックバイト値と共に、再度書込まれなければなりません。これらの値を再書込みする前にデバイスの電源を除かないでください。

内部EEPROMは、ERASEコマンドを使って完全に消去するか、またはPageEraseコマンド(表10)を使って部分的消去ができます。PageEraseコマンドを発行した後、7.1ms待つ必要があります。7.1msが経過する前に、部品との通信、または電源の中断を試みると、EEPROM内に不確定状態が発生することがあります。

EEPROM(PageEraseコマンド)内のページを消去するには：最初に、IRSロケーションIEEA[3:0]へ必要な

ページ番号(表1)をロードしてください。それから、CRIL PageEraseコマンド(79hex)を送信してください。

EEPROMへバイトを書込むには：バイトアドレス(Address[9:0])を使って、IRSロケーションIEEA[9:0]、IEEA[7:4]、及びIEEA[3:0]をロードしてください。書込む8データビット(Data[7:0])を使ってIRSロケーションDHR[7:4]及びDHR[3:0]をロードしてください。EEPROM WRITEコマンドをCRIL(19hex)に送信してください。

EEPROMからバイトを読み取るには：

- 1) バイトアドレス(Address[9:0])を使って、IRSロケーションIEEA[9:0]、IEEA[7:4]、及びIEEA[3:0]をロードしてください。
- 2) READ EEPROMコマンドをCRILレジスタ(49hex)に送信してください、これが必要なEEPROMバイトをDHR[7:0]へロードします。
- 3) 00hex(DHR[7:0]へ返る)を使ってIRSロケーションIRSP[3:0]をロードしてください。
- 4) READ IRSPコマンドをCRILレジスタ(59hex)に送信してください。

マルチプレクス化アナログ出力

MAX1455は、リードアナログ(RdAlg)コマンドを使いデジタルモードにおいて、アナログ信号を出力する機能を提供しています。RdAlgコマンド受信後1バイトタイムで、ALOC[3:0]レジスタ(表13)によって決定される内部アナログ信号が、MAX1455OUTへマルチプレクス化されます。この信号は、ATIM[3:0]レジスタが設定する期間中OUTに接続されています。ATIM機能

表11. IRSPデコード

IRSP[3:0]	RETURNED VALUE
0000	DHR[7:0]
0001	DHR[15:8]
0010	IEEA[7:4], ICRA[3:0] concatenated
0011	CRIL[3:0], IRSP[3:0] concatenated
0100	ALOC[3:0], ATIM[3:0] concatenated
0101	IEEA[7:0] EEPROM address byte
0110	IEED[7:0] EEPROM data byte
0111	Temp-Index[7:0]
1000	BitClock[7:0]
1001	Reserved. Internal flash test data.
1010-1111	11001010 (CAhex). This can be used to test communication.

表12. CLKコード(コンフィギュレーションレジスタの3MSB)

CLK CODE (BIN)	CLOCK ADJUSTMENT (%)
011	+27
010	+18
001	+9
000	0
111	-9
110	-18
101	-27

は通信ボーレートをタイミングのベースとして使います。詳細は表14を参照してください。ATIM[3:0]レジスタにより決まる期間の最後に、アナログ信号がアナログ出力から切断され、OUTがスリープ状態に戻ります。MAX1455は、OUTのスリープ状態が戻ってから1バイトで、DIO上次のコマンドを受信できます。この方法のタイミングが図6に示されています。

MAX1455DIOは、アナログ出力がアクティブな間スリープ状態です。これはOUT及びDIOを並列に接続することを可能にするためです。DIO及びOUTが並列に接続されている場合、ホストコンピュータもMAX1455へのコミュニケーション接続がスリープ状態でなければなりません。この必要条件がDIOへのすべての接続が同時にスリープ状態である期間を発生し、この期間中DIOへ弱いプルアップ抵抗の適用が必要となります。

アナログ出力のために連続出力モードがあります。これはATIM[3:0]をFhexに設定することによって選択されます。このモードは、DIO及びOUTが分離している場合のみ使用できます。このモードでRDAlGコマンド、または他のコマンドを受信した後、DIOは32,769バイトタイムの期間スリープ状態です。一旦この期間が経過するとDIOは受信モードに入り、次のコマンド入力を受け取ります。連続モードではアナログ出力は常にアクティブです。

注：OUTに接続されている間、内部アナログ信号はバッファされません。これらの内部信号の1つが測定されている間にOUTをローディングすると測定誤差が発生することがあります。BDR、FSOTCなどの内部信号を読み取っている間OUTをロードしないでください。

コミュニケーションコマンドの例

以下にMAX1455内の様々な機能用のコマンドシーケンスの例を選んで挙げました：

例1. ボーレート設定を変更し、通信を確認してください。再初期化コマンドを送信する前にシステムのボーレートが変更されたためにMAX1455との通信が失われた場合、初期化条件を保証するためパワーリセットを適用してください。

COMMAND	ACTION
FFhex	Reinitialize part ready for baud rate learning.
	Change system baud rate to new value.
01hex	Learn baud rate.
F8hex	Load 15 (Fhex) to IRSP[3:0] register.
59hex	Read IRS.
	Host computer must be ready to receive data on the serial line within 1 (baud rate) byte time of sending the Read IRS command. The MAX1455 returns CAhex. (IRSP values of 10 to 15 are configured to return CAhex for communication checking purposes.)

低コスト自動車用 センサ信号コンディショナ

MAX1455

例2. ルックアップ表ポインタを読んでください。
(Temp-Index)

COMMAND	ACTION
78hex	Load 7 to IRSP[3:0] register.
59hex	Read IRS.
	Host ready to receive data within 1 byte time of sending the Read IRS command. The MAX1455 returns the current Temp-Index pointer value.

例3. 9600ボーレートで3.4秒間OUTピン上BDR測定をイネーブします。

COMMAND	ACTION
1Bhex	Load 1 (BDR measurement) to ALOC[3:0] register.
CAhex	Load 12 to the ATIM[3:0] register: $(2^{12} + 1) \times 8 / 9600 = 3.4s$.
69hex	RdAlg.
	The DIO pin is three-stated and the OUT pin is connected internally to the BDR pin for a duration of approximately 3.4s.

例4. 8C40ヘキサデシマルをFSODACレジスタに書込んでください。

COMMAND	ACTION
00hex	Load 0 hex to the DHR[3:0] register.
41hex	Load 4 hex to the DHR[7:4] register.
C2hex	Load C hex to the DHR[11:8] register.
83hex	Load 8 hex to the DHR[15:12] register.
36hex	Load 3 (FSODAC) to the ICRA[3:0] register.
09hex	Ld ICR.
	8C40 hex is written to the FSODAC register.

例5. Temp-Index40で8C40hexをFSODACルックアップ表ロケーションに書込んでください。この例は、EEPROMの関連するセクションをクリアするのに、そのセクションに存在するいずれのデータも保持される必要がないことを想定して、PageEraseコマンドを使います。

COMMAND	ACTION
A6hex	Load Ahex (page number corresponding to EEPROM locations 280hex and 281hex) to the IEEA[3:0] register.
79hex	Page Erase command.
	Wait 7.1ms before sending any further commands.
06hex	Load 0hex to the IEEA[3:0] register.
87hex	Load 8hex to the IEEA[7:4] register.
28hex	Load 2hex to the IEEA[9:8] (IRSP[3:0]) register.
00hex	Load 0hex to the DHR[3:0] register.
41hex	Load 4hex to the DHR[7:4] register.
19hex	Write EEPROM. 40hex is loaded to EEPROM address 280hex, which is the low byte location corresponding to a Temp-Index pointer value of 40.
16hex	Load 1 to the IEEA[3:0] register. IEEA[7:4] and IEEA[9:8] already contain 8 and 2, respectively.
C0hex	Load Chex to the DHR[3:0] register.
81hex	Load 8hex to the DHR[7:4] register.
19hex	Write EEPROM. 8Chex is loaded to EEPROM address 281hex, which is the high byte location corresponding to a Temp-Index pointer value of 40.

表13. ALOC定義

ALOC[3:0]	ANALOG SIGNAL	DESCRIPTION
0000	OUT	PGA Output
0001	BDR	Bridge Drive
0010	ISRC	Bridge Drive Current Setting
0011	VDD	Internal Positive Supply
0100	VSS	Internal Ground
0101	CLIP-TOP	Clip Voltage High Value
0110	CLIP-BOTTOM	Clip Voltage Low Value
0111	FSODAC	Full-Scale Output DAC
1000	FSOTCDAC	Full-Scale Output TC DAC
1001	ODAC	Offset DAC
1010	OTCDAC	Offset TC DAC
1011	VREF	Bandgap Reference Voltage (nominally 1.25V)
1100	VPTATP	Internal Test Node
1101	VPTATM	Internal Test Node
1110	INP	Sensor's Positive Input
1111	INM	Sensor's Negative Input

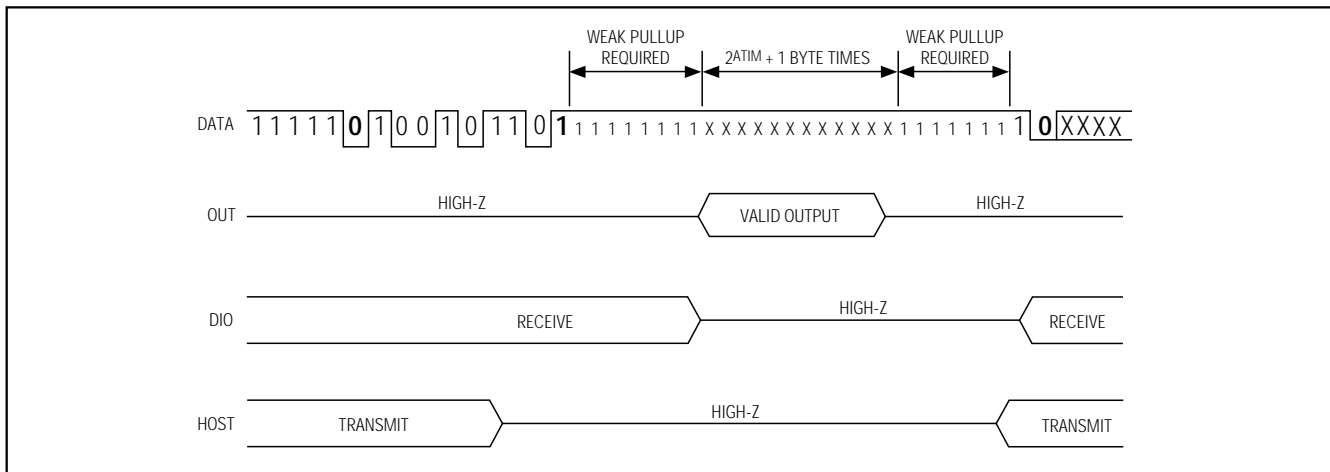


図6. アナログ出力タイミング

低コスト自動車用 センサ信号コンディショナ

MAX1455

表14. ATIM定義

ATIM[3:0]	DURATION OF ANALOG SIGNAL SPECIFIED IN BYTE TIMES (8-BIT TIME)
0000	$2^0 + 1 = 2$ byte times, i.e., (2×8) / baud rate
0001	$2^1 + 1 = 3$ byte times
0010	$2^2 + 1 = 5$ byte times
0011	$2^3 + 1 = 9$ byte times
0100	$2^4 + 1 = 17$ byte times
0101	$2^5 + 1 = 33$ byte times
0110	$2^6 + 1 = 65$ byte times
0111	$2^7 + 1 = 129$ byte times
1000	$2^8 + 1 = 257$ byte times
1001	$2^9 + 1 = 513$ byte times
1010	$2^{10} + 1 = 1025$ byte times
1011	$2^{11} + 1 = 2049$ byte times
1100	$2^{12} + 1 = 4097$ byte times
1101	$2^{13} + 1 = 8193$ byte times
1110	$2^{14} + 1 = 16,385$ byte times
1111	In this mode, OUT is continuous; however, DIO accepts commands after 32,769 byte times. Do not parallel connect DIO to OUT.

表15. ICRAデコード

ICRA[3:0]	NAME	DESCRIPTION
0000	CONFIG	Configuration register
0001	ODAC	Offset DAC register
0010	OTCDAC	Offset temperature coefficient DAC register
0011	FSODAC	Full-scale output DAC register
0100	FSOTCDAC	Full-scale output temperature coefficient DAC register
0101		Reserved. Do not write to this location (EEPROM test).
0110 to 1111		Reserved. Do not write to this location.

センサ補償の概要

補償は動作圧力及び温度範囲にわたるセンサ性能の検証を必要とします。少なくとも2つの試験圧力(例、ゼロ及びフルスパン)及び2つの温度を使ってください。試験

圧力及び温度を増やすことにより、さらに精度の高い結果が得られます。標準な補償手順は以下のようにまとめられます：

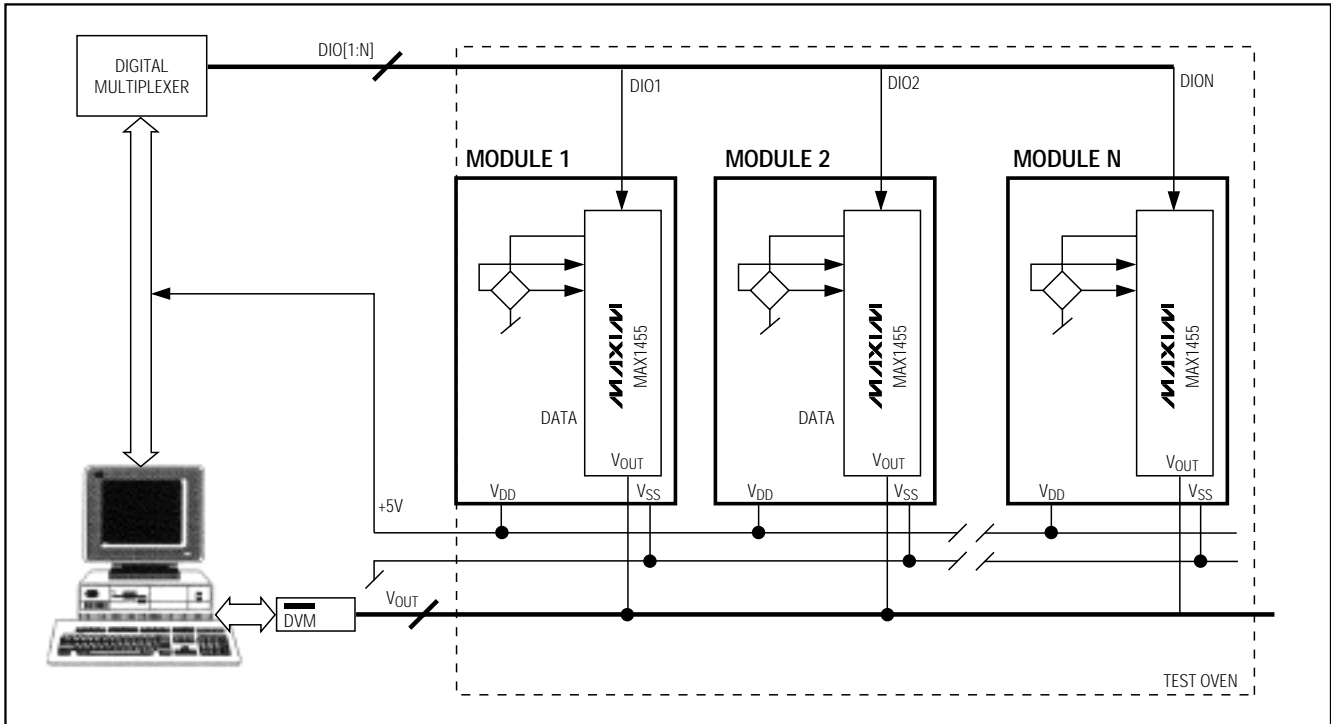


図7. 自動試験システムのご概念

表16. 補償効果

TYPICAL UNCOMPENSATED INPUT (SENSOR)	TYPICAL COMPENSATED TRANSDUCER OUTPUT
Offset..... $\pm 100\%$ FSO	OUT.....Ratiometric to V_{DD} at 5.0V
FSO.....1mV/V to 40mV/V	Offset at +25°C..... $0.500V \pm 200\mu V$
Offset TC.....20% FSO	FSO at +25°C..... $4.000V \pm 200\mu V$
Offset TC Nonlinearity.....4% FSO	Offset Accuracy over Temp. Range..... $\pm 4mV (\pm 0.1\% \text{ FSO})$
FSOTC.....20% FSO	FSO Accuracy over Temp. Range..... $\pm 4mV (\pm 0.1\% \text{ FSO})$
FSOTC Nonlinearity.....5% FSO	
Temperature Range.....-40°C to +125°C	

リファレンス温度を設定(例、25):

- MAX1455を過負荷から保護するため、デフォルト係数を(例えば、オフセット、FSO及びブリッジ抵抗の中間値に基づいた)使ってそれぞれのレジスタをロードすることによって各トランスデューサを初期化してください。内部キャリブレーションレジスタは、ICRA[3:0]にアドレスされ、表15に示されるようにデコードされます。
- 初期ブリッジ電圧(FSODACで)を電源電圧の半分に設定してください。BDRまたはOUTピンを使ってブリッジ電圧を測定するか、または測定に基づいて計算してください。

- ODAC及びFSODACそれぞれを使って、トランスデューサの出力オフセット及びFSOをキャリブレーションしてください。
- キャリブレーションデータを試験コンピュータまたはMAX1455EEPROMユーザメモリに保存してください。

次の試験温度の設定:

- ODAC及びFSODACそれぞれを使って、オフセット及びFSOをキャリブレーションしてください。
- キャリブレーションデータを試験コンピュータまたはMAX1455EEPROMユーザメモリに保存してください。
- 補正係数を計算してください。

低コスト自動車用 センサ信号コンディショナ

MAX1455

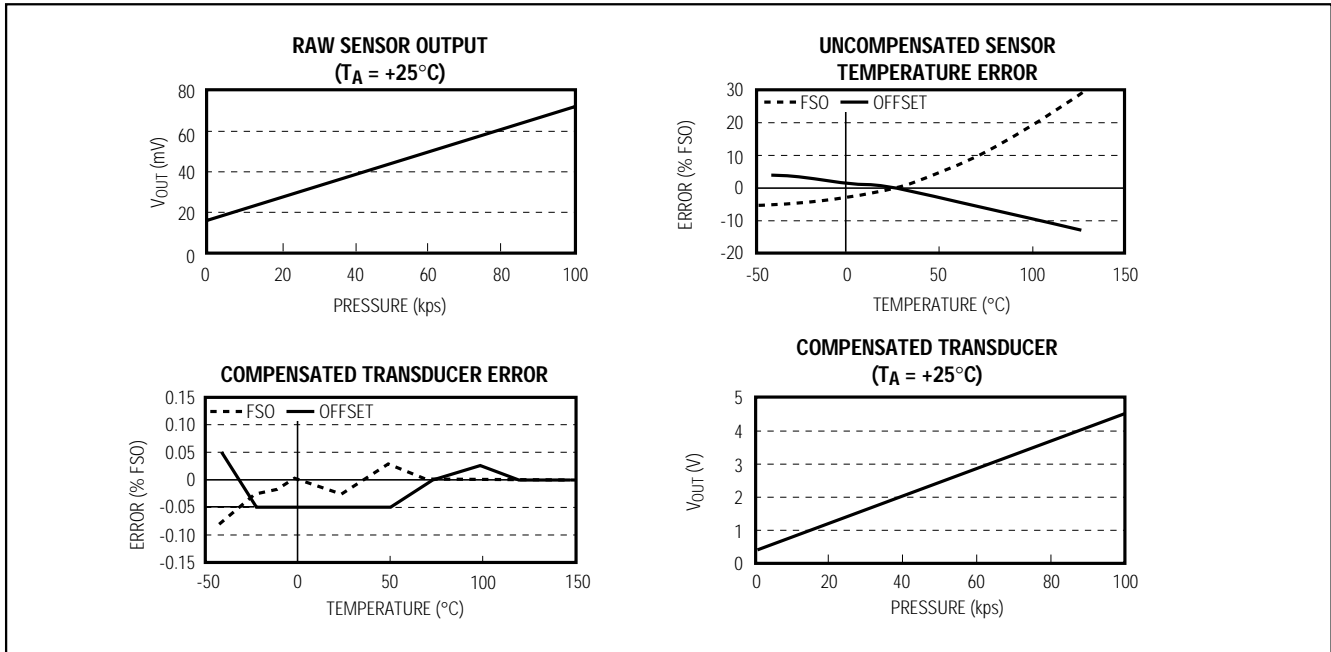


図8. キャリブレーションされたトランスデューサとキャリブレーションされていないトランスデューサの比較

- 補正係数をEEPROMへダウンロードしてください。
- 最終試験を実施してください。

センサキャリブレーション及び補償の例

MAX1455温度補償設計は、センサとIC温度誤差の両方を補正します。これによって、MAX1455はセンサ本来の再現性に近い温度補償を提供することができます。MAX1455の性能の例が図8に示されています。表16は補償効果の一覧です。

MAX1455、及び初期オフセット16.4mVでスパン55.8mVの再現可能圧電抵抗センサが、0.5000Vのオフセットと4.000Vのスパンの補償済みトランスデューサに変換されました。非直線性センサのオフセット及びFSO温度誤差は、およそ20%から30%FSOでしたが+0.1%FSO以下に減少されました。図8には非補償センサの出力と補償済みトランスデューサの出力の比較が示されています。この結果を出すのに6つの温度点を使用しました。

MAX1455評価キット

MAX1455ベースのトランスデューサ及び試験システムの開発をスピードアップするために、マキシム社はMAX1455評価キット(EVキット)を製造しました。MAX1455を初めて使うユーザはこのキットを利用することを強く勧めます。

EVキットは、センサを使ってMAX1455のマニュアルプログラミングが可能のように設計されています。EVキットには以下のものが含まれています：

- 1) シリコン温度センサ付きまたは同センサなしの評価ボード。
- 2) デザイン/アプリケーション用マニュアル。このマニュアルは、センサデータのデータ収集に精通したテストエンジニアのために開発され、センサ補償用アルゴリズムと試験手順を提供しています。
- 3) MAX1455通信ソフトウェア。これはコンピュータキーボード(IBMコンパチブル)でMAX1455の1度に1つのモジュールをプログラミング可能にします。
- 4) インタフェースアダプタ。評価ボードとPCシリアルポートへの接続ができます。

チップ情報

TRANSISTOR COUNT: 62,242

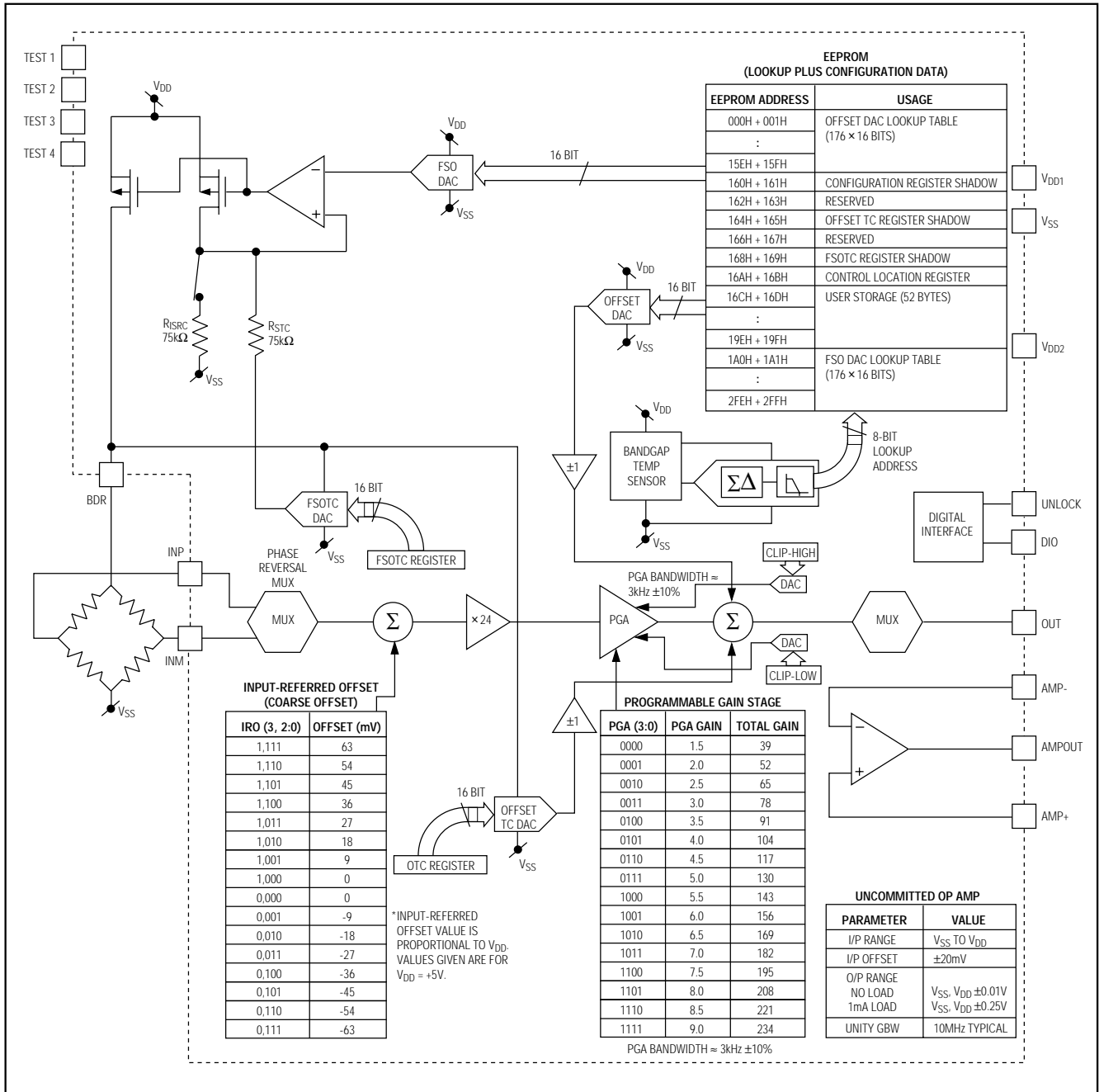
PROCESS: CMOS

SUBSTRATE CONNECTED TO: V_{SS}

低コスト自動車用 センサ信号コンディショナ

ファンクションダイアグラム

MAX1455



低コスト自動車用 センサ信号コンディショナ

MAX1455

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、www.maxim-ic.com/ja/packagesをご参照下さい。)

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.068	0.078	1.73	1.99
A1	0.002	0.008	0.05	0.21
B	0.010	0.015	0.25	0.38
C	0.004	0.008	0.09	0.20
D	SEE VARIATIONS			
E	0.205	0.212	5.20	5.38
e	0.0256 BSC		0.65 BSC	
H	0.301	0.311	7.65	7.90
L	0.025	0.037	0.63	0.95
α	0°	8°	0°	8°

D	INCHES		MILLIMETERS		N
	MIN	MAX	MIN	MAX	
D	0.239	0.249	6.07	6.33	14L
D	0.239	0.249	6.07	6.33	16L
D	0.278	0.289	7.07	7.33	20L
D	0.317	0.328	8.07	8.33	24L
D	0.397	0.407	10.07	10.33	28L

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15 MM (.006").
3. CONTROLLING DIMENSION: MILLIMETERS.
4. MEETS JEDEC MO150.
5. LEADS TO BE COPLANAR WITHIN 0.10 MM.

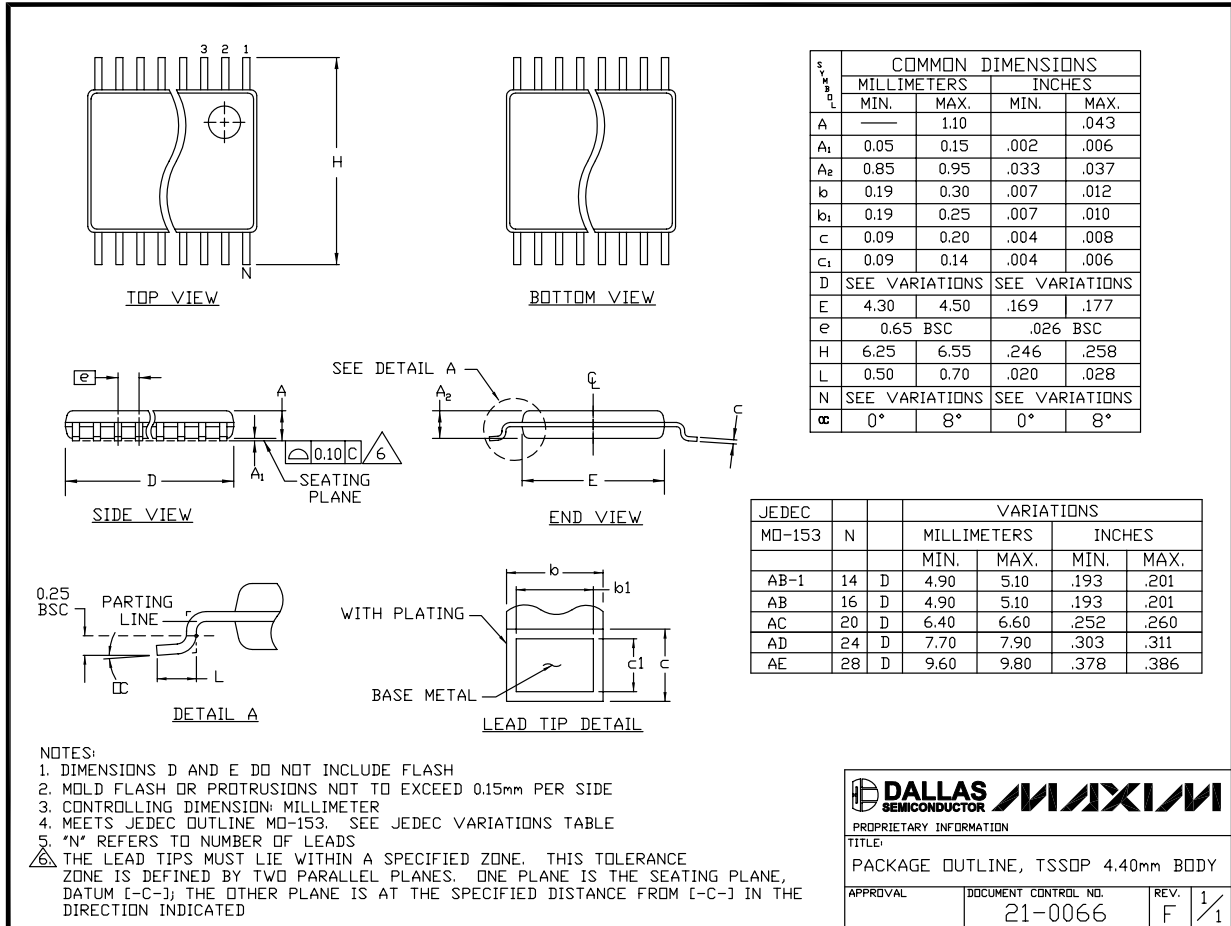
<small>PROPRIETARY INFORMATION</small>		
TITLE: PACKAGE OUTLINE, SSOP, 5.3 MM		
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small> 21-0056	<small>REV.</small> C 1/1

低コスト自動車用 センサ信号コンディショナ

MAX1455

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、www.maxim-ic.com/ja/packagesをご参照下さい。)



販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 25