

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

概要

MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559の評価キット(EVキット)は、完全実装および試験済みの回路基板で、12ビットおよび14ビットのデュアルアナログ-デジタルコンバータ(ADC)のこのファミリの性能評価に必要な部品を装備しています。これらのADCは差動アナログ入力信号を受け付けます。このEVキットは、これらの信号をユーザが提供するシングルエンド入力ソースから生成します。ADCが生成するデジタル出力は、ユーザが用意する高速ロジックアナライザまたはデータ収集システムを使って容易にサンプリングすることができます。このEVキットは2.0V~3.3Vの電源で動作します。

部品選択表

PART	SAMPLING RATE (MSPS)	RESOLUTION (Bits)
MAX12559ETK	96	14
MAX12558ETK	80	14
MAX12557ETK	65	14
MAX12529ETK	96	12
MAX12528ETK	80	12
MAX12527ETK	65	12

部品リスト

DESIGNATION	QTY	DESCRIPTION
C1-C4	0	Not installed (0603)
C5, C6, C11, C13, C14, C16, C17, C28-C32, C45, C46, C57-C60, C62-C65	22	0.1μF ±20%, 10V X5R ceramic capacitors (0402) TDK C1005X5R1A104M
C7-C10	4	5.6pF ±0.5pF, 50V C0G ceramic capacitors (0402) TDK C1005C0G1H5R6D
C12, C21-C27	8	4.7μF ±20%, 6.3V X5R ceramic capacitors (0603) TDK C1608X5R0J475M
C15, C18, C19, C20	4	0.1μF ±20%, 6.3V X5R ceramic capacitors (0201) TDK C0603X5R0J104M

特長

- ◆ 低電圧で低電力動作
- ◆ オプションのクロック整形回路を実装
- ◆ 出力ドライバ内蔵
- ◆ 完全実装および試験済み

型番

PART	TEMP RANGE*	IC PACKAGE
MAX12527EVKIT	0°C to +70°C	68 TQFN-EP**
MAX12528EVKIT	0°C to +70°C	68 TQFN-EP**
MAX12529EVKIT	0°C to +70°C	68 TQFN-EP**
MAX12557EVKIT	0°C to +70°C	68 TQFN-EP**
MAX12558EVKIT	0°C to +70°C	68 TQFN-EP**
MAX12559EVKIT	0°C to +70°C	68 TQFN-EP**

*EVキットのプリント基板の温度範囲のみ

**EP = エクスポーズドパッド

DESIGNATION	QTY	DESCRIPTION
C33-C38, C47, C53	8	220μF ±20%, 6.3V tantalum capacitors (C case) AVX TPSC227M006R0250
C39, C40, C41, C55, C61, C66	6	10μF ±20%, 6.3V X5R ceramic capacitors (0805) TDK C2012X5R0J106M
C42, C43, C44, C56	4	1.0μF ±20%, 10V X5R ceramic capacitors (0603) TDK C1608X5R1A105M
C51, C52	2	0.01μF ±5%, 25V C0G ceramic capacitors (0603) TDK C1608C0G1E103J
C67	1	1.0μF ±20%, 6.3V X5R ceramic capacitor (0402) TDK C1005X5R0J105M

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

部品リスト(続き)

DESIGNATION	QTY	DESCRIPTION
D1	1	Dual Schottky diode (SOT23) Central Semiconductor CMPD6263S Vishay BAS70-04 Diodes Inc. BAS70-04
J1, J2, J7	3	SMA PC mount connectors
J3, J4, J8	3	2-pin headers
J5, J6	2	Dual-row, 40-pin headers (2 x 20)
JU1-JU6	6	3-pin headers
L1-L4	4	EMI filters Murata NFM41PC204F1H3B
R1-R8, R13-R16, R21-R32, R37, R40-R45	0	Not installed (0603)
R9-R12	4	75Ω ±0.5% resistors (0603)
R17-R20	4	110Ω ±0.5% resistors (0603)
R33-R36	0	Not installed (0402)
R38, R39	2	49.9Ω ±1% resistors (0603)
R46, R47	2	100Ω ±1% resistors (0603)
R48	1	10kΩ potentiometer
R49-R52	4	24.9Ω ±0.5% resistors (0402)

DESIGNATION	QTY	DESCRIPTION
RA1-RA8	8	220Ω ±5% resistor arrays Panasonic EXB-2HV-221J
T1-T4	4	1:1 RF transformers Mini-Circuits ADT1-1WT
T5	1	1:2 RF transformer Coilcraft TTWB-2-B
TP1-TP6	6	Test points
U1	1	See the <i>EV Kit Specific Component List</i>
U2, U3	2	Low-voltage 16-bit registers (48-pin TSSOP) Pericom PI74ALVTC16374 or Texas Instruments SN74AVC16374DGGR
U4	1	TinyLogic ULP-A buffer (SC70-5) Fairchild NC7SV125P5
U5	1	TinyLogic ULP-A inverter (SC70-6) Fairchild NC7WV04P6
None	6	Shunts
None	1	MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559 PC board

EVキット固有の部品リスト

EV KIT PART NUMBER	REFERENCE DESIGNATOR	DESCRIPTION
MAX12527EVKIT	U1	Maxim MAX12527ETK (68-pin thin QFN, 10mm x 10mm x 0.8mm)
MAX12528EVKIT		Maxim MAX12528ETK (68-pin thin QFN, 10mm x 10mm x 0.8mm)
MAX12529EVKIT		Maxim MAX12529ETK (68-pin thin QFN, 10mm x 10mm x 0.8mm)
MAX12557EVKIT		Maxim MAX12557ETK (68-pin thin QFN, 10mm x 10mm x 0.8mm)
MAX12558EVKIT		Maxim MAX12558ETK (68-pin thin QFN, 10mm x 10mm x 0.8mm)
MAX12559EVKIT		Maxim MAX12559ETK (68-pin thin QFN, 10mm x 10mm x 0.8mm)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

部品メーカー

SUPPLIER	PHONE	FAX	WEBSITE
AVX	843-946-0238	843-626-3123	www.avxcorp.com
Central Semiconductor	631-435-1110	631-435-1824	www.centralsemi.com
Coilcraft	847-639-6400	847-639-1469	www.coilcraft.com
Diodes Inc.	805-446-4800	805-446-4850	www.diodes.com
Fairchild	888-522-5372	—	www.fairchildsemi.com
Murata	770-436-1300	770-436-3030	www.murata.com
Panasonic	714-373-7366	714-737-7323	www.panasonic.com
Pericom	800-435-2336	408-435-1100	www.pericom.com
TDK	847-803-6100	847-390-4405	www.component.tdk.com
Texas Instruments	972-644-5580	214-480-7800	www.ti.com

注：これらの部品メーカーにお問い合わせする際には、MAX12527、MAX12528、MAX12529、MAX12557、MAX12558、MAX12559を使用していることをお知らせください。

クイックスタート

推奨機器

- DC電源：
 - アナログ(VDD) 3.3V、500mA
 - デジタル(OVDD) 2.0V、50mA
 - バッファ(VLOGIC) 2.0V、100mA
- クロック入力信号用低位相ノイズおよび低ジッタの信号発生器(HP/Agilent 8644Bなど)
- アナログ信号入力用低位相ノイズの2台の信号発生器(HP/Agilent 8644Bなど)
- ロジックアナライザまたはデータ収集システム(HP/Agilent 16500Cなど)
- 入力信号およびクロック信号用の狭帯域アナログバンドパスフィルタ(Allen Avionics、K&L Microwave)
- デジタルマルチメータ

手順

このEVキットは、完全実装済みおよび試験済みのプリント回路(PC)基板です。以下の手順に従って基板の動作を確認してください。すべての接続が終了するまでは、電源をオンにしたり信号発生器をイネーブルしたりしないでください。

- 1) ショートプラグが下記の位置に取り付けられていることを確認してください。
 - JU1 (2~3) → 独立したリファレンスモード
 - JU2 (2~3) → ADCアクティブ(パワーダウンモードではない)
 - JU3 (2~3) → 2の補数形式の出力
 - JU4 (1~2) → 差動クロック入力
 - JU5 (2~3) → クロック分周なし
 - JU6 (2~3) → クロック分周なし

- 2) クロック信号発生器をクロックバンドパスフィルタの入力に接続してください。
- 3) クロックバンドパスフィルタの出力をJ7と表示されたSMAコネクタに接続してください。
- 4) アナログ入力信号発生器を所望のアナログバンドパスフィルタの入力に接続してください。最良の結果を得るために、バンドパスフィルタをじかにSMAコネクタに接続して、フィルタとコネクタの間にはケーブルを介在させないでください。
- 5) アナログバンドパスフィルタの出力をJ1とJ2と表示されたSMAコネクタに接続してください。アナログ入力信号はJ3とJ4で監視することができます。バンドパスフィルタ出力とSMAコネクタの間には、ケーブルを接続しないでください。ケーブルを使用する必要がある場合は、できる限り短くするものとします。信号発生器から生じる不要な歪み成分を除去するために、バンドパスフィルタとSMAコネクタの間に3dB~6dBのアッテネータを追加してください。
- 6) デジタルデータをチャンネルAとBから収集するために、ロジックアナライザをヘッダのJ5とJ6に接続してください。ヘッダの接続については、本書の「出力ビット位置」の項をご覧ください。
- 7) 3.3V、500mAの電源をVDDに接続し、そのグランド端子をGNDパッドに接続してください。
- 8) 2.0V、50mAの電源をOVDDに接続し、そのグランド端子をGNDパッドに接続してください。
- 9) 2.0V、100mAの電源をVLOGICに接続し、そのグランド端子をGNDパッドに接続してください。
- 10) VCLKパッドを対応するGNDパッドに短絡してください。
注：VCLKが必要なのは、データコンバータがシングルエンドクロックモードで動作しているときだけです。詳細については、本書の「シングルエンドクロック動作の場合のEVキットの設定」の項をご覧ください。

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

- 11)すべての電源をオンにしてください。
- 12)信号発生器をイネーブルしてください。
- 13)クロック信号発生器を、希望するクロック周波数に設定してください。各EVキットの適正な周波数設定については、「部品選択表」をご覧ください。クロック信号発生器の振幅は、EVキットのSMA入力に16dBmの信号を十分に供給し得るものとします。直列接続されたフィルタ(ステップ2)と相互接続ケーブルに起因する挿入損失は、EVキットの入力に電力の減少として現われます。信号発生器の振幅を設定するときは、これらの損失を考慮してください。
- 14)アナログ入力信号発生器の出力を、希望する試験周波数に設定してください。この発生器が発生する信号の振幅は、EVキットのSMA入力に測定した場合に7.5dBmを上回らないものとします。直列接続されたフィルタ(ステップ5)と相互接続ケーブルに起因する挿入損失は、EVキットの入力に電力の減少として現われます。信号発生器の振幅を設定するときはこの損失を考慮してください。3dB~6dBのアッテネータによる減衰も考慮してください。
- 15)すべての信号発生器は、互いに位相がロックするものとします。
- 16)ロジックアナライザをイネーブルしてください。
- 17)ロジックアナライザを使ってデータを収集してください。

詳細

このEVキットは、完全実装および試験済みの回路基板で、MAX12527、MAX12528、MAX12529、MAX12557、MAX12558、またはMAX12559の性能評価に必要な部品を装備しています。

このADCは差動アナログ入力信号を受け付けますが、内蔵のトランス(T1~T4)は、利用し易いシングルエンドソース出力を必要な差動信号に変換します。ADCの入力信号は、差動オシロスコープのプロンプを使ってヘッダのJ3とJ4で測定することができます。

出力ドライバ(U2とU3)は、データコンバータの出力信号をバッファします。EVキットのデジタル出力はヘッダのJ5とJ6で得られます。

このEVキットは、ADCのこのファミリの性能が最適となるように4層プリント基板として設計されています。アナログ、デジタル、クロック、およびバッファの各電源プレーンを分離することで、アナログ信号とデジタル信号のノイズ結合が最小限に抑えられています。アナログとクロックの各入力には、100Ωの差動マイクロストリップ伝送ラインが使用されています。また、すべてのデジタル出力に50Ωのマイクロストリップ伝送ラインが使用されています。レイアウトに依存する入力信号スキューを最小にするために、100Ωの差

動入力ラインのトレース長は、千分の数インチ以内に合わせられています。

電源

最良の性能を得るためには、EVキットは、独立したアナログ、デジタル、クロック、およびバッファの各電源を必要とします。コンバータのアナログ(VDD)部とデジタル(OVDD)部への給電には、3.3Vと2.0Vの個別電源が推奨されます。EVキットの出力バッファ(U2、U3)への給電には、別の2.0V電源(VLOGIC)が使用されます。内蔵クロック回路(VCLK)は3.3V電源から給電されます。VCLK電源は、ADCがシングルエンドクロックモードで動作しているときのみ必要です。詳しくは、「シングルエンドクロック動作の場合のEVキットの設定」の項をご覧ください。

コンバータのパワーダウン

MAX12527、MAX12528、MAX12529、MAX12557、MAX12558、およびMAX12559は、各々アクティブハイのグローバルデバイスパワーダウン端子を備えています。ジャンパJU2はこの機能を設定します。シャントの位置については表1をご覧ください。

表1. パワーダウン用シャントの設定(JU2)

SHUNT POSITION	PD PIN	DESCRIPTION
1-2	OVDD	ADC powered down
2-3*	GND	ADC active (normal operation)

*デフォルトの配置: JU2 (2~3)

クロック

また、データコンバータは、差動またはシングルエンドのいずれかの信号でクロック入力を駆動することができます。MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559 EVキットはこれら両方の方法をサポートしています。

シングルエンド動作では、クロック信号がバッファ(U5)を介してADCに印加されます。差動モードでは、内蔵トランスがユーザによって提供されたシングルエンドアナログ入力を変換して差動アナログ信号を生成し、その後この信号はADCの入力端子に印加されます。

ジャンパJU4はADCのクロック入力を設定します。ジャンパの配置については表2をご覧ください。

表2. クロック選択用シャントの設定(JU4)

SHUNT POSITION	DIFFCLK/ SECLK PIN	DESCRIPTION
1-2*	OVDD	Differential clock mode.
2-3	GND	Single-ended clock mode. See the <i>Configuring the EV Kit for Single-Ended Clock Operation</i> section for further details.

*デフォルトの配置: JU4 (1~2)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

シングルエンドクロック動作の場合の EVキットの設定

MAX12527/MAX12528/MAX12529/MAX12557/
MAX12558/MAX12559 EVキットをシングルエンド
のクロック動作用に設定するためには、クロック回路
を下記のように変更する必要があります。

- 1) R41、R43、およびR44の位置でトレースを切断し
てください。
- 2) 0Ωの抵抗をR40、R42、およびR45の位置に取り
付けてください。
- 3) 49.9Ω ±1%の抵抗をR37の位置に取り付けてください。
- 4) 3.3V電源をVCLKに接続してください(最大10mAの
出力電流をソースすることが可能であること)。この
電源のグランド端子をGNDに接続してください。

シングルエンドクロックの構成では、クロック入力信号
のデューティサイクルの設定にポテンショメータR48を
利用することができます。クロック入力をJ8で測定し、
R48を調整して必要なデューティサイクルを得られるよ
うにしてください。

クロック分周器の制御

MAX12527、MAX12528、MAX12529、MAX12557、
MAX12558、およびMAX12559は、それぞれが1/2
と1/4分周のクロック分周回路(DIV2、DIV4)を内蔵し
ています。ジャンパJU5とJU6はこの回路を設定します。
内部クロック分周器の詳細については、各ADCのデータ
シートを参照してください。ジャンパの配置については
表3をご覧ください。

**表3. クロック分周器用シャントの設定
(JU5、JU6)**

SHUNT POSITION		PIN CONNECTION		DESCRIPTION
JU5	JU6	DIV2	DIV4	
2-3*	2-3*	GND	GND	Normal clock mode
1-2	2-3	OVDD	GND	Divide-by-2 clock mode (DIV2)
2-3	1-2	GND	OVDD	Divide-by-4 clock mode (DIV4)
1-2	1-2	OVDD	OVDD	INVALID

*デフォルトの配置：JU5 (2~3)、JU6 (2~3)

入力信号

このADCファミリは差動アナログ入力信号を受け付けま
すが、このEVキットは、振幅が7.5dBm以下のシングル
エンドアナログ入力信号のみを必要とします。直列接続
されたフィルタと相互接続ケーブルに起因する挿入損失は、
EVキットの入力に電力の減少として現われます。信号
発生器の振幅を設定するときはこの損失を考慮してくだ
さい。内蔵のトランス(T1~T4)は、シングルエンドアナ
ログ入力信号を変換して、推奨される差動アナログ入力信
号をADCの差動入力端子に出力します。

様々な入力周波数に対する アナログ入力回路の最適化

EVキットは、3MHz~400MHzの広い入力周波数範囲
にわたって優れたAC性能が得られるように設計されて
います。この機能は、部品C7~C10とR49~R52を
調整することによってさらに最適なものになります。
具体的な入力周波数範囲に対する適切な部品の値につ
いては、表4をご覧ください。

表4. AC性能を最適化する場合の部品選択

INPUT FREQUENCY RANGE (MHz)	C7-C10 COMPONENT VALUES (pF)	R49-R52 COMPONENT VALUES (Ω)
3 to 400*	5.6	25
< 10	12 to 22	0
10 to 125	12	25 to 50
> 125	5.6 to 12	0

*デフォルトのEVキットの構成

リファレンス

MAX12527、MAX12528、MAX12529、MAX12557、
MAX12558、およびMAX12559には、多くのリファ
レンス動作モードがあります。EVキットのデフォルト
の構成では、ADC内部の2.048Vレファレンス出力がリ
ファレンス入力に接続されます。この場合、コンバータは、
この入力からREFN、REFP、およびCOMの各電圧を生
成します(詳細については、各ADCのデータシートを参照
してください)。

ユーザが用意したリファレンスを使用する場合は、R33
の位置でトレースを切断し、必要な外部リファレンスを
REFINパッドに接続してください。一方、このEVキット
では、分圧された内部リファレンスの値を使用するよう
に構成することもできます。必要なリファレンス電圧が
2.048V以下の場合、R33の位置でトレースを切断し、
抵抗をR33とR34の位置に取り付けてください。これら
の抵抗値は次式から計算してください。

$$R34 = \frac{V_{REF}}{V_{REFOUT}} \times R_T$$

$$R33 = R_T - R34$$

ここで、

V_{REF} = 必要なリファレンス電圧

V_{REFOUT} = ADCの2.048Vの内部リファレンス電圧

R_T = ADCの最小リファレンス抵抗 $\approx 10k\Omega$

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

共有リファレンスモード

2つの入力チャンネル間のアイソレーションを最大にするために、MAX12527、MAX12528、MAX12529、MAX12557、MAX12558、およびMAX12559は2つの独立したリファレンスを備えています。チャンネル間の整合性を高めるために、ADCのこのファミリには、両入力チャンネルが同じリファレンスを共有するモードを設けてあります。ジャンパJU1はこの共有リファレンス機能を制御します。必要なジャンパの配置については、表5をご覧ください。

表5. 共有リファレンスモードでのシャントの設定(JU1)

SHUNT POSITION	SHREF PIN	DESCRIPTION
1-2	OVDD	Shared reference mode. Install 0Ω resistors at locations R35 and R36.
2-3*	GND	Independent reference mode. Remove any component at locations R35 and R36.

*デフォルトの配置：JU1 (2~3)

代替リファレンスモード

MAX12527、MAX12528、MAX12529、MAX12557、MAX12558、およびMAX12559は、これらのREFP、REFN、およびCOMの各電圧をREFIN入力から生成します。これらの生成電圧を無効にするためには、以下の基板変更を行ってください。

- 1) R33の位置でトレースを切断してください。
- 2) 抵抗R34を取り外してください(デフォルトでは取り付けられていません)。
- 3) REFINパッドをGNDに接続してください。
- 4) 必要な電圧をテストポイントTP1~TP6に加えてください。

テストポイントの接続の詳細については、表6をご覧ください。

表6. リファレンステストポイントの接続

TEST POINT	CONNECTION	DESCRIPTION
TP1	COMA	Common-mode voltage for channel A.
TP2	COMB	Common-mode voltage for channel B.
TP3	REFPA	Positive voltage reference terminal for channel A.
TP4	REFNA	Negative voltage reference terminal for channel A.
TP5	REFPB	Positive voltage reference terminal for channel B.
TP6	REFNB	Negative voltage reference terminal for channel B.

注：REFP、REFN、およびCOMの各電圧範囲については、各ADCのデータシートを参照してください。

出力信号

MAX12527、MAX12528、およびMAX12529は、変換されたアナログ入力信号を送信する2つの12ビットでパラレルのCMOS対応デジタル出力を備えています。高分解能のMAX12557、MAX12558、およびMAX12559は、変換されたアナログ入力信号を送信する2つの14ビットでパラレルのCMOS対応デジタル出力を備えています。12ビットまたは14ビットのデジタル出力の各組には、データ同期とエラー検出に役立つクロック(CLK)ビットとオーバレンジ(DORA/B)ビットも含まれています。これら12ビットと14ビットのコンバータ出力の構成方法の詳細については、「出力ビット位置」の項をご覧ください。

出力形式

ジャンパJU3を配置して、デジタル出力コードを2の補数またはグレイコードのいずれかに設定してください。ジャンパの配置については表7をご覧ください。

表7. 出力形式用のシャントの設定(JU3)

SHUNT POSITION	G/T Pin	DESCRIPTION
1-2	OVDD	Gray code selected. Digital output format is Gray code.
2-3*	GND	Two's complement selected. Digital output format is two's complement.

*デフォルトの配置：JU3 (2~3)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

出力ビットの位置

2個のドライバ(U2とU3)は、個々のADCのデジタル出力をバッファします。これらのドライバは大きい容量性負荷を駆動することができ、こうした負荷は、ロジックアナライザの接続部に存在する可能性があります。バッファの出力は、40ピンのヘッダのJ5とJ6に接続されます。ヘッダのJ5とJ6のビット位置については、表8 (14ビットADC)および表9 (12ビットADC)をご覧ください。

注：EVキットのプリント基板上のシルクスクリーンマークは、MAX12557、MAX12558、およびMAX12559の場合の端子のマーキングを示します。これらの端子マーキングはMAX12527、MAX12528、またはMAX12529には適用されません。表9に示す接続に従ってください。

表8. 出力ビット位置(MAX12557、MAX12558、MAX12559、14ビットデュアルADC)

SIGNAL	CHANNEL		DESCRIPTION
	A	B	
D0	J5-37	J6-37	Data Bit 0 (LSB)
D1	J5-35	J6-35	Data Bit 1
D2	J5-33	J6-33	Data Bit 2
D3	J5-31	J6-31	Data Bit 3
D4	J5-29	J6-29	Data Bit 4
D5	J5-27	J6-27	Data Bit 5
D6	J5-25	J6-25	Data Bit 6
D7	J5-23	J6-23	Data Bit 7
D8	J5-21	J6-21	Data Bit 8
D9	J5-19	J6-19	Data Bit 9
D10	J5-17	J6-17	Data Bit 10
D11	J5-15	J6-15	Data Bit 11
D12	J5-13	J6-13	Data Bit 12
D13	J5-11	J6-11	Data Bit 13 (MSB)
DOR	J5-9	J6-9	Over Range Bit
CLK	J5-3	J6-3	Clock Bit

注：J5のピン1、2、5、6、39、および40とJ6のピン1、2、5、6、7、39、および40はオープンです。表8に示さないその他すべてのピンはGNDに接続されます。

表9. 出力ビット位置(MAX12527、MAX12528、MAX12529、12ビットデュアルADC)

SIGNAL	CHANNEL		DESCRIPTION
	A	B	
N.C.	J5-37	J6-37	N.C.
N.C.	J5-35	J6-35	N.C.
D0	J5-33	J6-33	Data Bit 0 (LSB)
D1	J5-31	J6-31	Data Bit 1
D2	J5-29	J6-29	Data Bit 2
D3	J5-27	J6-27	Data Bit 3
D4	J5-25	J6-25	Data Bit 4
D5	J5-23	J6-23	Data Bit 5
D6	J5-21	J6-21	Data Bit 6
D7	J5-19	J6-19	Data Bit 7
D8	J5-17	J6-17	Data Bit 8
D9	J5-15	J6-15	Data Bit 9
D10	J5-13	J6-13	Data Bit 10
D11	J5-11	J6-11	Data Bit 11 (MSB)
DOR	J5-9	J6-9	Over Range Bit
CLK	J5-3	J6-3	Clock Bit

注：J5のピン1、2、5、6、39、および40とJ6のピン1、2、5、6、7、39、および40はオープンです。表9に示さないその他すべてのピンはGNDに接続されます。

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

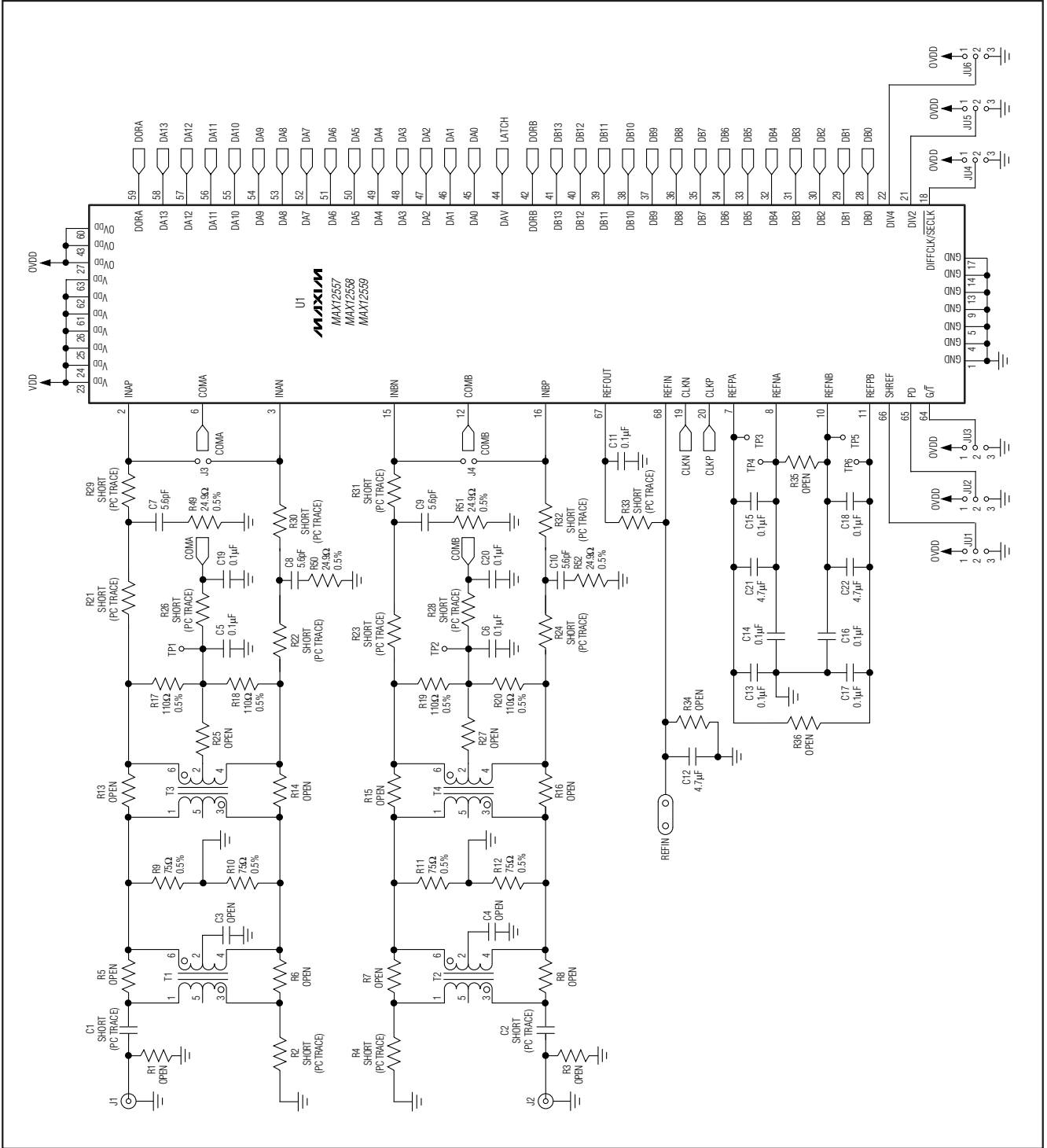


図1. MAX12557/MAX12558/MAX12559 EVキットの回路図(1/4)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

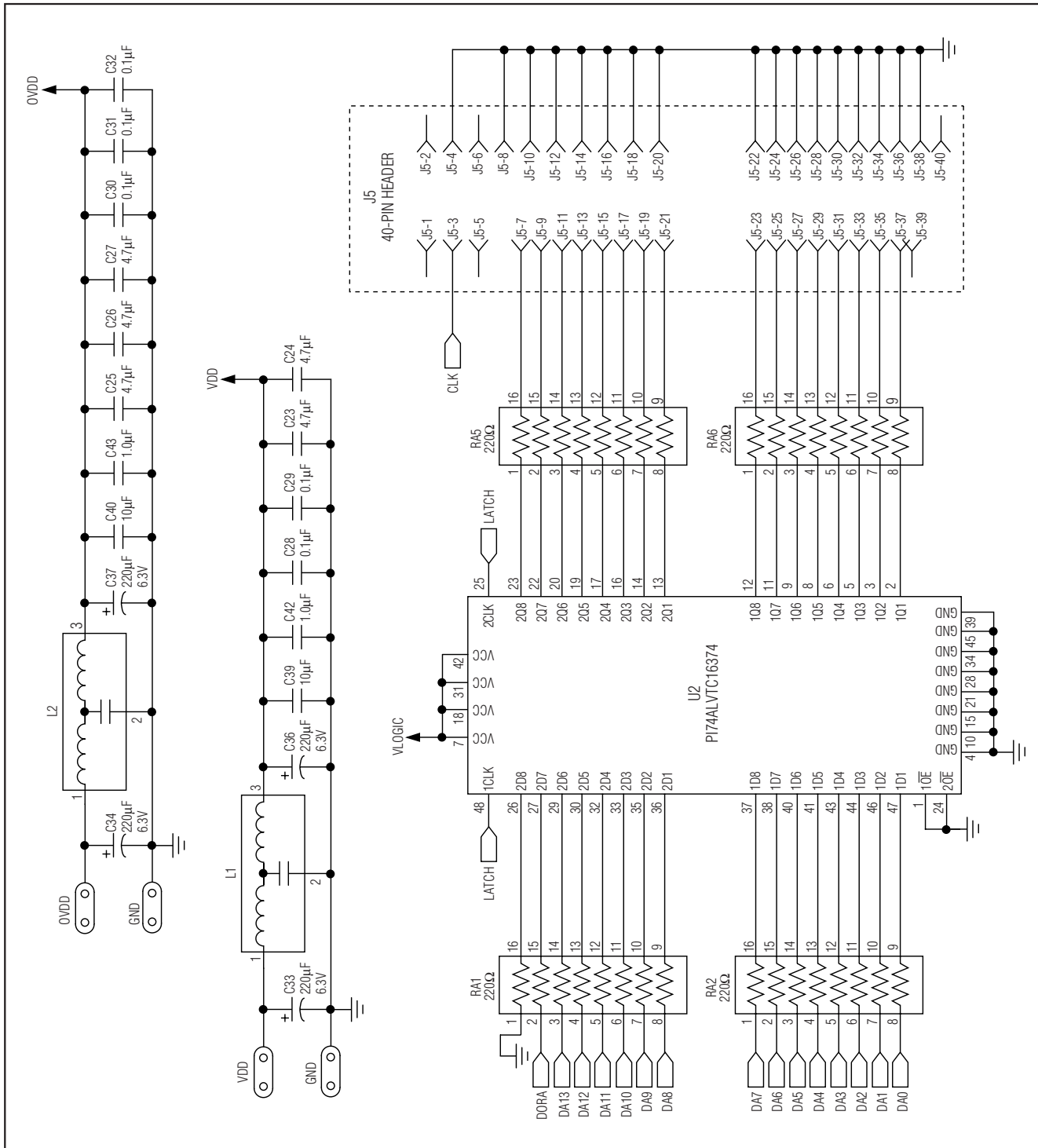


図2. MAX12557/MAX12558/MAX12559 EVキットの回路図(2/4)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

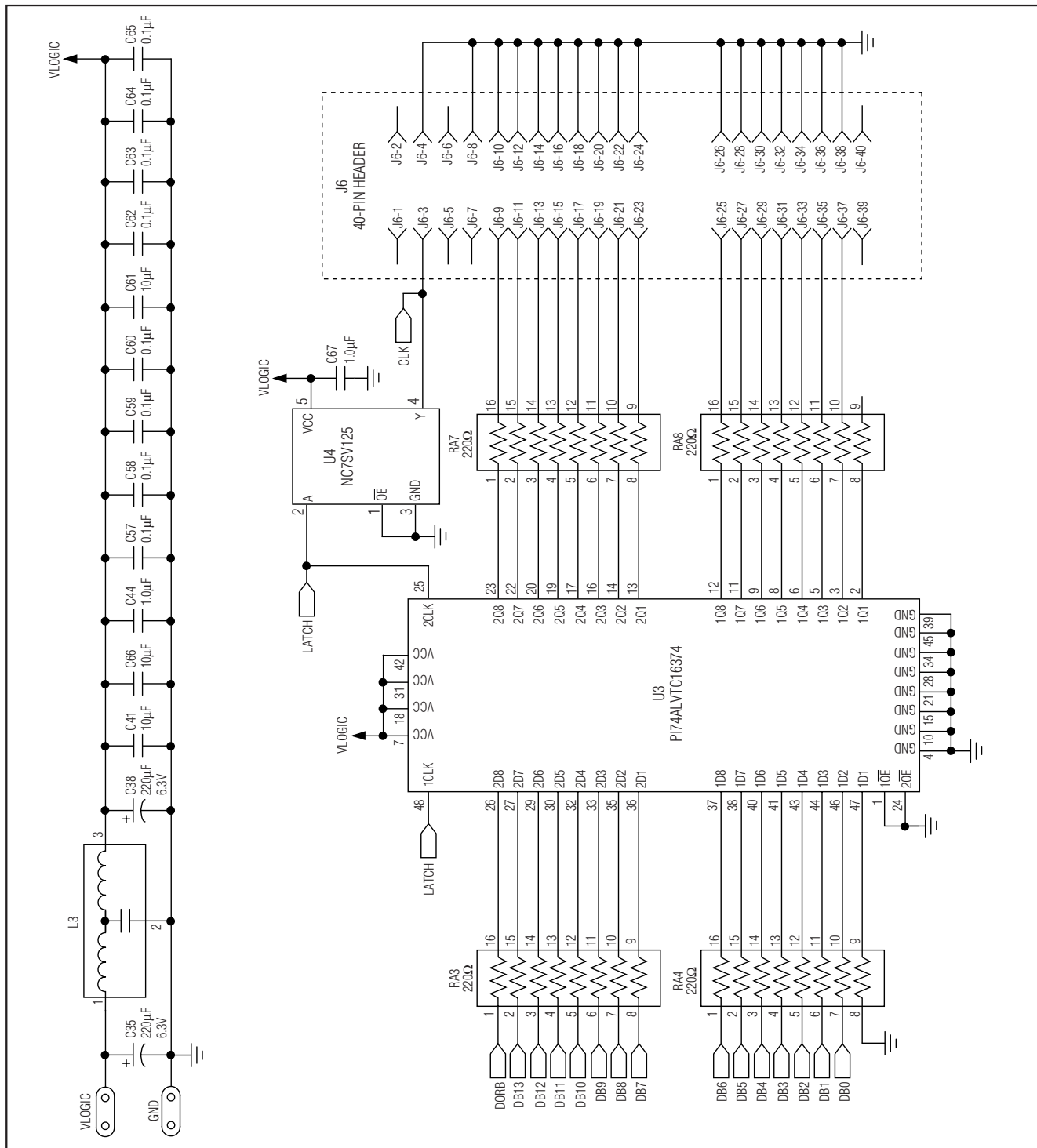


図3. MAX12557/MAX12558/MAX12559 EVキットの回路図(3/4)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

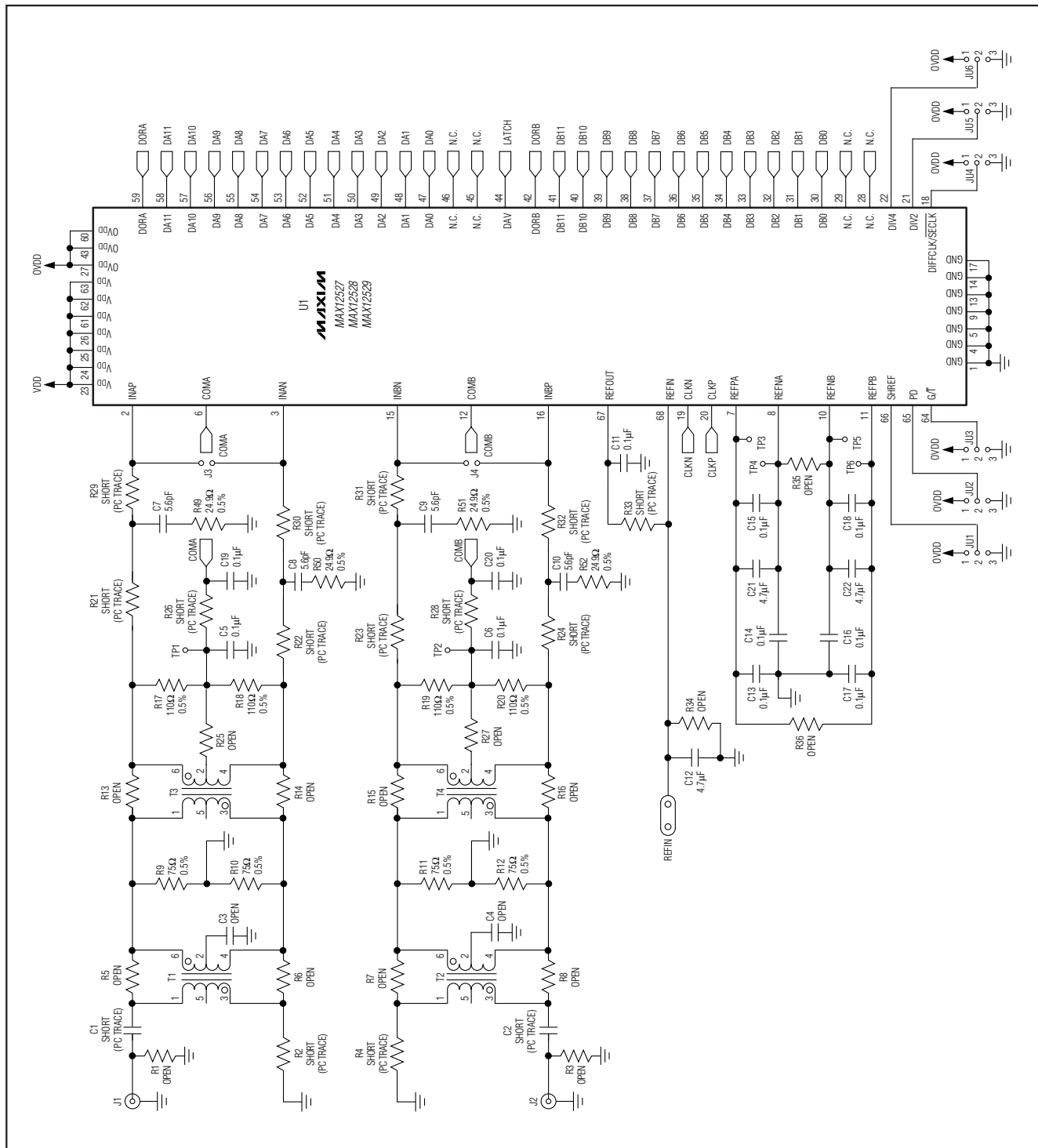


図4. MAX12527/MAX12528/MAX12529 EVキットの回路図(1/4)

Evaluate: MAX12527/28/29/57/58/59

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

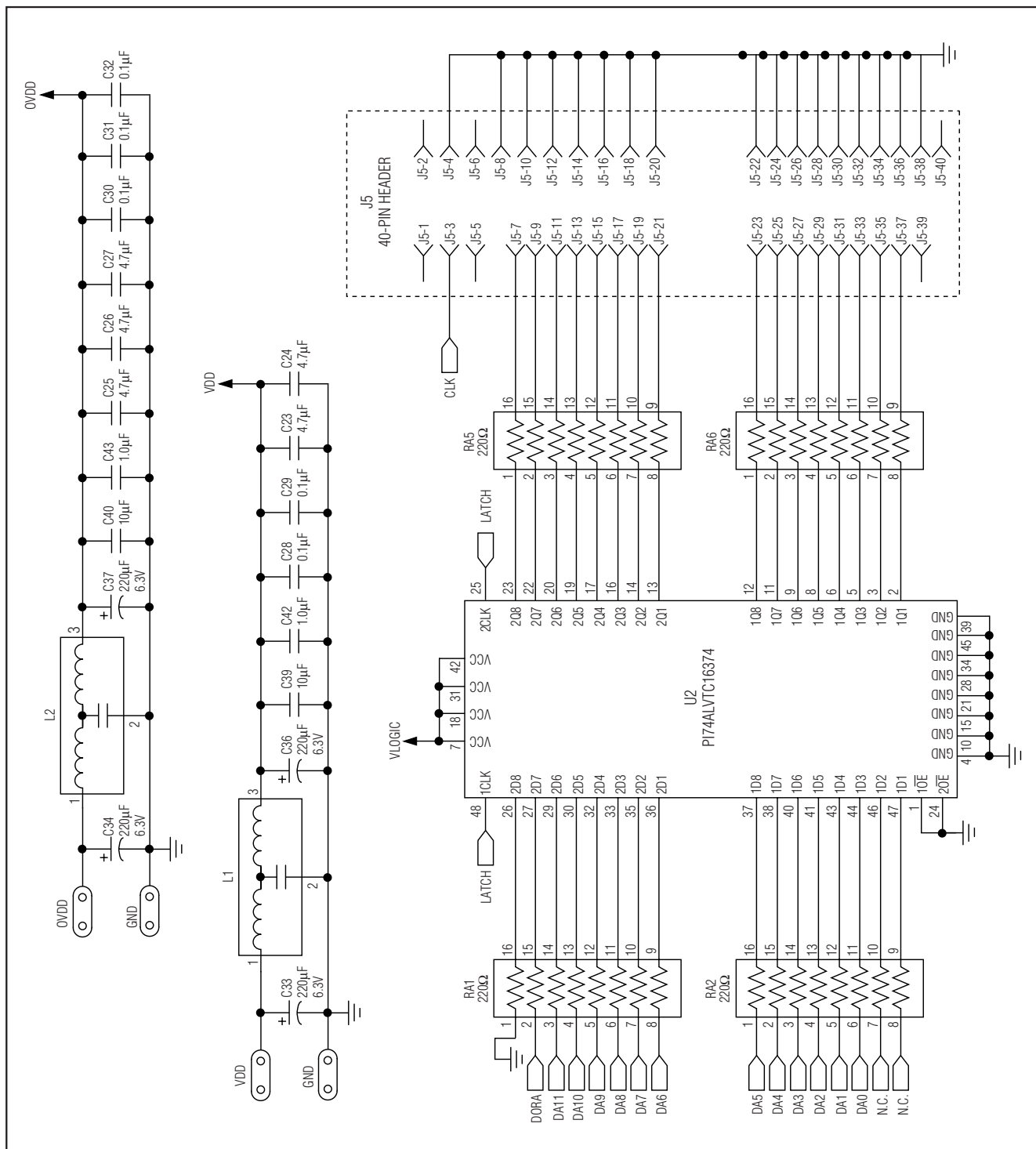


図5. MAX12527/MAX12528/MAX12529 EVキットの回路図(2/4)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

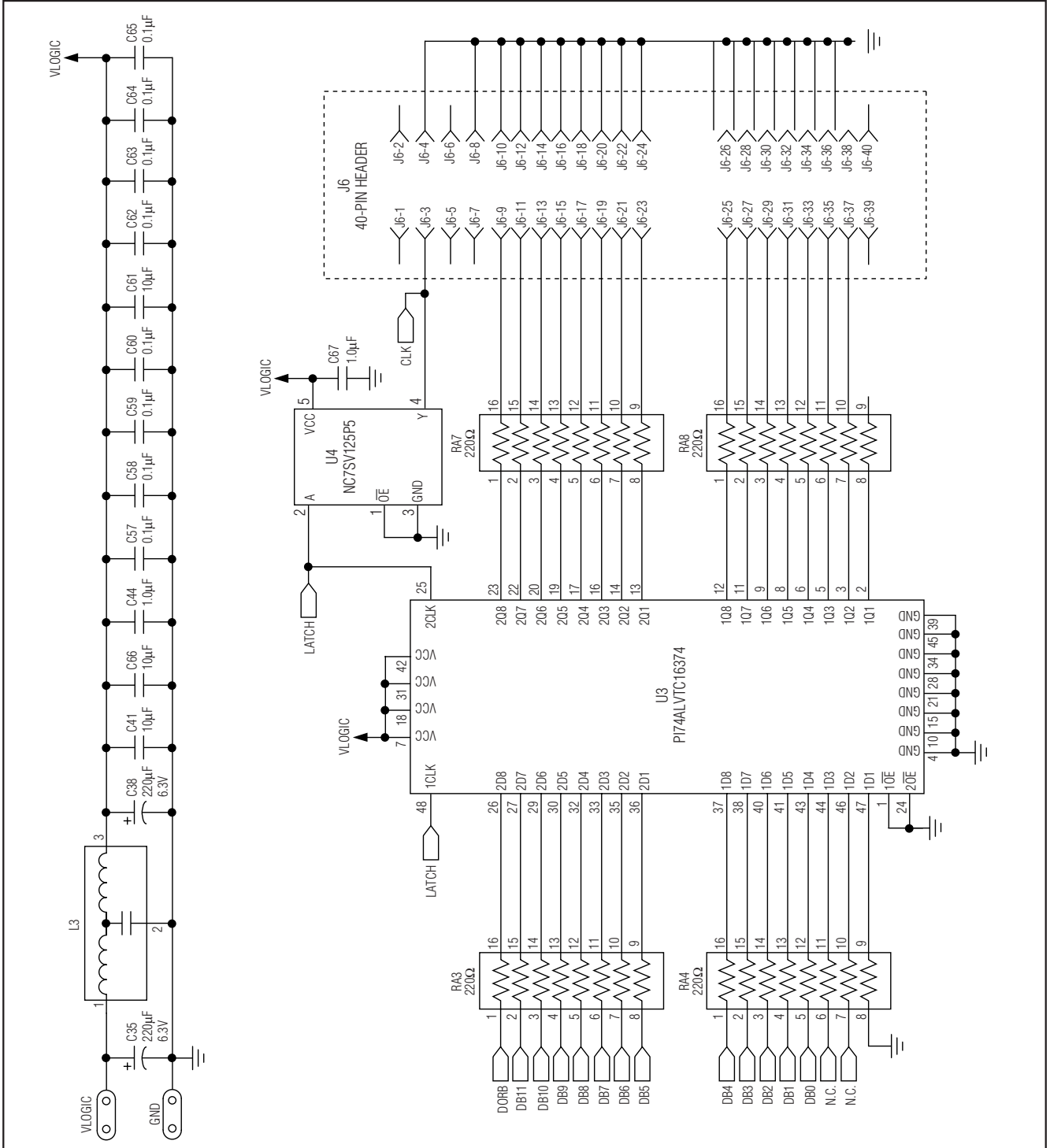


図6. MAX12527/MAX12528/MAX12529 EVキットの回路図(3/4)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

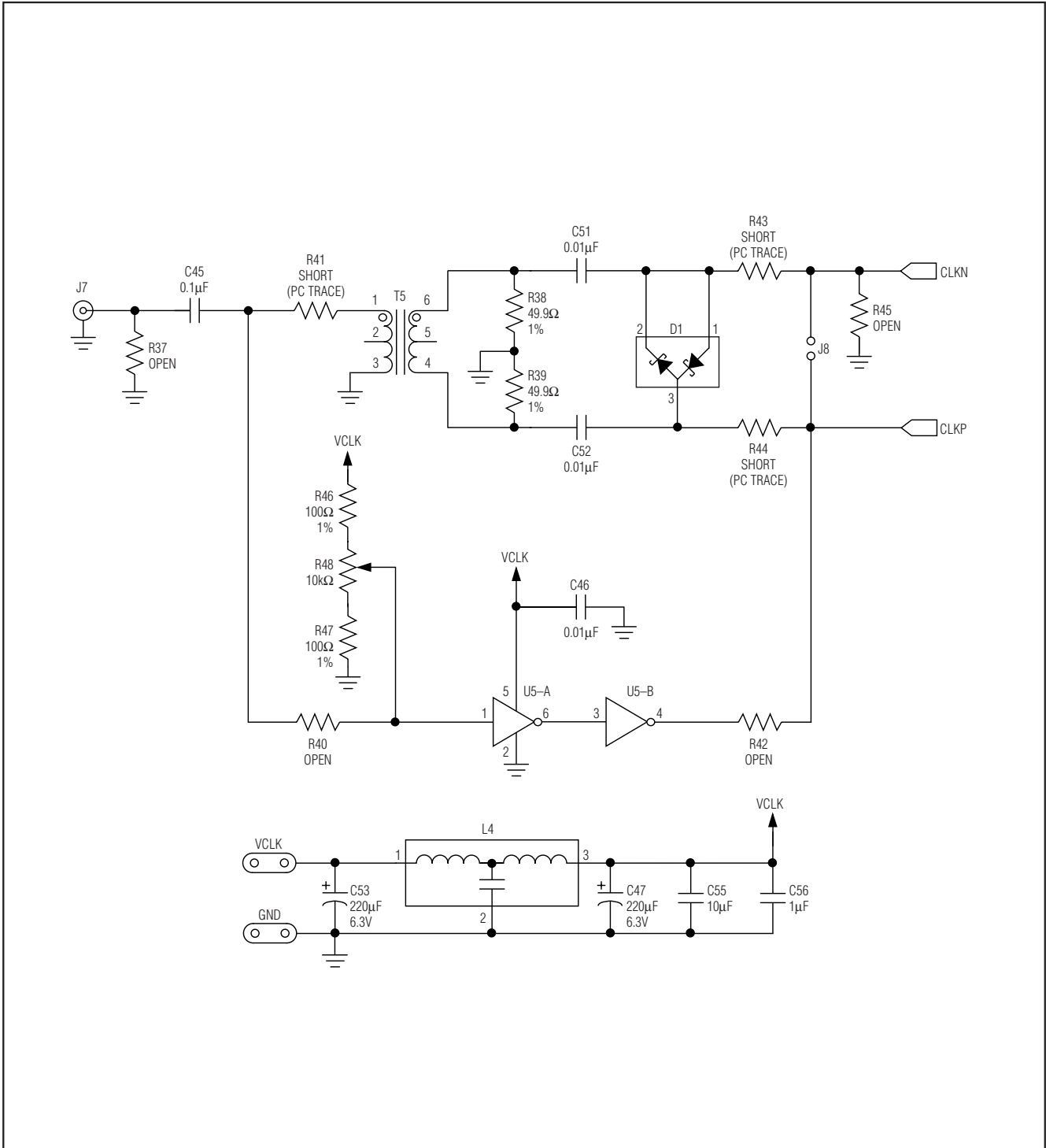


図7. MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559 EVキットの回路図(4/4)

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

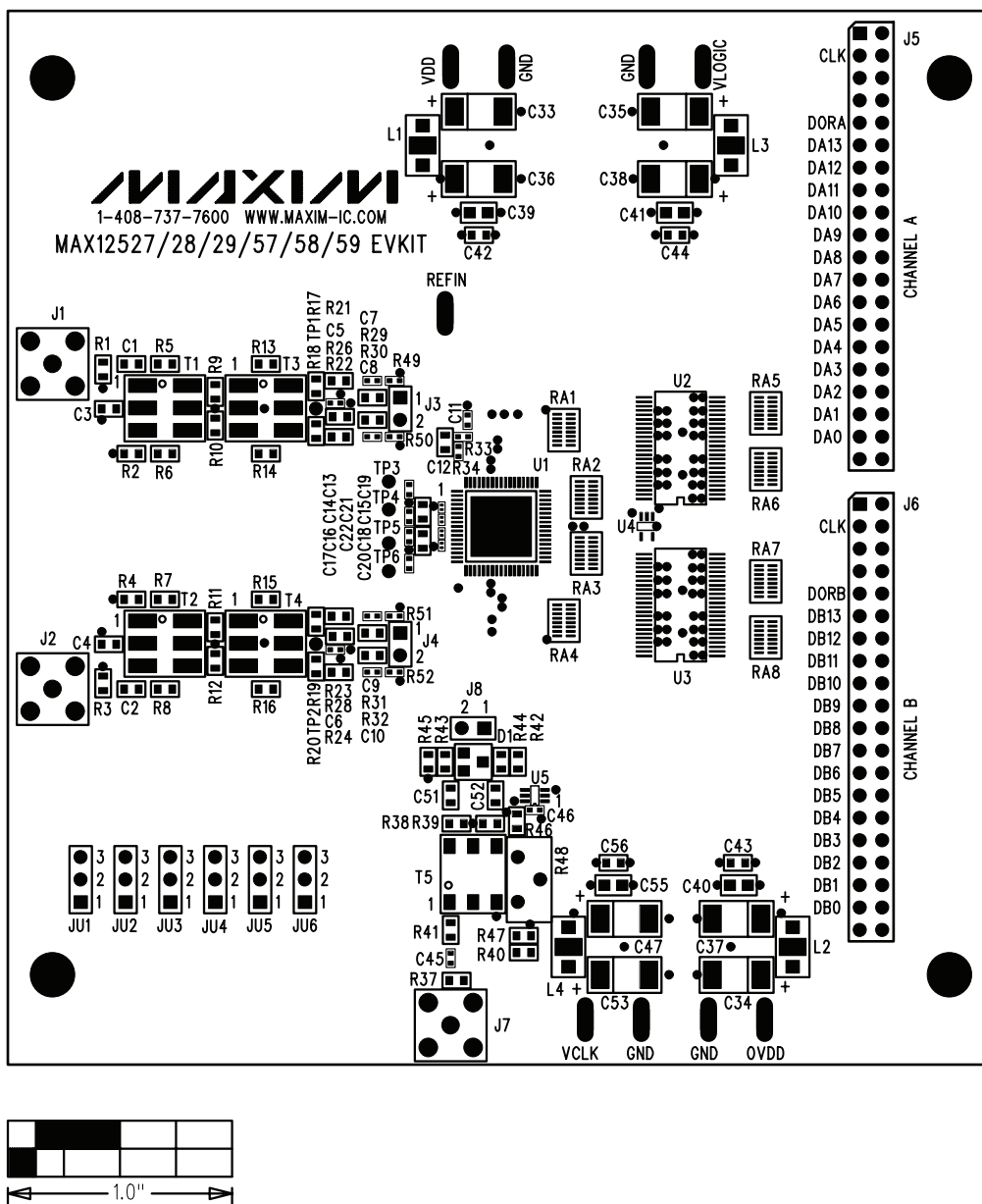


図8. MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559 EVキットの部品配置ガイド—部品面

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

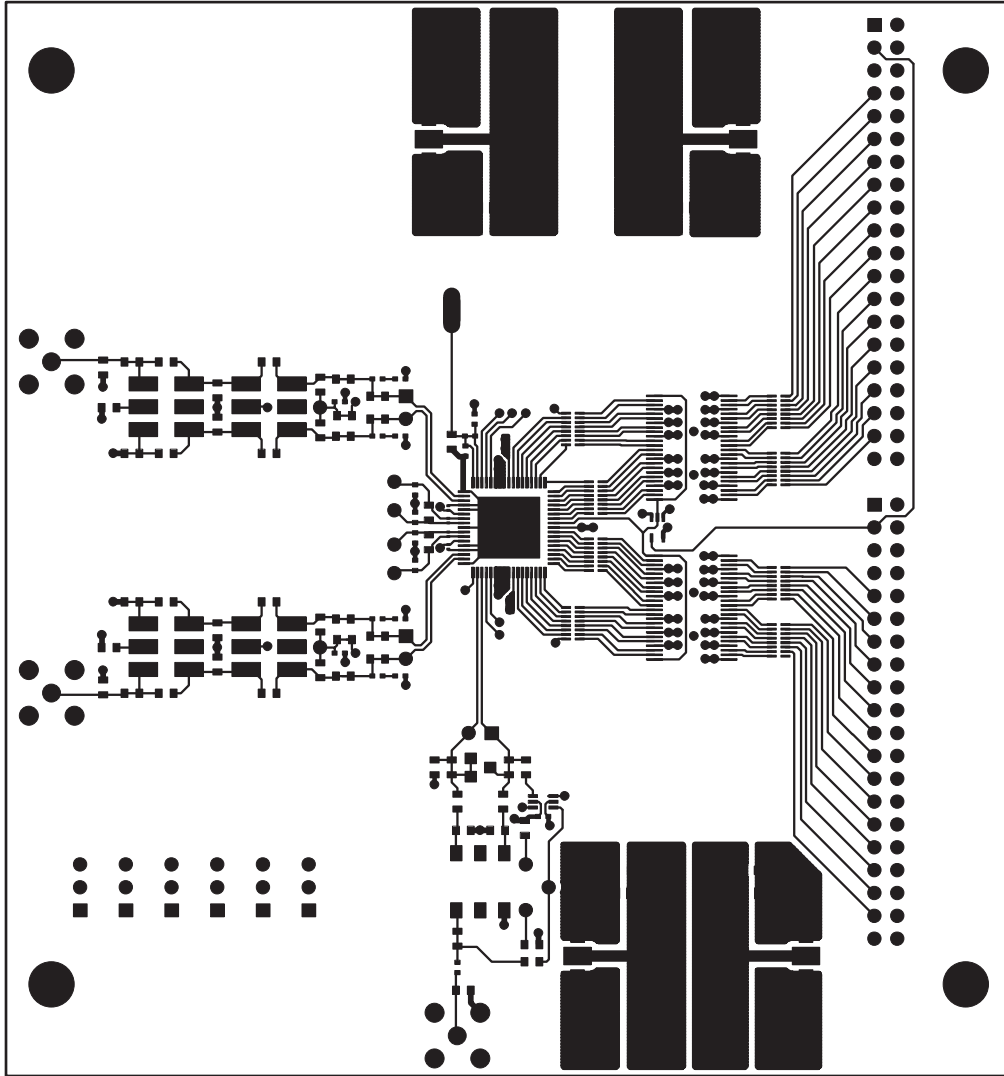


図9. MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559 EVキットのプリント基板レイアウト—部品面

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

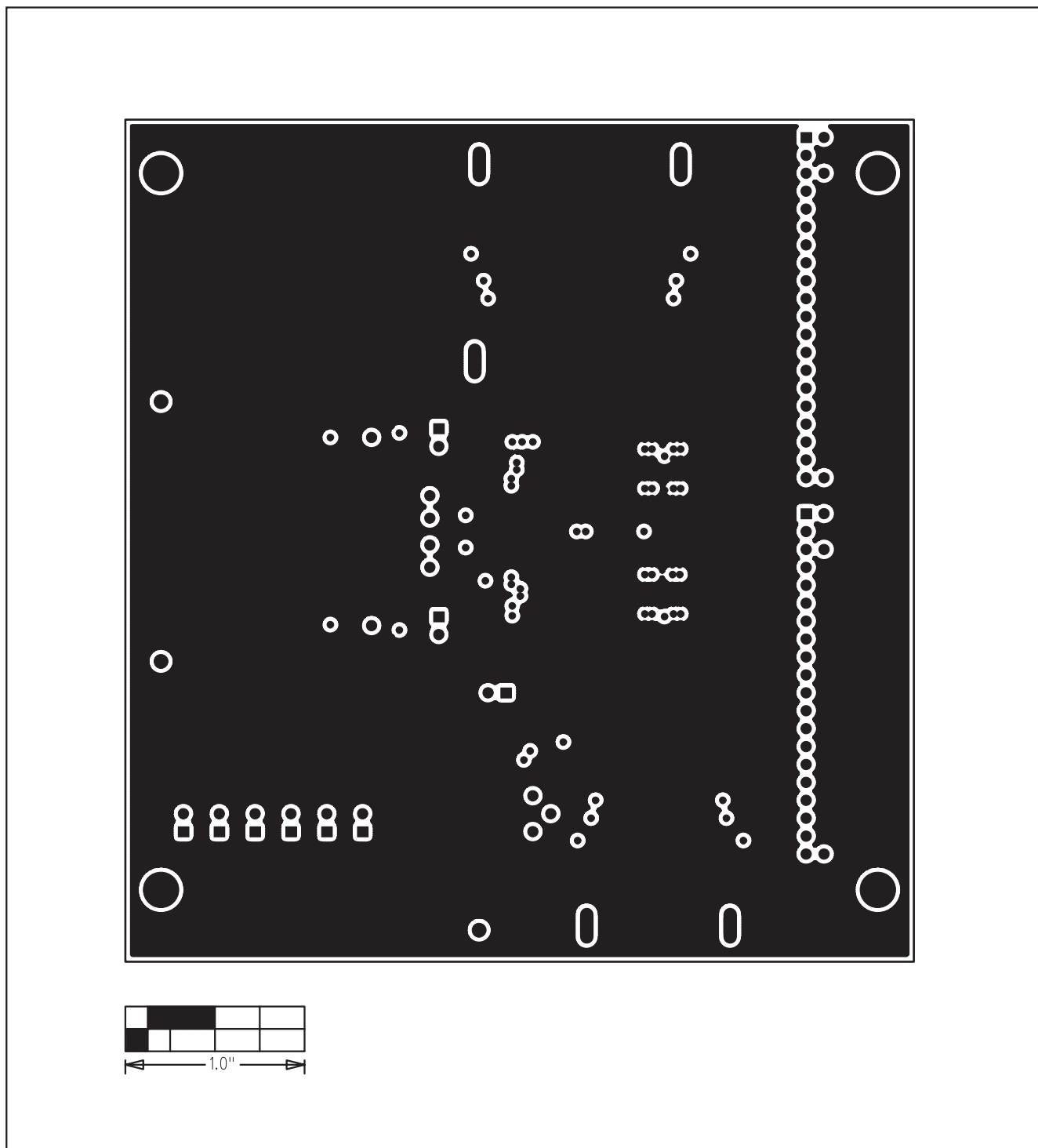


図10. MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559 EVキットのプリント基板レイアウト
(内層2)—グランドプレーン

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

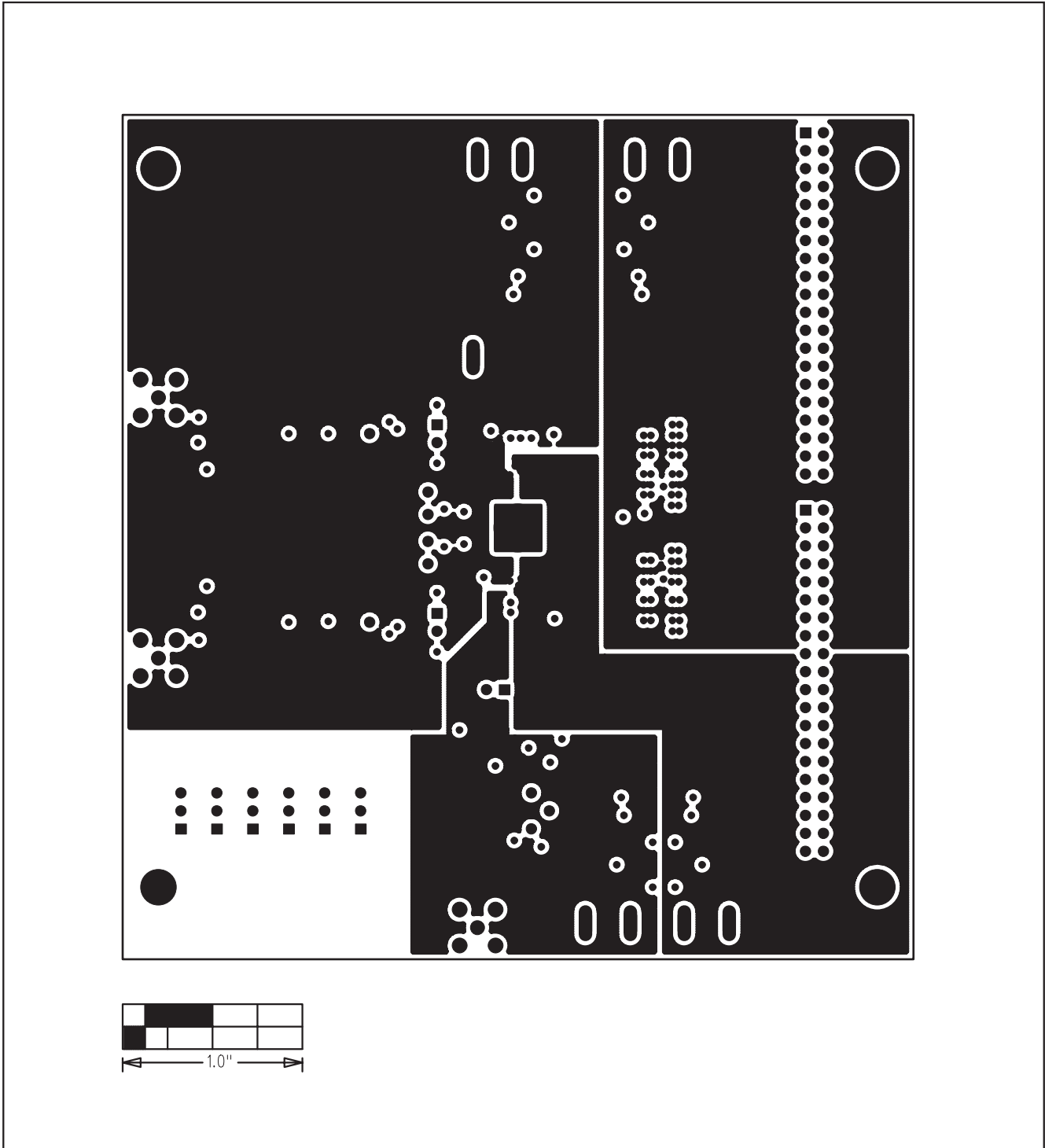


図11. MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559 EVキットのプリント基板レイアウト
(内層3)—電源プレーン

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

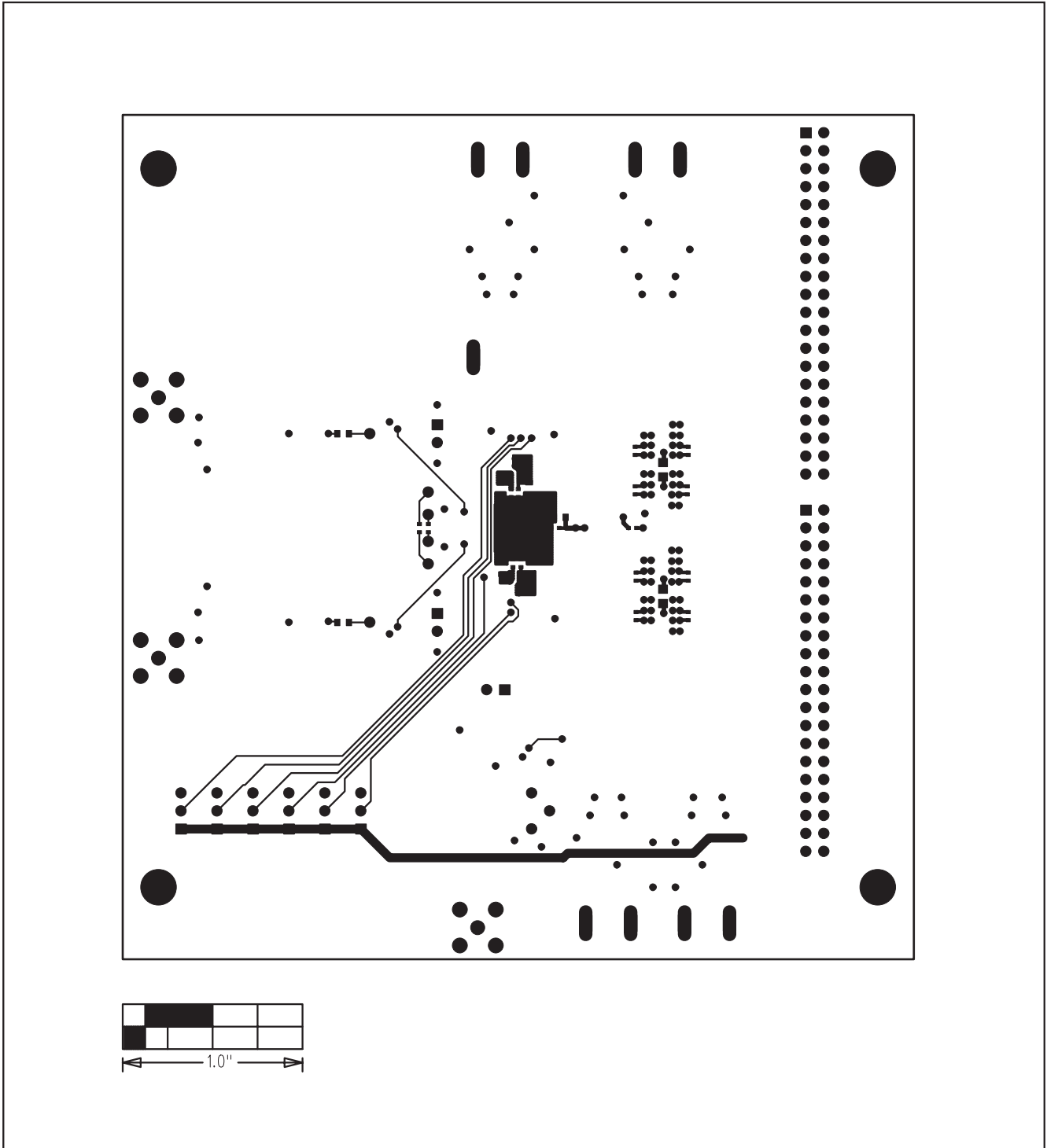


図12. MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559 EVキットのプリント基板レイアウト—半田面

MAX12527/MAX12528/MAX12529/ MAX12557/MAX12558/MAX12559の評価キット

Evaluate: MAX12527/28/29/57/58/59

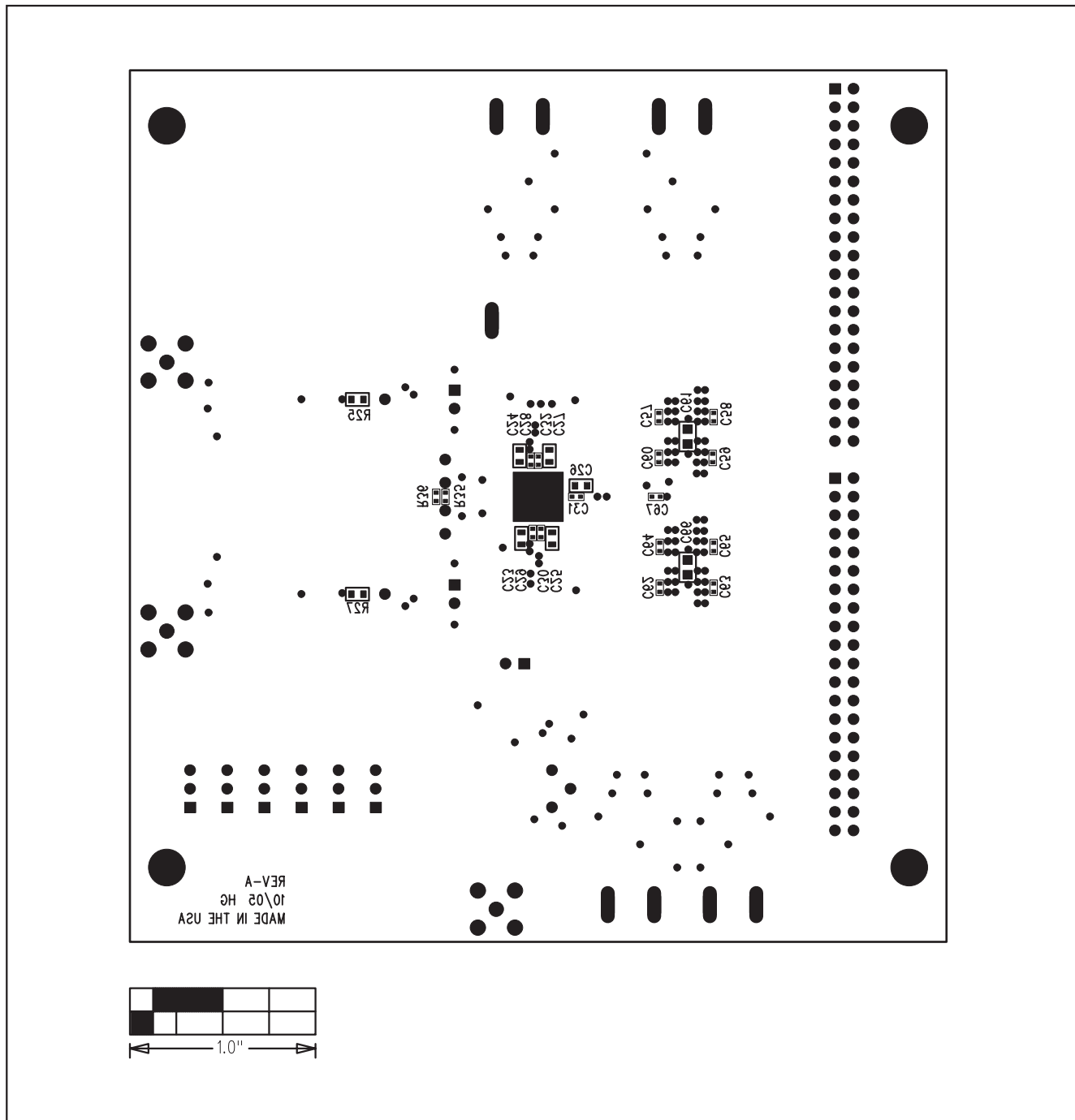


図13. MAX12527/MAX12528/MAX12529/MAX12557/MAX12558/MAX12559 EVキットのプリント基板部品配置ガイド—半田面

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

20 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2005 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.