

# 8ビットCODEC

MAX1102/MAX1103/MAX1104

## 概要

MAX1102/MAX1103/MAX1104は、8ビットCODECで、8ビットアナログデジタルコンバータ(ADC)と8ビットデジタルアナログコンバータ(DAC)の両方を4線ロジックインタフェース付で提供しています。MAX1102/MAX1103は内蔵+2V/+4Vリファレンスにより、良好に安定化された低ノイズリファレンスをADCとDACに提供します。MAX1104は、リファレンスが内部でV<sub>DD</sub>に接続した状態で比率式変換を行います。

MAX1102/MAX1103/MAX1104はマイクロコントローラ(μC)と共に使用する、低コスト、低電力CODECです。本製品は、コンバータを内蔵していない安価なμCの場合でも全体的なシステム性能を維持するため、μC選択の幅が広がります。

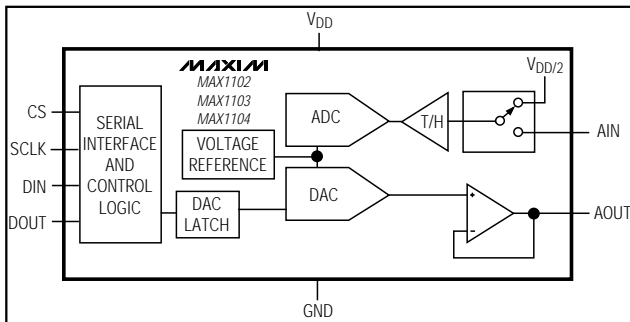
MAX1102は+2.7V~+3.6V単一電源、MAX1103は+4.5V~+5.5V電源、MAX1104は+2.7V~+5.5V電源で動作します。MAX1102/MAX1103はAINの他にも電源監視用のV<sub>DD</sub>モニタを備えています。全てのデバイスが18μAの低消費電流のスタンバイモードを備えています。このモードにおいてはデータコンバータは両方ともディセーブルされますが、リファレンスは動作し続けます。さらに、ADCディセーブル、DACディセーブル及び完全シャットダウン(1μA)の3つのシャットダウンモードがあります。ウェイクアップ時間が10μsと短いため、MAX1102/MAX1103/MAX1104は短いアイドル期間中にもシャットダウンし、また立ち上がるサイクルを行うことができます。

MAX1102/MAX1103/MAX1104は、省スペースの8ピンμMAXパッケージで提供されています。

## アプリケーション

マイクロコントローラ用のアナログI/O  
アナログ機器の信号監視  
録音及び再生

## ファンクションダイアグラム



SPI及びQSPIはMotorola Inc.の商標です。  
MICROWIREはNational Semiconductor Corp.の商標です。  
レイルトゥレイルは日本モトローラの登録商標です。



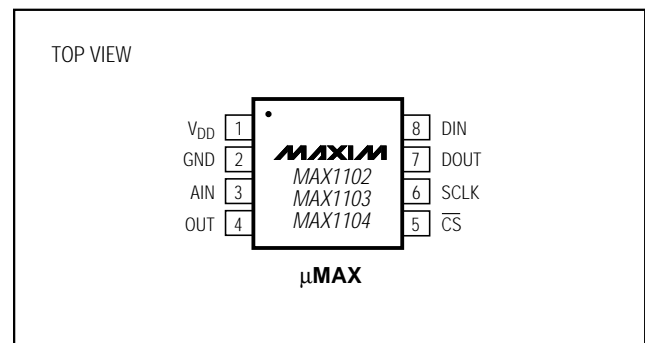
## 特長

- ◆ 8ビットADC
  - INL : ±1 LSB
  - 内蔵トラックアンドホールド
  - SINAD : 48 dB
- ◆ 8ビットDAC
  - INL : ±1 LSB
  - SFDR : 55 dB
- ◆ 内部変換クロック
- ◆ 単一電源動作
  - +2.7V~+3.6V(MAX1102)
  - +4.5V~+5.5V(MAX1103)
  - +2.7V~+5.5V(MAX1104)
- ◆ 低消費電力
  - 0.5mA(25ksps)
  - 1μA(シャットダウンモード)
- ◆ 6MHz 4線SPI™、QSPI™及びMICROWIRE™コンパチブルインタフェース
- ◆ パッケージ : 小型8ピンμMAX
- ◆ 内部電圧リファレンス
  - +2V : MAX1102
  - +4V : MAX1103
- ◆ 電源モニタ(MAX1102/MAX1103)
- ◆ レイルトゥレイル®DAC出力バッファ

## 型番

PART	TEMP. RANGE	PIN-PACKAGE	REFERENCE
MAX1102EUA	-40°C to +85°C	8 μMAX	+2V
MAX1103EUA	-40°C to +85°C	8 μMAX	+4V
MAX1104EUA	-40°C to +85°C	8 μMAX	V <sub>DD</sub>

## ピン配置



# 8ビットCODEC

MAX1102/MAX1103/MAX1104

## ABSOLUTE MAXIMUM RATINGS

V<sub>DD</sub> to GND .....-0.3V to +6V  
 AIN, OUT, DOUT to GND .....-0.3V to (V<sub>DD</sub> + 0.3V)  
 DIN, SCLK, CS to GND .....-0.3V to +6V  
 Continuous Power Dissipation (T<sub>A</sub> = +70°C)  
 8-Pin μMAX (derate 4.1mW/°C above +70°C).....330mW

Operating Temperature Range .....-40°C to +85°C  
 Maximum Junction Temperature .....+150°C  
 Storage Temperature Range .....-65°C to +150°C  
 Lead Temperature (soldering, 10s) .....+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>DD</sub> = +2.7V to +3.6V (MAX1102), V<sub>DD</sub> = +4.5V to +5.5V (MAX1103), V<sub>DD</sub> = +2.7V to +5.5V (MAX1104), f<sub>SCLK</sub> = 6.0MHz (50% duty cycle), R<sub>OUT</sub> = 10kΩ, C<sub>OUT</sub> = 100pF, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>. Typical values are at T<sub>A</sub> = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>ADC DC ACCURACY (Note 1)</b>						
Resolution			8			Bits
Relative Accuracy (Note 2)	INL	All codes		±1/4	±1	LSB
Differential Nonlinearity	DNL	Guaranteed monotonic		±1/4	±1	LSB
Offset Error					±1	LSB
Gain Error (Note 3)		MAX1102/MAX1103			±5	%
		MAX1104			±1	LSB
<b>ADC DYNAMIC SPECIFICATIONS (f<sub>AIN</sub> = 10kHz SINE WAVE. V<sub>AIN</sub> = 0.9 × V<sub>REFp-p</sub>)</b>						
Signal to Noise and Distortion Ratio	SINAD			48		dB
Spurious-Free Dynamic Range	SFDR			59		dB
Total Harmonic Distortion	THD			58		dB
Full-Power Bandwidth				2.5		MHz
ADC Wake-Up Time from Standby		Reference enabled (MAX1102/MAX1103)		3		μs
ADC Wake-Up Time from Full Shutdown		MAX1102/MAX1103			200	μs
		MAX1104			3	
<b>ANALOG INPUT</b>						
Analog Input Voltage	V <sub>AIN</sub>		0		V <sub>REF</sub>	V
Input Resistance	R <sub>IN</sub>			10		MΩ
Input Capacitance	C <sub>IN</sub>			20		pF
<b>VOLTAGE REFERENCE</b>						
Reference Voltage	V <sub>REF</sub>	MAX1102		2		V
		MAX1103		4		
Temperature Coefficient		MAX1102/MAX1103		100		ppm/°C
<b>CONVERSION RATE</b>						
Conversion Time	t <sub>CONV</sub>			24	36	μs
Track/Hold Acquisition Time	t <sub>ACQ</sub>				3.5	μs
Internal Clock Frequency				375		kHz

**ELECTRICAL CHARACTERISTICS (continued)**

( $V_{DD} = +2.7V$  to  $+3.6V$  (MAX1102),  $V_{DD} = +4.5V$  to  $+5.5V$  (MAX1103),  $V_{DD} = +2.7V$  to  $+5.5V$  (MAX1104),  $f_{SCLK} = 6.0MHz$  (50% duty cycle),  $R_{OUT} = 10k\Omega$ ,  $C_{OUT} = 100pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ . Typical values are at  $T_A = +25^\circ C$  unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Throughput Rate		ADC in continuous conversion mode	25			ksp/s
<b>DAC DC ACCURACY</b>						
Resolution			8			Bits
Relative Accuracy (Note 2)	INL			$\pm 1/4$	$\pm 1$	LSB
Differential Nonlinearity	DNL	Guaranteed monotonic		$\pm 1/4$	$\pm 1$	LSB
Offset Error					$\pm 30$	mV
Gain Error (Note 3)		MAX1102/MAX1103			$\pm 5$	%
		MAX1104			$\pm 30$	mV
<b>DAC DYNAMIC SPECIFICATIONS (<math>f_{OUT} = 1kHz</math> SINE WAVE, <math>V_{OUT} = 0.9 \times V_{REFp-p}</math>)</b>						
Spurious-Free Dynamic Range	SFDR			55		dB
Total Harmonic Distortion	THD			53		dB
Small-Signal Bandwidth				1		MHz
Full-Power Bandwidth				72		kHz
DAC Wake-Up Time from Standby (Note 4)		Reference enabled (MAX1102/MAX1103)		10		$\mu s$
DAC Wake-Up Time from Full Shutdown (Note 4)		MAX1102/MAX1103			200	$\mu s$
		MAX1104			10	
<b>DAC OUTPUT</b>						
Full-Scale Swing		MAX1104	0		$V_{DD} - 0.1$	V
Settling Time (Note 5)		Settle to within $\pm 1/2$ LSB		11		$\mu s$
Slew Rate				1.2		V/ $\mu s$
Load Regulation		$R_L$ open to $10k\Omega$ $0 < V_{OUT} < V_{DD} - 0.1V$		0.05		LSB
<b>LOGIC INPUTS AND OUTPUTS (DIN, SLCK, CS)</b>						
Input High Voltage	$V_{IH}$		$V_{DD} \times 0.7$			V
Input Low Voltage	$V_{IL}$			$V_{DD} \times 0.3$		V
Input Current		$V_{LOGIC} = GND$ or $V_{DD}$		$\pm 0.1$	$\pm 5$	$\mu A$
Digital Input Hysteresis				0.5		V
Digital Input Capacitance				15		pF
Output High Voltage	$V_{OH}$	$I_{SOURCE} = 1.0mA$	$V_{DD} \times 0.9$			V
Output Low Voltage	$V_{OL}$	$I_{SINK} = 1.0mA$		$V_{DD} \times 0.1$		V
Three-State Leakage	$I_{LEAK}$				$\pm 5.0$	$\mu A$

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = +2.7V$  to  $+3.6V$  (MAX1102),  $V_{DD} = +4.5V$  to  $+5.5V$  (MAX1103),  $V_{DD} = +2.7V$  to  $+5.5V$  (MAX1104),  $f_{SCLK} = 6.0MHz$  (50% duty cycle),  $R_{OUT} = 10k\Omega$ ,  $C_{OUT} = 100pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ . Typical values are at  $T_A = +25^\circ C$  unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER SUPPLY REQUIREMENTS</b>						
Supply Voltage	$V_{DD}$	MAX1102	2.7		3.6	V
		MAX1103	4.5		5.5	
		MAX1104	2.7		5.5	
Supply Current	$I_{CC}$	ADC on (25ksps), DAC off		0.25	0.5	mA
		ADC off, DAC on ( $V_{DD} = +5.5V$ )		0.4	0.66	
Standby Current		ADC off, DAC off, clock off, reference on		18	35	$\mu A$
Full Shutdown Current		ADC off, DAC off, clock off		1		$\mu A$

## TIMING CHARACTERISTICS (Figures 4a and 4b)

( $V_{DD} = +2.7V$  to  $+3.6V$  (MAX1102),  $V_{DD} = +4.5V$  to  $+5.5V$  (MAX1103),  $V_{DD} = +2.7V$  to  $+5.5V$  (MAX1104),  $f_{SCLK} = 6.0MHz$  (50% duty cycle),  $R_{OUT} = 10k\Omega$ ,  $C_{OUT} = 100pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ . Typical values are at  $T_A = +25^\circ C$  unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Power Up to Reset Complete	$t_9$			40		$\mu s$
$\overline{CS}$ Rise-to-DOUT = High-Z	$t_{10}$				40	ns
$\overline{CS}$ Fall-to-DOUT Valid	$t_{11}$	$R_{DOUT} = 3k\Omega$ , $C_{DOUT} = 50pF$			60	ns
$\overline{CS}$ Fall-to-SCLK Rise	$t_3$		15			ns
SCLK Fall-to- $\overline{CS}$ Rise	$t_8$		25			ns
DIN-to-SCLK Setup Time	$t_4$		10			ns
DIN-to-SCLK Hold Time	$t_5$		15			ns
SCLK Fall to DOUT Valid	$t_6$	$R_{DOUT} = 3k\Omega$ , $C_{DOUT} = 50pF$			70	ns
SCLK Maximum Frequency	$f_{SCLK}$				6	MHz
SCLK Pulse Width High	$t_{CH}$		60			ns
SCLK Pulse Width Low	$t_{CL}$		70			ns

**Note 1:** MAX1102/MAX1104 tested with  $V_{DD} = +3V$ . MAX1103 tested with  $V_{DD} = +5V$ .

**Note 2:** Relative accuracy is the deviation of the analog value at any code from its theoretical value after the gain error and offset error have been nulled.

**Note 3:** Gain error calculation is referenced to the ideal FS output. Gain error for the MAX1102/MAX1103 also includes reference initial accuracy error.

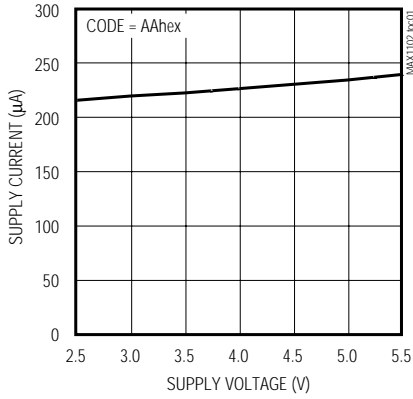
**Note 4:** Wake-up time is the time it takes for the DAC output to settle to within  $\pm 1/2$  LSB of the FS value after a power-up command.

**Note 5:** Output settling time is measured by taking the DAC from code 00hex to FFhex.

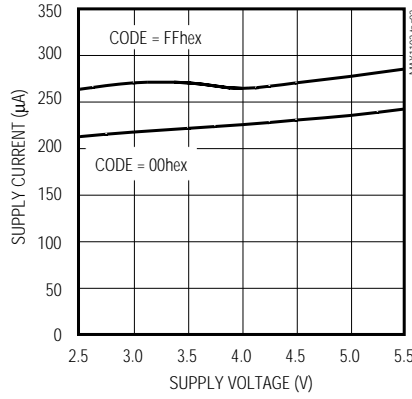
## 標準動作特性

( $V_{DD} = +3.0V$  (MAX1102),  $V_{DD} = +5V$  (MAX1103),  $f_{SCLK} = 6.0MHz$  (50% duty cycle),  $R_{OUT} = 10k\Omega$ ,  $C_{OUT} = 100pF$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

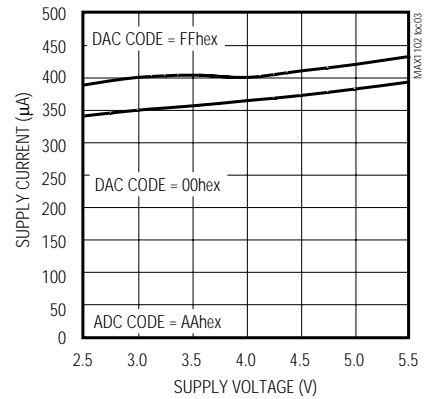
**SUPPLY CURRENT vs. SUPPLY VOLTAGE  
(ADC ENABLED, DAC DISABLED)**



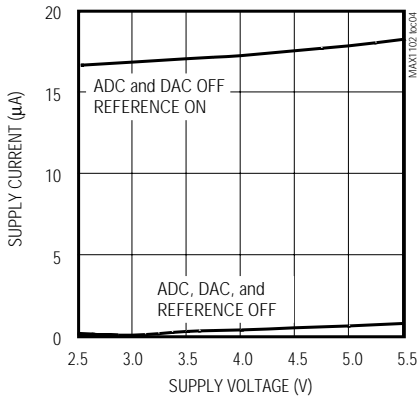
**SUPPLY CURRENT vs. SUPPLY VOLTAGE  
(DAC ENABLED, ADC DISABLED)**



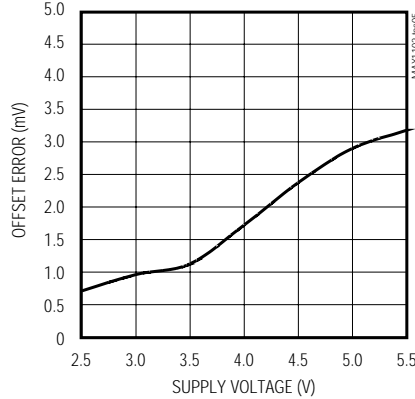
**SUPPLY CURRENT vs. SUPPLY VOLTAGE  
(ADC ENABLED, DAC ENABLED)**



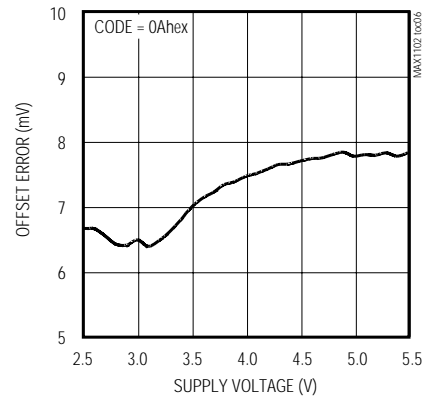
**SHUTDOWN SUPPLY CURRENT vs.  
SUPPLY VOLTAGE**



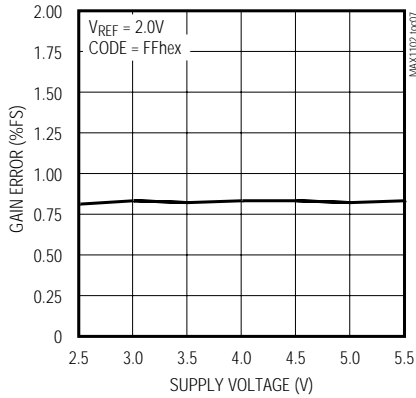
**ADC OFFSET ERROR vs.  
SUPPLY VOLTAGE**



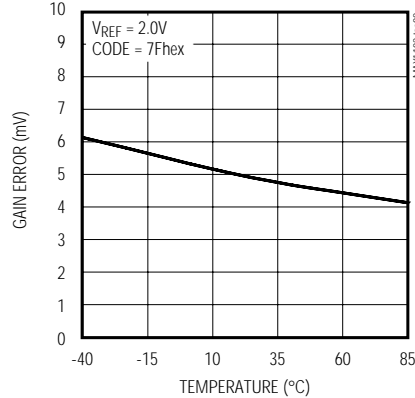
**DAC OFFSET ERROR  
vs. SUPPLY VOLTAGE**



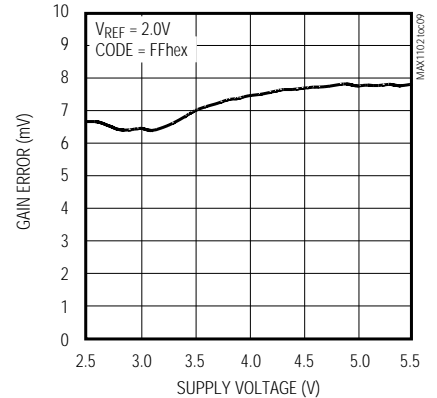
**ADC GAIN ERROR  
vs. SUPPLY VOLTAGE**



**ADC GAIN ERROR vs. TEMPERATURE**

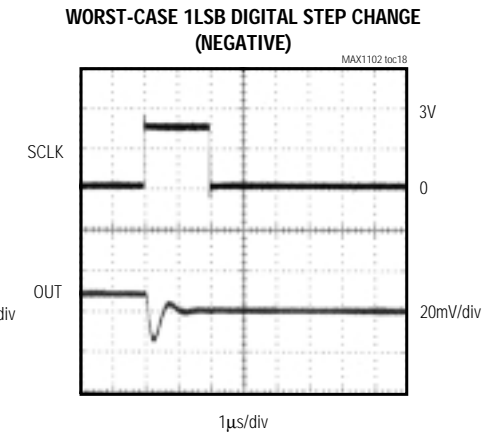
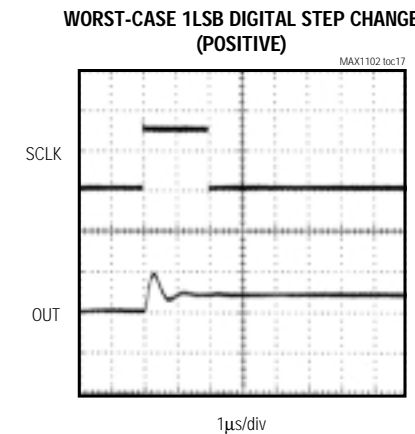
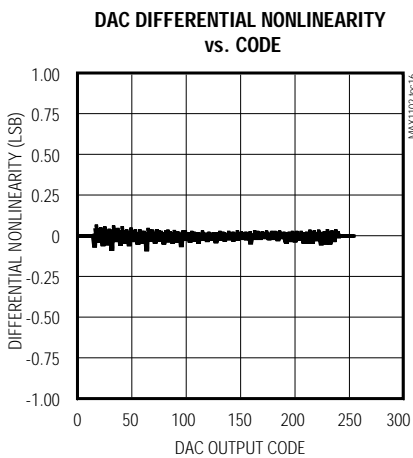
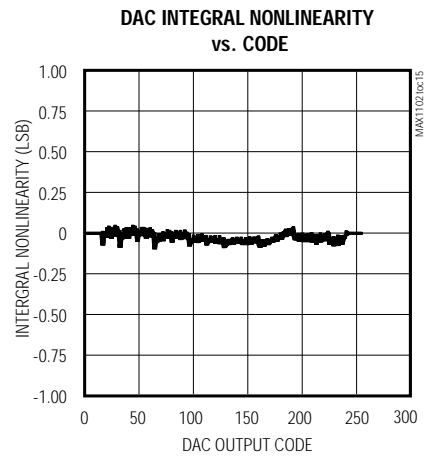
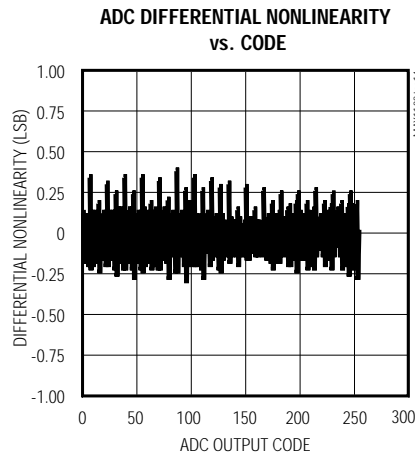
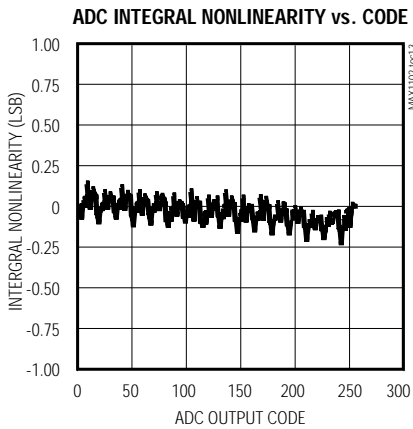
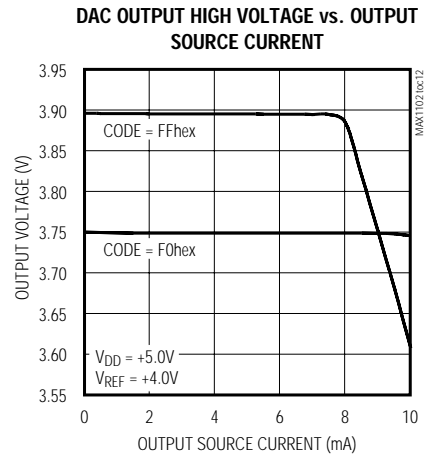
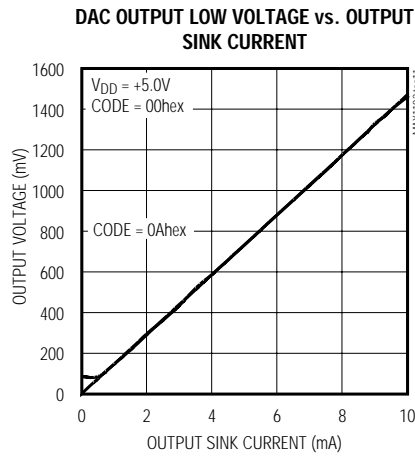
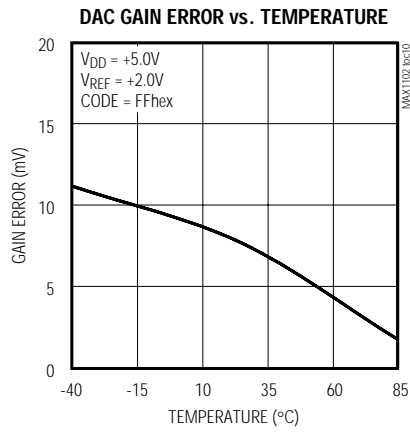


**DAC GAIN ERROR vs. SUPPLY VOLTAGE**



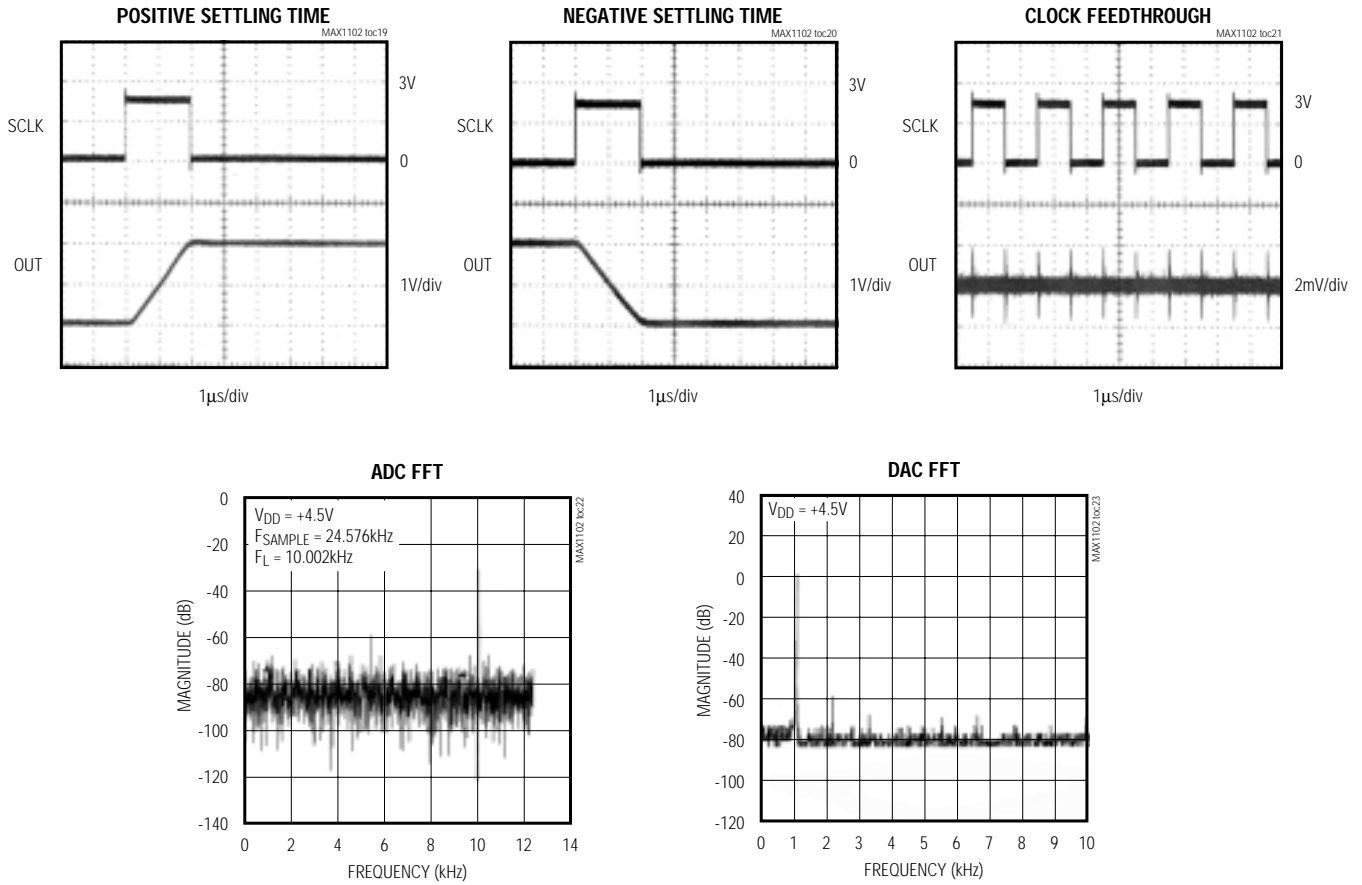
## 標準動作特性(続き)

( $V_{DD} = +3.0V$  (MAX1102),  $V_{DD} = +5V$  (MAX1103),  $f_{SCLK} = 6.0MHz$  (50% duty cycle),  $R_{OUT} = 10k\Omega$ ,  $C_{OUT} = 100pF$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



## 標準動作特性(続き)

( $V_{DD} = +3.0V$  (MAX1102),  $V_{DD} = +5V$  (MAX1103),  $f_{SCLK} = 6.0MHz$  (50% duty cycle),  $R_{OUT} = 10k\Omega$ ,  $C_{OUT} = 100pF$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



# 8ビットCODEC

MAX1102/MAX1103/MAX1104

## 端子説明

端子	名称	機能
1	V <sub>DD</sub>	電圧電源
2	GND	グラウンド
3	A <sub>IN</sub>	ADCアナログ入力
4	O <sub>UT</sub>	DACアナログ電圧出力
5	$\overline{\text{CS}}$	チップセレクト入力。 $\overline{\text{CS}}$ がハイの時、本デバイスは全てのロジック信号を無視します。
6	SCLK	シリアルクロック入力。入ってくるデータは立上がりエッジでラッチされ、出ていくデータは立下がりエッジで遷移します。
7	D <sub>OUT</sub>	ADCデジタル出力。 $\overline{\text{CS}}$ がハイの時、出力はハイインピーダンスです。
8	D <sub>IN</sub>	DACデジタル入力。 $\overline{\text{CS}}$ がハイの時、入力は全ての信号を無視します。

## 詳細

MAX1102/MAX1103/MAX1104は、小型8ピンパッケージに内蔵された8ビットCODECです。これらのデバイスは8ビットADC、8ビットDAC、トラック/ホールド(T/H)、DAC出力バッファアンプ、内部電圧リファレンス、入力マルチプレクサ及び6MHz SPI、QSPI及びMICROWIREコンパチブル4線シリアルインタフェースからなっています。MAX1102/MAX1103/MAX1104は単一の8ビットワードで設定できるため、マイクロコントローラ(μC)へのインタフェースがシンプルです。

### アナログデジタルコンバータ

MAX1102/MAX1103/MAX1104のADC部は、逐次近似(SAR)変換技法及び入力T/H回路を使用することにより、アナログ信号を8ビットデジタル出力に変換します。外部ホールドコンデンサは不要です。MAX1102/MAX1103は、A<sub>IN</sub>又はV<sub>DD</sub>/2をT/Hの入力に接続する

入力マルチプレクサを備えているため、アナログ入力の変換又は電源の監視を行うことができます。図1に、ADCブロックの詳細ファンクションダイアグラムを示します。

### ADC動作

ADCの入力構造が図2の等価回路に示されています。この構造はT/H、入力マルチプレクサ(MAX1102/MAX1103)、入力コンパレータ、スイッチトコンデンサDAC及びオートゼロレールからなっています。スイッチトコンデンサDACはR-2RラダーDACとは別のもので、変換されたアナログ出力をO<sub>UT</sub>に提供することはありません。

変換が行われている間、T/Hはホールドモードです。変換が完了すると、T/Hはアキュイジションモードになり、次の変換が始まるまで入力信号に追従します。単一変換モードにおいては、制御ワードの最後のビットに対応する立下りクロックエッジで変換が開始されます。連続変換モードにおいては、制御ワードのLSBの立下りクロックエッジで制御ワードに続く最初の変換が始まります。逐次変換は、前の変換結果の最後のビットが同期

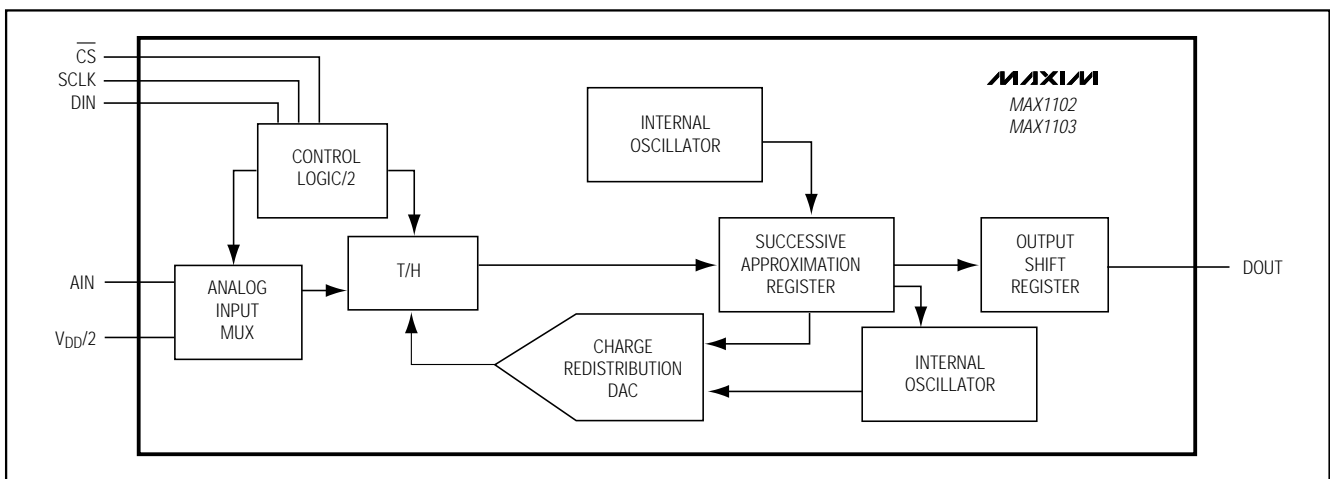


図1. ADCの詳細ファンクションダイアグラム



出力された後で開始されます。変換が完了して初めて結果のデータ読取りが可能になります。

T/Hが入力信号を取り込むのに要する時間は、入力容量が充電される速さの関数です。入力信号のソースインピーダンスが高いとアキュジション時間が長くなるため、変換と変換の間隔を長くする必要があります。この時間( $t_{ACQ2}$ )は次式で計算されます。

$$t_{ACQ2} = (6.2 \times R_S \times 15pF) + t_{ACQ}$$

ここで、 $R_S$ =入力信号のソースインピーダンス、 $t_{ACQ}$ は「Electrical Characteristics」の表から得られたT/Hのアキュジション時間です。

### 変換の進行

コンパレータの負入力にはオートゼロレールに接続されています。本デバイスは単一電源しか必要としないため、コンパレータの入力におけるZEROノードは $V_{DD}/2$ に

等しくなります。コンパレータ入力同士の差が8ビット分解能の限界内で0Vになるように、容量性DACがノードZEROを調整します。

### 入力電圧範囲

内部保護ダイオードによりアナログ入力が $V_{DD}$ とGNDにクランプされているため、AINは $(GND - 0.3V) \sim (V_{DD} + 0.3V)$ の範囲で、損傷を起こすことなくスイングできます。しかし、正確な変換を行うためには、入力が $(V_{DD} + 0.05V)$ を超えず、また $(GND - 0.05V)$ を下回らないようにして下さい。

アナログ入力の有効な入力範囲は $GND \sim V_{REF}$ です。負の入力電圧が印加されると、出力コードが無効(コードゼロ)になり、入力電圧がリファレンスを超えるとフルスケール(FS)になります。

### 入力帯域幅

ADCの入力トラッキング回路のフルパワー帯域幅は2.5MHzであるため、アンダーサンプリング技法を使用することにより高速トランジェント現象を数値化し、帯域幅がADCのサンプリングレートを超える周期信号を測定できます。高周波信号のエリアシングが目的の周波数帯域に入るのを防ぐには、MAX7418 ~ MAX7426等のローパスフィルタを推奨します。

### デジタルアナログコンバータ

MAX1102/MAX1103/MAX1104のDAC部は、R-2Rラダーネットワークを使用しており、8ビットデジタル入力をアナログ出力電圧(印加されたりファレンス電圧に比例)に変換します(図3)。このDACは、ダブルバッファ付入力及びバッファ付アナログ出力を備えています。

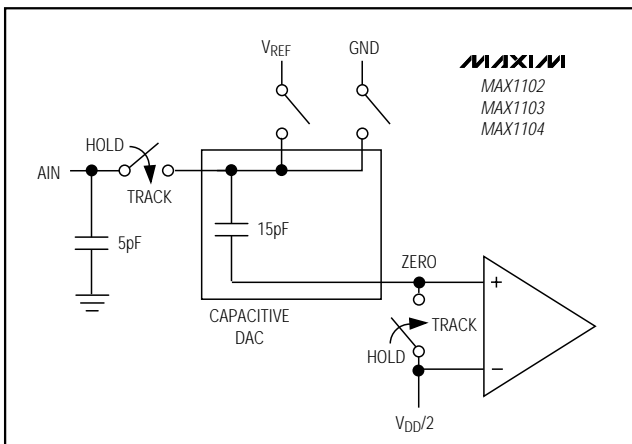


図2. 等価入力回路

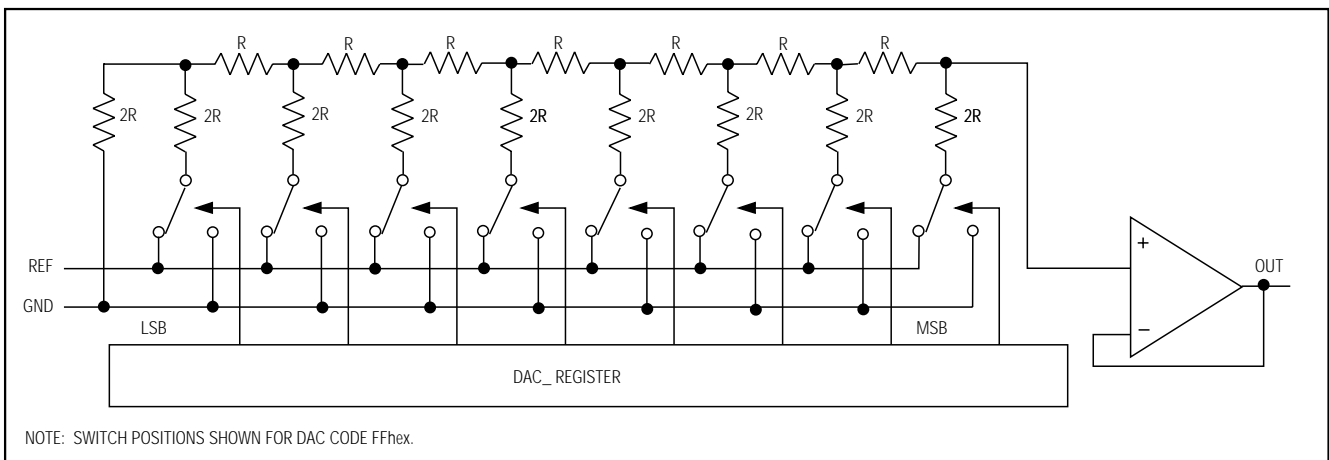


図3. DACの簡略化回路図

# 8ビットCODEC

MAX1102/MAX1103/MAX1104

## 出力バッファ

MAX1102/MAX1103/MAX1104のアナログ出力は、スルーレート1.2V/ $\mu$ s(typ)の高精度ユニティゲインバッファにより内部でバッファされています。出力はGNDから $V_{DD} - 0.1V$ までスイングします。10k $\Omega$ と100pFの並列負荷を駆動している時に出力が0から $V_{DD} - 0.1V$ (あるいは $V_{DD} - 0.1V$ から0)へ遷移した後、アンプ出力は11 $\mu$ sで1/2LSBまでセトリングします。

バッファアンプは、10k $\Omega$ 以上の抵抗性負荷と100pF以下の容量性負荷の任意の組み合わせに対して安定です。

## シリアルインタフェース及び制御ロジック

MAX1102/MAX1103/MAX1104は、4線シリアルインタフェースを備えています(図4)。 $\overline{CS}$ 、SCLK及びDIN入力はデバイスの制御と設定に使用され、スリースタートのDOUTはADCの変換結果にアクセスするために使用されます。DINはDACのデータ入力としての役割も持っています。

シリアルインタフェースにより、クロック速度6MHzまでのSPI、QSPI及びMICROWIREシリアルインタフェース

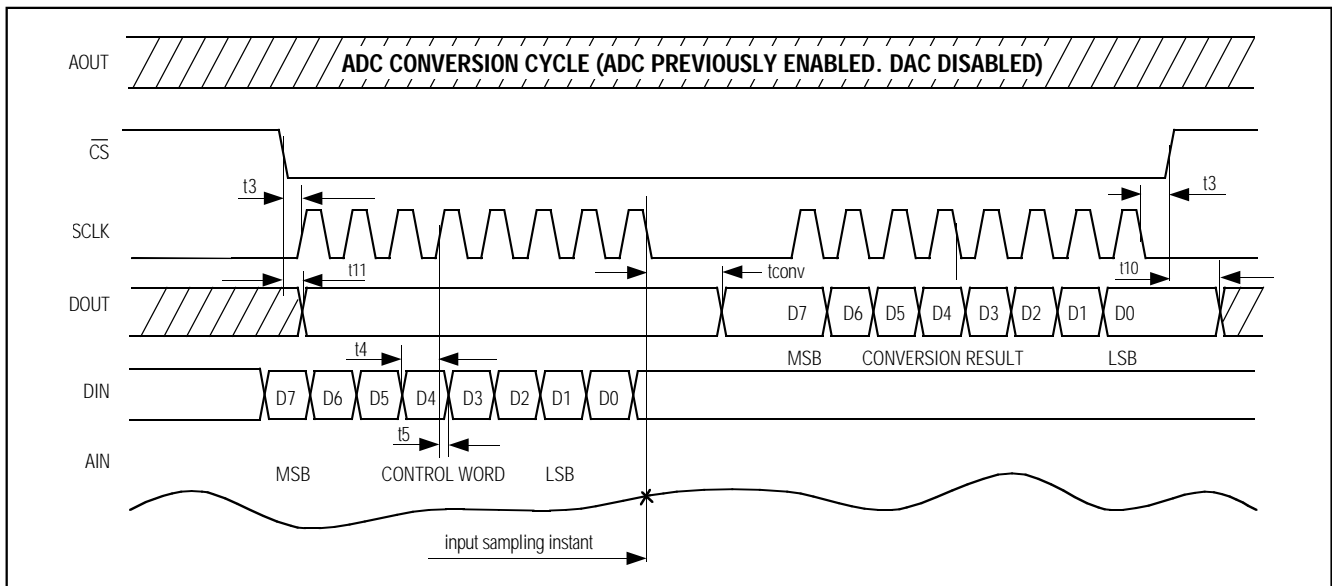


図4a. シリアルインタフェースのタイミング図。ADCはイネーブルされ、DACはディセーブルされています。

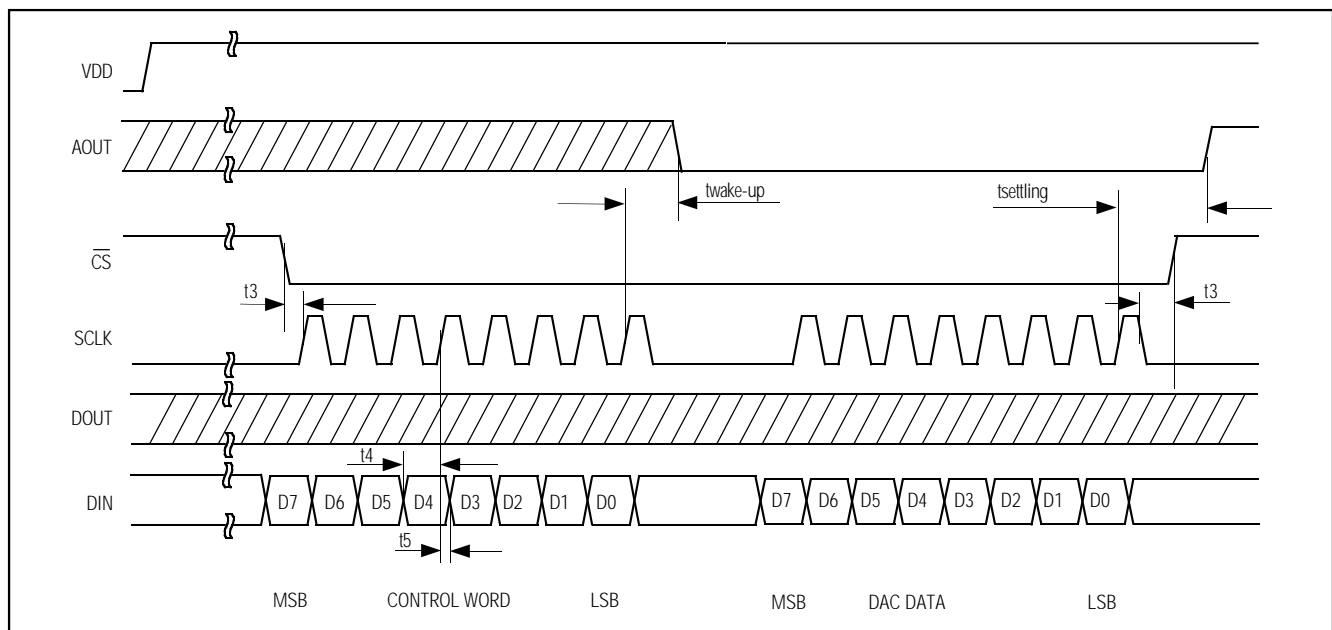


図4b シリアルインタフェースのタイミング図。ADCはディセーブルされ、DACもディセーブルされています。

を備えた $\mu\text{C}$ との接続が容易になっています。SPI及びQSPIの場合、 $\mu\text{C}$ のSPI制御レジスタをCPOL = CPHA = 0に設定して下さい。図4にタイミングの詳細を示します。

#### デジタル入力及び出力

MAX1102/MAX1103/MAX1104のデジタル入力のロジックレベルは、電源電圧に関係なく、+3V及び+5V両方の機器からの電圧レベルを許容するように設定されています。

#### 変換の実行

##### MAX1102/MAX1103/MAX1104の設定

MAX1102/MAX1103/MAX1104は、変換が行われる前に設定を必ず行って下さい。 $\overline{\text{CS}}$ の立下がりの後、SCLKの各立上がりエッジで、DINから1ビットがMAX1102/MAX1103/MAX1104の内部シフトレジスタに同期入力されます。 $\overline{\text{CS}}$ の立下がりの後、最初に来たロジック"1"ビットによって制御バイト(START)のMSBが定義されます。STARTビットが来るまでは、ロジック"0"ビットがいくつDINに同期入力されても影響はありません。表1に制御バイトのフォーマットを示します。

制御ワードにより、MAX1102/MAX1103/MAX1104の動作モードが設定されます。イネーブルビット(E0~E2)は、2つのコンバータ及び電圧リファレンスをイネーブル、あるいはシャットダウンすることによって、本デバイスのどの部分が動作状態になるかを決定します(「シャットダウンモード」を参照)。イネーブルビットはアドレスビットから独立しています。例えば、ADCのシャット

ダウン及びパワーアップは、ADCがアドレス指定されていなくても可能です。

C0とC1は制御ビットです。C0は変換モードがシングルであるか連続であるかを設定します(「変換モード」を参照)。C1はADCが $V_{\text{DD}}/2$ とAINのどちらを監視するかを決定します(「電源検出」を参照)。C1を変更する時は、2つの制御ワードを書き込む必要があります。最初の制御ワードがマルチプレクサの状態を変えます。その後、T/Hが新しい入力を取り込む時間として3.5 $\mu\text{s}$ 待って下さい。最後に、2番目の制御ワードにより変換が始まります。MAX1104の場合はC1 = 0に設定して下さい。

A0はADCのアドレスビットです。A0がロジック"1"の場合、ADCがアドレス指定されます。制御ワードがADCを設定します。A0が"0"の場合は、ADCの選択が外されます。この状態において、ADCは動作状態ですが、変換は行いません。

A1はDACのアドレスビットです。A1がロジック"1"の場合、DACがアドレス指定されます。制御ワードによりDACが設定され、制御ワードに続く8つのビットがDACデータとして読み込まれます。変換されたアナログ出力は、8番目のデータビットがデバイスに読み込まれた後で利用可能になります。"0"の時はDACの選択が外されます。この状態において、DACは動作状態ですが、デジタル入力は無視されます。

ADCとDACの両方を同じ制御ワードでアドレス指定できるため、両コンバータを同時に動作させることができます。

表1. 制御バイトフォーマット

BIT	NAME	DESCRIPTION
7 (MSB)	START	1 = designates a new control word. 0 = control word ignored, unless byte is DAC data.
6	A1	1 = DAC addressed. Current byte configures DAC, the following byte is DAC data. 0 = DAC not addressed.
5	A0	1 = ADC addressed. Current byte configures ADC. After the 36 $\mu\text{s}$ conversion time, the next eight clock cycles clock out the conversion result. 0 = ADC not addressed.
4	C1*	1 = ADC input to $V_{\text{DD}}/2$ . 0 = ADC input to AIN.
3	C0	1 = Continuous conversion. Control word not required unless the device is reconfigured. 0 = Single conversion. New control word required before next conversion.
2	E2	1 = Reference enabled. 0 = Reference disabled. Don't care for MAX1104.
1	E1	1 = ADC enabled. 0 = ADC disabled.
0	E0	1 = DAC enabled. 0 = DAC disabled.

\* Leave C1 = 0 for MAX1104.

# 8ビットCODEC

MAX1102/MAX1103/MAX1104

## ADCの設定

パワーアップの直後にADCを設定する場合は、最初の制御ワードがADCをイネーブルしてT/Hをトラックモードに設定します。その後、内部リファレンスが安定するまで200 $\mu$ s待つて下さい(スタンバイモードからは標準3 $\mu$ s)。最後に、2番目の制御ワードがADCをシングル又は連続モードに設定し、変換が開始されます。

## 変換モード

MAX1102/MAX1103/MAX1104は、シングルと連続の2つの変換モードを備えています。

シングル変換モード(C0 = 0)においては、ADCの変換結果の読取り、又はDAC入力データの受け付け前に制御ワードを書き込む必要があります。一旦変換が起こると、デバイスは新しい制御ワードが書き込まれるまで、全ての入力を無視します。図5及び6に、DAC及びADCのシングル変換モードのタイミング図を示します。

連続変換モード(C0 = 1)においては、デバイスは単一の制御ワードによる設定を維持し、連続的にADCの変換結果を更新するか、あるいは新しいDAC入力データを受け付けます。

ADCとDACを同時に動作させている場合、両方のコンバータは同じ変換モードになっている必要があります。

## ADCのシングル変換モード

C0 = 0に設定すると、シングル変換モードが選択されます。各制御ワードの8番目のビットの後のSCLKの立下がりエッジにより、ADCがトラックモードからホールドモードに切り替わり、変換が始まります。変換結果が破壊されるのを防ぐために、SCLKを36 $\mu$ s間ディセーブルする必要があります(図6)。変換が完了した後、ADCは自動的にトラックモードに戻り、次の8クロックサイクルで結果がDOUTにシフトアウトされます。

アキュイジション(取り込み)を完了するためには、最小3.5 $\mu$ sのトラックモードが必要です。

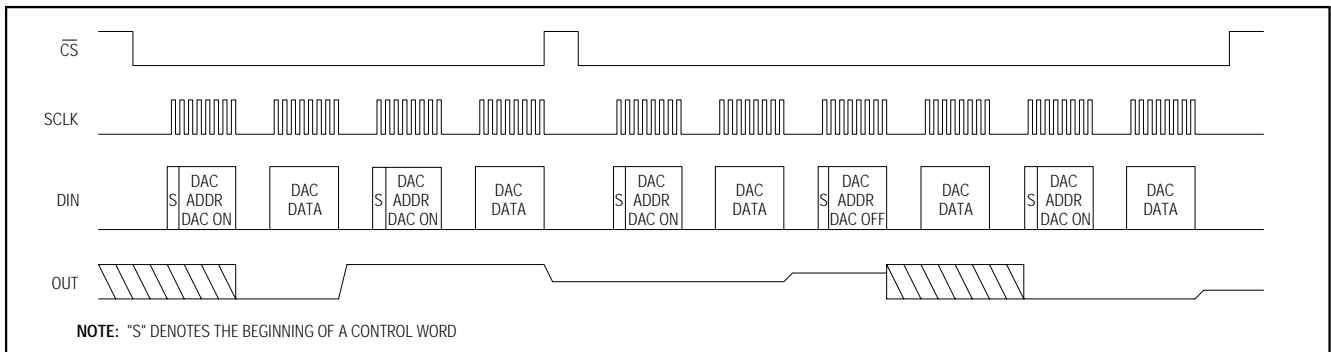


図5. DACのシングル変換モードのタイミング図

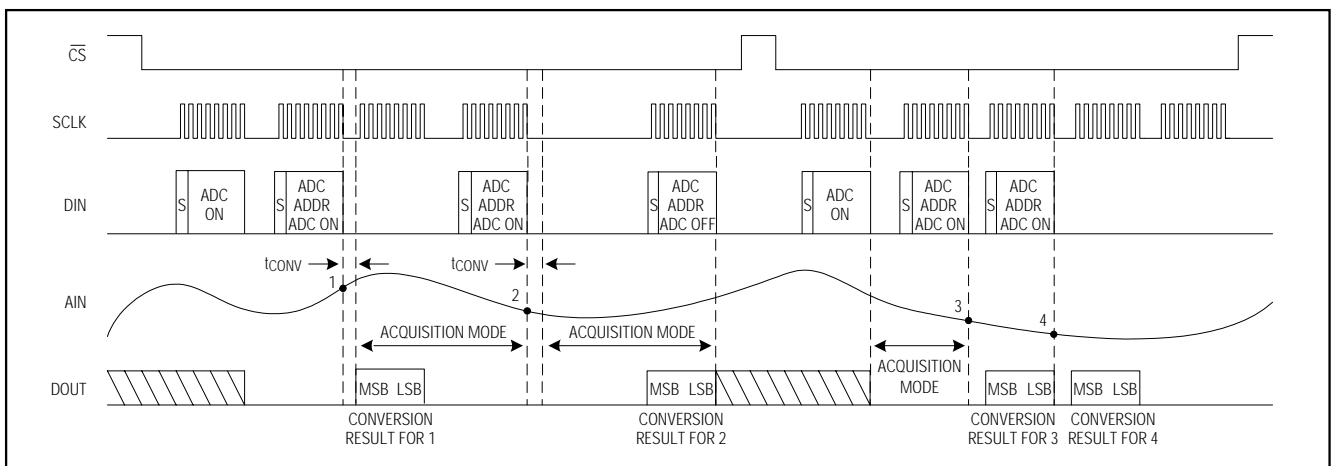


図6. ADCのシングル変換モードのタイミング図

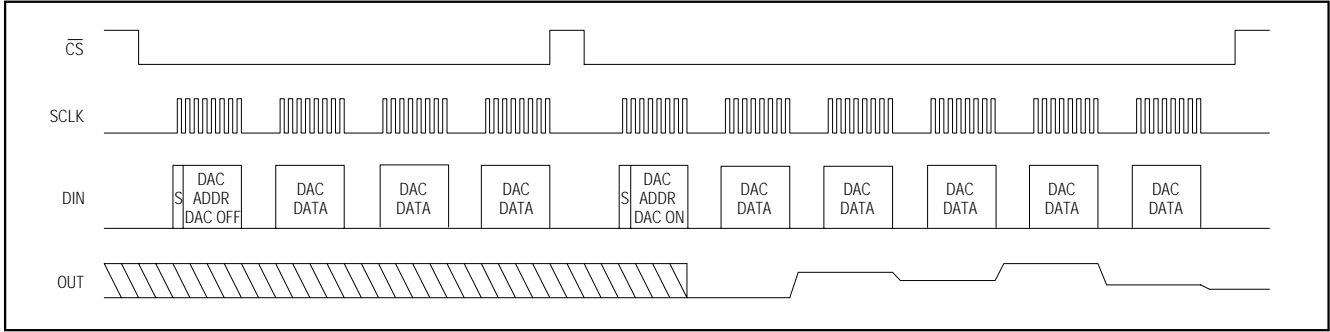


図7. DACの連続変換モードのタイミング図

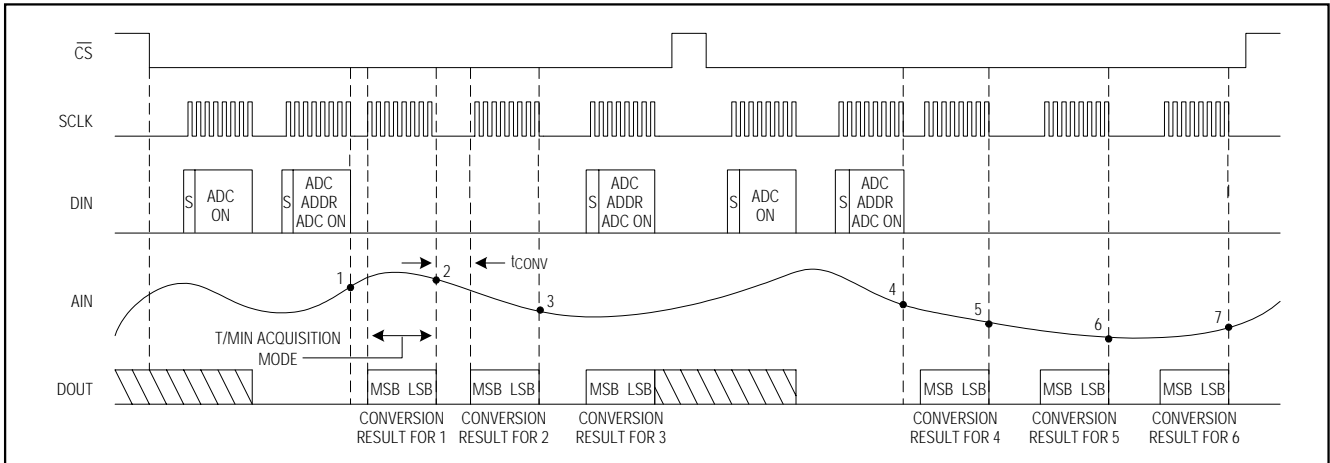


図8. ADCの連続変換モードのタイミング図

### DACの連続変換モード

DACを連続変換モードに設定すると、アナログ出力 (OUT)は8クロックパルス毎の立上がりエッジで更新されます(図7)。DACの連続変換モードを解除するには、 $\overline{CS}$ をトグルして下さい。その後変換をするには、新しい制御ワードを書き込む必要があります。

### ADCの連続変換モード

$C0 = 1$ に設定すると連続変換モードが選択されます。制御ワードの8番目のビットの後のSCLKの立下がりエッジにより、ADCがトラックモードからホールドモードに切り替わり、変換が始まります。変換結果が破壊されるのを防ぐために、SCLKを36 $\mu$ s間ディセーブルする必要があります(図8)。変換が完了した後、ADCは自動的にトラックモードに戻り、次の8クロックサイクルで結果がDOUTにシフトアウトされます。結果の8番目のビット中のSCLKの立下がりエッジで、ADCが再びトラックモードからホールドモードに切り替わり、次の変換が始まります。

アキュイジション(取り込み)を完了するためには、最小3.5 $\mu$ sのトラックモードが必要です。

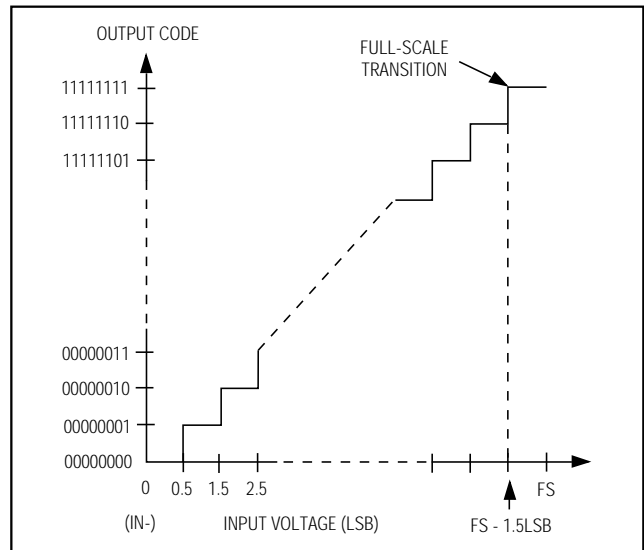


図9. ADCの入力/出力伝達関数

# 8ビットCODEC

MAX1102/MAX1103/MAX1104

連続的なADCのみの変換モードにおいては、新しい制御ワード(START=1)によってデバイスが再設定されます。

## 通信が中断された場合

制御ワードを受信している時に $\overline{CS}$ がローからハイに遷移すると、MAX1102/MAX1103/MAX1104はパワーオンリセット状態(完全シャットダウンモード)に入ります。DACデータを受信している時に $\overline{CS}$ がトグルされると、入力は無視され、受信されたビットは廃棄されます。いずれの場合も、 $\overline{CS}$ がローに戻った後でさらに変換を行うには、新しい制御ワードが必要です。デバイスからデータが読み取られている時に $\overline{CS}$ がハイになると、DOUTはハイインピーダンス状態になり、シリアルクロックは無視されます。 $\overline{CS}$ がローに戻ると、変換結果の残りのビットを同期出力できるようになります。

## アプリケーション情報

### パワーオンリセット

最初に電源が投入された時、本デバイスは完全シャットダウンモードに入り、DACレジスタは0にリセットされます。デバイスをウェイクアップするには、適正な制御ワードを書込み、内部リファレンスが安定するまで200 $\mu$ s待つ必要があります。DACデータは制御ワードの直後にデバイスに書き込めますが、ウェイクアップ時間が経過するまでOUTはセトリングが完了しません。

### 電源検出

MAX1102/MAX1103は、T/HをAIN又は $V_{DD}$ の半分に設定するマルチプレクサを提供しています。C1=1の時、ADCは $V_{DD}/2$ の電圧を変換することにより、システムに電源検出能力を提供します。入力マルチプレクサを切り換える場合は、変換を行う前に2つの制御ワードを書き込む必要があります。最初の制御ワードによりマルチプレクサの状態が変更され、2番目で変換が始まります。

表2. 動作モード

BIT			SUPPLY CURRENT	OPERATING SECTIONS		
E2	E1	E0		REF	ADC	DAC
0	0	0	1 $\mu$ A	Off	Off	Off
1	0	0	18 $\mu$ A	On	Off	Off
1	1	0	250 $\mu$ A	On	On	Off
1	0	1	400 $\mu$ A	On	Off	On
1	1	1	520 $\mu$ A	On	On	On

## リファレンス

ADCとDACのいずれのフルスケール範囲も、内部電圧リファレンスによって設定されています。MAX1102は+2.0Vリファレンス、MAX1103は+4.0Vリファレンスを備えています。MAX1104は $V_{DD}$ をリファレンス電圧として使用しています。

## ADC伝達関数

図9にADCの入力/出力伝達関数を示します。コード遷移は、各LSB値ステップの中央で起こります。出力コーディングはバイナリで、リファレンスが2.0Vの時に1LSB = ( $V_{REF}/256$ ) = 7.8125mVです。フルスケールは $V_{AIN} = V_{REF} - 1.5LSB$ で実現します。負の入力電圧は無効となり、出力コードがゼロになります。フルスケールよりも高い電圧の場合は、出力コードは全て1になります。

## シャットダウンモード

MAX1102/MAX1103/MAX1104は、4つのソフトウェア選択式シャットダウンモードを備えているため、デバイスの使われていない部分をディセーブルすることにより電力を節約できます。制御ワードのビット0~2によって、デバイスのシャットダウンモードが選択されます(表1)。表2は、4つのパワーモードと、対応する消費電流及び動作部分を示しています。

ADCとDACは別々に制御され、互いに独立してシャットダウンすることができます。ビット0(E0)はDACを制御します。ロジック"1"でDACがイネーブルされ、ロジック"0"でDACがディセーブルされます。ビット1(E1)はADCを制御します。ロジック"1"でADCがイネーブルされ、ロジック"0"でADCがディセーブルされます。ADC又はDAC、あるいは両方をシャットダウンすることにより、片方あるいは両方のコンバータが使用されていない時に電力を節約することができます。ウェイクアップ時間が短いため(ADCが3 $\mu$ s、DACが10 $\mu$ s)、アイドル時間が短くてもシャットダウンし、また立ち上がるサイクルを行うことができます。

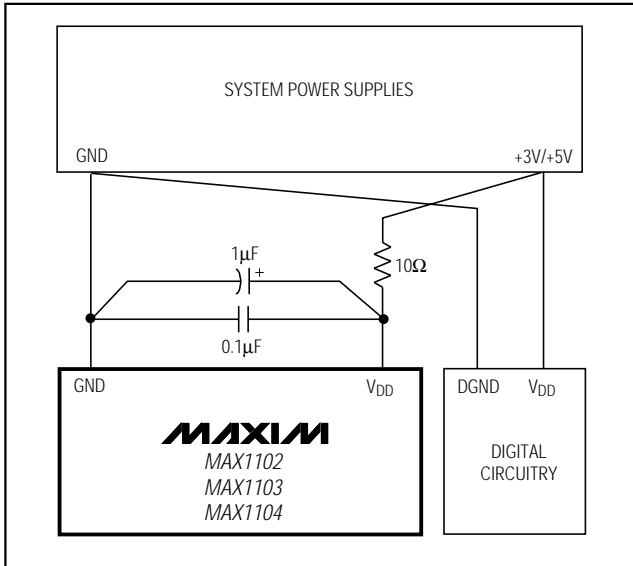


図10. 電源の接続

シャットダウン中のDACにもデータを書き込むことができます。制御ワードをA1 = 1、E0 = 0とすると、DACはディセーブルされますが、DACにデータを書き込むことはできません。この制御ワードの後の8つのビットがDACレジスタにシフトインされます。変換はDACがイネーブルされた時に行われます。

ADCをイネーブルするには2つの制御ワードが必要です。最初の制御ワードはADCのシャットダウンを解除し、T/Hをアキュイジションモードに設定します。2番目の制御ワードで変換が始まります。

ビット2 (E2) はリファレンスを制御します。ロジック"1" はリファレンスをイネーブルし、ロジック"0" はリファレンスをディセーブルします。これにより、消費電力がさらに低減されます。

### 電源バイパス及びレイアウト

最高の性能を得るには、プリント回路基板を使用して下さい。ワイヤラップボードは推奨できません。ボードレイアウトについては、デジタル信号ラインとアナログ信号ラインが分離されるようにして下さい。アナログとデジタル(特にクロック)ラインを互いに平行に走らせないで下さい。又、デジタルラインがデバイスの下に配置されないようにして下さい。

図10に、推奨されるシステムグランド接続法を示します。シングルポイントアナロググランド(スターグランドポイント)をデバイスのグランドのところで設定し、その他のアナロググランドは全てこのスターグランドに接続して下さい。このグランドには、デジタルシステムグランドを接続しないで下さい。スターグランドから電源へのグランドリターンはこの点に接続して下さい。ノイズを排除するために、スターグランドから電源へのグランドリターンはできるだけ短くすると共に、低インピーダンスにして下さい。V<sub>DD</sub>電源内の高周波ノイズが、デバイスの性能に影響を与える可能性があります。この電源はデバイスに近いところで、0.1μF及び1μFコンデンサを使用してスターグランドにバイパスして下さい。最高の電源ノイズ除去比を得るために、コンデンサのリード線をできるだけ短くして下さい。電源のノイズが特に大きい場合は、10 Ω抵抗をV<sub>DD</sub>と直列に接続してローパスフィルタを形成して下さい。

### チップ情報

TRANSISTOR COUNT: 3226

PROCESS: BiCMOS

# 8ビットCODEC

MAX1102/MAX1103/MAX1104

## パッケージ

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	-	0.043	-	1.10
A1	0.002	0.006	0.05	0.15
A2	0.030	0.037	0.75	0.95
b	0.010	0.014	0.25	0.36
c	0.005	0.007	0.13	0.18
D	0.116	0.120	2.95	3.05
e	0.0256 BSC		0.65 BSC	
E	0.116	0.120	2.95	3.05
H	0.188	0.198	4.78	5.03
L	0.016	0.026	0.41	0.66
$\alpha$	0°	6°	0°	6°
S	0.0207 BSC		0.5250 BSC	

**NOTES:**  
 1. D&E DO NOT INCLUDE MOLD FLASH.  
 2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15MM (.006").  
 3. CONTROLLING DIMENSION: MILLIMETERS.  
 4. MEETS JEDEC MO-187C-AA.

**DALLAS SEMICONDUCTOR** **MAXIM**  
 PROPRIETARY INFORMATION  
 TITLE: PACKAGE OUTLINE, 8L uMAX/uSOP  
 APPROVAL: DOCUMENT CONTROL NO. 21-0036 REV. J 1/1

8LUMAXD.EPS

販売代理店

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16( Horizon 1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

16 \_\_\_\_\_ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600