

# 3個のデジタル出力付き2線式5ビットDAC

DS4302

## 概要

DS4302は、3個のプログラマブルデジタル出力付き5ビットデジタル-アナログコンバータ(DAC)です。DS4302は、2線式、SMBus™対応のシリアルインタフェースを介して通信します。小型8ピンμSOPパッケージは、スペースが制限されたアプリケーションに最適です。

## 特長

- ◆ SOPパッケージはMPS1251およびMPS1252のドロップイン置換品
- ◆ 単一5ビットDAC (32ステップ)
- ◆ 0V~2Vおよび0V~1.9Vバージョン
- ◆ 3個のプログラマブルデジタル出力
- ◆ SMBus対応のシリアルインタフェース
- ◆ 電源電圧範囲：4.5V~5.5V
- ◆ 8ピンSOPおよび8ピンμSOPパッケージ
- ◆ 工業用温度範囲：-40℃~+85℃

## アプリケーション

CCFLバックライト輝度制御  
電源キャリブレーション

## 型番

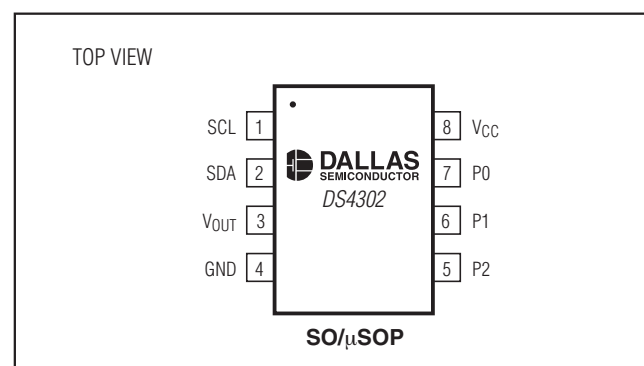
PART	V <sub>OUT</sub> RANGE	TOP BRAND	PIN-PACKAGE
DS4302Z-020	0V to 2.0V	4302B	8 SO
DS4302Z-019*	0V to 1.9V	4302A	8 SO
DS4302U-020	0V to 2.0V	4302B	8 μSOP
DS4302U-019*	0V to 1.9V	4302A	8 μSOP

テープ&リールの場合は、末尾に「T&R」を加えてください。  
\*入手性についてはお問い合わせください。

## 端子説明

端子	名称	機能
1	SCL	シリアルクロック入力。2線式クロック入力。
2	SDA	シリアルデータ入力/出力。双方向2線式データ端子。
3	V <sub>OUT</sub>	DAC出力電圧
4	GND	グランド
5	P2	プログラマブルデジタル出力
6	P1	
7	P0	
8	V <sub>CC</sub>	

## ピン配置



SMBusはIntel Corp.の商標です。

# 3個のデジタル出力付き2線式5ビットDAC

DS4302

## ABSOLUTE MAXIMUM RATINGS

Voltage Range on VCC, SDA, and SCL Pins  
 Relative to Ground.....-0.5V to +6.0V  
 Operating Temperature Range .....-40°C to +85°C

Storage Temperature Range .....-55°C to +125°C  
 Soldering Temperature ....See IPC/JEDEC J-STD-020A Specification

*Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.*

## RECOMMENDED DC OPERATING CONDITIONS

(T<sub>A</sub> = -40°C to +85°C)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V <sub>CC</sub>	(Note 1)	4.5		5.5	V
Input Logic 1 (SDA, SCL)	V <sub>IH</sub>		2.0		V <sub>CC</sub> + 0.3	V
Input Logic 0 (SDA, SCL)	V <sub>IL</sub>		GND - 0.3		0.8	V

## DC ELECTRICAL CHARACTERISTICS

(V<sub>CC</sub> = +4.5V to 5.5V, T<sub>A</sub> = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Standby Current	I <sub>STBY</sub>	(Notes 2, 3)		200	300	μA
Input Leakage	I <sub>L</sub>	(Note 4)	-1.0		+1.0	μA
SDA Low-Level Output Voltage	V <sub>OL1</sub>	3mA sink current	0.0		0.4	V
		6mA sink current	0.0		0.6	
P0, P1, P2 Low-Level Output Voltage	V <sub>OL2</sub>	(Note 1) 4mA sink			+0.4V	V
P0, P1, P2 High-Level Output Voltage	V <sub>OH</sub>	(Note 1) 4mA source	V <sub>CC</sub> - 0.4V			V
V <sub>OUT</sub> Maximum Level (-020)		V <sub>CC</sub> = 5.0V, Data = 00000XXX (Note 3)	1.925	2.0	2.075	V
V <sub>OUT</sub> Minimum Level (-020)		V <sub>CC</sub> = 5.0V, Data = 11111XXX	0.0	0.05	0.1	V
V <sub>OUT</sub> Maximum Level (-019)		V <sub>CC</sub> = 5.0V, Data = 00000XXX (Note 3)	1.825	1.9	1.975	V
V <sub>OUT</sub> Minimum Level (-019)		V <sub>CC</sub> = 5.0V, Data = 11111XXX	0.0	0.05	0.1	V
Power-On Reset				1.7		V
Settling Time				10		μs
D/A Output Levels				32		steps

X = Don't care.

# 3個のデジタル出力付き2線式5ビットDAC

DS4302

## AC ELECTRICAL CHARACTERISTICS (Figure 3)

( $V_{CC} = +4.5V$  to  $5.5V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , timing referenced to  $V_{IL(MAX)}$  and  $V_{IH(MIN)}$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	$f_{SCL}$		0		400	kHz
Bus Free Time Between STOP and START Conditions	$t_{BUF}$		1.3			$\mu s$
Low Period of SCL	$t_{LOW}$		1.3			$\mu s$
High Period of SCL	$t_{HIGH}$		0.6			$\mu s$
Data Hold Time	$t_{HD:DAT}$		0		0.9	$\mu s$
Data Setup Time	$t_{SU:DAT}$		100			ns
Start Setup Time	$t_{SU:STA}$		0.6			$\mu s$
SDA and SCL Rise Time	$t_R$	(Note 5)	$20 + 0.1C_B$		300	ns
SDA and SCL Fall Time	$t_F$	(Note 5)	$20 + 0.1C_B$		300	ns
Stop Setup Time	$t_{SU:STO}$		0.6			$\mu s$
SDA and SCL Capacitive Loading	$C_B$	(Note 5)			400	pF

**Note 1:** All voltages referenced to ground.

**Note 2:**  $I_{STBY}$  specified for the inactive state measured with  $SDA = SCL = V_{CC}$  and with  $V_{OUT}$ , P0, P1, and P2 floating.

**Note 3:** No load on  $V_{OUT}$ .

**Note 4:** The DS4302 will not obstruct the SDA and SCL lines if  $V_{CC}$  is switched off as long as the voltages applied to these inputs does not violate their min and max input-voltage levels.

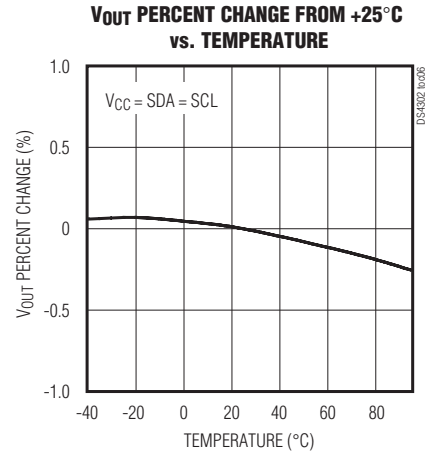
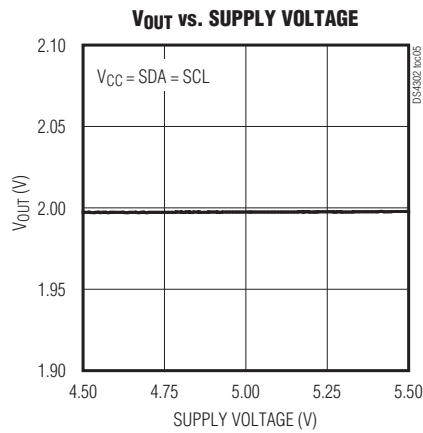
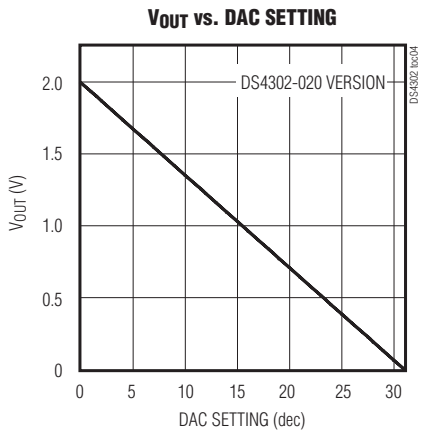
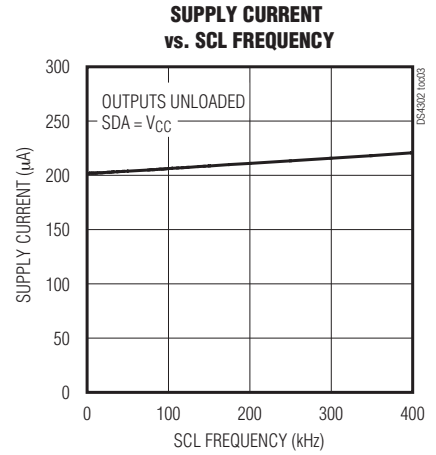
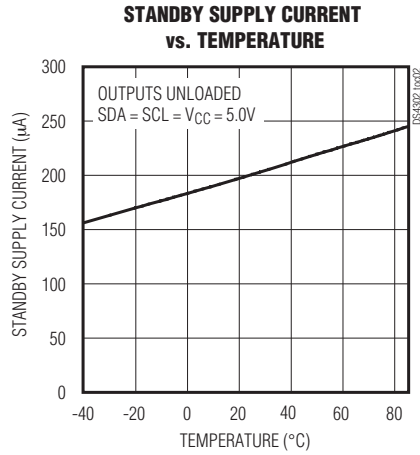
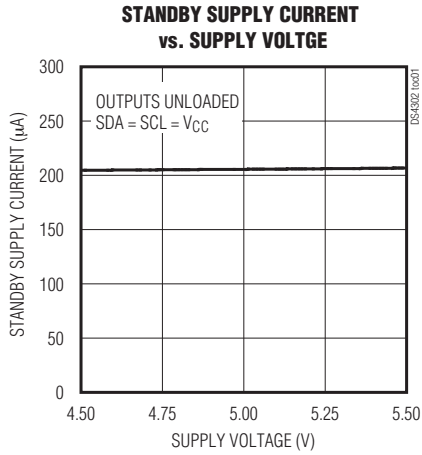
**Note 5:**  $C_B$ —total capacitance of one bus line in picofarads.

# 3個のデジタル出力付き2線式5ビットDAC

DS4302

## 標準動作特性

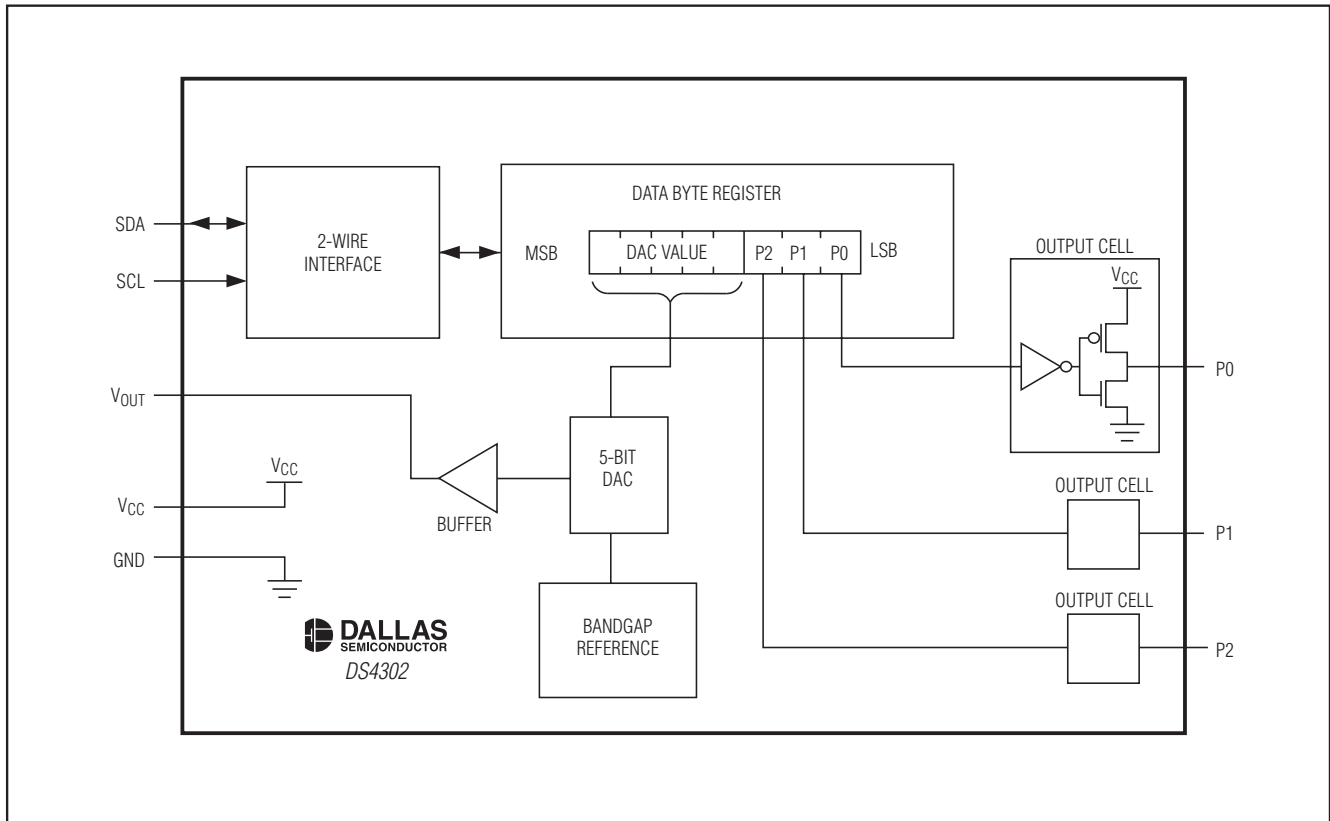
( $V_{CC} = +5.0V$ ,  $T_A = +25^\circ C$ .)



# 3個のデジタル出力付き2線式5ビットDAC

DS4302

## ファンクションダイアグラム



# 3個のデジタル出力付き2線式5ビットDAC

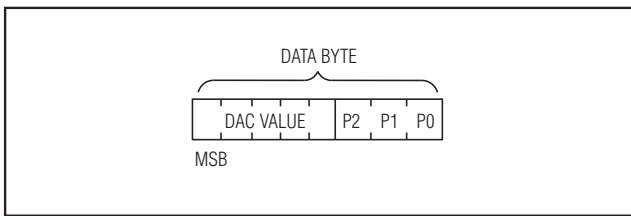


図1. データバイト構成

## 詳細

DS4302は、5ビットのDACと3個のプログラマブルデジタル出力を備えています。DACの設定値および設定される出力レベルは1バイトのデータワードに含まれており、このデータワードは電源投入の際00hにデフォルト設定されます(データバイト構成については、図1を参照してください)。このバイトの上位5ビットはDACを設定し、 $V_{OUT}$ に発生する電圧を制御します。1111 1XXXの設定値はDACの最小出力電圧を設定し、0000 0XXXの設定値はDACの最大出力電圧を設定します。このデータバイトの下位3ビットは、3つの出力端子P0、P1、およびP2を制御します。これらの制御ビットのいずれも0に設定すると対応する出力がローに駆動され、これらのビットを1に設定すると出力がハイに駆動されます。

DS4302は、2線式(SMBus対応)のデジタルインタフェースを介して通信し、58hの2線式アドレスを備えています。書き込みおよび読取り動作を使用して、DACおよび出力設定値へのアクセスが行われます。各動作は、2線式START条件で始まり、3バイトで構成され、2線式STOP条件で終了します(図2参照)。書き込み動作を使用すると、2線式マスタは5ビットのDACを設定してVOUTの電圧を調整し、3つの出力端子P0、P1、およびP2のレベルを設定することができます。読取り動作は、プログラムされた設定値の呼出しに使用されます。

## 2線式の定義

2線式データ転送の説明には以下の用語が一般に使用されます。

**マスタデバイス**：マスタデバイスは、バス上のスレーブデバイスを制御します。マスタデバイスはSCLクロックパルス、START条件、およびSTOP条件を生成します。

**スレーブデバイス**：スレーブデバイスは、マスタの要求に応じてデータを送受信します。

**バスアイドルまたは非ビジー**：SDAとSCLの両方が非アクティブでロジックハイ状態にあるときのSTOP条件とSTART条件の間の時間。バスはアイドル状態のときスレーブデバイスを低電力モードにします。

**START条件**：START条件は、スレーブとの新たなデータ転送を開始するためにマスタによって生成されます。SCLがハイの間にSDAがハイからローに遷移すると、START条件が生成されます。有効なタイミングについては、図3を参照してください。

**STOP条件**：STOP条件は、スレーブとのデータ転送を終了するためにマスタによって生成されます。SCLがハイの間にSDAがローからハイに遷移すると、STOP条件が生成されます。有効なタイミングについては、図3を参照してください。

**ビット書き込み**：SDAはSCLがロー状態の間に遷移する必要があります。SDAのデータは、SCLの全ハイパルス期間およびセットアップとホールドの時間要件を満たす期間中、有効かつ不変の状態を保たなければなりません(図3参照)。データはSCLの立上りエッジの間にデバイスにシフト入力されます。

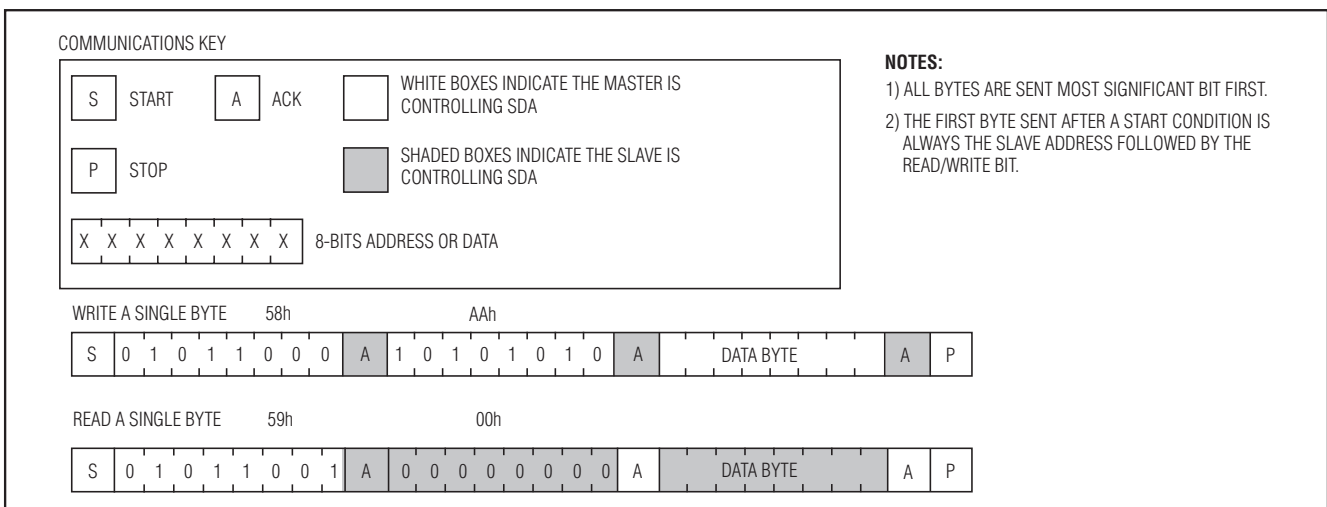


図2. 2線式通信の例

# 3個のデジタル出力付き2線式5ビットDAC

DS4302

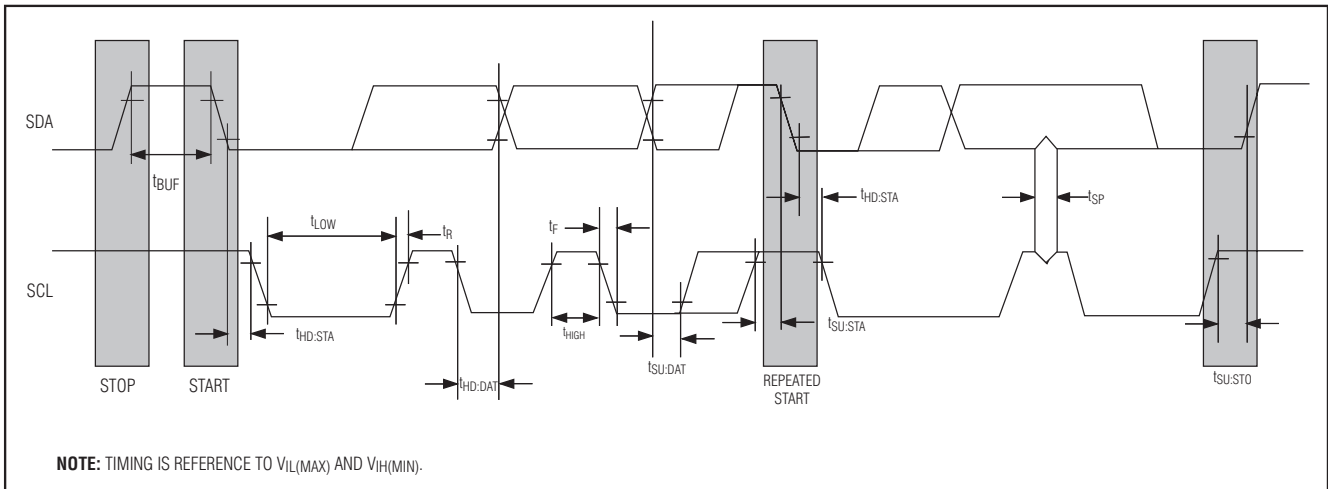


図3. 2線式のタイミング図

**ビット読取り：**書き込み動作の最後に、マスタは、ビット読取り中、次のSCL立上りエッジの前に適切なセットアップ時間(図3参照) SDAバスラインを解放する必要があります。デバイスは前のSCLパルスの立下りエッジでSDAの各データビットをシフト出力し、データビットは次のSCLパルスの立上りエッジで有効になります。マスタは、スレーブからビットを読み取っているときも含め、すべてのSCLクロックパルスを生成することに留意してください。

**確認応答(ACK)：**確認応答(ACK)は、バイト転送中に送信される常に9番目のビットです。データを受信するデバイス(読取り中のマスタ、または書き込み中のスレーブ)は、9番目のビットの間ゼロを送信することによってACKを返します。タイミングについては、図3を参照してください。ACKは、デバイスがデータを正しく受信していることの確認です。

**バイト書き込み：**バイト書き込みは、マスタからスレーブに転送(最上位ビットが先頭)される8ビットの情報と、スレーブからマスタへの1ビットの確認応答で構成されます。マスタによって送信される8ビットは、ビット書き込みの定義に従って行われ、確認応答はビット読取りの定義を用いて読み取られます。

**バイト読取り：**バイト読取りは、スレーブからマスタへの8ビット情報転送とマスタからスレーブへの1ビットのACKからなります。スレーブからマスタに転送(最上位ビットが先頭)される8ビットの情報は、前記のビット読取りの定義を用いてマスタによって読み取られ、マスタはビット書き込みの定義を用いてACKを送信し後続のデータバイトを受信します。スレーブがSDAの制御をマスタに戻すためには、マスタは最終バイト読取りに対してACKを返して通信を終了する必要があります。

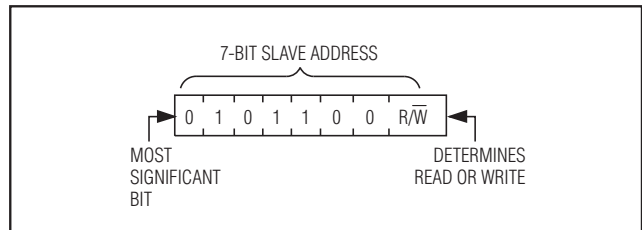


図4. スレーブアドレスとR/Wビット

**スレーブアドレスとR/Wビット：**2線式バス上の各スレーブは、START条件のすぐ後に送信されるスレーブアドレスバイトに应答します。スレーブアドレスバイトは、スレーブアドレスとR/Wビットを含んでいます。スレーブアドレス(図4参照)は上位7ビットで、R/Wビットは最下位ビットです。

DS4302のスレーブアドレスは0101100X (バイナリ)です。ただし、XはR/Wビットです。R/Wビットが0 (01011000)であれば、マスタはスレーブにデータを書き込みます。R/Wビットが1 (01011001)であれば、マスタはスレーブからデータを読み取ります。

**メモリアドレス：**2線式書き込み動作中、マスタはメモリアドレスを送信してスレーブがデータを保存するメモリ位置を指示する必要があります。メモリアドレスは、スレーブアドレスバイト(R/W = 0)に続く書き込みまたは読取り動作中に送信される2番目のバイトです。書き込み動作の場合、メモリアドレスは10101010 (AAh)で、読取り動作の場合、メモリアドレスは00000000 (00h)です。

# 3個のデジタル出力付き2線式5ビットDAC

DS4302

## 2線式通信

**スレーブへの書込み：**マスタは、START条件の生成、スレーブアドレスの書込み(R/W = 0)、メモリアドレスの書込み、データバイトの書込み、STOP条件の生成を行う必要があります。マスタはすべてのバイトの書込み動作中にスレーブの確認応答を読み取る必要があります。書込みコマンドの例については、図2を参照してください。

**スレーブからの読取り：**スレーブからの読取りのために、マスタはSTART条件の生成、R/W = 1によるスレーブアドレスの書込み、スレーブからのACKの受信、スレーブからの00hのメモリアドレスの読取り、スレーブへのACKの送信、データバイトの読取り、転送の終了を示すACKの送信、およびSTOP条件の生成を行います。読取りコマンドの例については、図2を参照してください。

## アプリケーション情報

### 電源のデカップリング

DS4302を使用する際、最良の結果を得るためには0.01 $\mu$ Fまたは0.1 $\mu$ Fのコンデンサで電源をデカップルしてください。高品質のセラミック表面実装コンデンサを使用し、これらをDS4302のV<sub>CC</sub>とGNDの各端子のできる限り近くに取り付けてリードインダクタンスを最小限に抑えてください。

### SDAおよびSCLプルアップ抵抗器

AC ELECTRICAL CHARACTERISTICS (AC電気的特性)に記載された立上りおよび立下り時間が規定値内になるように、SDAとSCLのプルアップ抵抗値を選択する必要があります。

## チップ情報

TRANSISTOR COUNT: 2428

SUBSTRATE CONNECTED TO GROUND

## パッケージ

最新のパッケージ情報は、[japan.maxim-ic.com/DallasPackInfo](http://japan.maxim-ic.com/DallasPackInfo)をご参照ください。

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

8 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

**MAXIM** is a registered trademark of Maxim Integrated Products, Inc.

**DALLAS SEMICONDUCTOR** is a registered trademark of Dallas Semiconductor Corporation.

© 2004 Maxim Integrated Products