

4チャンネル冷陰極 蛍光管コントローラ

DS3994

概要

DS3994は、TVおよびPCモニタのアプリケーションにおいて液晶ディスプレイ(LCD)を背面から照光(バックライト)する冷陰極蛍光管(CCFL)用の4チャンネルコントローラです。DS3994の機能は最大サイズのLCDへの使用にも適しており、またその低いBOM(部品表)コストはあらゆる範囲のLCD TVおよびモニタに最適です。

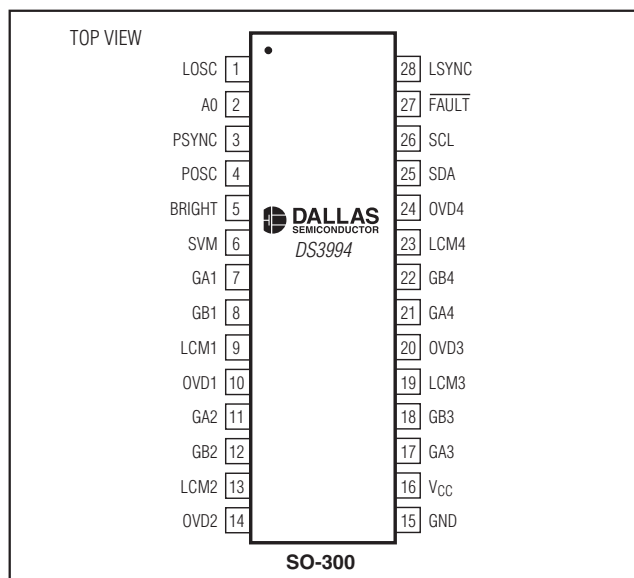
DS3994は、4チャンネルの各チャンネルのランプバーストをスタッガ(ずらす)することができます。この機能によって、ビデオ品質改善用にバックライトスキャン方式をシングルCCFLコントローラICで実装することができるため、このビデオ品質改善の実現が極めて簡単で安価になります。また、各チャンネルのバーストのスタッガによって、ディスプレイ電源の電流リップルを最小限に抑制することも可能で、これは大型LCDにとって特に重要です。各チャンネル間の相対的なスタッガを設定することが可能であるため、この機能を個々のアプリケーションに対応させることができます。

DS3994にはプッシュプル駆動アーキテクチャが採用されていますが、これをフルブリッジまたはハーフブリッジ駆動方式にも対応させることができます。詳細については、お問い合わせください。

アプリケーション

LCDテレビ
LCD PCモニタ

ピン配置



特長

- ◆ LCD TVおよびPCモニタのバックライト用の高密度CCFLコントローラ
- ◆ プログラマブルなスタッガスタートによって各チャンネルでバースト調光を実現
- ◆ 点灯周波数のブーストオプション
- ◆ 可変の点灯時間
- ◆ カスケード接続が容易
- ◆ 最小限の外付け部品
- ◆ アナログ輝度制御
- ◆ ゲートドライバの位相制御によってDC電源電流のサージを最低限に抑制
- ◆ チャンネルごとの障害監視によって、ランプオープン、ランプ過電流、点灯障害、および過電圧の状態を検出
- ◆ 高精度($\pm 2\%$)内蔵発振器によって20kHz~80kHzのランプ周波数を実現
- ◆ 広範囲のDPWMバースト調光発振器(22.5Hz~440Hz)を内蔵
- ◆ ランプ周波数とDPWM周波数用は外部ソースに同期可能
- ◆ 調光範囲：10%以下から最大100%
- ◆ ソフトスタートによって、トランスの可聴ノイズを最低限に抑制
- ◆ I²C対応シリアルポートと内蔵不揮発性(NV)メモリによって、デバイスをカスタマイズ可能
- ◆ 3バイトのNVユーザメモリによってシリアル番号とデートコードを保持
- ◆ 単一電源動作：4.5V~5.5V
- ◆ 温度範囲：-40°C~+85°C
- ◆ 28ピンSOPパッケージ(300mil)

型番

PART	TEMP RANGE	PIN-PACKAGE
DS3994Z+	-40°C to +85°C	28 SO-300

+は鉛フリーパッケージを示します。

標準動作回路はデータシートの最後に記載されています。

4チャンネル冷陰極 蛍光管コントローラ

DS3994

ABSOLUTE MAXIMUM RATINGS

Voltage Range on V_{CC}, SDA, and SCL
Relative to Ground.....-0.5V to +6.0V
Voltage Range on Leads Other than V_{CC},
SDA, and SCL.....-0.5V to (V_{CC} + 0.5V),
not to exceed +6.0V

Operating Temperature Range-40°C to +85°C
EEPROM Programming Temperature Range0°C to +70°C
Storage Temperature Range-55°C to +125°C
Soldering Temperature.....See J-STD-020 Specification

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED OPERATING CONDITIONS

(T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}	(Note 1)	4.5		5.5	V
Input Logic 1	V _{IH}		2.2		V _{CC} + 0.3	V
Input Logic 0	V _{IL}		-0.3		0.8	V
SVM Voltage Range	V _{SVM}		-0.3		V _{CC} + 0.3	V
BRIGHT Voltage Range	V _{BRIGHT}		-0.3		V _{CC} + 0.3	V
LCM Voltage Range	V _{LCM}	(Note 2)	-0.3		V _{CC} + 0.3	V
OVD Voltage Range	V _{OVD}	(Note 2)	-0.3		V _{CC} + 0.3	V
Gate-Driver Output Charge Loading	Q _G				20	nC

ELECTRICAL CHARACTERISTICS

(V_{CC} = +4.5V to +5.5V, T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I _{CC}	GA, GB loaded with 600pF, 4 channels active		9	16	mA
Input Leakage (Digital Pins)	I _L		-1.0		+1.0	μA
Output Leakage (SDA, FAULT)	I _{LO}	High impedance	-1.0		+1.0	μA
Low-Level Output Voltage (SDA, FAULT)	V _{OL1}	I _{OL1} = 3mA			0.4	V
	V _{OL2}	I _{OL2} = 6mA			0.6	
Low-Level Output Voltage (PSYNC, LSYNC)	V _{OL3}	I _{OL3} = 4mA			0.4	V
Low-Level Output Voltage (GA, GB)	V _{OL4}	I _{OL4} = 4mA			0.4	V
High-Level Output Voltage (PSYNC, LSYNC)	V _{OH1}	I _{OH1} = -1mA	V _{CC} - 0.4			V

4チャンネル冷陰極 蛍光管コントローラ

DS3994

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +4.5V to +5.5V, T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
High-Level Output Voltage (GA, GB)	V _{OH2}	I _{OH2} = -1mA	V _{CC} - 0.4			V
UVLO Threshold—V _{CC} Rising	V _{UVLOR}				4.3	V
UVLO Threshold—V _{CC} Falling	V _{UVLOF}		3.7			V
UVLO Hysteresis	V _{UVLOH}			100		mV
SVM Falling Edge Threshold	V _{SVMT}		1.95	2.0	2.05	V
SVM Hysteresis	V _{SVMH}			150		mV
LCM and OVD Source Current				4		μA
LCM and OVD Sink Current				4		μA
LCM and OVD DC Bias Voltage	V _{DCB}			1.35		V
LCM and OVD Input Resistance	R _{DCB}			50		kΩ
Lamp Off Threshold	V _{LOT}	(Note 3)	1.65	1.75	1.85	V
Lamp Overcurrent Threshold	V _{LOC}	(Note 3)	3.15	3.35	3.55	V
Lamp Regulation Threshold	V _{LRT}	(Note 3)	2.29	2.35	2.41	V
OVD Threshold	V _{OVDT}	(Note 3)	2.25	2.35	2.45	V
Lamp Frequency Range	f _{LF:OSC}		20		80	kHz
Lamp Frequency Source Frequency Tolerance	f _{LFS:TOL}	LOSC resistor ±0.1% over temperature	-2		+2	%
Lamp Frequency Receiver Duty Cycle	f _{LFR:DUTY}		40		60	%
DPWM Frequency Range	f _{D:OSC}		22.5		440.0	Hz
DPWM Source Frequency Tolerance	f _{DSR:TOL}	POSC resistor ±0.1% over temperature	-2		+2	%
DPWM Receiver Duty Cycle	f _{DFE:DUTY}		40		60	%
DPWM Receiver Frequency Range	f _{DR:OSC}		22.5		440.0	Hz
DPWM Receiver Minimum Pulse Width	t _{DR:MIN}	(Note 4)	25			μs
BRIGHT Voltage—Minimum Brightness	V _{BMIN}	Positive slope (CR2.7 = 0)			0.5	V
BRIGHT Voltage—Maximum Brightness	V _{BMAX}	Positive slope (CR2.7 = 0)	2.0			V
BRIGHT Voltage—Minimum Brightness	V _{BMIN}	Positive slope (CR2.7 = 1)			0	V
BRIGHT Voltage—Maximum Brightness	V _{BMAX}	Positive slope (CR2.7 = 1)	3.3			V
Gate-Driver Output Rise/Fall Time	t _R /t _F	C _L = 600pF		50	100	ns
GAn and GBn Duty Cycle		(Note 5)			44	%

4チャンネル冷陰極 蛍光管コントローラ

DS3994

I²C AC ELECTRICAL CHARACTERISTICS (See Figure 10)

(V_{CC} = +4.5V to +5.5V, timing referenced to V_{IL(MAX)} and V_{IH(MIN)}, T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f _{SCL}	(Note 6)	0		400	kHz
Bus Free Time Between Stop and Start Conditions	t _{BUF}		1.3			μs
Hold Time (Repeated) Start Condition	t _{HD:STA}	(Note 7)	0.6			μs
Low Period of SCL	t _{LOW}		1.3			μs
High Period of SCL	t _{HIGH}		0.6			μs
Data Hold Time	t _{HD:DAT}		0		0.9	μs
Data Setup Time	t _{SU:DAT}		100			ns
Start Setup Time	t _{SU:STA}		0.6			μs
SDA and SCL Rise Time	t _R	(Note 8)	20 + 0.1C _B		300	ns
SDA and SCL Fall Time	t _F	(Note 8)	20 + 0.1C _B		300	ns
Stop Setup Time	t _{SU:STO}		0.6			μs
SDA and SCL Capacitive Loading	C _B	(Note 8)			400	pF
EEPROM Write Time	t _w	(Note 9)		20	30	ms

NONVOLATILE MEMORY CHARACTERISTICS

(V_{CC} = +4.5V to +5.5V)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
EEPROM Write Cycles		+70°C (Note 10)	50,000			Cycles

Note 1: All voltages are referenced to ground, unless otherwise noted. Currents into the IC are positive, out of the IC negative.

Note 2: During fault conditions, the AC-coupled feedback values are allowed to be outside the Absolute Maximum Rating of the LCM or OVD pin for up to 1 second.

Note 3: Voltage including the DC offset, V_{DCB}.

Note 4: This is the minimum pulse width guaranteed to generate an output burst, which will generate the DS3994's minimum burst duty cycle. This duty cycle may be greater than the duty cycle of the PSYNC input. Once the duty cycle of the PSYNC input is greater than the DS3994's minimum duty cycle, the output's duty cycle will track the PSYNC's duty cycle. Leaving PSYNC low (0% duty cycle) disables the GAn and GBn outputs in DPWM Slave mode.

Note 5: This is the maximum lamp frequency duty cycle that will be generated at any of the GAn or GBn outputs.

Note 6: I²C interface timing shown is for fast-mode (400kHz) operation. This device is also backward compatible with I²C standard-mode timing.

Note 7: After this period, the first clock pulse can be generated.

Note 8: C_B—total capacitance allowed on one bus line in picofarads.

Note 9: EEPROM write begins after a stop condition occurs.

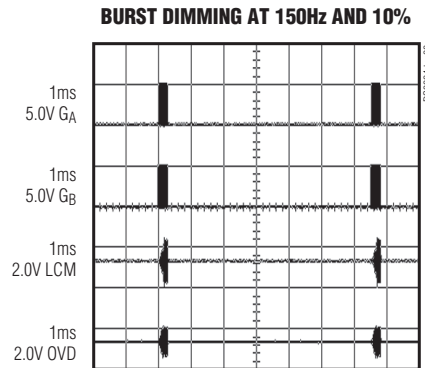
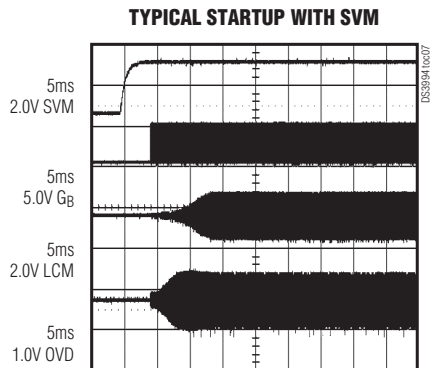
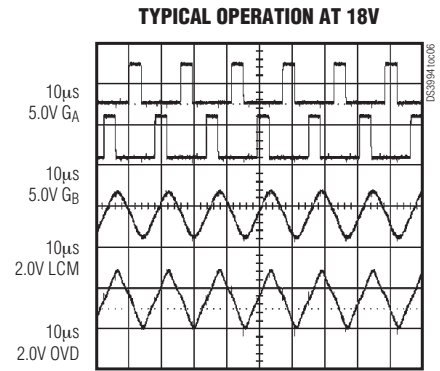
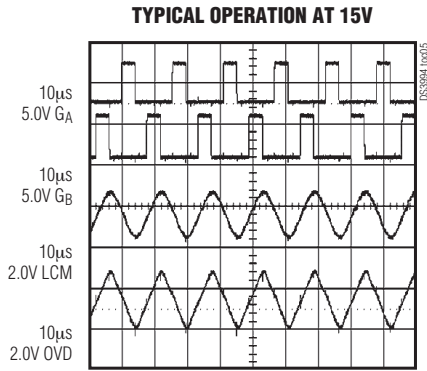
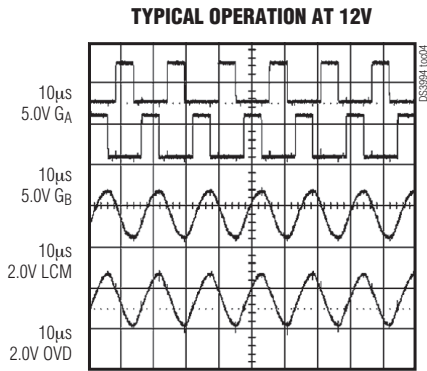
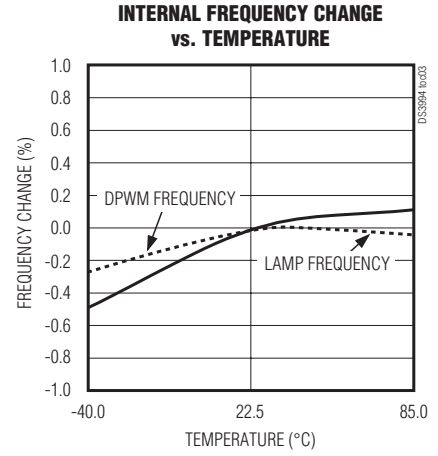
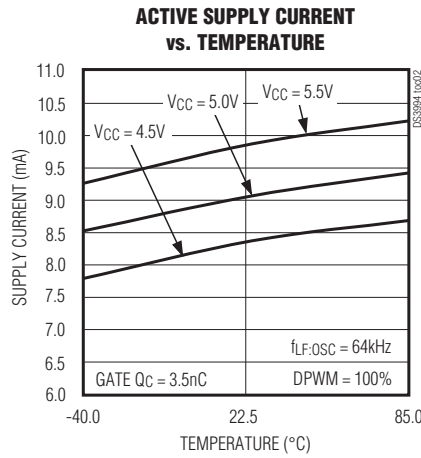
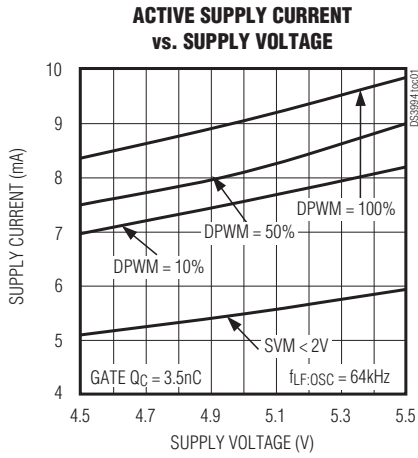
Note 10: Guaranteed by design.

4チャンネル冷陰極 蛍光灯コントローラ

DS3994

標準動作特性

($V_{CC} = +5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)



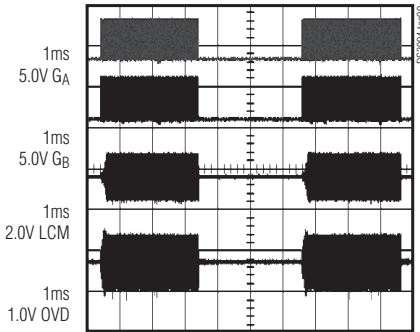
4チャンネル冷陰極 蛍光管コントローラ

DS3994

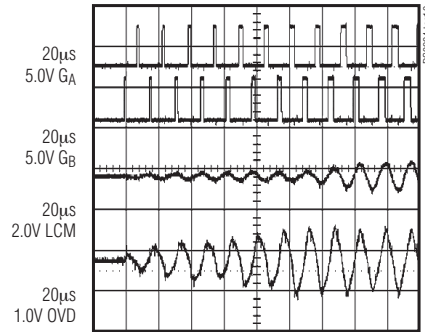
標準動作特性(続き)

($V_{CC} = +5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)

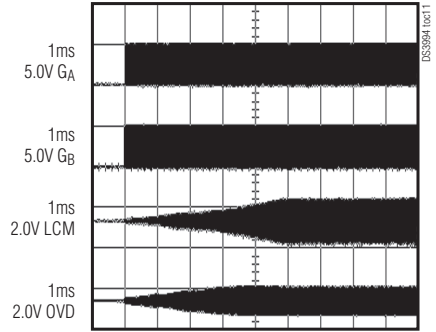
BURST DIMMING AT 150Hz AND 50%



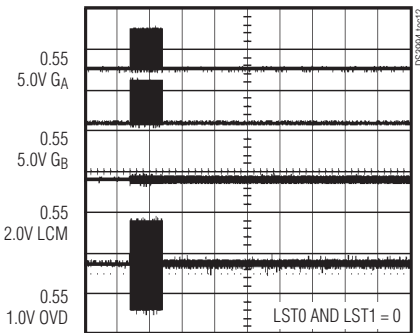
SOFT-START AT $V_{INV} = 18V$



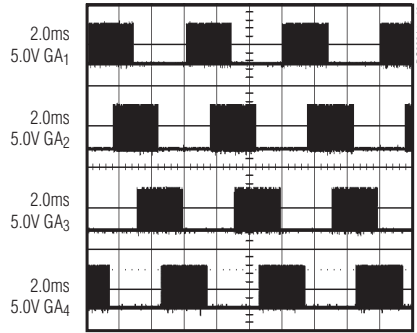
LAMP STRIKE—EXPANDED VIEW



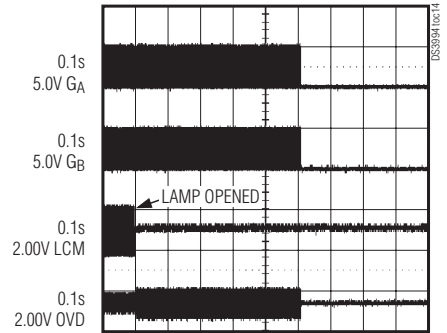
**LAMP STRIKE WITH OPEN LAMP
AUTORETRY DISABLED**



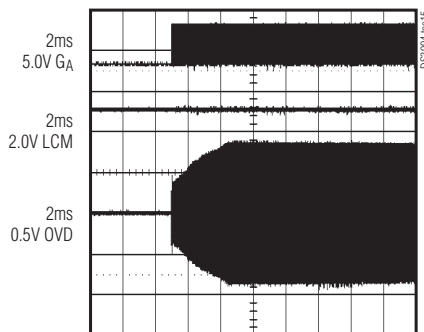
BURST DIMMING STAGGER



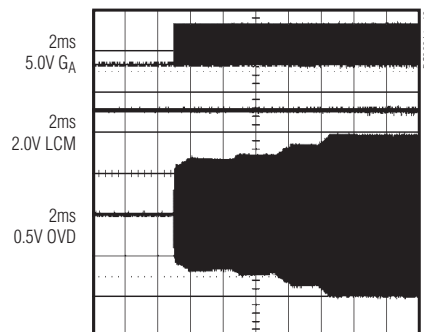
**LAMP OUT (LAMP OPENED),
AUTORETRY DISABLED**



**LAMP STRIKE WITH 0%
FREQUENCY BOOST**



**LAMP STRIKE WITH 33%
FREQUENCY BOOST**



4チャンネル冷陰極 蛍光管コントローラ

DS3994

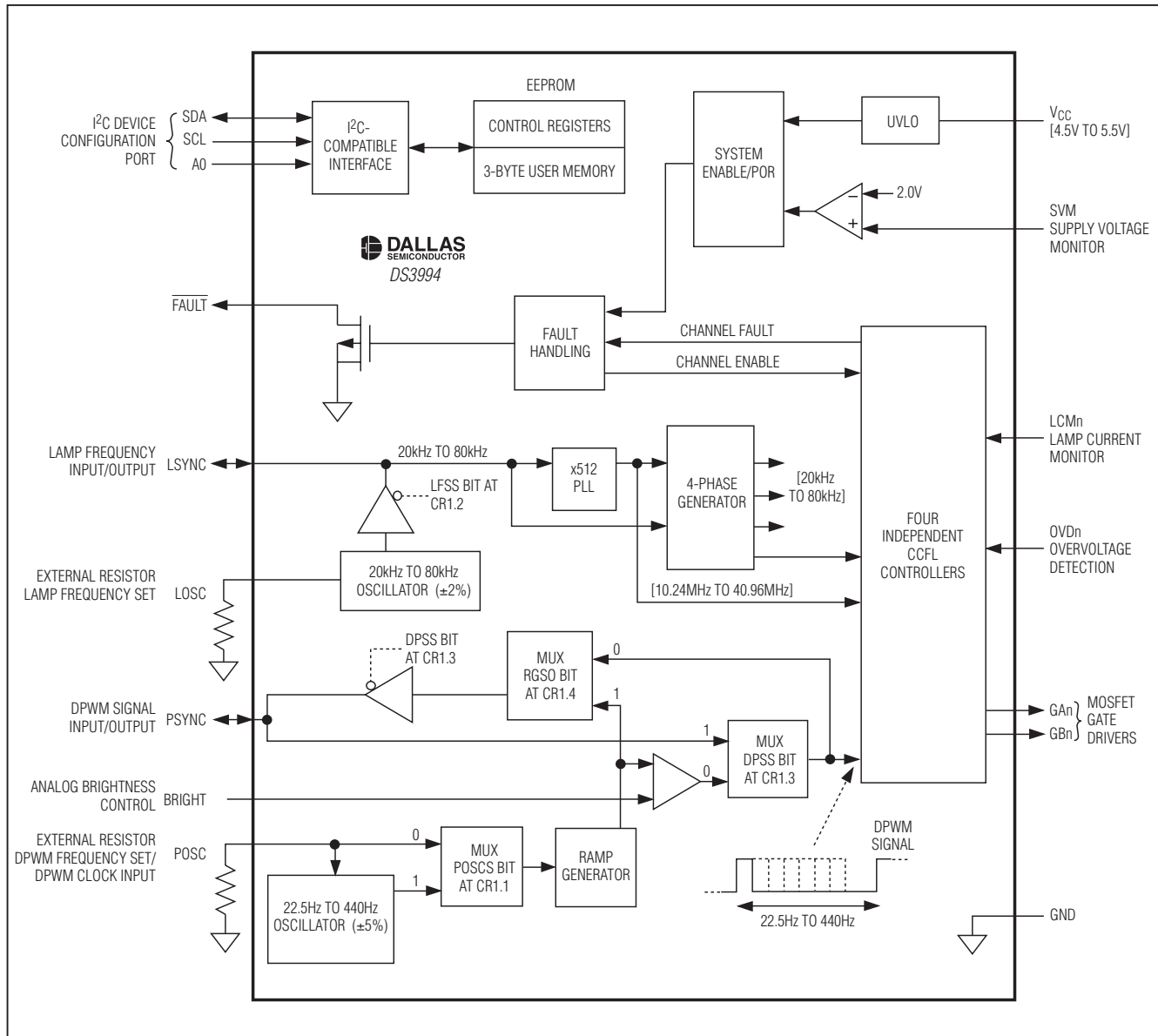
端子説明

名称	チャンネルの端子(n = 1~4)				機能
	CH 1	CH 2	CH 3	CH 4	
GAn	7	11	17	21	MOSFET Aゲート駆動。ロジックレベルのモードnチャンネルMOSFETにじかに接続してください。チャンネルを使用しない場合は開放のままにしてください。
GBn	8	12	18	22	MOSFET Bゲート駆動。ロジックレベルのモードnチャンネルMOSFETにじかに接続してください。チャンネルを使用しない場合は開放のままにしてください。
LCMn	9	13	19	23	ランプ電流モニタ入力。ランプ電流は、ランプの低電圧側と直列に配置された抵抗器両端間の電圧を測定することによって監視されます。チャンネルを使用しない場合は開放のままにしてください。
OVDn	10	14	20	24	過電圧検出。ランプ電圧は、トランスの高電圧側に配置されたコンデンサ分圧器によって監視されます。チャンネルを使用しない場合は開放のままにしてください。
名称					
名称	端子	機能			
GND	15	グランド接続部			
Vcc	16	電源接続部			
BRIGHT	5	アナログ輝度制御入力。DPWM調光の制御に使用されます。PSYNCに接続するPWM信号を使用して輝度を制御するときはグランドに接続してください。			
SVM	6	電源電圧モニタ入力。インバータ電圧の低電圧状態の監視に使用されます。			
SDA	25	シリアルデータ入力/出力。I ² C双方向データ端子であり、ロジックハイレベルにするためにはプルアップ抵抗器が必要です。			
SCL	26	シリアルクロック入力。I ² Cクロック入力。			
FAULT	27	障害出力。このアクティブロー、オープンドレイン端子をロジックハイレベルにするためには外付けプルアップ抵抗器が必要です。			
LSYNC	28	ランプ周波数入力/出力。この端子は、DS3994をランプ周波数レシーバとして設定するときに、外部から供給される周波数のための入力です。DS3994をランプ周波数ソースとして設定する(すなわち、ランプ周波数を内部で発生させる)場合には、この端子に周波数が出力されて他のランプ周波数レシーバDS3994によって使用されます。			
LOSC	1	ランプ発振器の抵抗器調整。この端子からグランドまでの抵抗器は、ランプ発振器の周波数を設定します。			
A0	2	アドレス選択入力。DS3994のI ² Cスレーブアドレスを決定します。			
PSYNC	3	DPWM入力/出力。この端子は、DS3994をDPWMレシーバとして設定するときに、外部で生成したDPWM信号を供給するための入力です。DS3994をDPWMソースとして設定する(すなわち、DPWM信号を内部で発生させる)場合には、このピンにDPWM信号が出力されて他のDPWMレシーバDS3994によって使用されます。			
POSC	4	DPWM発振器の抵抗器調整。この端子とグランド間に接続する抵抗器によって、DPWM発振器(調光クロック)の周波数を設定します。オプションとして、この端子には、内部のDPWM信号のソースタイミング信号となる22.5Hz~440Hzのクロックを入力することもできます。			

4チャンネル冷陰極 蛍光管コントローラ

DS3994

ファンクションダイアグラム



4チャンネル冷陰極 蛍光灯コントローラ

DS3994

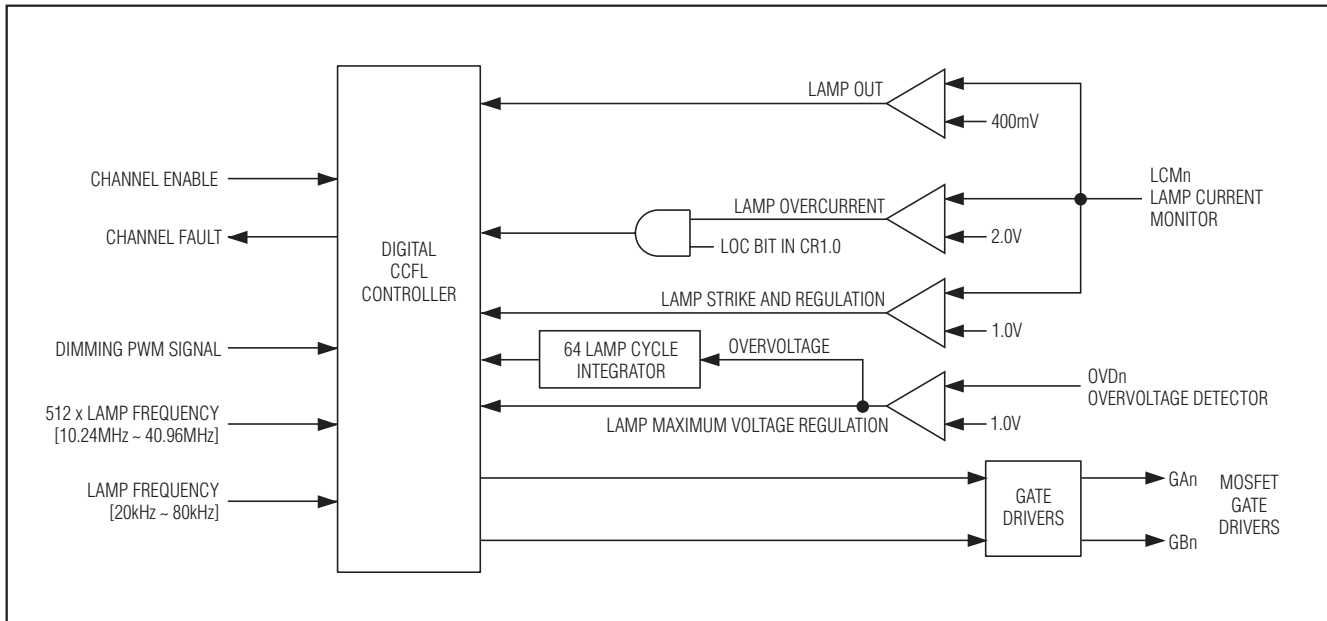


図1. チャンネル単位のロジック図

詳細

DS3994は、プッシュプル駆動方式によって、DC電圧(5V~24V)をCCFLへの給電に必要な高電圧(600V_{RMS}~1200V_{RMS})のAC波形に変換します。プッシュプル駆動方式では使用する外付け部品点数が最小限であるため、組立コストが削減され、PCB設計の実装が容易になります。また、プッシュプル駆動方式では高効率のDC-AC変換が行われ、正弦波に近い波形を生成します。

各DS3994チャンネルは、ステップアップトランスの両端とグランド間に接続された2個のロジックレベルnチャンネルMOSFETを駆動します(図1と「標準動作回路」参照)。トランスの一次側には、DC電圧源に接続されるセンタタップを備えています。DS3994は、2個のMOSFETを交互にオンにして、二次側に高電圧のAC波形を生成します。MOSFETのオンになる時間を変えることによって、コントローラはCCFLを流れる電流の大きさを正確に制御することができます。

CCFLのグランド接続部と直列の抵抗器によって、電流を監視することができます。この抵抗器の両端間の電圧は、DS3994のランプ電流モニタ(LCM)入力に供給されます。DS3994は、抵抗器両端のピーク電圧を内部リファレンス電圧と比較してMOSFETゲートのデューティサイクルを決定します。各CCFLの電流監視と制御は独立に行われ、これによってランプすべての輝度を等しくすることができ、ランプの輝度と寿命が最大になります。

また、DS3994は、チャンネル当り複数のランプを駆動することができます。チャンネル当り複数のランプを使用する場合の実装の詳細については、「標準動作回路」の項を参照してください。

EEPROMレジスタおよびI²C対応 シリアルインタフェース

DS3994では、内蔵EEPROMコンフィギュレーションレジスタとユーザメモリとの通信にI²C対応シリアルインタフェースが使用されます。コンフィギュレーションレジスタ、4個のバースト調光スタックレジスタ(BDS1/2/3/4)、および3個の制御レジスタ(CR1/2/3)によって、ユーザは、チャンネル間のバースト調光をスタック(ずらす)するための時間遅延、ランプ/調光周波数ソース、障害監視オプション、およびチャンネルイネーブル/ディセーブルなど、多くのDS3994パラメータをカスタマイズすることができます。3バイトの不揮発性ユーザメモリは、デートコード、シリアル番号、または製品識別番号などの製造データの保存に使用することができます。

このデバイスは、1組のデフォルト設定パラメータがコンフィギュレーションレジスタに設定された状態で出荷されます。出荷時のカスタムプログラミングに関しては、MixedSignal.Apps@dalsemi.com宛にお問い合わせください(英語のみの対応となります)。

4チャンネル冷陰極 蛍光管コントローラ

チャンネル位相

ランプ周波数のMOSFETゲートのターンオン時間は、4チャンネル間でバースト期間が等しい位相制御となっています。これによって、すべてのランプが同時に切り替わることによる突入電流が抑制されるため、DC電源に対する設計要件が緩和されます。図2は、4チャンネルを位相制御する方法の詳細を示しています。位相制御されるのはDPWM信号でなくランプ周波数信号であることに注意してください。詳細または各チャンネルのDPWM信号の調整については、「バースト調光スタッタの機能」の項を参照してください。

ランプ調光制御(DPWM)

DS3994では、高効率で高精度のランプ調光を行うためにデジタルパルス幅変調(DPWM)信号(22.5Hz~440Hz)が使用されます。

DPWMサイクルのハイの期間中、ランプは、図7に示すように、選択されたランプ周波数(20kHz~80kHz)で駆動されます。サイクルのこの部分は、この期間中にランプ周波数バーストが発生するため「バースト」期間と呼ばれます。DPWMサイクルのロー期間中にランプが駆動されないよう、コントローラはMOSFETゲートドライバをディセーブルします。このため、ランプには電流が流れなくなりますが、その時間は短いためランプのイオン化が消失することはありません。調光は、DPWM信号のデューティサイクルを調整(すなわち、変調)することによって加減されます。

DS3994は自身のDPWM信号を内部で生成することが可能で(CR1でDPSS = 0に設定)、これは必要に応じて他のDS3994に供給することもできますが、DPWM信号は外部ソースから供給することもできます(CR1でDPSS = 1に設定)。

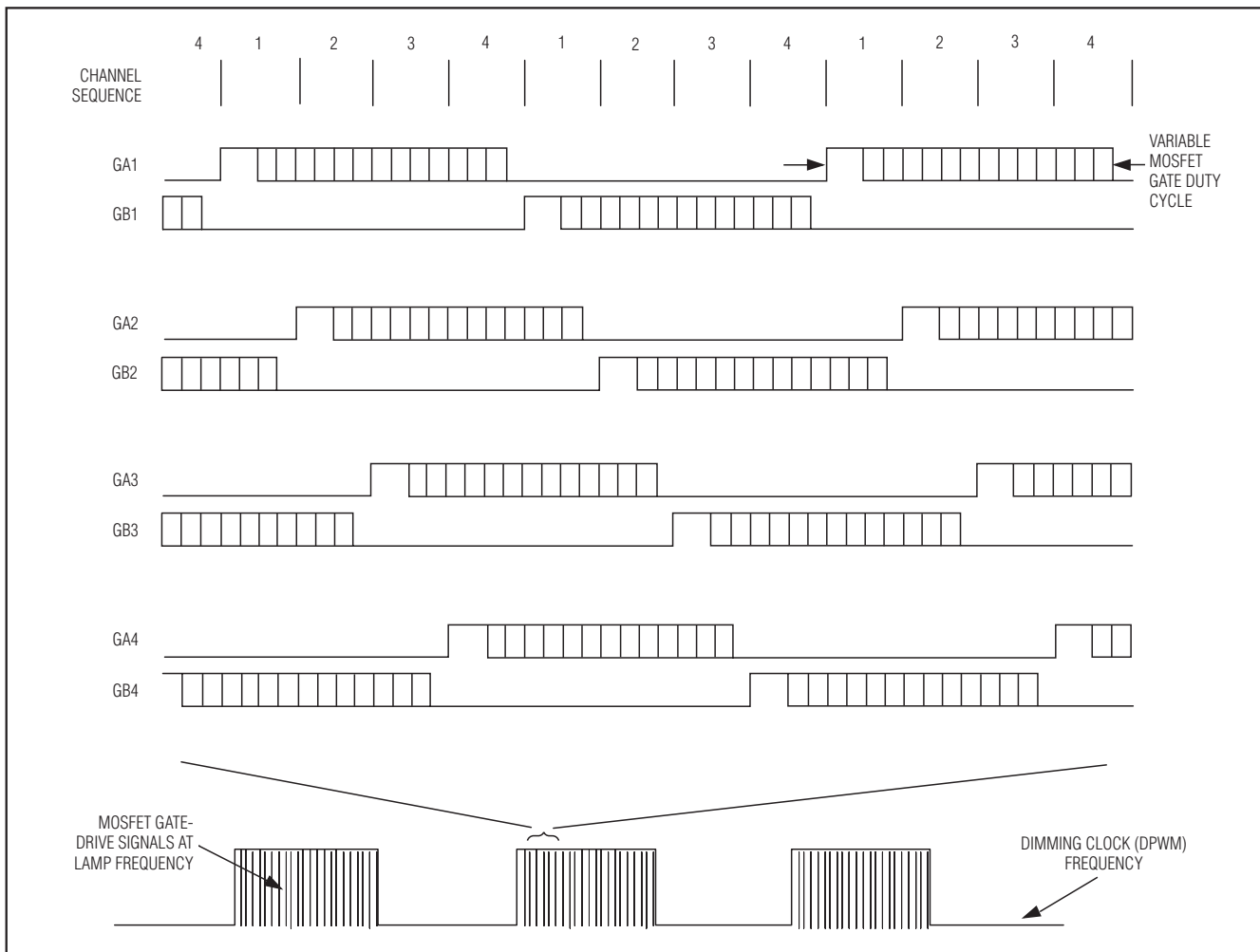


図2. チャンネル位相制御の詳細

4チャンネル冷陰極 蛍光灯コントローラ

DS3994

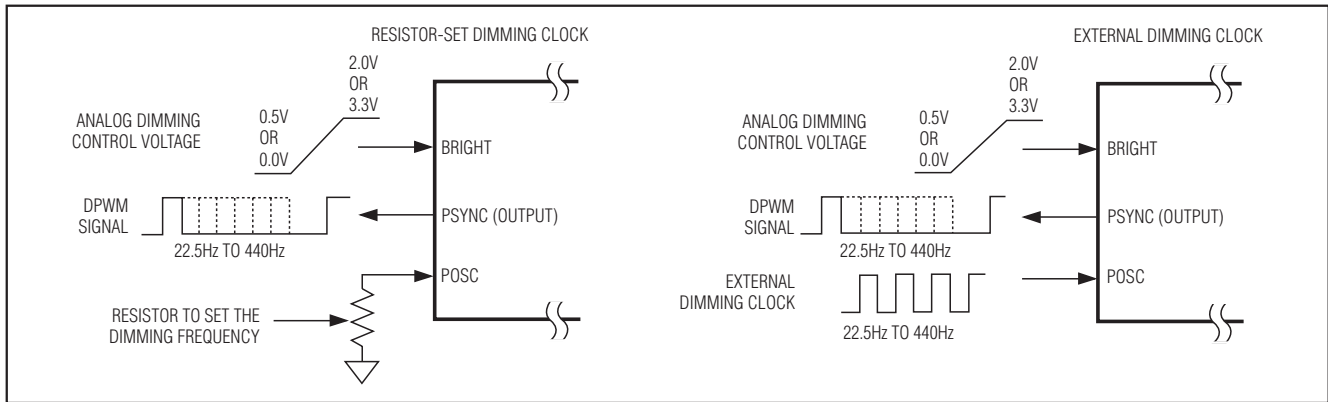


図3. DPWMソース設定のオプション

表1. BRIGHTアナログ調光入力スロープおよび電圧範囲の設定

CR2.7	CR3.0	RANGE	SLOPE	MINIMUM BRIGHTNESS	MAXIMUM BRIGHTNESS
0	0	0.5 to 2V	Positive	0.5V	2.0V
0	1	0.5 to 2V	Negative	2.0V	0.5V
1	0	0 to 3.3V	Positive	0V	3.3V
1	1	0 to 3.3V	Negative	3.3V	0V

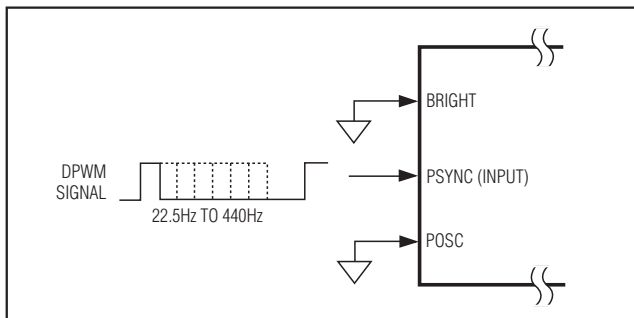


図4. DPWMレシーバの設定

DPWM信号を内部で生成するために、DS3994はDPWM周波数を設定するためのクロック(調光クロックと呼ばれる)を必要とします。ユーザはCR1でPOSCS = 1に設定し外部の22.5Hz~440Hz信号をPOSC端子に印加することによって調光クロックを供給することもできますが、DS3994のクロックはDS3994の発振器によって生成することも可能で(CR1でPOSCS = 0に設定)、この場合は周波数が外付け抵抗器によってPOSC端子で設定されます。これら2つの調光クロックオプションを図3に示します。調光クロックを内部で生成するか、または外部から供給するかに関わらず、CR2のPOSCR1ビットとPOSCR2ビットは所望の調光クロック周波数に適合するように設定する必要があります。

ランプの調光制御(DPWM)

DPWM信号を内部で生成するとき、そのデューティサイクル(したがって、ランプ輝度も)はBRIGHT入力にユーザが加えるアナログ電圧によって制御されます。ユーザは、BRIGHT端子の調光入力の正または負のスロープおよび電圧範囲を選択することができます。CR3でSLOPE = 0の場合、スロープは正です。つまり、最小電圧よりも低いBRIGHT電圧ではDS3994が最小バーストデューティサイクルで動作して輝度が最低になるのに対し、最大電圧よりも高い電圧では100%のバーストデューティサイクル(すなわち、ランプが常に駆動されている)で動作して最高輝度が得られます。最小電圧と最大電圧の間の電圧では、デューティサイクルが最小から100%まで直線的に変わります。

内部で生成したDPWM信号は、PSYNC I/O端子(CR1でRGSO = 0に設定)に出力され、回路内に他のDS3994がある場合はそれらに供給されます。こうして、システム内のすべてのDS3994を同じDPWM信号に同期させることができます。システム内の他のDS3994用にDPWM信号を生成しているDS3994は、DPWMソースと呼ばれます。

4チャンネル冷陰極 蛍光管コントローラ

DPWM信号が外部ソース、すなわち、他のDS3994のPSYNC端子またはユーザが生成する他のソースのいずれかによって供給される場合、この信号はDS3994のPSYNC I/O端子に入力されます。このモードでは、BRIGHT入力とPOSC入力はディセーブルされており、グラウンドに接続する必要があります(図4参照)。複数のDS3994を使用する場合、外部で生成したDPWM信号を使用するように設定されたDS3994は、DPWMレシーバと呼ばれます。

バースト調光スタッガ(BDS)の機能

DS3994では、バースト調光スタッガ(BDS)機能がバースト調光コントローラに組み込まれています。BDSは、DC電源の電流リップルの抑制とLCDパネルの画像応答性を改善するのに有用です。この機能によって、ユーザは各バースト期間の開始を遅延する各チャンネルに独立したレジスタ(BDS1/2/3/4)にデジタルコードを入力することができます。8ビットのBDSコードは、表2と次式から計算することができます。

表2. ランプ周波数発振器とDPWM周波数発振器に基づく増倍率M

POSCR1 (CR2.2)	POSCR0 (CR2.1)	SELECTED PWM OSCILLATOR RANGE (Hz)	M, LAMP CYCLE PERIOD MULTIPLICATION FACTOR	
			LAMP OSCILLATOR = 40 TO 80kHz (LOFS = 0)	LAMP OSCILLATOR = 20 TO 40kHz (LOFS = 1)
0	0	22.5 to 55	8	8
0	1	45 to 110	4	4
1	0	90 to 220	2	2
1	1	180 to 440	1	1

$$BDS_Resolution = \frac{M}{f_{LF:OSC}}$$

$$BDS_Delay = BDS_Resolution \times BDS_8\text{-Bit_Value}$$

バースト期間よりも長いBDS_Delayを使用すると、ゲートドライバのGAとGBは出力を生成しません。

たとえば、ランプ周波数を50kHz、バースト周波数を167Hzとします。バースト調光スタッガのステップ分解能は40μs (2/50,000)となります。図5に示すような等しいスタッガを実現するためには、BDS1/2/3/4レジスタを表3に示すように設定します。

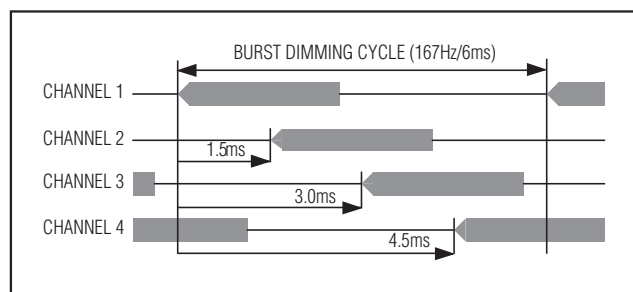


図5. バースト調光スタッガサイクルの例

表3. BDS1/2/3/4の設定値の例

CHANNEL	REGISTER	DESIRED STAGGER (ms)	STEP RESOLUTION (μs)	COUNT	PROGRAMMED VALUE
1	BDS1	0	40	0	00h
2	BDS2	1.5	40	38	26h
3	BDS3	3.0	40	75	48h
4	BDS4	4.5	40	113	71h

ランプ点灯周波数ブースト

DS3994は、設定可能なランプ点灯周波数ブーストオプションも備えています。点灯期間中、トランスの二次側は基本的に無負荷です。ランプ周波数を容易に高くして高い点灯電圧を得ることができます。CR3のSB0/1/2ビットは、ランプ点灯中の周波数の増大を制御します。000bの設定では周波数は増大せず、最大設定(111b)では100%増大します。ランプが点灯したことをDS3994が検出すると、ランプ周波数は自動的に公称動作レベルにリセットされます。

ランプ周波数の設定

DS3994はそのランプ周波数クロックを内部で生成することが可能で(CR1でLFSS = 0に設定)、この信号は必要に応じて他のDS3994に供給することができますが、ランプクロックを外部のソースから供給することもできます(CR1でLFSS = 1に設定)。ランプクロックを内部で生成するとき、周波数(20kHz~80kHz)はLOSCの外付け抵抗器によって設定します。この場合、ランプクロックはランプ周波数レシーバとして設定された他のDS3994への同期用としてLSYNC I/Oピンに出力されるため、DS3994をランプ周波数ソースとして使用することができます。

ランプクロックが外部から供給されるとき、DS3994はランプ周波数レシーバとして機能します。この場合、20kHz~80kHzのクロックをLSYNC I/Oに供給する必要があります。外部クロックは、ランプ周波数ソースとして設定されたDS3994のLSYNC I/Oまたは他のソースから発生させることができます。

CR3のLOFSビットは、正しいランプ周波数範囲に適合するように設定する必要があります。20kHz~40kHzの周波数を採用する場合はLOFSを1に設定する必要があり、40kHz~80kHzを採用する場合はLOFSを0に設定する必要があります。

複数のDS3994を有するシステムの構成

ランプ周波数クロックおよびDPWM信号用のソースとレシーバのオプションによって、複数のDS3994を5個以上のランプを必要とするシステム内で同期させることができます。ランプクロックと調光クロックは、周波数を設定する外付け抵抗器を使ってDS3994自身で生成することもできますが、ホストシステムから供給してDS3994を他のシステム資源に同期させることもできます。図6は、システム内のすべてのDS3994に対してランプおよび/またはDPWMのいずれの同期も可能なDS3994の各種構成を示します。

DPWMソフトスタート

各ランプバーストの最初に、DS3994はMOSFETゲートドライバのデューティサイクルを徐々に増加させるソフトスタートを行います(図7参照)。これによって、トランス一次側の電流サージから生じる可聴トランスノイズが最小限に抑えられます。ソフトスタートの長さは16ランプサイクルに固定されています。

4チャンネル冷陰極 蛍光管コントローラ

DS3994

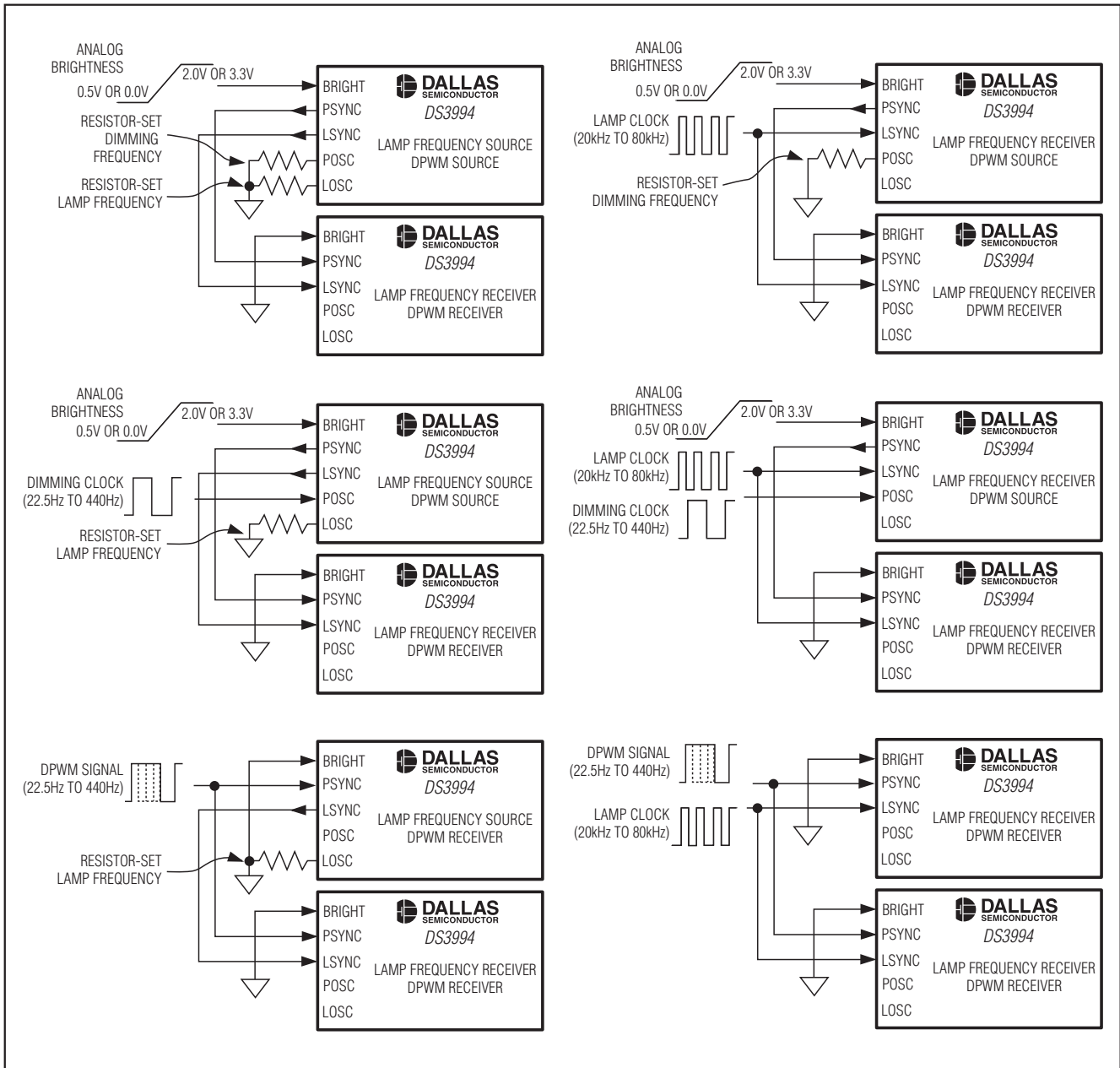


図6. 複数のDS3994を使用した設計に対する周波数設定オプション

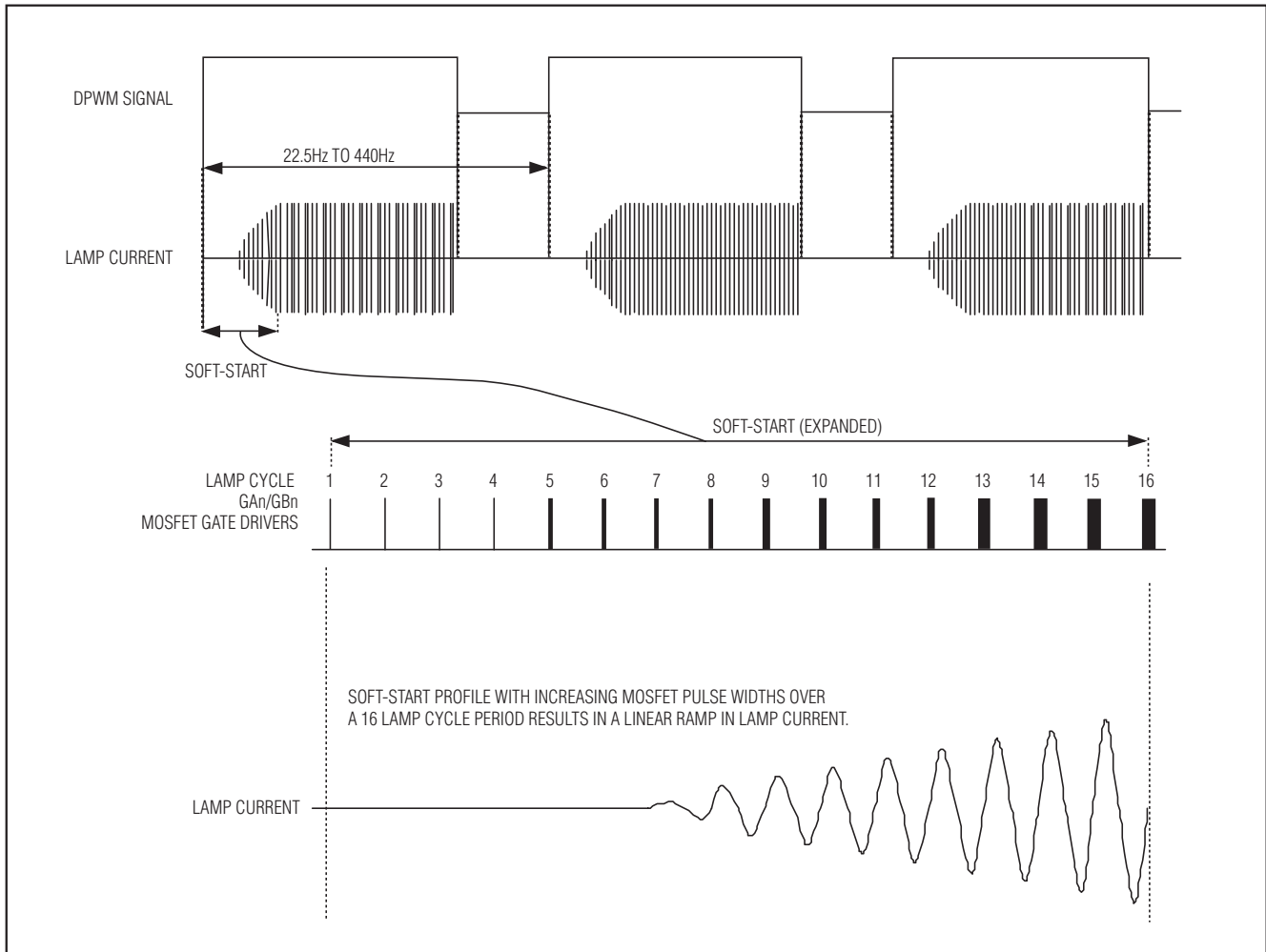


図7. デジタルPWM調光およびソフトスタート

4チャンネル冷陰極 蛍光管コントローラ

外付け抵抗器を使用したランプおよび 調光クロック(DPWM)周波数の設定

ランプおよび調光クロック周波数はいずれも外付け抵抗器によって設定することができます。必要な抵抗は、いずれの周波数の場合も次式から決定することができます。

$$R_{OSC} = \frac{K}{f_{OSC}}$$

ここで、ランプ周波数を計算する場合は $K = 1600k\Omega \cdot kHz$ です。調光クロック周波数に対する抵抗値を計算するとき、 K は制御レジスタ2 (CR2) (「レジスタの詳細」の項参照)に示すように所望の周波数およびPOSCR0とPOSCR1ビット設定によって決定される4つの値のうちの1つとなります。

例：ランプ周波数が50kHzで調光クロック周波数が160HzとなるようにDS3994を設定する抵抗値の選択：

この設定では、調光クロック周波数範囲として90Hz～220Hzを選択するためにPOSCR0とPOSCR1をそれぞれ1と0に設定する必要があります。それによって、調光クロック抵抗器(R_{POSC})の計算では K が $4k\Omega \cdot kHz$ に設定されます。ランプ周波数抵抗器(R_{LOSC})の計算では $K = 1600k\Omega \cdot kHz$ で、これは周波数と無関係にランプ周波数の K 値を設定します。この場合、上式は下記のように R_{LOSC} と R_{POSC} に対する抵抗値の計算に使用されます。

$$R_{LOSC} = \frac{1600k\Omega \cdot kHz}{50kHz} = 32k\Omega,$$

$$R_{POSC} = \frac{4k\Omega \cdot kHz}{0.160kHz} = 25.0k\Omega$$

電源の監視

DS3994は、トランスのDC電源とDS3994自身の V_{CC} 電源の両方を監視し、両方の電圧レベルを正しい動作に適切なものになるようにしています。

インバータのトランス電源(V_{INV})は、2Vのスレッシュホールドを持つコンパレータ(図8参照)への入力である外付け抵抗分圧器を使って監視されます。次式を使用してこれらの抵抗値を決定すると、電源電圧モニター(SVM)のトリップポイント(V_{TRIP})が設定変更されて、トランスの入力電圧が指定値を下回ったときインバータを遮断することができます。トランスの電源を非常に低いレベルで動作させると、インバータが点灯電圧に達しないなど、多くの問題が生じるおそれがあります。

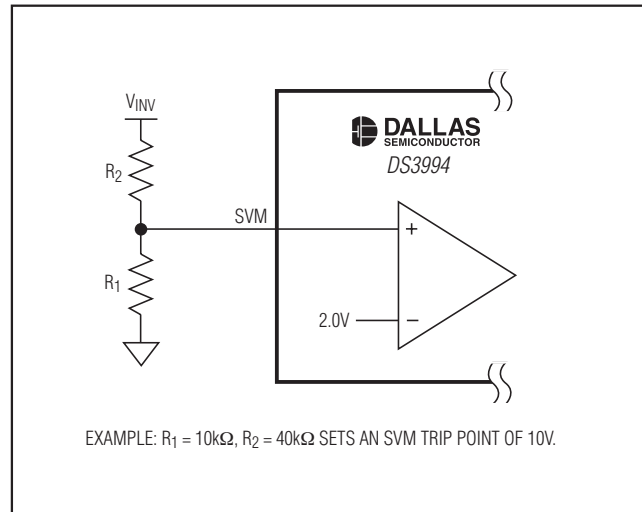


図8. SVMスレッシュホールド電圧の設定

SVMを正しく使用すれば、これらの問題を回避することができます。必要に応じて、SVMピンを V_{CC} に接続することによってSVMをディセーブルすることができます。

$$V_{TRIP} = 2.0 \left(\frac{R_1 + R_2}{R_1} \right)$$

V_{CC} モニタは5V電源低電圧ロックアウト(UVLO)として使用され、電圧がアナログ回路の動作(すなわち、外付けMOSFETの駆動)に適切でない場合、DS3994が動作しないようにします。 V_{CC} モニタは、ヒステリシスを備えており、 V_{CC} がトリップポイントに近いときに V_{CC} ノイズによる誤動作の発生を防ぎます。このモニタはディセーブルすることはできません。

障害の監視

DS3994は広範な障害をチャンネル単位で監視します。これは、ランプオープン、ランプ過電流、点灯障害、および過電圧の状態を検出することができます。DS3994は、少なくとも1つのチャンネルが障害状態になった場合にすべてのチャンネルをディセーブルするように設定することができますが、障害が発生したチャンネルのみをディセーブルするように設定することもできます。いったん障害状態に入ると、FAULT出力がアサートされ、DS3994の電源またはインバータのDC電源をオフ/オンするまでそのチャンネルがディセーブルされたままになります。さらに、DS3994は、ステップ4で説明するように、ランプを再点灯することによって検出された障害(ランプ過電流を除く)を自動的にクリアするように設定することもできます。障害監視オプション用の設定ビットは、制御レジスタ内にあります。

4チャンネル冷陰極 蛍光管コントローラ

DS3994

図9のフローチャートは、DS3994が各ランプを制御・監視する方法を示しています。各ステップは次の通りです。

- 1) 電源チェック—DS3994の電源電圧が $\geq 4.5V$ でなく、かつ電源電圧モニタ(SVM)入力の電圧が $\geq 2V$ でない場合、ランプは点灯しません。
- 2) ランプの点灯—DS3994電源とDCインバータ電源の両方がこれらの最小値よりも高いとき、DS3994はイネーブルされた各チャンネルを点灯しようとします。DS3994は、ランプが点灯するまでMOSFETゲートのデューティサイクルを徐々に増加させます。コントローラは、ランプに流れる電流を検出することによってランプが点灯したことを認識します。ランプの点灯中に電圧が最大許容電圧に達すると、コントローラはMOSFETゲートのデューティサイクルの増加を停止してシステムに過度のストレスがかからないようにします。CR3レジスタのLST0とLST1の制御ビットで定められたタイムアウト期間後にランプが点灯していなければ、DS3994は障害処理状態(ステップ4)に入ります。点灯の過程で過電圧事象が検出されると、DS3994はMOSFETゲートドライバをディセーブルして障害処理状態に入ります。
- 3) ランプの動作—いったんランプが点灯すると、DS3994はランプの動作状態に移行します。ランプの動作状態では、DS3994はランプ電流が最適になるようにMOSFETゲートのデューティサイクルを調整します。ゲートのデューティサイクルは常に

制限されており、システムが最大許容値を超えるランプ電圧を生成しないようになっています。ランプ電流がCR3レジスタのLST0およびLST1制御ビットで定められた期間、ランプアウトリファレンスポイント未満になると、ランプは消えているものとみなされます。この場合、MOSFETゲートドライバはディセーブルされて、デバイスは障害処理状態に移行します。

- 4) 障害処理—障害処理の間、DS3994はランプ過電流を除くすべての障害をクリアするオプション(ユーザ選択可能)の自動再試行を行います。自動再試行では、障害を解消する再試行をさらに14回を行った後、チャンネルが障害状態にあると断定してそのチャンネルを完全にディセーブルします。14回の各試行の間、コントローラは1024ランプサイクル待機します。ランプ過電流状態が発生した場合、DS3994はこのチャンネルが障害状態にあると瞬時に断定してこのチャンネルを完全にディセーブルします。DS3994では、少なくとも1つのチャンネルが障害状態になるとすべてのチャンネルをディセーブルするように設定することができますが、障害が発生したチャンネルのみをディセーブルするように設定することもできます。いったん障害状態に入ったチャンネルは、次のいずれかが起きるまで障害状態を持続します。
 - V_{CC} がUVLOスレッショルド未満に低下する。
 - SVMスレッショルドを超える。
 - チャンネルがディセーブルされる。

4チャンネル冷陰極 蛍光管コントローラ

DS3994

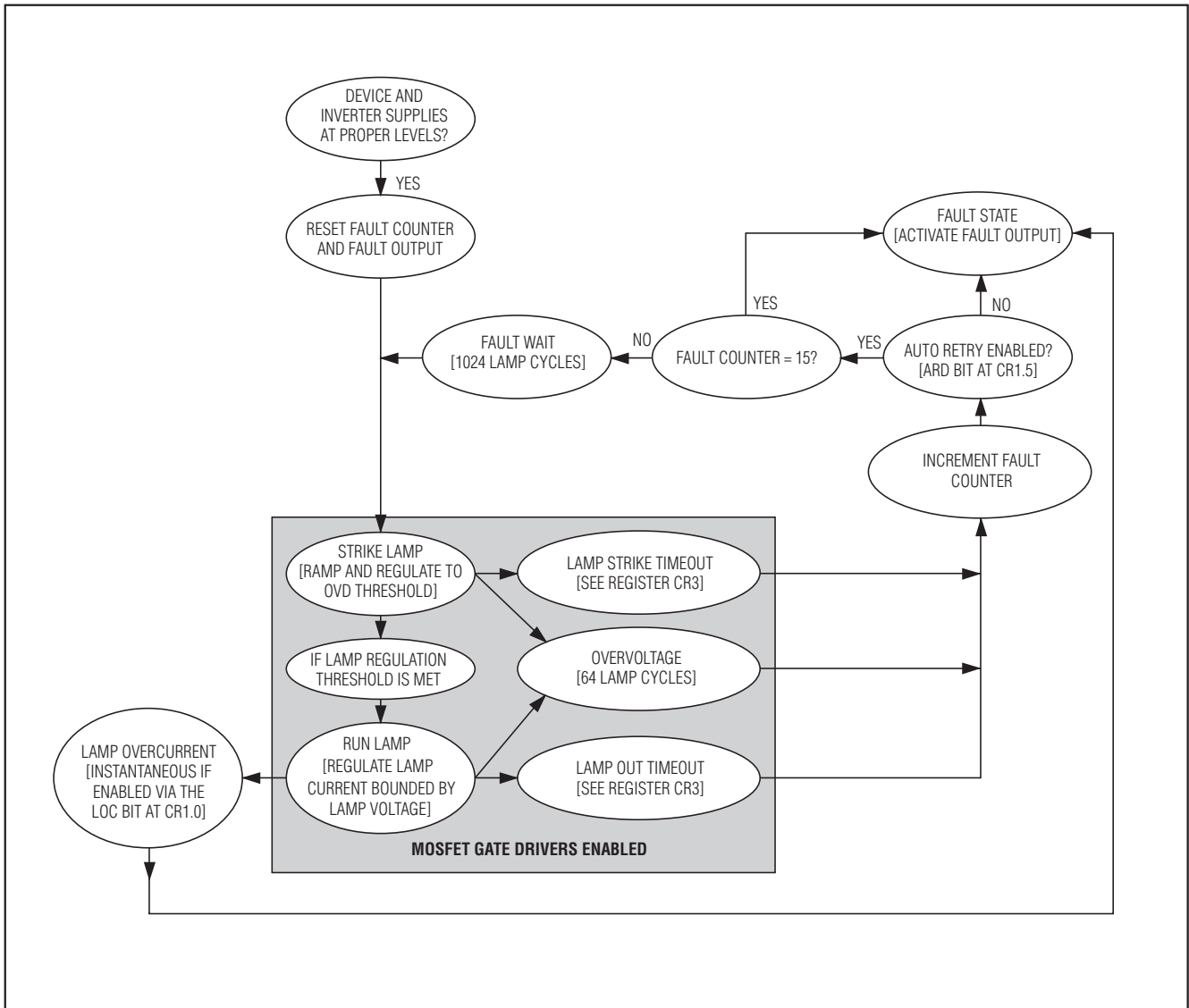


図9. 障害処理フローチャート

レジスタの詳細

DS3994のレジスタマップを表4に示します。レジスタとビットの詳細な説明は次ページ以降の表に記載されています。

表4. レジスタマップ

BYTE ADDRESS	BYTE NAME	FACTORY DEFAULT*	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
F0h	Reserved	21h	—				—			
F1h	Reserved	43h	—				—			
F2h	Reserved	65h	—				—			
F3h	Reserved	77h	—				—			
F4h	CR1	20h	DPD	FRS	ARD	RGSO	DPSS	LFSS	POSCS	LOC
F5h	CR2	08h	BVRS	LD1	LD0	0	1	POSCR1	POSCR0	UMWP
F6h	Reserved	00h	—	—	—	—	—	—	—	—
F7h	Reserved	00h	—	—	—	—	—	—	—	—
F8h	BDS1	00h	Burst dimming stagger for channel 1.							
F9h	BDS2	00h	Burst dimming stagger for channel 2.							
FAh	BDS3	00h	Burst dimming stagger for channel 3.							
FBh	BDS4	00h	Burst dimming stagger for channel 4.							
FCh	CR3	00h	LOFS	IGO	SB2	SB1	SB0	LST1	LST0	SLOPE
FD-FFh	User Memory	00h	EE	EE	EE	EE	EE	EE	EE	EE

*これは出荷時に設定されたデフォルト値でEEPROMに保存されています。

4チャンネル冷陰極 蛍光管コントローラ

DS3994

F4h : 制御レジスタ1 (CR1)

BIT	NAME	FUNCTION
0	LOC	Lamp Overcurrent 0 = Lamp overcurrent detection disabled. 1 = Lamp overcurrent detection enabled.
1	POSCS	POSC Select. See POSCR0 and POSCR1 bits in Control Register 2 to select the oscillator range. 0 = Connect POSC to ground with a resistor to set the dimming frequency. 1 = Connect POSC to an external 22.5Hz to 440Hz dimming clock to set the dimming frequency.
2	LFSS	Lamp Frequency Source Select 0 = Lamp frequency source mode. The lamp frequency is generated internally and sourced at the LSYNC output for use by lamp frequency receivers. 1 = Lamp frequency receiver mode. The lamp frequency must be provided at the LSYNC input.
3	DPSS	DPWM Signal Source Select 0 = DPWM source mode. DPWM signal is generated internally, and can be output at PSYNC pin (see RGSO bit). 1 = DPWM receiver mode. DPWM signal is generated externally and supplied at the PSYNC input.
4	RGSO	Ramp Generator Source Option 0 = Sources DPWM at the PSYNC output. 1 = Sources the internal ramp generator at PSYNC output.
5	ARD	Autoretry Disable 0 = Autoretry function enabled. 1 = Autoretry function disabled.
6	FRS	Fault Response Select 0 = Disable only the malfunctioning channel. 1 = Disable all channels upon fault detection at any channel.
7	DPD	DPWM Disable 0 = DPWM function enabled. 1 = DPWM function disabled. DPWM set to 100% duty cycle.

4チャンネル冷陰極 蛍光管コントローラ

DS3994

F5h : 制御レジスタ2 (CR2)

BIT	NAME	FUNCTION			
0	UMWP	User Memory Write Protect 0 = User Memory Write Access Blocked 1 = User Memory Write Access Permitted			
1	POSCR0	DPWM Oscillator Range Select. When using an external source for the dimming clock, these bits must be set to match the external oscillator's frequency. When using a resistor to set the dimming frequency, these bits plus the external resistor control the frequency.			
2	POSCR1	POSCR1	POSCR0	DIMMING CLOCK (DPWM) FREQUENCY RANGE (Hz)	K (kΩ-kHz)
		0	0	22.5 to 55.0	1
		0	1	45 to 110	2
		1	0	90 to 220	4
		1	1	180 to 440	8
3	Reserved	Reserved. Should be set to one.			
4	Reserved	Reserved. Should be set to zero.			
5	LD0	Lamp Disable. Used to disable channels if all 4 are not required for an application.			
		LD1	LD0	CHANNELS DISABLED	NUMBER OF ACTIVE LAMP CHANNELS
		0	0	All Channels Enabled	4
6	LD1	0	1	4	3
		1	0	2/4	2
7	BVRS	1	1	1/2/4	1
		Bright Voltage Range Select. 0 = 0.5V to 2.0V 1 = 0.0V to 3.3V			

F8~FBh : バースト調光スタッガ(BDS1/2/3/4)

BIT	NAME	FUNCTION
0	BDSC0	8-Bit Programmable Counter That Staggers the Start of Burst Dimming. 00h = 0ms stagger. Setting the stagger longer than the burst dimming cycle results in the channel never turning on. See Table 2.
1	BDSC1	
2	BDSC2	
3	BDSC3	
4	BDSC4	
5	BDSC5	
6	BDSC6	
7	BDSC7	

4チャンネル冷陰極 蛍光管コントローラ

DS3994

FCh : 制御レジスタ3 (CR3)

BIT	NAME	FUNCTION				
0	SLOPE	BRIGHT Analog Dimming Slope Select 0 = Positive Slope 1 = Negative Slope				
1	LST0	STRIKE AND LAMP OUT TIMEOUT IN LAMP FREQUENCY CYCLES				EXAMPLE TIME OUT IF LAMP FREQUENCY IS 25kHz OR 50kHz
		LST1	LST0	LAMP OSCILLATOR = 40kHz TO 80kHz (LOFS = 0)	LAMP OSCILLATOR = 20kHz TO 40kHz (LOFS = 1)	
		0	0	32,768	16,384	
		0	1	65,536	32,768	1.31 seconds
2	LST1	1	0	98,304	49,152	1.97 seconds
		1	1	131,072	65,536	2.62 seconds
Note: The strike frequency boost does not affect this timeout.						
LAMP STRIKE FREQUENCY BOOST SELECT						
3	SB0	SB2	SB1	SB0	LAMP STRIKE FREQUENCY BOOST	EXAMPLE STRIKE FREQUENCY IF LAMP FREQUENCY IS 50kHz
		0	0	0	0%	50kHz
4	SB1	0	0	1	14%	57kHz
		0	1	0	23%	61.5kHz
		0	1	1	33%	66.7kHz
		1	0	0	46%	73kHz
5	SB2	1	0	1	60%	80kHz
		1	1	0	78%	89kHz
		1	1	1	100%	100kHz
6	IGO	Invert MOSFET Gate A and Gate B Driver Outputs 0 = Do not invert GA and GB outputs. 1 = Invert GA and GB outputs.				
7	LOFS	Lamp Oscillator Frequency Select 0 = 40kHz to 80kHz 1 = 20kHz to 40kHz				

I²Cの定義

以下の用語はI²Cデータ転送の説明に一般に使用されます。

マスタデバイス：マスタデバイスはバス上のスレーブデバイスを制御します。マスタデバイスは、SCLクロックパルス、START条件、およびSTOP条件を生成します。

スレーブデバイス：スレーブデバイスはマスタの要求に応じてデータを送受信します。

バスアイドルまたは非ビジー：SDAとSCLの両方が非アクティブでロジックハイ状態にあるときのSTOP条件とSTART条件の間の時間。

START条件：START条件は、スレーブとの新たなデータ転送を開始するためにマスタが生成します。SCLがハイの間にSDAがハイからローに遷移すると、START条件が発生します。適切なタイミングについては、タイミング図を参照してください。

STOP条件：STOP条件は、スレーブとのデータ転送を終了するためにマスタが生成します。SCLがハイの間にSDAがローからハイに遷移すると、STOP条件が発生します。適切なタイミングについては、タイミング図を参照してください。

反復START条件：マスタは、1回のデータ転送の最後に反復START条件を使用することによって、現在のデータ転送に続いて新たなデータ転送を直ちに開始することを表します。反復STARTは、データ転送を開始する特定のメモリアドレスを識別するために、通常、読取り動作中に使用されます。反復START条件は、通常のSTART条件と同様に送出されます。

適切なタイミングについては、タイミング図を参照してください。

ビット書込み：SDAの遷移は、SCLがロー状態の間に行われる必要があります。SDAのデータは、SCLのハイパルスの全期間およびセットアップとホールドの時間要件を満たす期間中、有効かつ不変の状態を保たなければなりません(図10参照)。データは、SCLの立上りエッジの間にデバイスにシフト入力されます。

ビット読取り：書込み動作の最後に、マスタはビット読取り中にSCLの立上りエッジ前の適切なセットアップ時間(図10参照) SDAバスラインを解放する必要があります。デバイスは前のSCLパルスの立下りエッジでSDAの各データビットをシフト出力し、このデータビットは現在のSCLパルスの立上りエッジで有効になります。マスタは、スレーブからビットを読み取っているときを含め、すべてのSCLクロックパルスを生成します。

確認応答(ACKとNACK)：肯定確認応答(ACK)または否定確認応答(NACK)は、常に、バイト転送中に送信される9番目のビットです。データを受信するデバイス(読取り中のマスタ、または書込み中のスレーブ)は、9番目のビット中にゼロを送信することによってACKを返します。デバイスは、9番目のビット中に1を送信することによってNACKを返します。ACKとNACKのタイミング(図10)は、その他すべてのビット書込みと同じです。ACKは、デバイスがデータを正しく受信していることの確認です。NACKは、読取りシーケンスを終了するために使用されるか、もしくはデバイスがデータを受信していないことを表します。

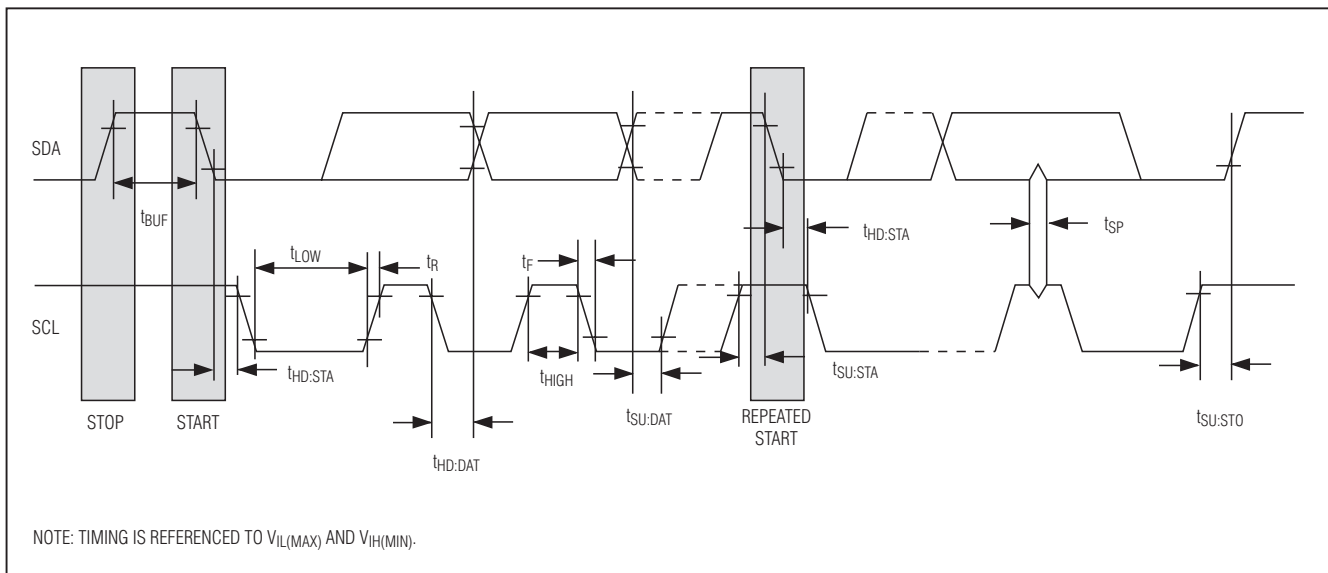


図10. I²Cタイミング図

4チャンネル冷陰極 蛍光管コントローラ

バイト書込み：バイト書込みは、マスタからスレーブに転送される8ビットの情報(MSB先頭)と、スレーブからマスタへの1ビット確認応答で構成されます。マスタが送信する8ビットはビット書込みの定義にしたがって行われ、確認応答はビット読取りの定義を用いて読み取られます。

バイト読取り：バイト読取りは、スレーブからマスタへの8ビット情報転送とマスタからスレーブへの1ビットのACKまたはNACKから成ります。スレーブからマスタに転送(MSB先頭)される8ビットの情報は、前記のビット読取りの定義を用いてマスタによって読み取られ、マスタはビット書込みの定義を用いてACKを送信し後続のデータバイトを受信します。スレーブがSDAの制御をマスタに戻すためには、マスタは最終バイト読取りに対してNACKを返して通信を終了する必要があります。

スレーブアドレスバイト：I²Cバス上の各スレーブは、START条件のすぐ後に送信されるスレーブアドレス指定バイトに応答します。スレーブアドレスバイト(図11)は、上位7ビットにスレーブアドレスを含み、最下位ビットにR/Wビットを含んでいます。

DS3994のスレーブアドレスは101000A₀ (2進)です。ここで、A₀はアドレス端子(A₀)の値です。このアドレス端子によって、デバイスは2つのスレーブアドレスの1つに応答することができます。R/W = 0であれば正しいスレーブアドレスを書き込むことによって、マスタはスレーブにデータを書き込みます。R/W = 1であれば、マスタはスレーブからデータを読み取ります。不正なスレーブアドレスが書き込まれると、DS3994はマスタが別のI²Cデバイスと通信しているものと判断し、次のSTART条件が送信されるまで通信を無視します。

メモリアドレス：I²C書込み動作中、マスタはメモリアドレスを送信してスレーブがデータを格納すべきメモリ位置を指示する必要があります。メモリアドレスは、常に、スレーブアドレスバイトに続く書込み動作中に送信される2番目のバイトです。

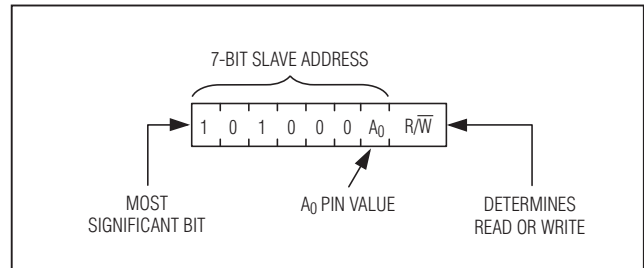


図11. DS3994のスレーブアドレスバイト

I²C通信

スレーブへのデータバイトの書込み：マスタは、START条件の生成、スレーブアドレスバイト(R/W=0)の書込み、メモリアドレスの書込み、データのバイトの書込み、およびSTOP条件の生成を行う必要があります。マスタはすべてのバイト書込み動作中にスレーブの確認応答を読み取る必要があります。詳しくは図12を参照してください。

確認応答ポーリング：DS3994はEEPROMに書き込むたびに、内容をEEPROMに書き込むためにSTOP条件の後にEEPROM書込み時間(t_W)を必要とします。EEPROMの書込み時間中DS3994はビジーとなるため、そのスレーブアドレスの受信に対して確認応答しません。この現象を利用して、DS3994のアドレス指定を反復することによって、DS3994のデータ受信準備が整い次第のデータバイトを書き込むことができます。確認応答ポーリングに代わる方法としては、t_Wの最大時間が経過するのを待ってからDS3994に再度書込みを行う方法があります。

EEPROM書込みサイクル：故障前にDS3994のEEPROMに書込み可能な回数は、「Nonvolatile Memory Characteristics (不揮発性メモリ特性)」表で指定されています。この仕様は、ワーストケースの書込み温度におけるものです。書込みを室温で行うときには、DS3994は通常さらに多くの書込みサイクルを処理することができます。

スレーブからのデータバイトの読取り：スレーブから単一バイトを読み取るために、マスタは、START条件の生成、R/W = 0によるスレーブアドレスバイトの書込み、メモリアドレスの書込み、反復START条件の生成、R/W = 1によるスレーブアドレスの書込み、転送の終了を示すNACKを持つデータバイトの読取り、およびSTOP条件の生成を行います。詳しくは図12を参照してください。

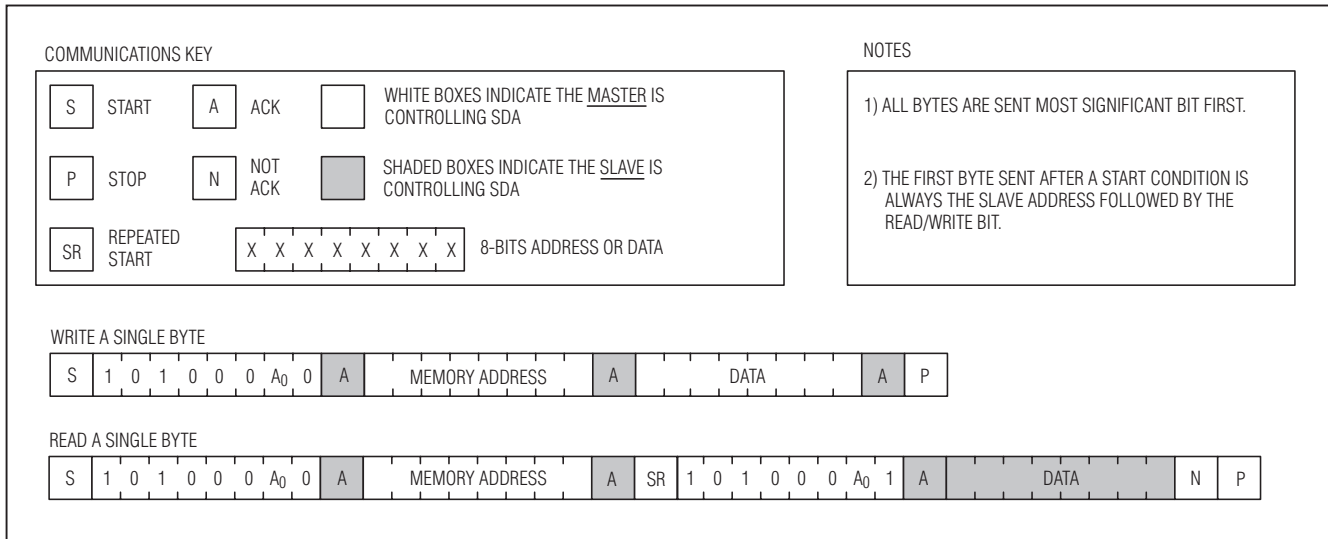


図12. I²C通信の例

アプリケーション情報

共通I²Cバス上にある複数のDS3994のアドレス指定

各DS3994は、アドレス入力(A₀)の状態に基づいて2つのスレーブアドレスの1つに应答します。デバイスのアドレス指定については、「I²C通信」の項を参照してください。

電源のデカップリング

最良の結果を得るために、各V_{CC}ピンを0.01μFまたは0.1μFのコンデンサでGNDにデカップリングすることを推奨します。高品質のセラミック表面実装コンデンサを使用し、トレースインダクタンスを極力少なくするためにV_{CC}ピンとGNDピンのできる限り近くにコンデンサを取り付けてください。

RMSランプ電流の設定

標準動作回路(図13)の抵抗器R8は、ランプ電流を設定します。電流波形がほぼ正弦波であれば、 $R8 = 140\Omega$ は5mA_{RMS}のランプ電流に対応します。所定の正弦波ランプ電流に対する抵抗値を決定する式は次の通りです。

$$R8 = \frac{1}{\sqrt{2} \times I_{LAMP(RMS)}}$$

部品の選択

外付け部品の選択は、システム全体の性能とコストに大きく影響します。2つの最も重要な外付け部品はトランスとnチャンネルMOSFETです。

トランスはDS3994の20kHz~80kHzの周波数範囲で動作し、MOSFETドライバが定常状態での動作時に28%~35%のデューティサイクルで動作するように巻数比を選択する必要があります。トランスは、ランプを点灯するために使用される高い開放電圧に耐えるものでなければなりません。また、一次/二次側の抵抗およびインダクタンスの特性を検討する必要があります。これらはシステムの効率と過渡応答の決定に多大な影響を及ぼすためです。表5は、12Vのインバータ電源、438mm x 2.2mmのランプ設計に使用されているトランスの仕様を示します。

nチャンネルMOSFETは、ロジックレベル信号で動作するだけの十分に低いスレッショルド電圧、効率を最大にしてnチャンネルMOSFETの電力消費を制限する低いオン抵抗、および過渡現象応答を処理するのに十分な高い降伏電圧を備えている必要があります。降伏電圧はインバータ電源電圧の3倍以上である必要があります。さらに、全ゲート電荷は、「Recommended Operating Conditions (推奨動作条件)」表で指定されたQ_G未満でなければなりません。現在SOP-8パッケージで提供されているデュアルnチャンネルMOSFETの多くはこれらの仕様を容易に満たします。

表6は、標準動作回路で使用される外付けの抵抗器およびコンデンサの推奨値を示します。

4チャンネル冷陰極 蛍光管コントローラ

DS3994

表5. トランスの仕様

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Turns Ratio (Secondary/Primary)	(Notes 1, 2, 3)		40		
Frequency		40		80	kHz
Output Power				6	W
Output Current			5	8	mA
Primary DCR	Center tap to one end		200		mΩ
Secondary DCR			500		Ω
Primary Leakage			12		μH
Secondary Leakage			185		mH
Primary Inductance			70		μH
Secondary Inductance			500		mH
Center Tap Voltage		10.8	12	13.2	V
Secondary Output Voltage	100ms minimum	2000			V _{RMS}
	Continuous	1000			

注1：一次巻線はセンタタップ付きのバイファイラ巻とします。

注2：巻数比は、二次巻線を両方の一次巻線の和で除算した値です。

注3：40：1は、438mm x 2.2mmランプを12V電源で駆動する場合の公称巻数比です。詳しくは、アプリケーションノート3375を参照してください。

表6. 抵抗器およびコンデンサの選択ガイド

DESIGNATOR	QTY	VALUE	TOLERANCE (%) AT 25°C	TEMPERATURE COEFFICIENT	NOTES
R1	1	10kΩ	1	—	—
R2	1	12.5kΩ to 105kΩ	1	—	See the <i>Setting the SVM Threshold Voltage</i> section.
R3	1	20kΩ to 40kΩ	1	≤153ppm/°C	2% or less total tolerance. See the <i>Lamp Frequency Configuration</i> section to determine value.
R4	1	18kΩ to 45kΩ	1	≤153ppm/°C	2% or less total tolerance. See the <i>Lamp Frequency Configuration</i> section to determine value.
R5	1	4.7kΩ	5	Any grade	—
R6	1	4.7kΩ	5	Any grade	—
R7	1	4.7kΩ	5	Any grade	—
R8	1/Ch	140Ω	1	—	See the <i>Setting the RMS Lamp Current</i> section.
C1	1/Ch	100nF	10	X7R	Capacitor value will also affect LCM bias voltage during power-up. A larger capacitor may cause a longer time for V _{DCB} to reach its normal operating level.
C2	1/Ch	10pF	5	±1000ppm/°C	2kV to 4kV breakdown voltage required.
C3	1/Ch	27nF	5	X7R	Capacitor value will also affect LCM bias voltage during power-up. A larger capacitor may cause a longer time for V _{DCB} to reach its normal operating level.
C4	1/Ch	33μF	20	Any grade	—
C5	1	0.1μF	10	X7R	Place close to V _{CC} and GND on DS3994.

4チャンネル冷陰極 蛍光灯コントローラ

DS3994

標準動作回路

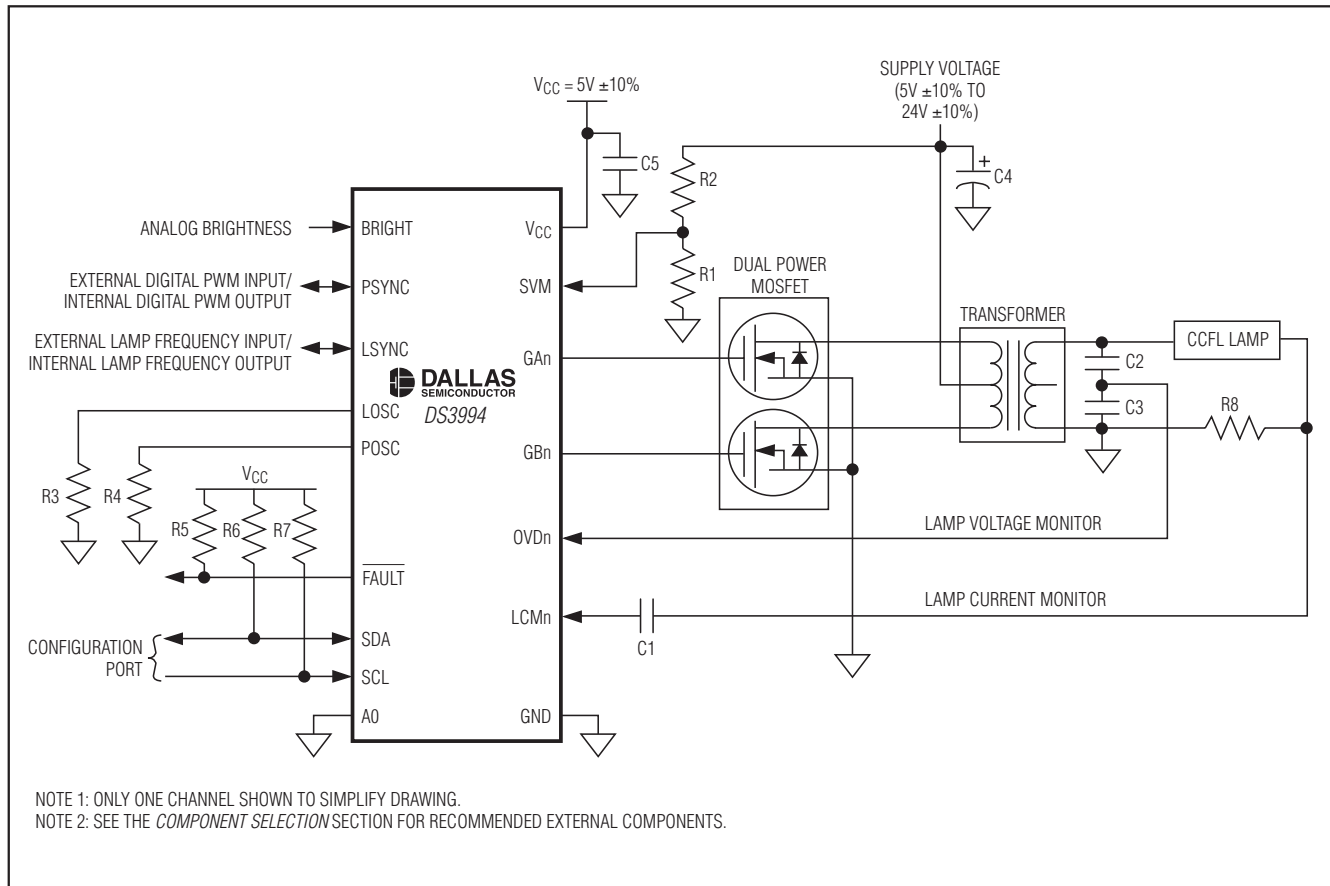


図13. 標準動作回路

4チャンネル冷陰極 蛍光管コントローラ

DS3994

標準動作回路(続き)

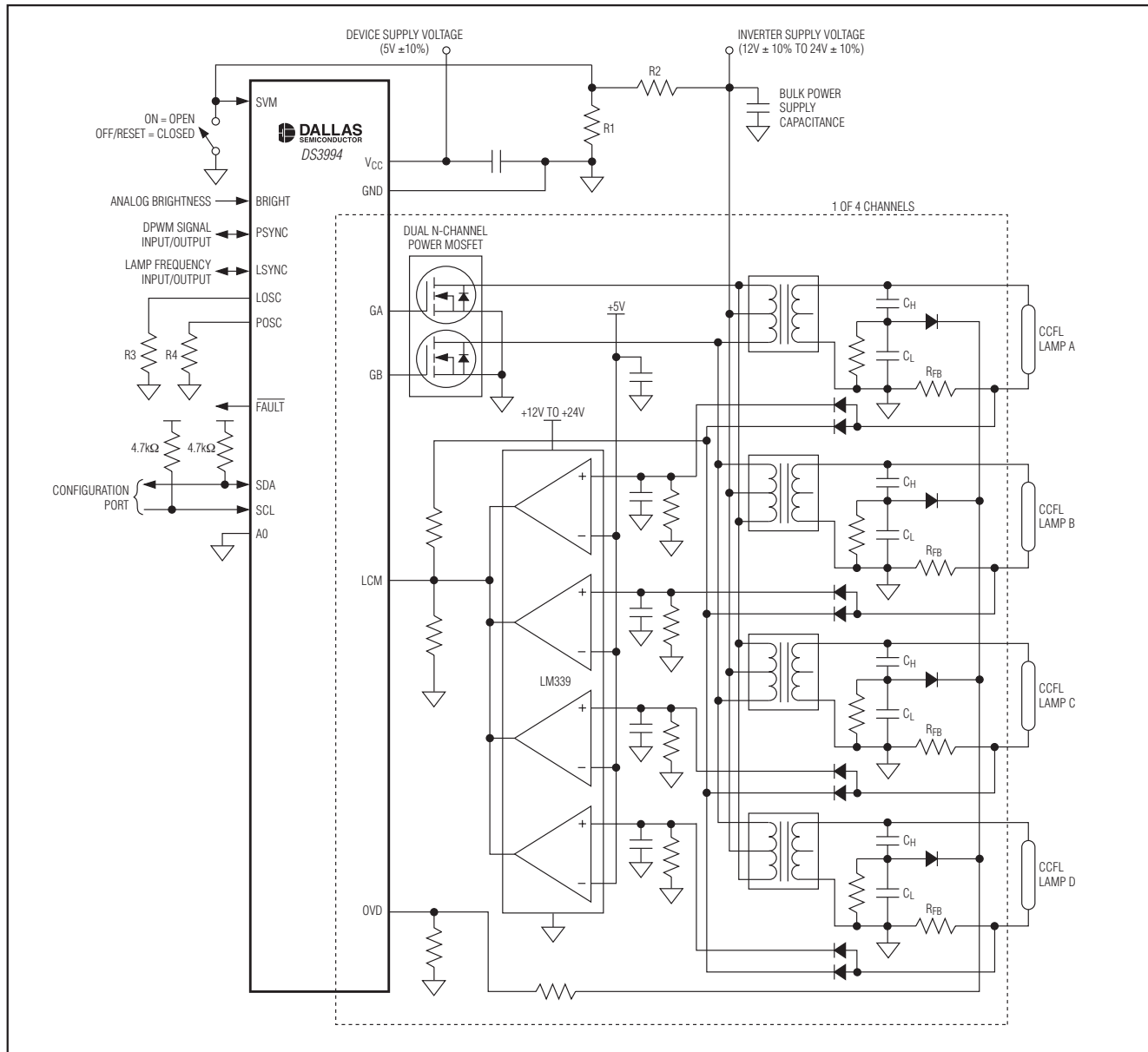


図14. チャンネル当り複数ランプの標準動作回路

チップ情報

TRANSISTOR COUNT: 53,000

SUBSTRATE CONNECTED TO GROUND

パッケージ

最新のパッケージ情報は、japan.maxim-ic.com/DallasPackInfo をご参照ください。

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

28 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

MAXIM is a registered trademark of Maxim Integrated Products, Inc.

DALLAS SEMICONDUCTOR is a registered trademark of Dallas Semiconductor Corporation.

© 2006 Maxim Integrated Products, Inc. All rights reserved.