



低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

概述

MAX9526低功耗视频解码器将NTSC或PAL复合视频信号转换成8位或10位YCbCr分量视频，符合ITU-R BT.656标准。该器件上电时进入完全工作模式并自动配置，对检测到的输入标准信号进行解码。MAX9526在常规工作模式下典型功耗为200mW，关断模式下典型功耗小于100 μ W。

内部10位、54MHz模/数转换器(ADC)对输入信号进行4倍过采样。MAX9526具有带失调校准的直流恢复电路和自动增益控制功能，可精确优化ADC的满量程范围。

集成模拟抗混叠滤波器省去了外部滤波元件。MAX9526包括2:1输入复用器，根据输入端的有效信号进行自动选择。

内部行锁定锁相环(PLL)产生采样时钟和行锁定时钟(LLC)输出，提供ITU兼容输出。另外，还能将PLL相应地配置成提供采样时钟、分别输出晶振的2倍频和1倍频时钟。

MAX9526提供多路自适应梳状滤波器，降低色度串扰和亮度串扰。

数字电路和模拟电路均采用1.8V单电源供电。数字输出电路采用独立的+1.7V至+3.45V电源供电，可直接与较宽电压范围的数字处理器连接。MAX9526工作在-40 $^{\circ}$ C至+125 $^{\circ}$ C汽车级温度范围，采用28引脚QSOP和32引脚TQFN (5mm x 6mm)封装。

应用

汽车娱乐系统
防撞系统
安全监控/CCTV系统
电视

特性

- ◆ 支持所有NTSC和PAL制式
NTSC M、NTSC J、NTSC 4.43、PAL B/G/H/I/D、PAL M、PAL N和PAL 60
- ◆ 易配置，工作时仅需16个用户可编程寄存器
- ◆ 自动配置和制式选择
- ◆ 10位、4倍过采样(54MSPS) ADC，提供真正的10位数字处理
- ◆ 灵活的输出格式
10位并行ITU-R BT.656输出，带嵌入式TRS
8位并行ITU-R BT.656输出，带独立的HS和VS
- ◆ 数字和模拟电路采用+1.8V供电
- ◆ 数字I/O采用+1.7V至+3.45V供电
- ◆ 汽车级工作温度范围(-40 $^{\circ}$ C至+125 $^{\circ}$ C)
- ◆ 低功耗模式
关断模式(< 100 μ W，典型值)
休眠模式，带连续输入检测(< 5mW，典型值)
- ◆ 带AGC的2选1视频输入复用

订购信息

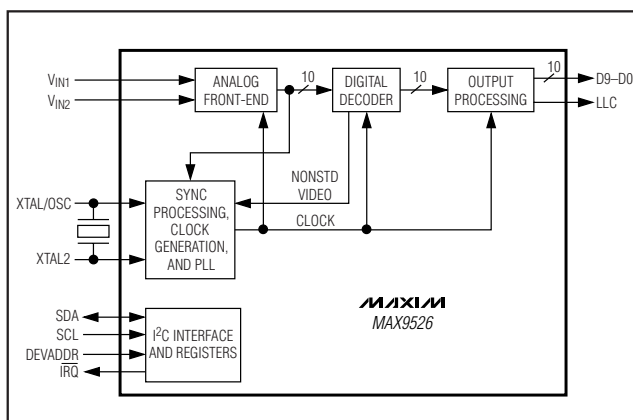
PART	TEMP RANGE	PIN-PACKAGE
MAX9526AEI+	-40 $^{\circ}$ C to +125 $^{\circ}$ C	28 QSOP
MAX9526AEI/V+	-40 $^{\circ}$ C to +125 $^{\circ}$ C	28 QSOP
MAX9526ATJ+	-40 $^{\circ}$ C to +125 $^{\circ}$ C	32 TQFN-EP*
MAX9526ATJ/V+	-40 $^{\circ}$ C to +125 $^{\circ}$ C	32 TQFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。

/V表示通过汽车标准认证的器件。

*EP = 裸焊盘。

功能框图



低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

ABSOLUTE MAXIMUM RATINGS

AVDD to AGND	-0.3V to +2V	28-Pin QSOP Multilayer Board	
DVDD to DGND	-0.3V to +2V	(derate 12.6mW/°C above +70°C).....	1009mW
DVDDIO to DGND	-0.3V to +3.6V	32-Pin TQFN Multilayer Board	
AGND to DGND.....	-0.1V to +0.1V	(derate 20.8mW/°C above +70°C).....	1663mW
D9-D0, LLC to DGND	-0.3V to (DVDDIO + 0.3V)	Operating Temperature Range	-40°C to +125°C
VIN1, VIN2, VREF to AGND	-0.3V to (AVDD + 0.3V)	Junction Temperature.....	+150°C
XTAL/OSC, XTAL2 to AGND	-0.3V to +2V	Storage Temperature Range	-65°C to +150°C
IRQ, SDA, SCL, DEVADR to DGND	-0.3V to +3.6V	Lead Temperature (soldering, 10s)	+300°C
Continuous Current In/Out All Pins	±50mA	Soldering Temperature (reflow)	+260°C
Continuous Power Dissipation (TA = +70°C)			
28-Pin QSOP Single-Layer Board			
(derate 10.8mW/°C above +70°C).....	.860mW		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(VAVDD = VDvDD = +1.8V, VDvDDIO = +3.3V, VAGND = VDgND = 0V, TA = TMIN to TMAX, unless otherwise noted. Typical values are at TA = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLIES						
Analog Supply Voltage Range	AVDD		1.7	1.8	1.9	V
Digital Supply Voltage Range	DVDD		1.7	1.8	1.9	V
Digital I/O Supply Voltage Range	DVDDIO		1.7	3.3	3.45	V
Analog Supply Current (Note 2)	IAVDD	Normal operation		42	55	mA
		Sleep mode		2.2	3	
		Shutdown		0.5	100	μA
Digital Supply Current (Note 2)	IDVDD	Normal operation		70	110	mA
		Sleep mode		5	1000	
		Shutdown		5	1000	μA
Digital I/O Supply Current (Note 2)	IDVDDIO	Normal operation, VDvDDIO = 1.8V		3.5		mA
		Normal operation, VDvDDIO = 3.3V		6.4		
		Sleep mode, VDvDDIO = 3.3V		0.8	10	μA
		Shutdown, VDvDDIO = 3.3V		0.8	10	
VIDEO INPUTS, VREF, AND CLAMP						
Input Voltage Range		Guaranteed by full-scale conversion range	0.27	0.5	0.83	VP-P
Input Resistance	RIN			2		MΩ
Input Capacitance	CIN			8		pF
Video Input Reference Voltage (VREF)	VREF			850		mV
Sync-Tip Clamp Level	VCLMP2	Activity detect clamp		550		mV
Input Clamping Current		Activity detect clamp, VVIN = VCLMP2 + 150mV		2.0		μA

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

ELECTRICAL CHARACTERISTICS (continued)

($V_{AVDD} = V_{DVDD} = +1.8V$, $V_{DVDDIO} = +3.3V$, $V_{AGND} = V_{DGND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Sync Slice Comparator Level		Activity detect slicer, referenced to V_{CLMP}			50		mV
DC Restore Current DAC Full-Scale Range (Source and Sink) (Note 3)		Slow			3		μA
		Medium			6		
		Medium-fast (default)			12		
		Fast			24		
DC Restore Sync-Tip Level at V_{IN1}/V_{IN2}		AGCGAIN = 0x0, ADAGC = 1			0.51		V
		AGCGAIN = 0xF, ADAGC = 1			0.72		
ANALOG INPUT FILTER AND ADC (Note 4)							
Cutoff Frequency (3dB)	f_{3dB}				13		MHz
Passband Flatness		$f < 5MHz$, $V_{VIN} = 0.65V_{P-P}$, reference level measured at 1MHz			0.25		dB
Stopband Cutoff	f_{SB}				53		MHz
Stopband Attenuation		$f > f_{SB}$, $V_{VIN} = 0.65V_{P-P}$, reference level measured at 1MHz			36		dB
Full-Scale Conversion Range		AGC disabled, gain programmed using I ² C (ADAGC = 1), referenced to V_{IN1}/V_{IN2}	AGCGAIN = 0x0	670		830	mV_{P-P}
			AGCGAIN = 0xF	270		330	
AGC Gain Stepsize					0.167		V/V
Differential Nonlinearity	DNL	AGCGAIN = 0x0, ADAGC = 1			± 0.5		LSB
Integral Nonlinearity	INL	AGCGAIN = 0x0, ADAGC = 1			± 1		LSB
Signal-to-Noise Ratio	SNR	Includes filter + ADC + digital anti-aliasing filter, input is -1dBFS; ADAGC = 1, AGCGAIN[3:0] = 0x0, defined as ratio of RMS signal to RMS noise in dB			58.8		dB
Power-Supply Rejection	PSR	ADAGC = 1 AGCGAIN[3:0] = 0x0 input level = 1MHz sine wave at -2dBFS	$1.7V < V_{AVDD} < 1.9V$, $1.7V < V_{DVDD} < 1.9V$			-40	dBFS
			$V_{AVDD} = 1.8V + 100mV_{P-P}$ at 500kHz			-67	
			$V_{AVDD} = 1.8V + 100mV_{P-P}$ at 3.58MHz			-58	
			$V_{AVDD} = 1.8V + 100mV_{P-P}$ at 4.43MHz			-57	
Differential Phase	DP	5-step modulated staircase, $f = 3.58MHz$ or $4.43MHz$			1.0		degrees

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

ELECTRICAL CHARACTERISTICS (continued)

($V_{AVDD} = V_{DVDD} = +1.8V$, $V_{DVDDIO} = +3.3V$, $V_{AGND} = V_{DGND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Differential Gain	DG	5-step modulated staircase, $f = 3.58MHz$ or $4.43MHz$		1		%
2T Pulse Response		$2T = 200ns$ or $250ns$		0.4		%
2T Bar Response		Bar time is $18\mu s$, the beginning 2.5% and ending 2.5% of the bar time are ignored, $2T = 200ns$ or $250ns$		0.2		%
2T Pulse to Bar Rating		Bar time is $18\mu s$, the beginning 2.5% and ending 2.5% of the bar time are ignored, $2T = 200ns$ or $250ns$		0.2		%
Group Delay Distortion		$100kHz < f < 5MHz$		± 1		ns
DECODED LUMINANCE AND CHROMINANCE CHANNELS (Note 5)						
Chroma Bandwidth	BW_C			1		MHz
Luma Bandwidth	BW_L			5.5		MHz
Luma Nonlinearity		5-step staircase		1		%
Luma Line Time Distortion (H-Tilt)	LD	Measured at the output regarding active video		0.5		%
Luma Field Time Distortion (V-Tilt)	FD	Measured at the output regarding active video		0.1		%
DIGITAL COMPOSITE DECODER						
Lock Time				3		frames
Horizontal Line Time Static Variation			-5		+5	%
Maximum Horizontal Line Time Jitter (Async Mode)				5		μs
Maximum Horizontal Line Time Jitter (LLC mode)				160		ns
Line-Locked Clock Frequency	f_{LLC}	Varies with input line rate		27		MHz
Minimum Peak Signal to RMS Noise		Proper composite decoder operation		23		dB
PLL						
Async Mode Jitter		Ideal input clock		20		PSRMS
Line-Locked PLL Loop Bandwidth Set by Register 0x0E[2:0]		000		180		Hz
		001		250		
		010		375		
		011 (default)		500		
		100		750		
		101		1000		
		110		1500		
		111		2000		

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

ELECTRICAL CHARACTERISTICS (continued)

($V_{AVDD} = V_{DVDD} = +1.8V$, $V_{DVDDIO} = +3.3V$, $V_{AGND} = V_{DGND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CRYSTAL OSCILLATOR						
Frequency		Fundamental mode only		27.000		MHz
XTAL/OSC, XTAL2 Input Capacitance	C_{XTAL} , C_{XTAL2}			4		pF
Maximum Load Capacitor	C_{L1} , C_{L2}			45		pF
Frequency Accuracy				± 50		ppm
XTAL/OSC Logic-Low Threshold	V_{IL}	XTAL oscillator disabled, clock input mode ($XTAL_DIS = 1$)			$0.3 \times V_{DVDD}$	V
XTAL/OSC Logic-High Threshold	V_{IH}	XTAL oscillator disabled, clock input mode ($XTAL_DIS = 1$)	$0.7 \times V_{DVDD}$			V
XTAL/OSC Input Leakage Current	I_{IH} , I_{IL}	XTAL oscillator disabled, clock input mode ($XTAL_DIS = 1$)	-10	± 0.01	+10	μA
Maximum Input Clock Jitter				500		pSP-P
I²C SERIAL INTERFACE (Note 6)						
Serial-Clock Frequency	f_{SCL}		0		400	kHz
Bus Free Time Between STOP and START Conditions	t_{BUF}		1.3			μs
Hold Time (REPEATED) START Condition	t_{HD} , STA		0.6			μs
SCL Pulse-Width Low	t_{LOW}		1.3			μs
SCL Pulse-Width High	t_{HIGH}		0.6			μs
Setup Time for a REPEATED START Condition	t_{SU} , STA		0.6			μs
Data Hold Time	t_{HD} , DAT		0		900	ns
Data Setup Time	t_{SU} , DAT		100			ns
SDA and SCL Receiving Rise Time (Note 7)	t_R		$20 + 0.1C_B$		300	ns
SDA and SCL Receiving Fall Time (Note 7)	t_F		$20 + 0.1C_B$		300	ns
SDA Transmitting Fall Time (Note 7)	t_F	$V_{DVDDIO} = 3.3V$	$20 + 0.1C_B$		250	ns
		$V_{DVDDIO} = 1.8V$			150	
Setup Time for STOP Condition	t_{SU} , STO		0.6			μs
Bus Capacitance	C_B				400	pF
Pulse Width of Suppressed Spike	t_{SP}		0		50	ns
HIGH-SPEED LOGIC OUTPUTS (D9–D0, LLC)						
Output Low Voltage	V_{OL}	$I_{OL} = 5mA$, $V_{DVDDIO} = 3.3V$			0.4	V
		$I_{OL} = 2mA$, $V_{DVDDIO} = 1.7V$			0.4	

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

ELECTRICAL CHARACTERISTICS (continued)

($V_{AVDD} = V_{DVDD} = +1.8V$, $V_{DVDDIO} = +3.3V$, $V_{AGND} = V_{DGND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output High Voltage	V_{OH}	$I_{OH} = 5mA$, $V_{DVDDIO} = 3.3V$	$V_{DVDDIO} \times 0.8V$			V
		$I_{OH} = 2mA$, $V_{DVDDIO} = 1.7V$	$V_{DVDDIO} - 0.4V$			
Data to LLC Rising Edge Hold Time	t_{HD}		13.5	18.5	23.5	ns
Data to LLC Rising Edge Setup Time	t_{SU}		13.5	18.5	23.5	ns
Rise and Fall Time	t_R, t_F	$C_L = 10pF$, $V_{DVDDIO} = 1.8V$	3			ns
		$C_L = 25pF$, $V_{DVDDIO} = 3.3V$	3			
Output Leakage	I_{OH}, I_{OL}	Outputs in high-impedance mode	-10	± 0.01	+10	μA
OPEN-DRAIN OUTPUTS (SDA and \overline{IRQ})						
Output Low Voltage	V_{OL}	$I_{OL} = 3mA$, $1.7V < V_{DVDDIO} < 2V$	$0.2 \times V_{DVDDIO}$			V
		$I_{OL} = 3mA$, $2V < V_{DVDDIO} < 3.3V$	0.4			
Output High Current	I_{OH}	$V_{OUT} = 3.3V$	± 0.01		10	μA
LOGIC INPUTS (SDA, SCL, DEVADR)						
Logic-Low Threshold	V_{IL}		$0.3 \times V_{DVDDIO}$			V
Logic-High Threshold	V_{IH}		$0.7 \times V_{DVDDIO}$			V
Input Leakage Current	I_{IH}, I_{IL}		-10	± 0.01	+10	μA
SDA/SCL Off Leakage Current	I_{IH}	$V_{AVDD} = V_{DVDD} = V_{DVDDIO} = 0V$	-10	± 0.01	+10	μA

Note 1: All devices are 100% production tested at $T_A = +25^\circ C$. Specifications over temperature limits are guaranteed by design.

Note 2: NTSC 75% color bar signal applied to video input. $C_L = 10pF$ on D9–D0 and LLC. External XTAL.

Note 3: Internal test only. Digital core controls sync level adjustment current to adjust offset in analog signal path. Adjust level is based on value of sync level as converted by ADC. Digital core switches sourcing or sinking current into V_{IN1} or V_{IN2} nodes. Speed of correction (value of current) is controlled through I^2C .

Note 4: Filter and ADC performance measured using ADC outputs prior to composite digital demodulation (decoding).

Note 5: Decoded luminance and chrominance specifications measured using entire signal path from video input to digital component outputs.

Note 6: $V_{DVDDIO} = 1.8V$ and $3.3V$.

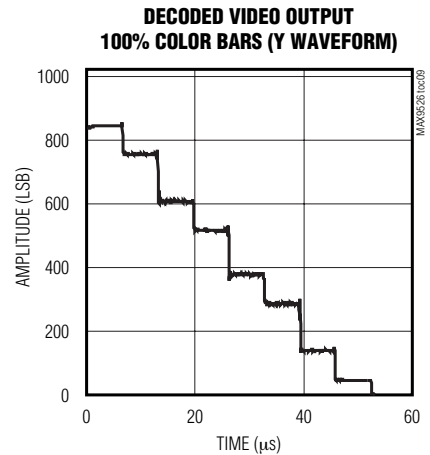
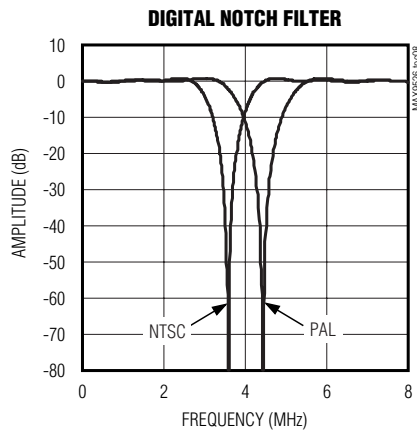
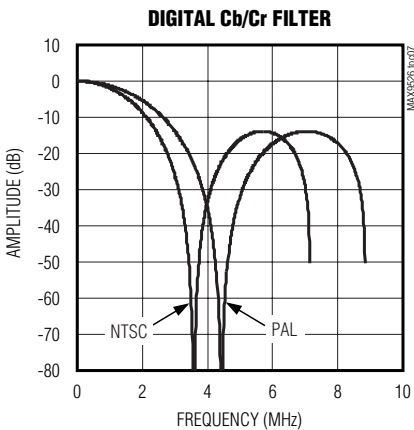
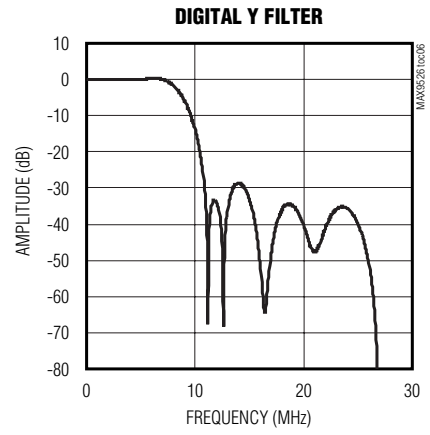
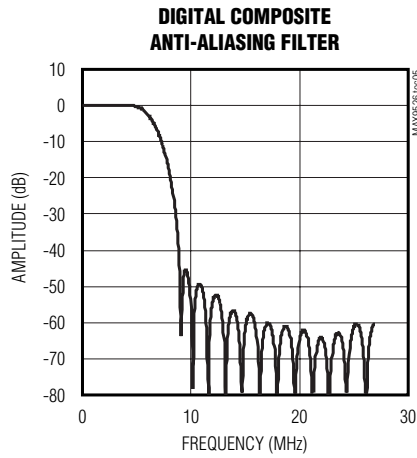
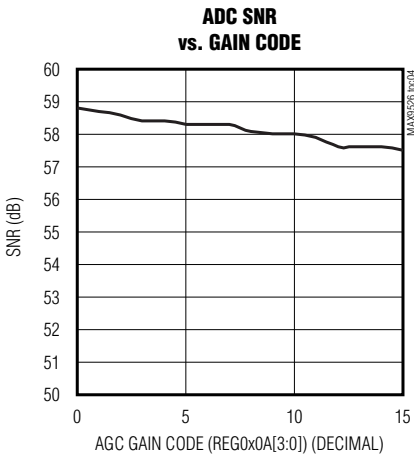
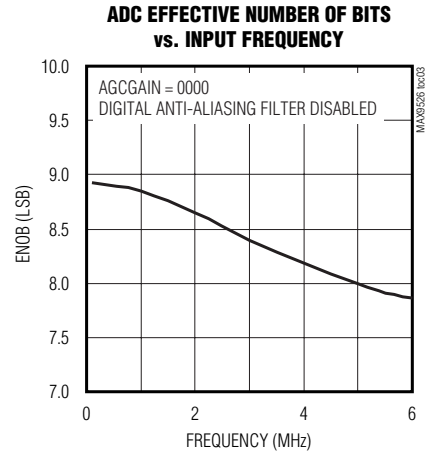
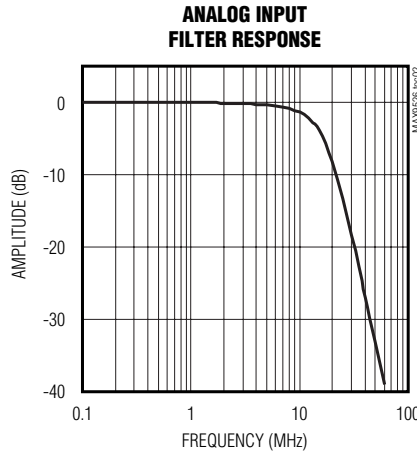
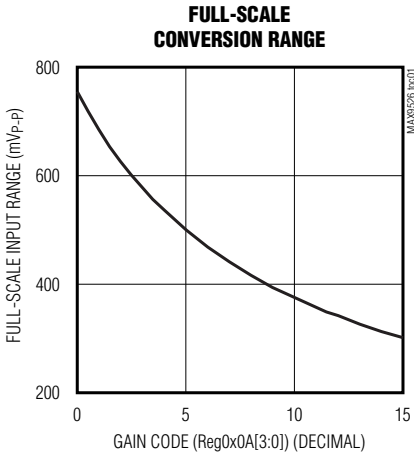
Note 7: C_B is in pF.

低功耗、高性能 NTSC/PAL 视频解码器

典型工作特性

($V_{AVDD} = V_{DVDD} = +1.8V$, $V_{DVDDIO} = 3.3V$, $V_{AGND} = V_{DGND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

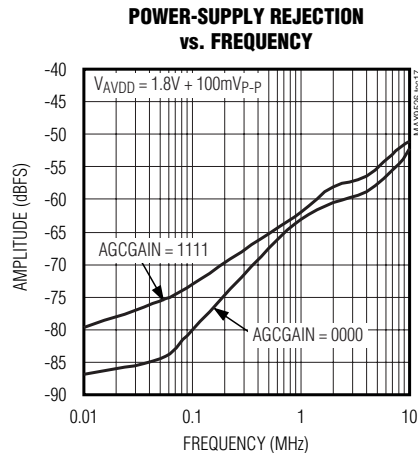
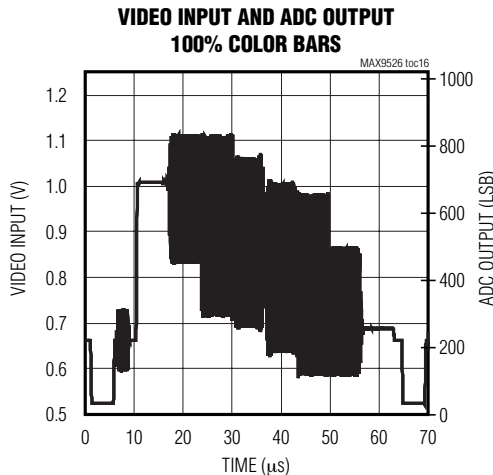
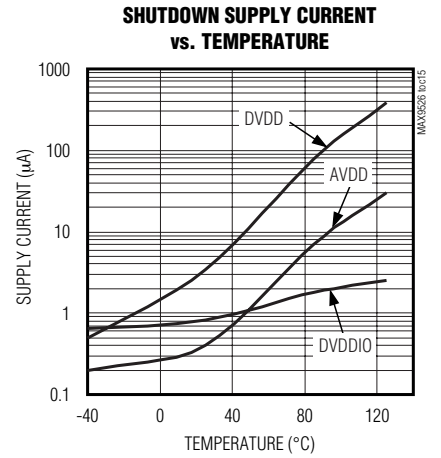
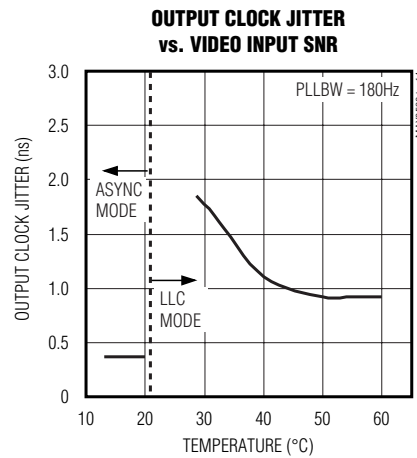
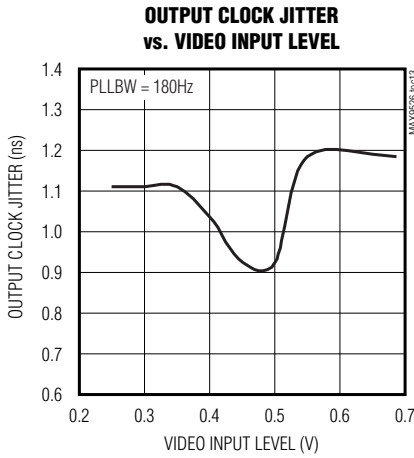
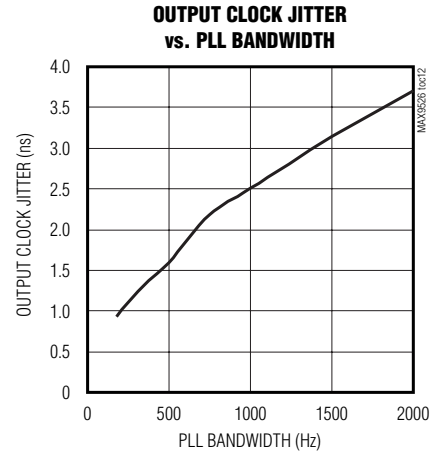
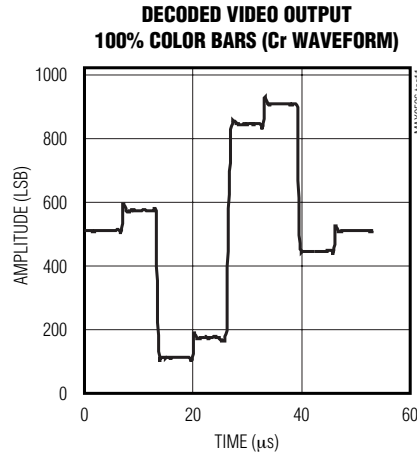
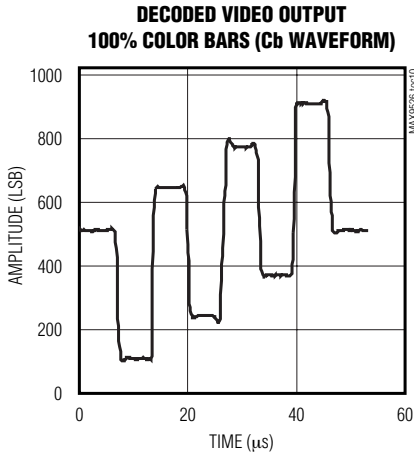
MAX9526



低功耗、高性能 NTSC/PAL 视频解码器

典型工作特性(续)

($V_{AVDD} = V_{DVDD} = +1.8V$, $V_{DVDDIO} = 3.3V$, $V_{AGND} = V_{DGND} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)



低功耗、高性能 NTSC/PAL 视频解码器

引脚说明

MAX9526

引脚		名称	功能
QSOP	TQFN-EP		
1	30	V _{IN1}	单端复合视频输入1, 通过0.1μF电容交流耦合输入视频信号。
2	31	V _{REF}	视频基准旁路。利用0.1μF电容将V _{REF} 旁路至AGND, 尽量靠近器件安装电容。
3	32	V _{IN2}	单端复合视频输入2, 通过0.1μF电容交流耦合输入视频信号。
4	1	AGND	模拟地。
5	2	AVDD	模拟电源输入。连接至+1.8V电源, 利用0.1μF电容将AVDD旁路至AGND。
6	3	XTAL2	外部晶体。将XTAL2连接至晶体振荡器的一端, 向XTAL/OSC提供外部时钟时, XTAL2接地。
7	4	XTAL/OSC	外部晶体/振荡器。将XTAL/OSC连接至晶体的一端或外部时钟源, XTAL2连接到晶体的另一端。
8	5	I.C.	内部连接, 连接至DGND。
9	6	DEVADR	I ² C 器件地址选择输入。连接至DVDD、DGND或SDA选择三个I ² C从地址中的一个(参见表5)。
10, 22	7, 21	DVDD	数字电源输入。连接至+1.8V电源, 通过0.1μF和10μF并联电容将DVDD旁路至DGND。
11, 23	8, 22	DGND	数字地, 将两个DGND端连接在一起。
12	10	SDA	I ² C 兼容串行数据输入/输出。SDA与DVDDIO之间接10kΩ上拉电阻, 以获得满幅输出。
13	11	SCL	I ² C 兼容串行时钟输入。SCL与DVDDIO之间接10kΩ上拉电阻, 以获得满幅输出。
14	12	$\overline{\text{IRQ}}$	硬件中断漏极开路输出。如果没有屏蔽中断, 当状态寄存器的位发生状态变化时 $\overline{\text{IRQ}}$ 拉低。在读取相应的状态寄存器清除 $\overline{\text{IRQ}}$ 之前, 重复故障不会影响 $\overline{\text{IRQ}}$ 。 $\overline{\text{IRQ}}$ 与DVDDIO之间接10kΩ上拉电阻, 以获得满幅输出。
15–20, 25–28	13–16, 18, 19, 24, 26, 27, 28	D0–D9	数字视频输出第0位至第9位。10位分量数字视频输出, 输出格式为10位ITU-R BT.656, 嵌入同步的4:2:2。利用时钟和输出寄存器0x0D可以将D1、D0配置为行、场同步输出, D0为LSB。
21	20	LLC	行锁定27MHz时钟输出。行锁定模式下, LLC时钟随着输入视频的行频发生变化。异步模式下, LLC时钟同步至晶体频率(参见表1)。
24	23	DVDDIO	数字I/O电源输入。能够接受+1.7V至+3.45V供电电压, 通过0.1μF电容旁路至DGND。
—	9, 17, 25, 29	N.C.	无连接, 内部没有连接。
—	—	EP	裸焊盘(仅TQFN)。EP在内部连接至GND, 将EP连接到GND。

低功耗、高性能 NTSC/PAL 视频解码器

详细说明

MAX9526是一款设计简便的低功耗视频解码器，能够将所有NTSC和PAL制式的复合视频信号转换成符合ITU-R BT.656标准的10位YCbCr分量视频信号。器件上电时进入完全工作模式，并自动将其配置为标准的NTSC或PAL。

内部10位、54MHz ADC的采样速率是ITU-R BT.601规定采样速率的4倍。MAX9526的模拟前端具有直流恢复电路、自动增益控制和自动失调校准。这些电路由数字处理器控制，可精准优化ADC的满量程范围。集成模拟抗混叠滤波器省去了片外滤波器。器件包含2:1输入多路复用器，适当配置后可自动选择有效输入。

系统时钟由外部27MHz晶体和内部振荡器产生。也可以选择27MHz或54MHz外部时钟连接至XTAL/OSC输入。内部行锁定数字PLL用于产生54MHz的ADC采样时钟，该时钟与输入视频信号同步，允许 $\pm 5\%$ 的行扫描周期变化范围。数字输出和LLC时钟的行同步锁定至视频输入，提供标准的ITU输出。PLL还可以配置为采用晶体振荡器或外部时钟对输入进行异步采样。

MAX9526提供5路自适应梳状滤波器，分离亮度(Y)和色度(C)视频分量，降低色度串扰和亮度串扰。MAX9526适用于DVD播放器、摄像机、导航系统、VCR等任何类型的标准复合视频信号源。

器件上电时进入视频解码器完全工作模式。通过I²C寄存器接口监测状态，能够设置亮度、对比度、饱和度和色

调等多种解码器功能。10位输出可以配置为提供行、场同步的8位数据。

模拟前端(AFE)

MAX9526 AFE提供直流恢复、自动增益控制(AGC)、模拟抗混叠滤波器(LPF)、有效输入检测、通道选择和模/数转换等功能，AFE功能框图如图1所示。

有效输入检测和自动通道选择

MAX9526连续监测两个视频输入 V_{IN1} 和 V_{IN2} 的有效输入，选中通道的有效信号采用ADC输出检测。对于没有选中的通道，模拟同步头箝位和同步头提取可用于检测幅度大于50mV的同步信号。休眠模式下，模拟同步头箝位和同步头提取可用于检测两路输入的有效信号，关断模式下AFE停止工作。

有效信号检测电路的输出通过状态寄存器0x00报告状态，用户必须通过适当设置寄存器0x09的INSEL手动选择需要处理的视频输入。

通过设置寄存器0x09中的AUTOSEL = 1，可以将MAX9526配置为自动选择有效输入的视频信号。如果上电时 V_{IN1} 和 V_{IN2} 同时出现有效输入，或者两个通道均不存在有效输入，则选择 V_{IN1} 。如果 V_{IN2} 端存在有效输入，而 V_{IN1} 端没有有效输入时，选择 V_{IN2} 。如果由于 V_{IN2} 存在有效输入而自动选择该通道时，只有在 V_{IN2} 端有效信号消失后才会切换到 V_{IN1} 。

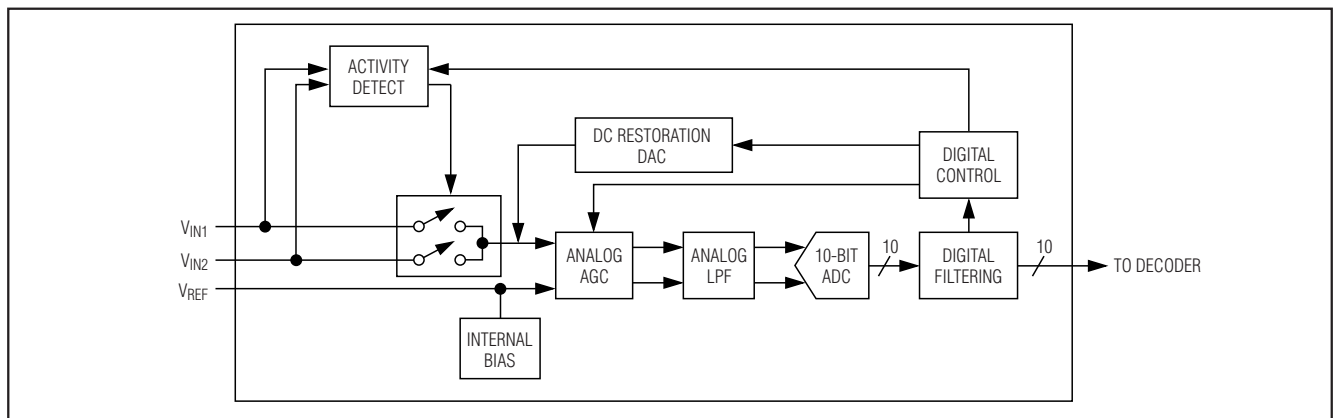


图1. 模拟前端

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

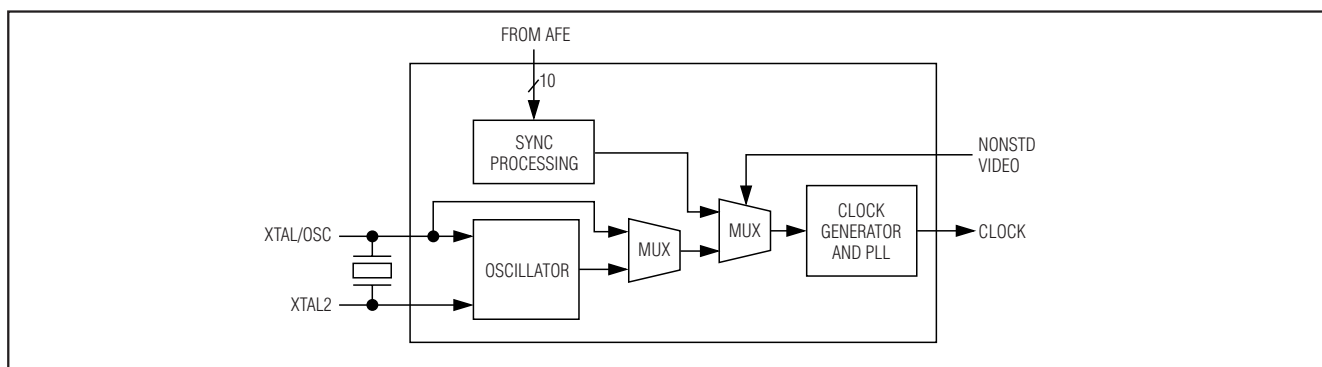


图2. 同步处理、时钟发生器和PLL

产生 V_{REF}

差分信号通路用于处理模拟视频信号，使噪声耦合最小。内部产生850mV直流基准(V_{REF})，通过外部0.1 μ F电容去耦。同样的信号通路和视频缓冲器用于选中的视频输入和视频基准电压。信号通过模拟AGC电路转换成全差分信号。

直流恢复DAC

视频输入 V_{IN1} 和 V_{IN2} 通过0.1 μ F电容交流耦合至MAX9526。直流恢复电路通过在选中视频输入端吸入或源出电流，建立ADC输出的同步电平。ADC输出端的数字控制用于检测同步头的平均电平。数字控制电路产生一个误差信号，电流DAC基于该信号源出或吸入交流耦合输入电流，从而恢复直流电平。直流恢复电路还可校准模拟信号链路的失调，将ADC输出的同步电平代码设置为32(十进制)。

模拟自动增益控制(模拟AGC)

MAX9526包含模拟可变增益放大器，支持数字控制增益，实现自动增益控制(AGC)。AGC采用ADC输出的同步头幅度控制增益。对于没有拷贝保护的信号，AGC将调节增益使ADC输出的同步幅度代码达到208(十进制)。对于具有拷贝保护的信号，AGC将自动补偿有效行信号的同步头衰减。

可以关闭模拟AGC回路，通过增益控制寄存器0x0A手动设置增益，增益范围为1至16。模拟增益控制范围为3.5dB至12dB。

模拟低通滤波器(LPF)

MAX9526包含高性能、抗混叠、模拟低通滤波器，具有13MHz(典型值)的3dB带宽，在5MHz通带内保持优于0.25dB(典型值)的平坦度，视频输入端无需外部滤波器。该滤波器在53MHz(低于ADC采样速率1MHz)处通常具有36dB的衰减。

54Mpsps 视频ADC

10位、54Mpsps ADC对滤波后的模拟复合视频信号进行转换，用于数字信号处理(复合视频解调)。

数字滤波

ADC输出的数字滤波用于消除所有带外干扰信号，改善解码之前的信噪比。信号通路包含数字抗混叠低通滤波器，5.5MHz通带内具有1dB平坦度，对于9MHz以上的频率提供至少45dB的阻带衰减。

同步处理、时钟发生器和PLL

同步处理、时钟发生器和PLL从输入视频提取时钟信息，产生器件其它电路使用的时钟，图2给出了这部分电路的功能框图。

晶体振荡器/时钟输入

MAX9526包含低抖动晶体振荡器电路，优化于使用外部27MHz晶体。器件能够接受外部27MHz或54MHz CMOS逻辑电平的时钟。如果使用外部时钟(27MHz或54MHz)，而非晶体，在0x0D寄存器中设置XTAL_DIS = 1。选用54MHz外部时钟而非27MHz时钟时，寄存器0x0D的SEL_54MHz必须设置为1。

低功耗、高性能 NTSC/PAL 视频解码器

同步处理

同步处理电路用于提取同步信号，自动检测525行或625行输入。

时钟发生器和PLL

PLL工作在行锁定时钟(LLC)模式或异步模式。模式选择由MAX9526自动控制，也可以由PLL控制寄存器0x0E的LLC_MODE位控制。

LLC模式下，模拟/数字混合电路PLL产生低抖动行锁定时钟。54MHz参考时钟同步至输入视频，LLC时钟输出也同步至输入视频。ITU输出在每行带有各个采样点的序号，场中带有每行序号。PLL设计在锁存信号时具有160ns的峰值抖动。当抖动超出160ns峰值时，PLL将进行微调以改善抖动性能，如果抖动持续超出160ns峰值，PLL将重新锁定，0x00寄存器的HLOCK状态位设置为0。

LLC模式下，通过PLL控制寄存器0x0E的PLLBW位能够将PLL带宽设置在180Hz至2000Hz之间，共8个设置值。PLL带宽默认值为500Hz。

异步模式下，采样时钟频率为晶体频率乘以2，以2倍于晶体的时钟对视频信号进行异步采样。为消除噪声，MAX9526采用自适应多相滤波器，校准由于异步采样产生的时序和相位误差。LLC输出由54MHz采样时钟2分频产生。

异步模式下，ITU输出提供正确的每帧的行数和每行的像素数，每一场的第一行除外。时序校准电路采用第一行补偿输入视频信号和晶体之间的时间误差。由此，每一场的第一行会根据输入视频信号与本地晶体之间频率差的大小调整增加或减少一些像素。例如，当输入视频信号和晶体之间的频率误差为100ppm时，将在每场的第一行增加或减少大约23个像素。由于绝大多数应用的第一行出于场消隐期间，不包含任何有效视频信号或其它类型的数据，第一行的长度误差不会造成任何不良后果。

对于非标准载频的视频信号，PLL将自动切换至异步模式。标准视频信号的载频始终与行频保持精准的倍数关系。录像带产生的视频信号是典型的非标准输入，这类应用

中载频与行频不是精准的倍数关系。检测到非标准载频后，解码器的非标准检测(NONSTD)状态将自动地切换PLL至异步模式。NONSTD状态可以通过状态寄存器0x00监测。

时钟模式

除自动配置外，MAX9526还提供手动配置，为设置芯片的时钟输入、输出提供最大灵活性。表1给出了能够支持的时钟模式。

数字复合视频解码

图3给出了数字复合视频解码器的功能框图，这部分电路将数字化的复合视频信号转变成数字分量视频。

同步头电平校准和同步提取

同步提取功能从视频信号提取原始同步信号，并将提取的同步信号送至同步处理器。AFE的同步电平代码为32(十进制)，10位编码，消隐电平代码近似为208(十进制)，高于同步电平。同步提取的默认门限设置在同步脉冲的中点附近，十进制码为128。同步提取电平可以通过寄存器0x0F的同步提取位手动调节。

同步电平校准部分具有数字箝位选项，通过寄存器0x09使能。数字箝位使能后，将同步电平代码设置在0(十进制)，提供更高的输入信号跟踪频率。数字箝位使能时，需要相应地调整寄存器0x0F的同步提取电平，以提供同等水平的噪声抑制。

同步处理和模拟拷贝保护检测

同步处理器提取行同步和场同步信号。场脉冲和彩色同步脉冲分别根据VSYNC和HSYNC产生。同步处理电路提供同步时序，测量同步电平和幅度，用于黑电平控制和复合视频的AGC。同步处理器还检测输入视频信号制式(525行NTSC和625行PAL)。视频信号的制式信息通过状态寄存器0x01提供，检测到的视频制式用于自动配置解码器。MAX9526自动检测NTSC-M(标准NTSC)和PAL B/G/H/I/D(标准PAL)制式，手动设置请参考制式选择、关断和控制寄存器部分。

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

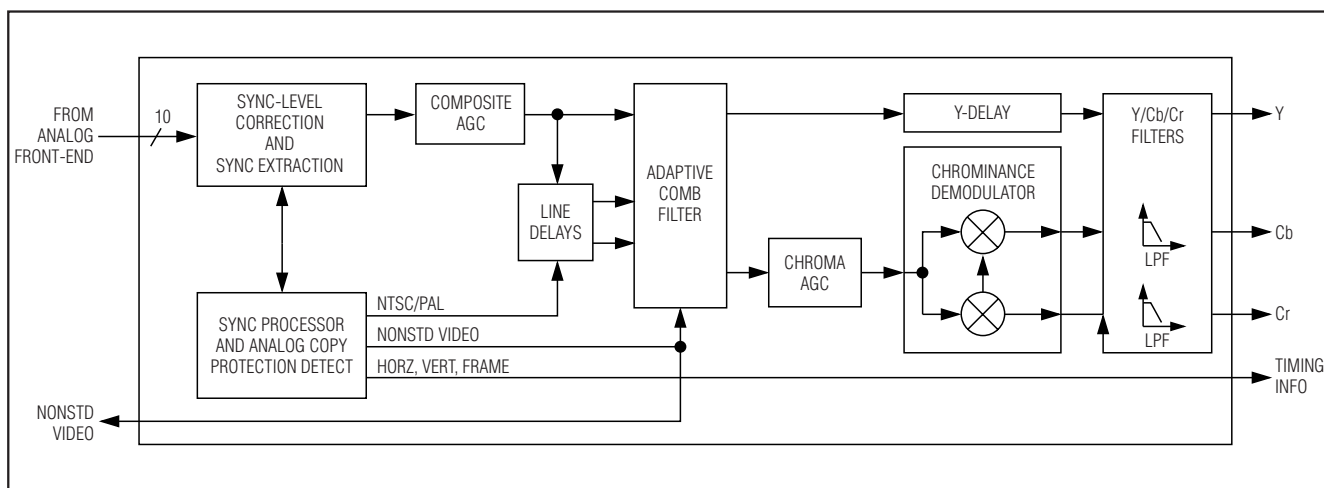


图3. 数字复合视频解码功能框图

同步处理器还会检测模拟拷贝保护，所提取的拷贝保护信息通过状态寄存器0x01提供。

复合视频自动增益控制(AGC)

除了优化于ADC满量程范围的模拟AGC外，还提供一个数字AGC，能够更精确地设置视频幅度。复合视频AGC根据同步信号的幅度设置增益。

自适应梳状滤波器

MAX9526采用5路自适应梳状滤波器，从复合视频提取亮度和色度信号。自适应算法无需配置，自适应梳状滤波器根据相邻行的视频数据内容和关系进行调整。滤波器自适应配置5路滤波器和陷波器之间的梳状滤波架构。

色度信号解调器

亮度(Y)和色度(C)分量分离后，Y分量通过一个延迟线补偿C分量通过解调器的延迟。色度信号通路在信号解调之前提供AGC处理。色度AGC根据色同步脉冲幅度设置增益。色度信号利用锁定至同步脉冲的副载波信号进行解调。解调后的色度信号Cb和Cr通过低通滤波器消除不需要的解调杂散分量。

输出格式化

图4显示了MAX9526的输出格式化电路。

图像增强和色彩校准

MAX9526可通过寄存器0x05至0x08手动控制对比度、亮度、色度和饱和度。

时基校准

MAX9526提供时基校准(TBC)功能，允许解码器正确处理从VCR等信号源产生的不稳定、非标准视频。时基校准能够有效降低采样抖动，保证每行具有正确的像素数量。

插入测试模板

输入端没有视频信号时，MAX9526可自动输出黑屏。也可以通过寄存器0x0C配置测试模板产生蓝屏、75%彩条或100%彩条输出。

插入参考时钟信号和ITU-R BT.656编码

MAX9526按照ITU-R BT.656标准复用Y、Cr和Cb信号和嵌入的时钟参考信号。

SAV和EAV序列插入到数据流，按照ITU-R BT.656格式指示有效的视频时钟。按照图5所示插入输出时钟，SAV和EAV序列如表2所示。

输出时序

输出建立和保持时序如图6所示。

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

表 1. MAX9526 时钟模式总结

SEL_54MHz REGISTER 0x0D B4	XTAL_DIS REGISTER 0x0D B3	PLLBYB REGISTER 0x0E B3	LLC_MODE REGISTER 0x0E B5-4	CLOCK MODE DESCRIPTION
0	0	0	00	Input clock = 27MHz crystal. Sample clock = line locked or async (autodetected). This is the default power-up mode for the MAX9526.
0	0	0	10	Input clock = 27MHz crystal. Sample clock = line locked (forced on).
0	0	0	11	Input clock = 27MHz crystal. Sample clock = 2x input clock.
0	X	1	XX	Invalid modes. The PLL can only be bypassed if the input clock is 54MHz.
0	1	0	00	Input clock = 27MHz external clock. Sample clock = line locked or async (autodetected).
0	1	0	10	Input clock = 27MHz external clock. Sample clock = line locked (forced on).
0	1	0	11	Input clock = 27MHz external clock. Sample clock = 2x input clock.
1	0	X	XX	Invalid mode. 54MHz crystal not supported.
1	1	0	00	Input clock = 54MHz external clock. Sample clock = line locked or async (autodetected).
1	1	0	10	Input clock = 54MHz external clock. Sample clock = line locked (forced on).
1	1	0	11	Input clock = 54MHz external clock. Sample clock = input clock divided by 2, then multiplied by 2x through the PLL. This mode uses the PLL to filter high-frequency jitter on the input source.
1	1	1	X0	Invalid mode. The PLL can only be bypassed when the output is not a line-locked clock.
1	1	1	11	Input clock = 54MHz external clock. Sample clock = input clock. Use this mode when a low-jitter, 54MHz input clock is used.

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

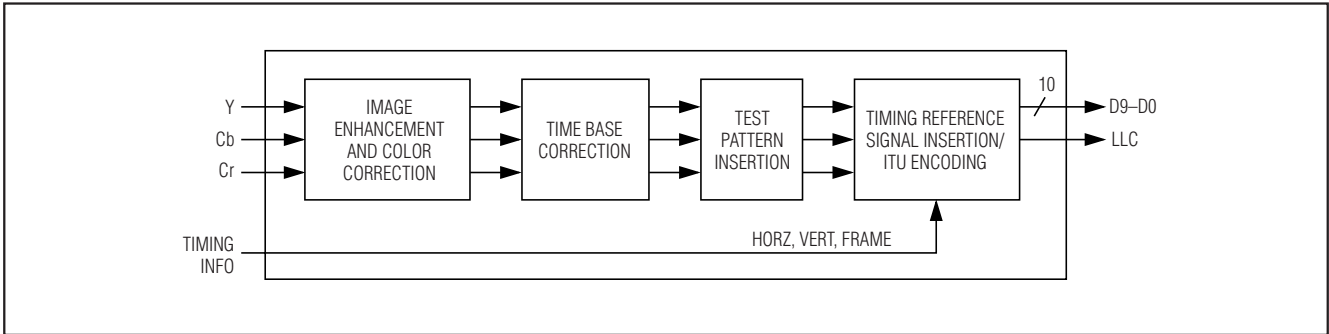


图4. 数字输出处理

表2. ITU-R BT.656 SAV和EAV代码序列

CONDITION			FVH			VALUE SAV/EAV CODE SEQUENCE			
FIELD	V TIME	H TIME	F	V	H	FIRST	SECOND	THIRD	TRS
Even	Blank	EAV	1	1	1	0xFF	0x00	0x00	0xF1
Even	Blank	SAV	1	1	0	0xFF	0x00	0x00	0xEC
Even	Active	EAV	1	0	1	0xFF	0x00	0x00	0xDA
Even	Active	SAV	1	0	0	0xFF	0x00	0x00	0xC7
Odd	Blank	EAV	0	1	1	0xFF	0x00	0x00	0xB6
Odd	Blank	SAV	0	1	0	0xFF	0x00	0x00	0xAB
Odd	Active	EAV	0	0	1	0xFF	0x00	0x00	0x9D
Odd	Active	SAV	0	0	0	0xFF	0x00	0x00	0x80

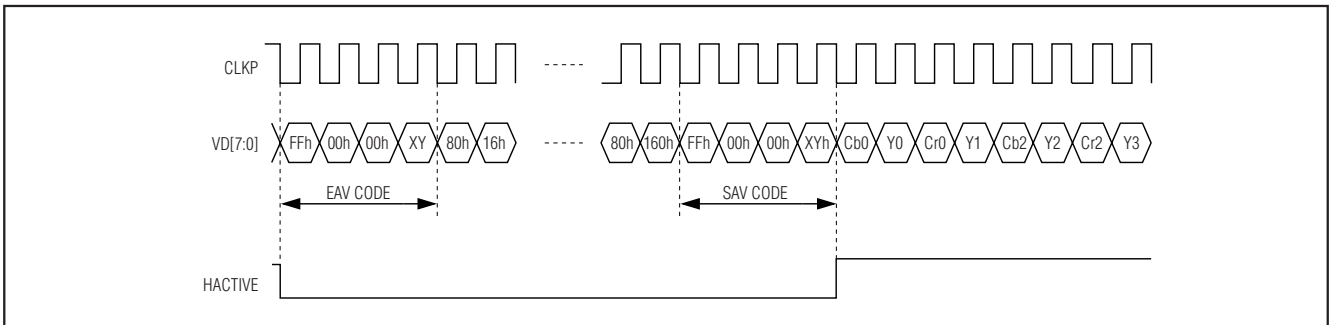


图5. ITU-R BT.656格式时序图

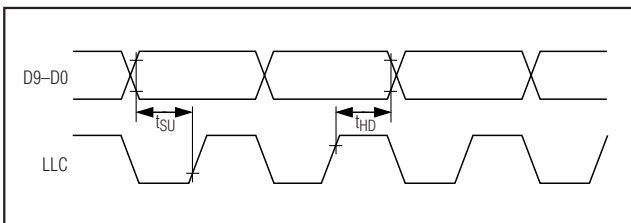


图6. 输出建立与保持

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

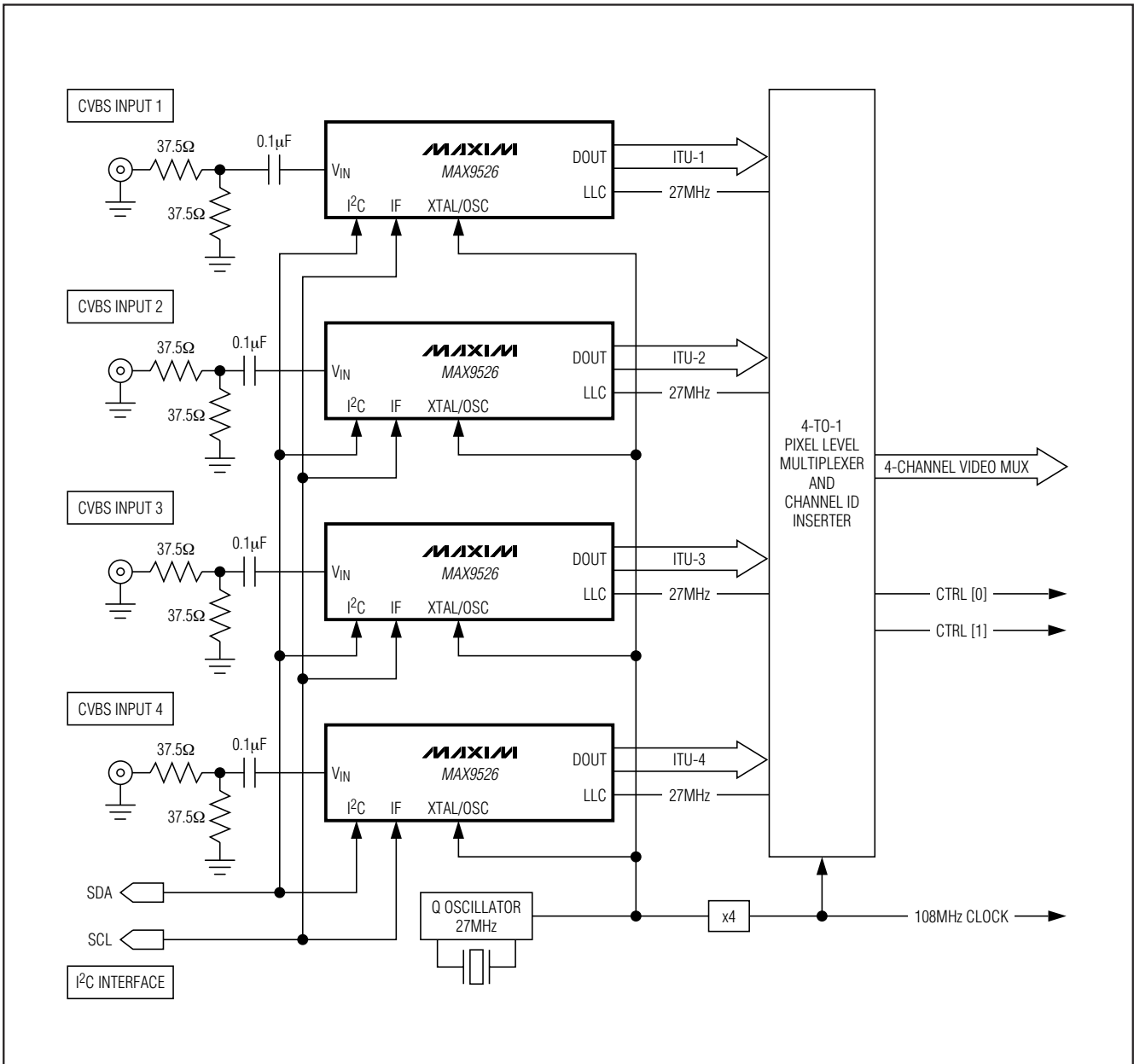


图7. 多路视频输入处理

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

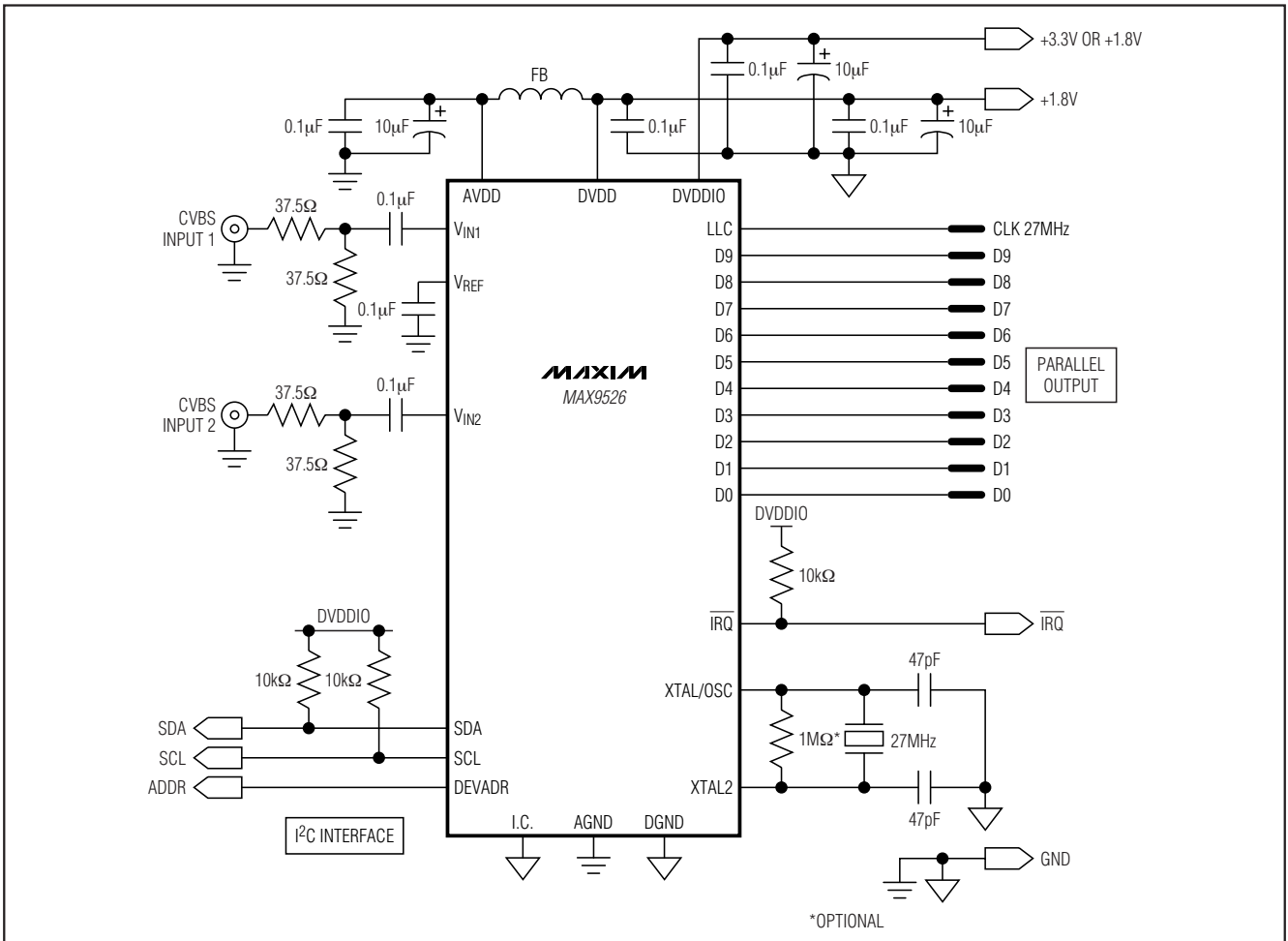


图8. MAX9526典型应用电路，提供额外的电源隔离

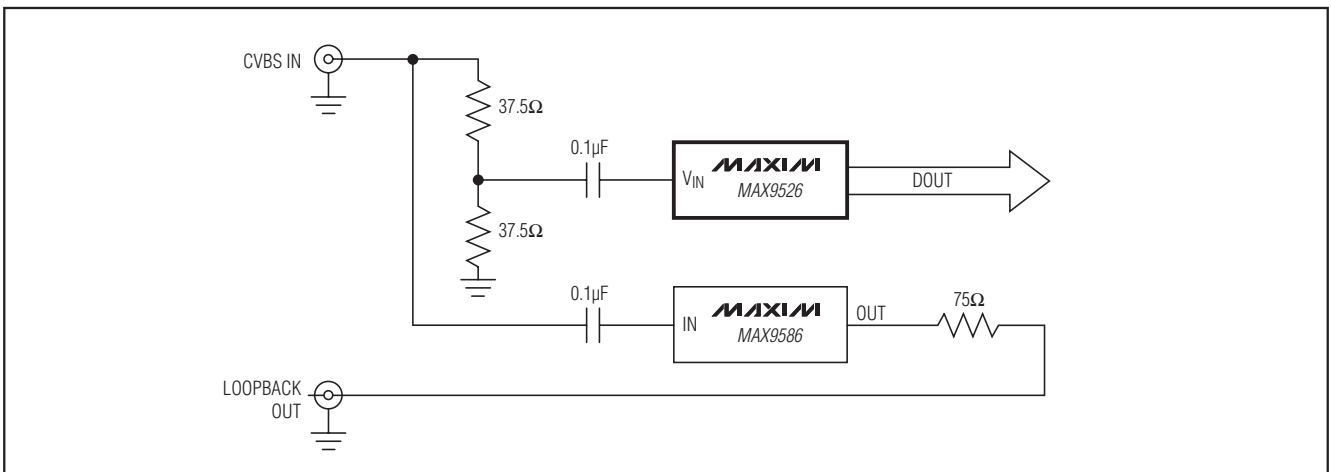


图9. 回路操作应用图

低功耗、高性能 NTSC/PAL 视频解码器

表3. 推荐晶体参数

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Frequency	Fundamental mode only		27.000		MHz
Maximum Crystal ESR	Room temperature		30		Ω
Accuracy	Line-locked mode		± 50		ppm
	Async mode with multiple decoders		± 50		

应用信息

多路解码器工作原理

对于多路异步视频输入信号，可以利用多片工作在异步(async)采样模式的MAX9526进行同步解码，图7给出了对四路视频输入信号进行解码的例子。

MAX9526通过写下列寄存器配置为异步采样模式：

寄存器0x0D、B3 (XTAL_DIS) = 1 (关闭晶体振荡器)

寄存器0x0E、B5-4 (LLC_MODE) = 11 (强制进入异步采样模式)

MAX9526工作在异步采样模式时，所有解码器的数据输出D9至D0与输入时钟(XTAL/OSC)同步。由于每片MAX9526的输入视频源不同步，数据输出的视频内容不是帧同步。可以利用一片小规模FPGA将所有四个通道复用至单个8位或10位总线。FPGA还可以对输出进行格式化，使其符合压缩处理器对输入的要求，压缩处理器常用于数字录像机(DVR)。

晶体振荡器(外部或内部)必须具有优于 ± 50 ppm的精度，以满足这种解码模式的要求。推荐使用精度为 ± 10 ppm的晶体，优化性能。

推荐晶体参数

所推荐的晶体参数如表3所示。

电源去耦

对于需要额外的电源隔离的系统，可以采用图8所示电路。使用铁氧体磁珠(FB)加强电源去耦，提高模拟电源(AVDD)的隔离。模拟地(AGND)应该连接到独立的地平面，通过小面积桥接区域连接到系统地。视频输入端

(V_{IN1}/V_{IN2})、视频基准(V_{REF})去耦和AVDD电源去耦的接地端也应该连接到AGND地平面。

I²C串行接口

MAX9526采用I²C/SMBus™兼容的2线串行接口，包括一条串行数据线(SDA)和一条串行时钟线(SCL)。SDA和SCL的时钟速率高达400kHz，方便了MAX9526和主机之间的通信。图10所示为2线接口的时序图。主机在总线上产生SCL并启动数据传输。主机发送相应的从地址、寄存器地址，然后发送数据字，向MAX9526写入数据。每次传输由START (S)或REPEATED START (Sr)条件和STOP (P)条件构成帧。发送至MAX9526的每个字长为8位，随后是应答时钟脉冲。主机从MAX9526读取数据时，发送相应的从地址，随后为9个SCL脉冲。MAX9526通过SDA发送数据，与主机产生的SCL脉冲同步。主机在收到每个字节的数据后对其进行应答。每次读操作由START或REPEATED START条件、非应答和STOP条件构成帧。SDA既是输入又是开漏输出，SDA需要一个上拉电阻，通常大于500 Ω 。SCL仅作为输入。如果总线上有多个主机，或单主机具有开漏SCL输出，SCL则需要连接上拉电阻，通常大于500 Ω 。SDA和SCL线上的串联电阻可选。串联电阻用于保护MAX9526的数字输入免受总线高压毛刺的影响，并最大程度地降低总线信号的串扰和下冲。

位传输

每个SCL周期传输一个数据位。在SCL脉冲的高电平期间，SDA数据必须保持稳定。SCL为高电平时，SDA的变化表示控制信号(请参见START和STOP条件部分)。

START和STOP条件

总线空闲时，SDA和SCL的空闲状态为高电平。主机通过发送START条件启动通信，START条件是SCL为高电平时，

SMBus是Intel Corp.的商标。

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

SDA由高电平到低电平的跳变；STOP条件是SCL为高电平时，SDA由低电平到高电平的跳变(图11)。来自主机的START条件通知MAX9526开始传输，主机通过发送STOP条件终止传输并释放总线。如果产生REPEATED START条件而非STOP条件，总线将保持有效。

提前STOP条件

MAX9526在数据传输期间可随时识别STOP条件，除非STOP条件与START条件出现在同一高电平脉冲。为了正常工作，请勿在与START条件相同的SCL高电平脉冲期间发送STOP条件。

从地址

从地址定义为7个最高位(MSB)，随后为读/写控制位。DEVADR连接至DGND时，将读/写控制位置1(从地址 = 0x43)，使MAX9526配置为读模式；将读/写控制位置0(从地址 = 0x42)使MAX9526配置为写模式。该地址是在START条件后发送到MAX9526的第一个字节信息。MAX9526的从地址由DEVADR设置，表5给出了MAX9526地址。

应答

写模式下，应答位(ACK)是第9个时钟位，是MAX9526对每次接收到的数据字节的握手信号(见图12)。如果成功收到数据字节，MAX9526将在主机产生的第9个时钟脉冲期间拉低SDA。监测ACK可以检测失败的数据传输。如果

接收器件忙或系统发生故障，则会出现失败的数据传输。若数据传输失败，总线主机会重试通信。当MAX9526处于读模式时，主机将在第9个时钟脉冲拉低SDA，应答数据的接收。每次读取数据字节后，主机均发送应答信号，继续传输数据。当主机从MAX9526读取最后一个数据字节后，将发送非应答位，随后是STOP条件。

写数据格式

对MAX9526的写操作包括START条件、从机地址和R/ \bar{W} 位(置0)、用来配置内部寄存器地址指针的1个数据字节、1个或多个数据字节和STOP条件。图13所示为向MAX9526写入1个字节数据时的正确帧格式；图14所示为向MAX9526写入n个字节数据时的正确帧格式。

R/ \bar{W} 位被设置为0的从地址表示主机要向MAX9526写数据。MAX9526在主机产生的第9个SCL脉冲期间应答接收到的地址。

主机发送的第二个字节配置MAX9526的内部寄存器地址指针。指针通知MAX9526写入下一个字节的位置。MAX9526在接收到地址指针数据后发送应答脉冲。

发送到MAX9526的第三个字节为写入指定寄存器的数据。MAX9526发送应答脉冲表示接收到数据字节。每次接收数据之后，地址指针自动递增至下一个寄存器地址。自动递增功能使主机能够在一个连续帧内连续地进行寄存器写操作。图14所示给出了在一个帧内写入多个寄存器的时序。主机通过发送STOP条件终止传输。

低功耗、高性能 NTSC/PAL 视频解码器

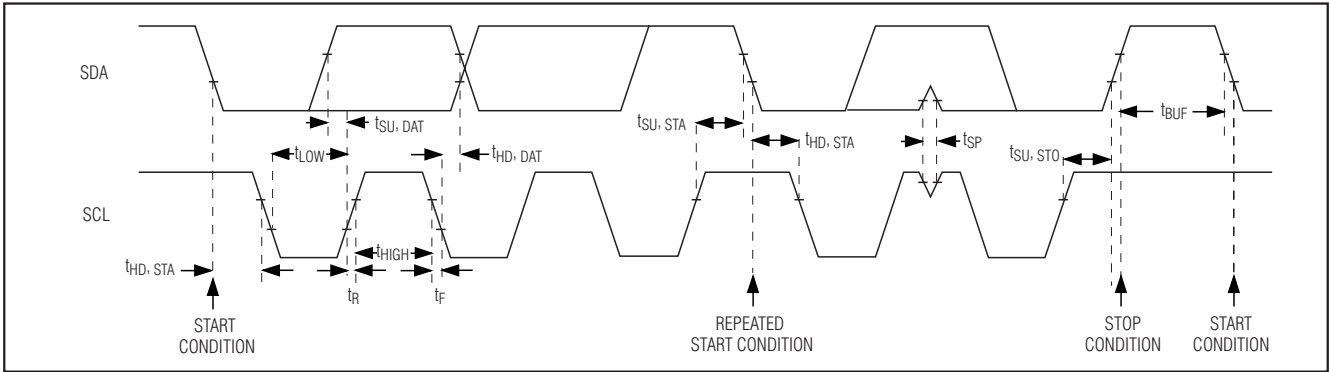


图10. I²C串行接口时序图

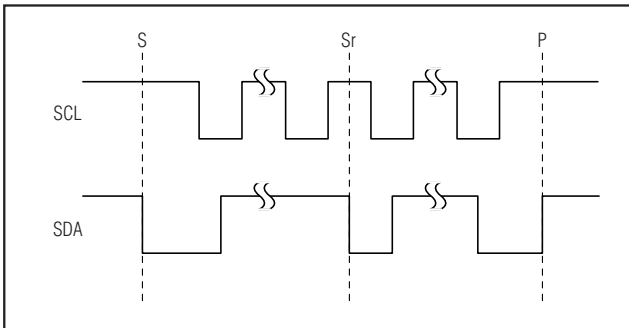


图11. START、STOP和REPEATED START条件

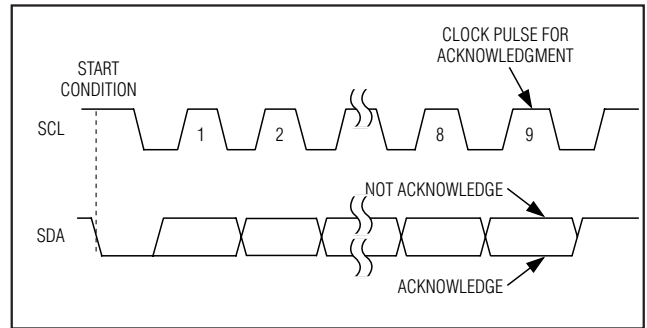


图12. 应答

读数据格式

通过发送从地址并将 R/\overline{W} 位置1，启动读操作。MAX9526在第9个SCL时钟脉冲期间拉低SDA，应答接收到的从地址。START条件之后为读命令，将地址指针复位到寄存器0x00。

MAX9526发送的第一个字节是寄存器0x00的内容。发送数据在SCL的上升沿有效。地址指针在每次读取数据字节后都自动递增。这种自动递增功能使得在一个连续帧内能够连续读取全部寄存器内容。读数据字节的任意时刻都可发送STOP条件。如果发送STOP条件后跟随了另一个读操作，则读取的第一个字节为寄存器0x00的数据。

发送读命令之前，可将地址指针预置在一个特定寄存器。主机通过首先发送MAX9526从地址，并将 R/\overline{W} 位置0，然后发送寄存器地址来预置地址指针。随后发送REPEATED START条件，然后发送从地址并将 R/\overline{W} 位置1。MAX9526随后发送指定寄存器的内容。发送完第一个字节后，地址指针自动递增。

主机在应答时钟脉冲期间对每次收到的字节进行应答。主机必须应答除最后一个字节之外所有成功接收的字节。收到最后一个字节后，由主机发送非应答信号，然后是STOP条件。图15给出了从MAX9526读取一个字节的帧格式，图16所示为从MAX9526读取多个字节的帧格式。

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

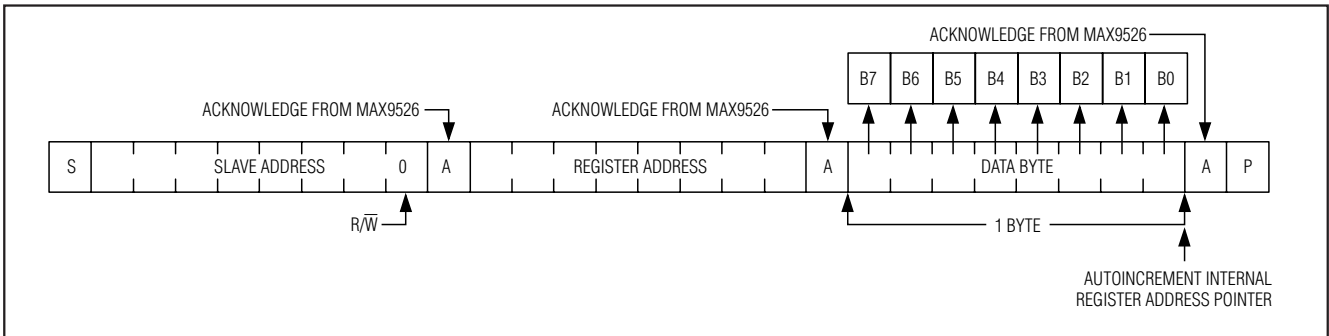


图13. 向MAX9526写入1个字节数据

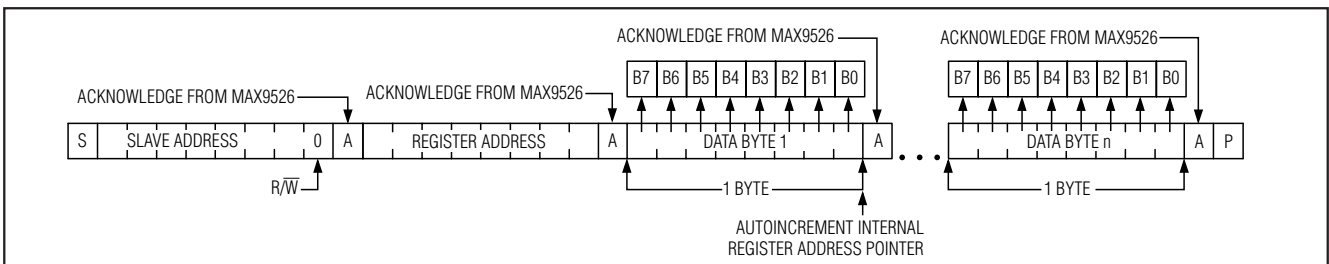


图14. 向MAX9526写入n个字节数据

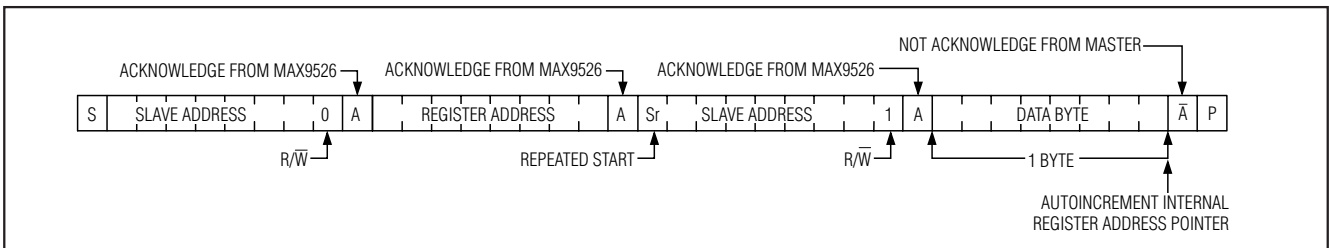


图15. 从MAX9526读取1个字节的数据

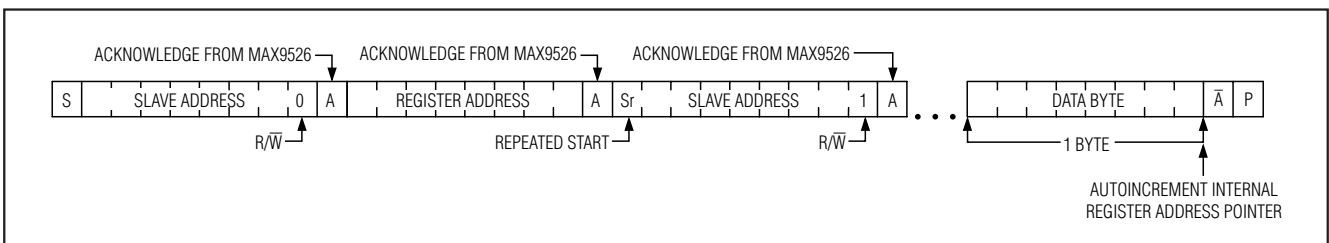


图16. 从MAX9526读取n个字节的数据

低功耗、高性能 NTSC/PAL 视频解码器

设置MAX9526

I²C寄存器

表4给出了I²C寄存器列表，所有静态位都应该设置为表4列出的默认值，不能设置为其它数值。

表4. 寄存器列表

REGISTER	B7	B6	B5	B4	B3	B2	B1	B0	REG ADDR	POWER-ON STATE
Status 0	VID1	VID2	0	CTHR	ADCOVR	HLOCK	NONSTD	LSTLCK	0x00	n/a
Status 1	0	L525	0	0	0	0	0	ACP	0x01	n/a
IRQ MASK 0	IVID1	IVID2	0	ICTHR	IADCOVR	IHLOCK	INONSTD	ILSTLCK	0x02	0x00
IRQ MASK 1	0	IL525	0	0	0	0	0	IACP	0x03	0x00
Standard Select, Shutdown, and Control	STDSEL			AUTOD	SHDN	RESET	SLEEP	RESET_S	0x04	0x10
Contrast	CONT								0x05	0x80
Brightness	BRIGHT								0x06	0x00
Hue	HUE								0x07	0x80
Saturation	SATU								0x08	0x88
Video Input Select and Clamp	AUTOSEL	INSEL	DCRESTORE_RANGE		0	0	D_CLMP_DIS	0	0x09	0x02
Gain Control	CRAGC	CMPAGC	0	ADAGC	ADCGAIN				0x0A	0x00
Color Kill	BW	CRKDIS	1	0	CTHRSH				0x0B	0x23
Output Test Signal	RAWADC	0	TGEnab	TGTIM	TGSRC	0	CBAR		0x0C	0x00
Clock and Output	0	CLIP	LLC_INV	SEL_54 MHZ	XTAL_DIS	HSVS	DATAZ	LLCZ	0x0D	0x00
PLL Control	0	0	LLC_MODE		PLLBYB	PLLBW			0x0E	0x03
Miscellaneous	0	0	DISAAFLT	1	SSLICE				0x0F	0x18

表5. I²C从地址

ADDRESS CONNECTION (DEVADR)	WRITE ADDRESS	READ ADDRESS
DVDD	0x40	0x41
DGND	0x42	0x43
SDA	0x44	0x45

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

I²C位说明

状态寄存器0

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x00	VID1	VID2	0	CTHR	ADCOVR	HLOCK	NONSTD	LSTLCK

视频输入 1 有效(VID1)

1 = 在V_{IN1}检测到有效视频。

0 = 在V_{IN1}没有检测到有效视频。

视频输入 2 有效(VID2)

1 = 在V_{IN2}检测到有效视频。

0 = 在V_{IN2}没有检测到有效视频。

低于色彩丢失门限(CTHR)

1 = 最后一次读取寄存器0后，彩色副载波跌落至色彩丢失门限以下。

0 = 最后一次读取寄存器0后，彩色副载波没有跌落至色彩丢失门限以下。

CTHR报告彩色副载波何时跌至色彩丢失门限以下，请参考寄存器0x0B中色彩丢失门限和色彩丢失使能设置。

超出ADC量程(ADCOVR)

1 = 最后一次读取寄存器0后，ADC超出满量程范围。

0 = 最后一次读取寄存器0后，ADC没有超出满量程范围。

当ADC输入高于或低于ADC输入的限定范围时，ADCOVR置位，该位在读取状态寄存器0之后清零。ADCOVR不会

在场消隐期间、场开始及结束的行被触发置位，在此期间可能存在拷贝保护脉冲，也不会带有辅助数据的行期间被触发。

行锁定(HLOCK)

1 = 行锁定PLL使其锁存到行频，最后一次读取状态寄存器0后没有发生失锁。

0 = 行锁定PLL在最后一次读取状态寄存器0后发生失锁。

非标准视频(NONSTD)

1 = 检测到非标准视频。

0 = 检测到标准视频格式。

对于标准视频，载频始终与行频保持精确的倍数关系。视频录像带是非标准视频的一个典型例子，其载频与行频不是精确的倍数关系。

解调器失锁(LSTLCK)

1 = 最后一次读取状态寄存器0后，解调器发生失锁。

0 = 最后一次读取状态寄存器0后，解调器始终保持锁定状态。

状态寄存器1

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x01	0	L525	0	0	0	0	0	ACP

525行模式(L525)

1 = 检测到525行视频。

0 = 检测到625行视频。

该输出只在解码器锁定且正常工作时有效。

模拟拷贝保护(ACP)

1 = 检测到模拟拷贝保护。

0 = 没有检测到模拟拷贝保护。

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

中断屏蔽寄存器0

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x02	IVID1	IVID2	0	ICTHR	IADCOVR	IHLOCK	INONSTD	ILSTLCK

有效视频1中断(IVID1)

1 = VID1位状态变化会触发一次硬件中断。
0 = VID1位状态变化不会触发中断(默认设置)。
请参考寄存器0x00, B7位。

有效视频2中断(IVID2)

1 = VID2位状态变化会触发一次硬件中断。
0 = VID2位状态变化不会触发中断(默认设置)。
请参考寄存器0x00, B6位。

色彩丢失门限中断(ICTHR)

1 = CTHR位从0跳变至1会触发一次硬件中断。
0 = CTHR变化时不会触发中断(默认设置)。
请参考寄存器0x00, B4位。

超出ADC量程中断使能(IADCOVR)

1 = ADCOVR位从0跳变至1会触发一次硬件中断。
0 = ADCOVR变化时不会触发中断(默认设置)。
请参考寄存器0x00, B3位。

行锁定中断使能(IHLOCK)

1 = HLOCK位从1跳变至0会触发一次硬件中断。
0 = HLOCK变化不会触发中断(默认设置)。
请参考寄存器0x00, B2位。

非标准视频中断使能(INONSTD)

1 = NONSTD位从0跳变至1会触发一次硬件中断。
0 = NONSTD变化时不会触发中断(默认设置)。
请参考寄存器0x00, B1位。

解调器锁定中断使能(ILSTLCK)

1 = LSTLCK位从0跳变至1会触发一次硬件中断。
0 = LSTLCK变化时不会触发中断(默认设置)。
请参考寄存器0x00, B0位。

中断屏蔽寄存器1

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x03	0	IL525	0	0	0	0	0	IACP

525行视频中断使能(IL525)

1 = L525位的状态变化将会触发一次硬件中断。
0 = L525变化时不会触发中断(默认设置)。
该中断由HLOCK和LSTLCK状态屏蔽。仅在HLOCK = 1和LSTLCK = 0时, L525状态的改变才会触发一次硬件中断, 请参考寄存器0x01, B6位。

模拟拷贝保护中断使能(IACP)

1 = ACP状态位(寄存器0x01, B0位)的任何变化都会触发一次硬件中断。
0 = 模拟拷贝保护状态位变化时不会触发中断(默认设置)。
请参考寄存器0x01, B0位。

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

制式选择、关断和控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x04	STDSEL			AUTOD	SHDN	RESET	SLEEP	RESET_S

视频制式选择(STDSEL) B7位(TYPE)

1 = NTSC J、PAL 60、NTSC 4.43。
0 = NTSC M (标准NTSC)、PAL M、PAL B/G/H/I/D (标准PAL)、组合PAL N (默认设置)。

B6位(525行)

1 = 525行视频。
0 = 625行视频(或NTSC 4.43) (默认设置)。
AUTOD = 0时, B6位设置视频信号的行频; AUTOD = 1时(默认设置), 忽略B6。

B5位(非常规视频)

1 = 组合PAL N、PAL M、NTSC 4.43、PAL 60。
0 = PAL B/G/H/I/D (标准PAL)、NTSC M (标准NTSC)或NTSC J (默认设置)。

STDSEL中3位可用于设置预期的输入视频格式。B6位(525或625行视频)可以利用自动监测功能自动设置(参见AUTOD位说明, 寄存器0x04, B4位)。

B[7:5]

000: PAL B/G/H/I/D (标准PAL)
001: 组合PAL N
010: NTSC M (标准NTSC)
011: PAL M
100: N/A
101: NTSC 4.43
110: NTSC J
111: PAL 60

自动检测制式(AUTOD)

1 = 自动检测525或625行视频(默认设置)。
0 = 手动设置525或625行视频。
自动检测功能只能区分标准PAL和标准NTSC, 自动检测需要设置寄存器0x04的B7 = B5 = 0。

低功耗关断(SHDN)

1 = 低功耗关断模式。
0 = 正常工作(默认设置)。
关断模式下, 所有逻辑输出均为低电平(除非通过寄存器0x0D的B1位将其设置为高阻态)。关断期间保持I²C寄存器的内容。

系统复位(RESET)

1 = 所有寄存器和系统状态将返回到上电默认状态。
0 = 正常工作(默认设置)。
由于所有寄存器的内容被置于上电默认状态, 写入该位后将会自清零。

休眠模式(SLEEP)

1 = 低功耗休眠模式。
0 = 正常工作(默认设置)。
休眠模式下, 所有逻辑输出为低电平(除非通过寄存器0x0D的B1位将其设置为高阻态), 保留I²C寄存器内容。继续进行有效视频信号检测, 有效视频状态通过寄存器0x00提供。

软件复位(RESET_S)

该位将对寄存器数值以外的所有功能进行复位, 该位自清零。
1 = 软件复位。
0 = 正常工作(默认设置)。

低功耗、高性能 NTSC/PAL 视频解码器

对比度控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x05	CONT							

对比度(CONT)

0x00 = 亮度增益为0。

0x80 = 亮度增益为1 (默认设置)。

0xFF = 亮度增益为255/128, 约等于2。

一旦检测到ACP (寄存器0x01, B0位), 将从CONT减去15 (十进制)。

亮度控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x06	BRIGHT							

亮度(BRIGHT)

0x00 = 亮度偏移0 IRE (默认设置)。

0x7F = 亮度偏移+75.66 IRE。

0x80 = 亮度偏移-76.22 IRE。

色调控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x07	HUE							

色调(HUE)

0x80 = 相对于色同步脉冲, 色度相位为0度(默认设置)。

0xFF = 相对于色同步脉冲, 色度相位为+45度。

0x00 = 相对于色同步脉冲, 色度相位为-45度。

饱和度控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x08	SATU							

饱和度(SATU)

0x00 = 色度增益为0。

0x80 = 色度增益为1。

0x88 = 默认设置。

0xFF = 色度增益为255/128, 或近似为2。

一旦检测到ACP (寄存器0x01, B0位), SATU加8 (十进制)。

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

视频输入选择和箝位控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x09	AUTOSEL	INSEL	DCRESTORE_RANGE		0	0	D_CLMP_DIS	0

视频自动选择(AUTOSEL)

1 = 自动选择检测到的有效视频输入。

复位(POR、寄存器复位、休眠模式、关断)后, 如果 V_{IN1} 和 V_{IN2} 端都存在有效视频信号, 或者是均不存在有效视频信号, 将选择 V_{IN1} 。如果 V_{IN2} 端存在有效视频输入, 而 V_{IN1} 端没有有效信号, 则选择 V_{IN2} 。由于存在有效视频而选择 V_{IN2} 后, 只有在 V_{IN2} 端的有效视频消失后才会切换到 V_{IN1} 。

0 = 手动选择视频输入(默认设置)。

关于手动输入选择, 请参考INSEL (寄存器0x09, B6位)。

手动视频输入选择(INSEL)

1 = 选择 V_{IN2} 。

0 = 选择 V_{IN1} (默认设置)。

视频自动选择位(AUTOSEL)必须为0才能使该寄存器有效。

模拟直流恢复电流范围(DCRESTORE_RANGE)

该位用于设置直流恢复DAC的满量程范围, 提高满量程电流范围会增大直流恢复环路的带宽和范围。

10 = 低速($\pm 3\mu\text{A}$ 至视频输入耦合电容)

11 = 中等($\pm 6\mu\text{A}$ 至视频输入耦合电容)

00 = 中快速($\pm 12\mu\text{A}$ 至视频输入耦合电容) (默认设置)

01 = 快速($\pm 24\mu\text{A}$ 至视频输入耦合电容)

关闭数字箝位(D_CLMP_DIS)

该位用于关闭数字箝位功能。

1 = 关闭数字同步头箝位(默认设置)。

0 = 使能数字同步头箝位。

使能数字箝位后, 同步头电平代码置为0 (十进制), 提供更高的输入视频跟踪速率。如果使能数字箝位, 寄存器0x0F的同步提取电平应根据所提供的等效噪声抑制进行调整。通常, D_CLMP_DIS设为1时, SSLICE[3:0]应降低2个LSB。

增益控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x0A	CRAGC	CMPAGC	0	ADAGC	AGCGAIN			

关闭色度AGC (CRAGC)

1 = 冻结色度增益。

0 = 根据色同步脉冲幅度自动设置色度增益(默认设置)。

如需将色度增益固定为默认值17 (十六进制), 设置CRAGC = 1, 并作用一次软件复位。

关闭复合视频AGC (CMPAGC)

1 = 数字复合增益固定为默认值(80 (十六进制))。

0 = 根据同步头电平自动设置数字复合增益(默认设置)。

关闭模拟自动增益控制(ADAGC)

1 = 关闭模拟自动增益控制。

0 = 使能模拟自动增益控制(默认设置)。

模拟自动增益控制(AGC)环路对AGC增益进行调整, 充分利用ADC的满量程范围。

低功耗、高性能 NTSC/PAL 视频解码器

模拟AGC增益(AGCGAIN)

该位用于控制ADC之前的模拟AGC增益，只有ADAGC =

1时控制有效。增益幅度的步长线性变化，表6给出了输入满量程范围转换的AGC效果。

表6. 模拟AGC代码和增益值

AGC GAIN CODE	TYPICAL FULL-SCALE CONVERSION RANGE (mV)	AGC GAIN CODE	TYPICAL FULL-SCALE CONVERSION RANGE (mV)
0000 (default)	752	1000	417
0001	683	1001	394
0010	626	1010	375
0011	578	1011	357
0100	535	1100	341
0101	500	1101	326
0110	469	1110	313
0111	441	1111	300

色彩丢失寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x0B	BW	CRKDIS	1	0	CTHRSH			

黑电平与白电平(BW)

1 = 关闭色度解调器，复合视频输出为黑电平或白电平。
0 = 使能色度解调器(默认设置)。

关闭色彩丢失检测(CRKDIS)

1 = 关闭色彩丢失检测。

0 = 使能色彩丢失自动检测(默认设置)。

黑电平和白电平(BW)控制位优先级高于CRKDIS。

色彩丢失门限(CTHRSH)

色彩丢失门限与视频输入端(V_{IN1}/V_{IN2})的复合视频信号的色同步脉冲峰值有关，门限值假设同步头幅度为标准电平。

CTHRSH	BURST AMPLITUDE (mV)	CTHRSH	BURST AMPLITUDE (mV)
0000	Off	1000	35
0001	Off	1001	39
0010	19	1010	40
0011 (default)	25	1011	41
0100	27	1100	43
0101	29	1101	45
0110	30	1110	48
0111	31	1111	51

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

色彩测试信号寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x0C	RAWADC	0	TGEnab	TGTIM	TGSRC	0	CBAR	

仅支持ADC模式(RAWADC)

1 = D9至D0为ADC的直接输出，没有经过视频解调器处理。

0 = D9至D0为10位YCbCr分量视频(默认设置)。

RAWADC = 1时，D9至D0输出数据速率为54Msps，LLC时钟输出为54MHz。图17给出了RAWADC = 1时，输出信号建立、保持的典型时序。

通过设置0x0D的B5位LLC_INV = 1，可以选择LLC反相。

RAWADC = 1时，ADC输出送至D9至D0前经过数字低通滤波器处理。通过设置RAWADC = 1和寄存器0x0F中的B5位DISAAFLT = 1，还可以使ADC输出直接连接到D9至D0。

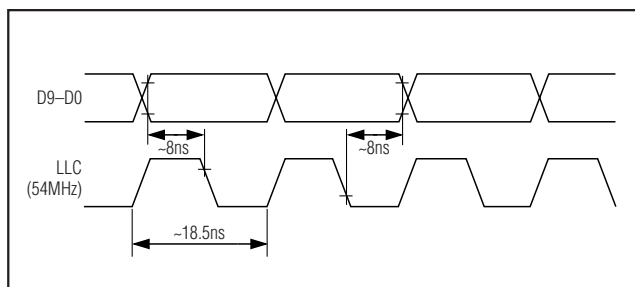


图17. RAWADC模式下，典型的建立、保持时序

低功耗、高性能 NTSC/PAL 视频解码器

表7. 建立输出测试信号

DESCRIPTION	STDSEL REGISTER 0x04 B7-5	AUTOD REGISTER 0x04 B4	TGENAB REGISTER 0x0C B5	TGTIM REGISTER 0x0C B4	TGSRC REGISTER 0x0C B3	OUTPUT OF DECODER	
						NO VIDEO INPUT	VALID VIDEO INPUT
Default mode, test pattern has last timing standard used at output	0X0	1	0	X	X	Test pattern	Decoded input
Force test pattern with last timing standard used at output	0X0	1	1	X	1	Test pattern	Test pattern
Force test pattern with 50Hz timing	XXX	X	1	0	0	50Hz test pattern	50Hz test pattern
Force test pattern with 60Hz timing	XXX	X	1	1	0	60Hz test pattern	60Hz test pattern
Force 50Hz timing for decoding and test pattern	X0X	0	0	X	X	50Hz test pattern	Decoded input with 50Hz timing
Force 60Hz timing for decoding and test pattern	X1X	0	0	X	X	60Hz test pattern	Decoded input with 60Hz timing

产生测试模板

默认模式下，视频输入移除时MAX9526将输出测试模板。测试模板的时序制式为最后一次从解码器输出的视频时序制式。如果MAX9526复位并且没有视频输入，默认输出时序的制式为525行(60Hz)，请参考寄存器0x04手动设置视频制式解码，表7提供了一些常见实例，用于设置视频制式和测试模板。

测试模板使能(TGENab)

- 1 = 视频输出端强制输出测试模板。
- 0 = 视频输入端没有视频时输出测试模板(默认设置)。

测试信号的输出时钟制式(TGTIM)

- 1 = 525行，60Hz帧频。
 - 0 = 625行，50Hz帧频(默认设置)。
- 如果TGSRC = 1，该位忽略。

测试信号时钟源(TGSRC)

- 1 = 测试信号发生器使用输入视频信号的时钟(如果存在有效信号)。
- 0 = 测试信号发生器采用内部产生的时钟(默认设置)。

彩条选择(CBAR)

- 00 = 黑屏(默认设置)
- 01 = 蓝屏
- 10 = 75%彩条
- 11 = 100%彩条

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

时钟和输出控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x0D	0	CLIP	LLC_INV	SEL_54MHZ	XTAL_DIS	HSVS	DATAZ	LLCZ

ITU-R BT.656标准箝位(CLIP)

1 = ITU 输出箝位至 Y 范围 64 至 940 和 CbCr 范围 64 至 960 之间。

0 = ITU 输出箝位至 Y 和 CbCr 范围 5 至 1019 之间(默认设置)。

行锁定时钟反相(LLC_INV)

该信号将 MAX9526 输出的行锁定时钟极性反转，能够解决其它器件的板级时钟问题。

1 = LLC 时钟反相。

0 = LLC 时钟不反相(默认设置)。

输入时钟频率选择(SEL_54MHz)

1 = XTAL/OSC 输入为 54MHz 时钟。

0 = XTAL/OSC 输入为 27MHz 时钟(默认设置)。

该位仅在晶体振荡器关闭(XTAL_DIS = 1)时有效。

关闭晶体振荡器(XTAL_DIS)

1 = XTAL/OSC 为 27MHz 或 54MHz CMOS 时钟输入。

0 = 使能 27MHz 晶体振荡器(默认设置)。

行/场同步输出(HSVS)

1 = D1 和 D0 分别输出行、场同步脉冲。

0 = D1 和 D0 为数字分量视频输出的 LSB (默认设置)。

行同步(HS)的上升沿与有效视频信号的终止时间一致(EAV 码的 3FFh 000h 之后上升)。下降沿与有效视频的起始

时间(SAV)码一致(完成 SAV 码的 3FFh 000h 后下降)。图 18 所示为行、场同步时序。

表 8 给出了场同步脉冲(VS)的默认行跳变，注意，D0 端的 VS 行跳变会相对于嵌入 ITU 数据流的 V 标志偏移 1 至 2 行。嵌入 ITU 数据流的 V 标志根据 ITU-R BT.656-4 标准跳变。

关闭数据输出(DATAZ)

1 = 关闭逻辑数据输出(D9 至 D0)，进入高阻态。

0 = 使能逻辑数据输出(D9 至 D0) (默认设置)。

无论器件是否处于关断模式，DATAZ 位将强置数据输出为高阻态。

关闭时钟输出(LLCZ)

1 = 关闭逻辑时钟输出(LLC)，进入高阻态。

0 = 使能逻辑时钟输出(LLC) (默认设置)。

无论器件是否处于关断模式，LLCZ 位将强置 LLC 为高阻态。

表 8. VS (引脚 D0) 行跳变

VERTICAL SYNC PULSES (VS on Pin D0)		625	525
Field 1	Start (VS = 1)	Line 623	Line 2
	Finish (VS = 0)	Line 21	Line 21
Field 2	Start (VS = 1)	Line 309	Line 265
	Finish (VS = 0)	Line 335	Line 284

低功耗、高性能 NTSC/PAL 视频解码器

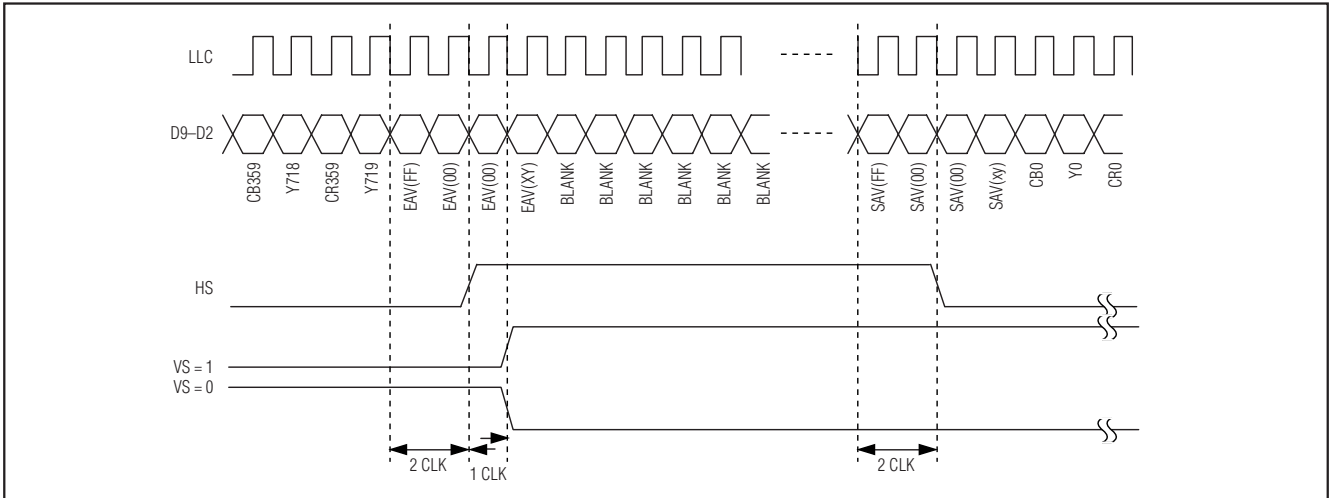


图18. 行、场同步时序

PLL控制寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x0E	0	0	LLC_MODE		PLLBYB	PLLBW		

行锁定时钟模式(LLC_MODE)

- 0X = 自动设置异步模式或行锁定模式(默认设置)。
 10 = PLL强制进入行锁定模式。
 11 = PLL强制进入异步模式。

PLL旁路模式(PLLBYB)

- 当PLLBYB = 1, ADC和解码器将直接使用晶振或时钟输入(XTAL/OSC、XTAL2)。
 1 = 旁路PLL。
 0 = 使能PLL (默认设置)。

行锁定PLL跟踪速度(PLLBW)

- PLLBW控制数字环路滤波器, 设置行锁定PLL的带宽。
 000 = 180Hz
 001 = 250Hz
 010 = 375Hz
 011 = 500Hz (默认设置)
 100 = 750Hz
 101 = 1kHz
 110 = 1.5kHz
 111 = 2kHz

通用寄存器

REG	B7	B6	B5	B4	B3	B2	B1	B0
0x0F	0	0	DISAAFLT	1	SSLICE			

关闭数字抗混叠滤波器(DISAAFLT)

- 关闭ADC的数字抗混叠滤波器。
 1 = 关闭滤波器。
 0 = 使能滤波器(默认设置)。

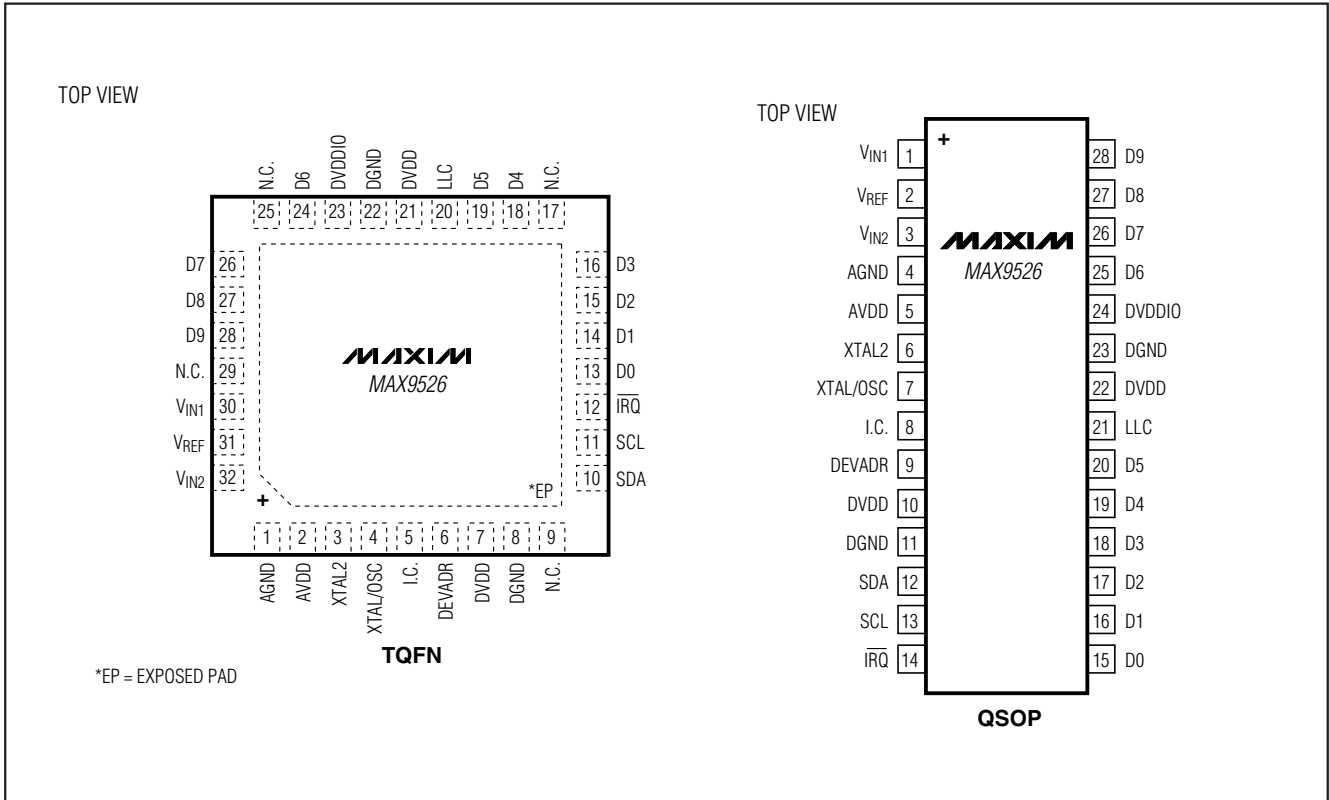
同步提取电平(SSLICE)

- 设置同步提取电平。
 1111 = 240 (十进制)处提取, 消隐电平附近。
 1000 = 128 (十进制)处提取, 同步头的中点附近(默认设置)。
 0100 = 64 (十进制)处提取, 同步头的25%附近。
 0000 = 0 (十进制)处提取, 靠近同步头底部。
 提供0000至1111之间的所有数值。

低功耗、高性能 NTSC/PAL 视频解码器

引脚配置

MAX9526



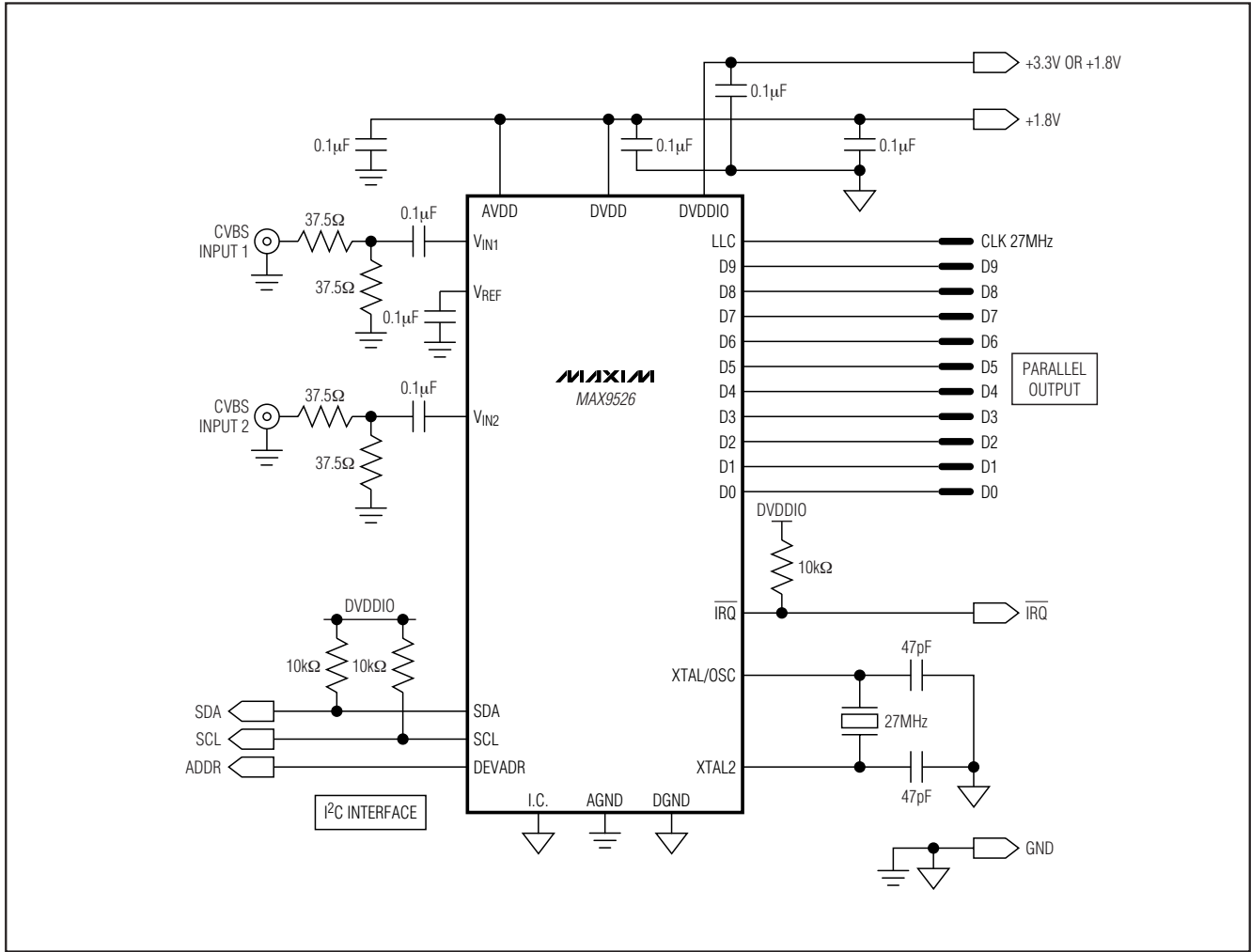
芯片信息

PROCESS: CMOS

低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

典型工作电路



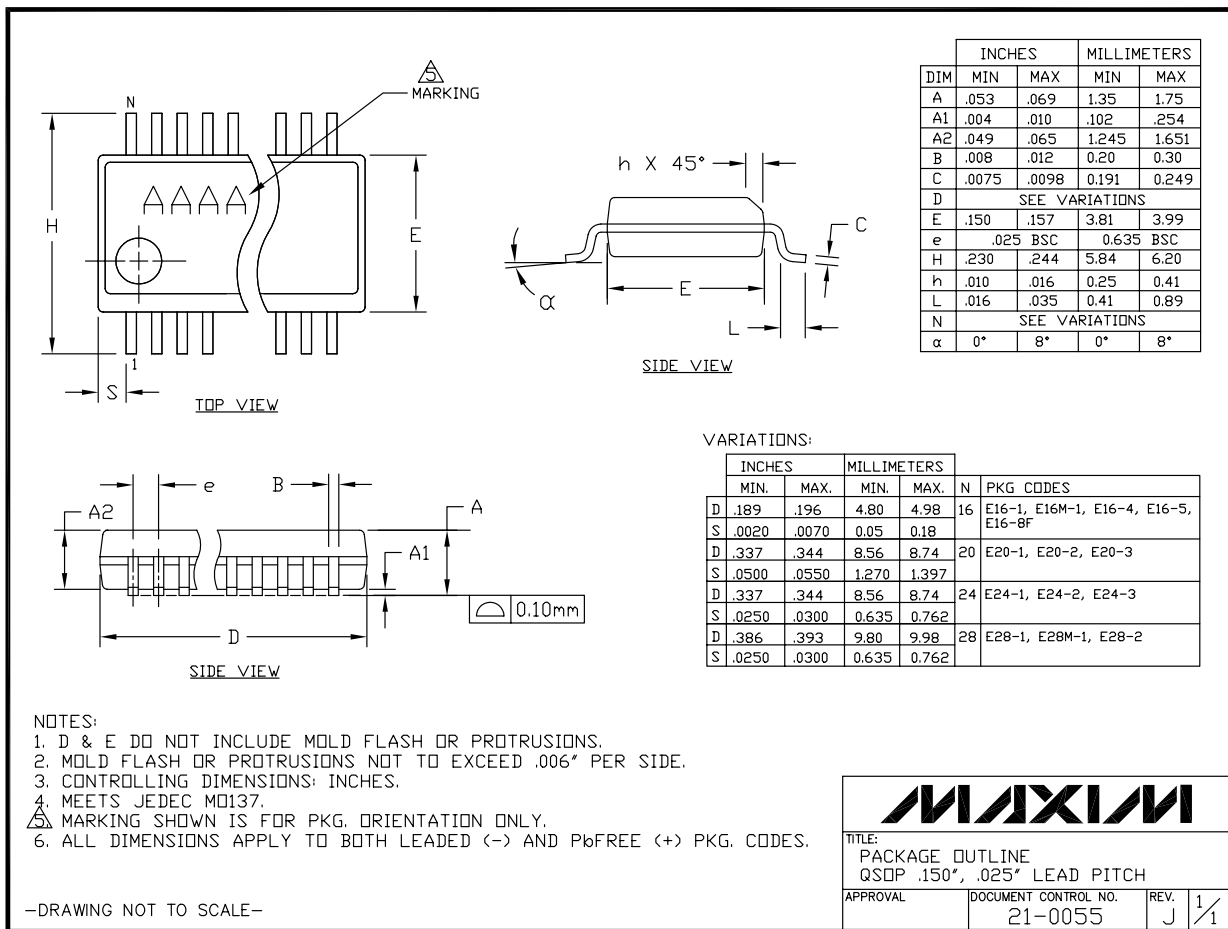
低功耗、高性能 NTSC/PAL 视频解码器

封装信息

如需最近的封装外形信息和焊盘布局(器件封装), 请查询 china.maxim-ic.com/packages. 请注意, 封装编码中的“+”、“#”或“-”仅表示 RoHS 状态。封装图中可能包含不同的尾缀字符, 但封装图只与封装有关, 与 RoHS 状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
28 QSOP	E28-1	21-0055	90-0173
32 TQFN-EP	T3256-1	21-0183	90-0134

MAX9526

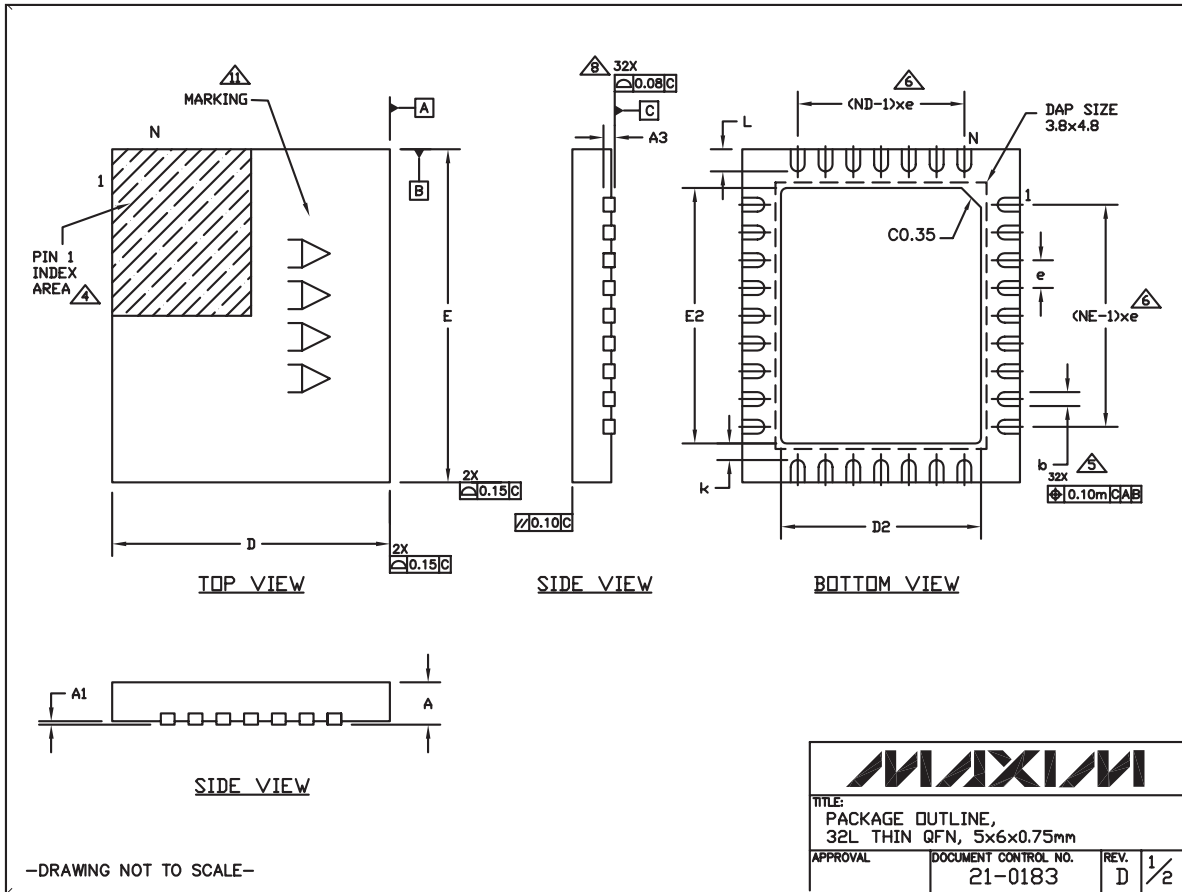


低功耗、高性能 NTSC/PAL 视频解码器

MAX9526

封装信息(续)

如需最近的封装外形信息和焊盘布局(器件封装), 请查询 china.maxim-ic.com/packages. 请注意, 封装编码中的“+”、“#”或“-”仅表示 RoHS 状态。封装图中可能包含不同的尾缀字符, 但封装图只与封装有关, 与 RoHS 状态无关。



低功耗、高性能 NTSC/PAL 视频解码器

封装信息(续)

如需最近的封装外形信息和焊盘布局(器件封装), 请查询 china.maxim-ic.com/packages. 请注意, 封装编码中的“+”、“#”或“-”仅表示 RoHS 状态。封装图中可能包含不同的尾缀字符, 但封装图只与封装有关, 与 RoHS 状态无关。

MAX9526

REF.	MIN.	NDM.	MAX.	NOTE
A	0.70	0.75	0.80	
A1	0	-	0.05	
A3	0.20 REF			
b	0.20	0.25	0.30	
D	4.90	5.00	5.10	
E	5.90	6.00	6.10	
e	0.50 BSC			
k	0.25	-	-	
L	0.35	0.40	0.45	ALL PINS
N	32			
ND	7			
NE	9			

EXPOSED PAD VARIATIONS						
PKG. CODE	D2			E2		
	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
T3256-1	3.50	3.60	3.70	4.50	4.60	4.70
T3256MN-1	3.50	3.60	3.70	4.50	4.60	4.70

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.
4. THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
5. DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25mm AND 0.30mm FROM TERMINAL TIP.
6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
9. REFER TO JEDEC MO-220 (WHJD) EXCEPT D2 & E2 DIMENSIONS.
10. WARPAGE SHALL NOT EXCEED 0.10mm.
11. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
12. ALL DIMENSIONS APPLY TO BOTH LEADED (-) AND PwFREE (+) PKG. CODES.

-DRAWING NOT TO SCALE-

			
TITLE: PACKAGE OUTLINE, 32L THIN QFN, 5x6x0.75mm			
APPROVAL	DOCUMENT CONTROL NO.	REV.	2/2
	21-0183	D	

低功耗、高性能 NTSC/PAL 视频解码器

修订历史

修订号	修订日期	说明	修改页
0	5/09	最初版本。	—
1	7/09	更正了TQFN封装图。	36, 37
2	2/10	增加了汽车应用的器件。	1
3	2/11	增加了回路应用操作图并且对其后的图进行了重新编号。	18–21, 30, 32, 33

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

38 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**