

## 2/3通道电源跟踪器/排序器/监控器

## 概述

MAX6877/MAX6878/MAX6879是多通道电源跟踪器/排序器/监控器，可监视多达三路系统电压，并能为要求电压跟踪或排序的系统提供适当的上电和断电控制。在系统电源启动后，这些器件可确保在规定范围内跟踪，或以正确的顺序排序各路系统电压。MAX6877/MAX6878/MAX6879产生所有的电压和时序，控制最多三个外部n沟道FET，用于控制OUT1/OUT2/OUT3电源电压(每个器件的不同特性请参考选型指南)。

MAX6877/MAX6878/MAX6879的每路输入电压具有可调的欠压门限。当所有电压大于这些门限时，器件打开外部n沟道MOSFET，开始进行系统电压的排序或跟踪。在电压跟踪模式下，每个MOSFET的栅极电压不断增大，以便在受控的摆率下缓慢接通所有电源。MAX6877/MAX6878/MAX6879具有自动重试或锁定工作模式，并可通过电容调节时序。

系统关断时，这些器件还提供受控的有序断电过程(跟踪模式)。出现意外故障时，输出被同时拉低，采用内部100Ω下拉电路连接在MOSFET源极协助容性负载快速放电。MAX6877/MAX6878/MAX6879具有独立的内置电荷泵，以便完全导通外部FET，降低大电流下的导通压降。MAX6877和MAX6878还提供延迟时间可选的电源就绪输出，可用于复位系统。

MAX6877/MAX6878/MAX6879采用小型4mm x 4mm 24引脚和16引脚薄型QFN封装，工作在-40°C至+85°C扩展工业级温度范围。

## 应用

多电压系统  
网络系统  
电信  
存储设备  
服务器/工作站

选型指南在数据资料的最后给出。

## 特性

- ◆ 引脚可选择的跟踪或排序,用于控制多达三路电源电压
- ◆ 电容可调节上电/断电跟踪摆率
- ◆ 电容可调节上电排序延时
- ◆ 内置电荷泵驱动外部n沟道FET导通
- ◆ 电容可调节电源就绪延时(MAX6877/MAX6878)
- ◆ 可调的欠压锁定或逻辑使能输入
- ◆ 每路输出端内置100Ω下拉电路,使容性负载快速放电
- ◆ 0.5V至5.5V额定IN\_/OUT\_范围
- ◆ 2.7V至5.5V工作电压范围
- ◆ 不受电压毛刺的影响
- ◆ 小型4mm x 4mm、24引脚或16引脚薄型QFN封装

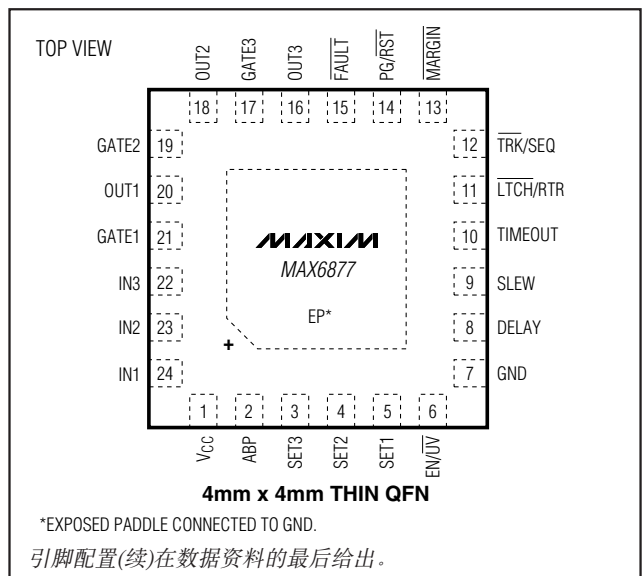
## 订购信息

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX6877ETG+	-40°C to +85°C	24 Thin QFN	T2444-4

订购信息(续)在数据资料的最后给出。

+表示无铅封装。

## 引脚配置



## 2/3通道电源跟踪器/排序器/监控器

### ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND, unless otherwise noted.)

IN1, IN2, IN3, V <sub>CC</sub> .....	-0.3V to +6V	Input/Output Current (all pins except OUT_ and GND) .....	±20mA
ABP .....	-0.3V to the highest of V <sub>IN1</sub> - V <sub>IN3</sub> or V <sub>CC</sub>	Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
SET1, SET2, SET3 .....	-0.3V to +6V	16-Pin 4mm x 4mm Thin QFN	
GATE1, GATE2, GATE3 .....	-0.3V to +12V	(derate 16.9mW/°C above +70°C) .....	1349mW
OUT1, OUT2, OUT3 .....	-0.3V to +6V	24-Pin 4mm x 4mm Thin QFN	
LTCH/RTR, TRK/SEQ, MARGIN .....	-0.3V to +6V	(derate 20.8mW/°C above +70°C) .....	1667mW
FAULT, PG/RST, EN/UV .....	-0.3V to +6V	Operating Temperature Range .....	-40°C to +85°C
DELAY, SLEW, TIMEOUT .....	-0.3V to +6V	Storage Temperature Range .....	-65°C to +150°C
OUT_ Current .....	±50mA	Maximum Junction Temperature .....	+150°C
GND Current .....	±50mA	Lead Temperature (soldering, 10s) .....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

### ELECTRICAL CHARACTERISTICS

(V<sub>CC</sub>, IN1, IN2, or IN3 = +2.7V to +5.5V, EN/UV = MARGIN = ABP, T<sub>A</sub> = -40°C to +85°C, unless otherwise specified. Typical values are at T<sub>A</sub> = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage Range	V <sub>CC</sub>	Voltage on ABP (the highest of V <sub>CC</sub> or IN_) to ensure that PG/RST and FAULT are valid and GATE_ = 0V	1.4			V
		Voltage on ABP (the highest of V <sub>CC</sub> or IN_) to ensure the device is fully operational	2.7		5.5	
Supply Current	I <sub>CC</sub>	V <sub>CC</sub> = 5.5V, IN1 = IN2 = IN3 = 3.3V, no load		1.1	1.8	mA
SET_ Threshold Range	V <sub>TH</sub>	SET_ falling, T <sub>A</sub> = +25°C	0.4925	0.5	0.5075	V
		SET_ falling, T <sub>A</sub> = -40°C to +85°C	0.4875	0.5	0.5125	
SET_ Threshold Hysteresis	V <sub>TH_HYS</sub>	SET_ rising		0.5		%
SET_ Input Current	I <sub>SET</sub>	SET_ = 0.5V	-100		+100	nA
EN/UV Input Voltage	V <sub>EN_R</sub>	Input rising		1.286		V
	V <sub>EN_F</sub>	Input falling	1.22	1.25	1.28	
EN/UV Input Current	I <sub>EN</sub>		-5		+5	µA
EN/UV Input Pulse Width	t <sub>EN</sub>	EN/UV falling, 100mV overdrive	7			µs
DELAY, TIMEOUT Output Current	I <sub>D</sub>	(Notes 2, 3)	2.12	2.5	2.88	µA
DELAY, TIMEOUT Threshold Voltage		V <sub>CC</sub> = 3.3V		1.25		V
SLEW Output Current (Note 4)	I <sub>S</sub>		22.5	25	27.5	µA
Track/Sequence Slew-Rate Timebase Accuracy	SR	C <sub>SLEW</sub> = 200pF (Note 4)	-15		+15	%
Timebase/C <sub>SLEW</sub> Ratio		100pF < C <sub>SLEW</sub> < 1nF (Note 4)		104		kΩ
Slew-Rate Accuracy during Power- Up and Power-Down		C <sub>SLEW</sub> = 200pF, ABP = 5.5V (Note 4)	-50		+50	%
Power-Good Threshold	V <sub>TH_PG</sub>	V <sub>OUT_</sub> falling	91.5	92.5	93.5	%

## 2/3通道电源跟踪器/排序器/监控器

MAX6877/MAX6878/MAX6879

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{CC}$ , IN1, IN2, or IN3 = +2.7V to +5.5V, EN/ $\overline{UV}$  =  $\overline{MARGIN}$  = ABP,  $T_A$  = -40°C to +85°C, unless otherwise specified. Typical values are at  $T_A$  = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Power-Good Threshold Hysteresis	V <sub>HYS_PG</sub>	V <sub>OUT_</sub> rising		0.5		%
GATE_ Output High	V <sub>GOH</sub>	I <sub>SOURCE</sub> = 0.5μA	IN_ + 4.2	IN_ + 5.0	IN_ + 5.8	V
GATE_ Pullup Current	I <sub>GUP</sub>	During power-up and power-down, V <sub>GATE_</sub> = 1V	2.5	4		μA
GATE_ Pulldown Current	I <sub>GD</sub>	During power-up and power-down, V <sub>GATE_</sub> = 5V	2.5	4		μA
	I <sub>GDS</sub>	When disabled, V <sub>GATE_</sub> = 5V, V <sub>IN_</sub> ≥ 2.7V		9.5		mA
When disabled, V <sub>GATE_</sub> = 5V, V <sub>IN_</sub> ≥ 4V				20		
SET_ to GATE_ Delay	t <sub>D-GATE</sub>	SET falling, 25mV overdrive		6		μs
$\overline{FAULT}$ , PG/ $\overline{RST}$ Output Low	V <sub>OL</sub>	V <sub>IN_</sub> ≥ 2.7V, I <sub>SINK</sub> = 1mA, output asserted			0.3	V
		V <sub>IN_</sub> ≥ 4.0V, I <sub>SINK</sub> = 4mA, output asserted			0.4	
Tracking Differential Voltage Stop Ramp	V <sub>TRK</sub>	Differential between each of the OUT_ and the ramp voltage during power-up and power-down, Figure 10 (Note 5)	75	125	180	mV
Tracking Differential Fault Voltage	V <sub>TRK_F</sub>	Differential between each of the OUT_ and the ramp voltage, Figure 10 (Note 5)	200	250	310	mV
Tracking Differential Voltage Hysteresis				20		%
Power-Low Threshold	V <sub>TH_PL</sub>	OUT_ falling	125	142	170	mV
Power-Low Hysteresis	V <sub>TH_PLHYS</sub>	OUT_ rising		10		mV
OUT to GND Pulldown Impedance		V <sub>ABP</sub> > 2.7V (Note 6)		100		Ω
$\overline{MARGIN}$ , $\overline{TRK/SEQ}$ , $\overline{LTCH/RTR}$ Pullup Current	I <sub>IN</sub>		7	10	13	μA
$\overline{MARGIN}$ , $\overline{TRK/SEQ}$ , $\overline{LTCH/RTR}$ Input Voltage	V <sub>IL</sub>				0.8	V
	V <sub>IH</sub>		2.0			
$\overline{MARGIN}$ , $\overline{TRK/SEQ}$ , $\overline{LTCH/RTR}$ Glitch Rejection				100		ns

**Note 1:** Specifications guaranteed for the stated global conditions. 100% production tested at  $T_A$  = +25°C and  $T_A$  = +85°C. Specifications at  $T_A$  = -40°C to +85°C are guaranteed by design. These devices meet the parameters specified when at least one of  $V_{CC}$ , IN1/IN2/IN3 is between 2.7V to 5.5V, while the remaining IN1/IN2/IN3 are between 0 and 5.5V.

**Note 2:** A current I<sub>D</sub> = 2.5μA ±15% is generated internally and is used to set the DELAY and TIMEOUT periods and used as a reference for t<sub>DELAY</sub> and t<sub>TIMEOUT</sub>.

**Note 3:** The total DELAY is t<sub>DELAY</sub> = 200ms + (500kΩ × C<sub>DELAY</sub>). Leave DELAY unconnected for 200μs delay. The total TIMEOUT is t<sub>TIMEOUT</sub> = 200μs + (500kΩ × C<sub>TIMEOUT</sub>). Leave TIMEOUT unconnected for 200μs timeout.

**Note 4:** A current I<sub>S</sub> = 25μA ±10% is generated internally and used as a reference for t<sub>FAULT</sub>, t<sub>RETRY</sub>, and slew rate.

**Note 5:** During power-up, only the condition OUT\_ < ramp - V<sub>TRK</sub> is checked in order to stop the ramp. However, both conditions OUT\_ < ramp - V<sub>TRK\_F</sub> and OUT\_ > ramp + V<sub>TRK\_F</sub> cause a fault. During power-down, only the condition OUT > ramp + V<sub>TRK</sub> is checked in order to stop the ramp. However, both conditions OUT\_ < ramp - V<sub>TRK\_F</sub> and OUT\_ > ramp + V<sub>TRK\_F</sub> cause a fault (see Figure 10). Therefore, if OUT1, OUT2, and OUT3 (during power-up tracking and power-down) differ by more than 2 × V<sub>TRK\_F</sub>, a fault condition is asserted.

**Note 6:** A 100Ω pulldown to GND activated by a fault condition. See the *Internal Pulldown* section.

## 2/3通道电源跟踪器/排序器/监控器

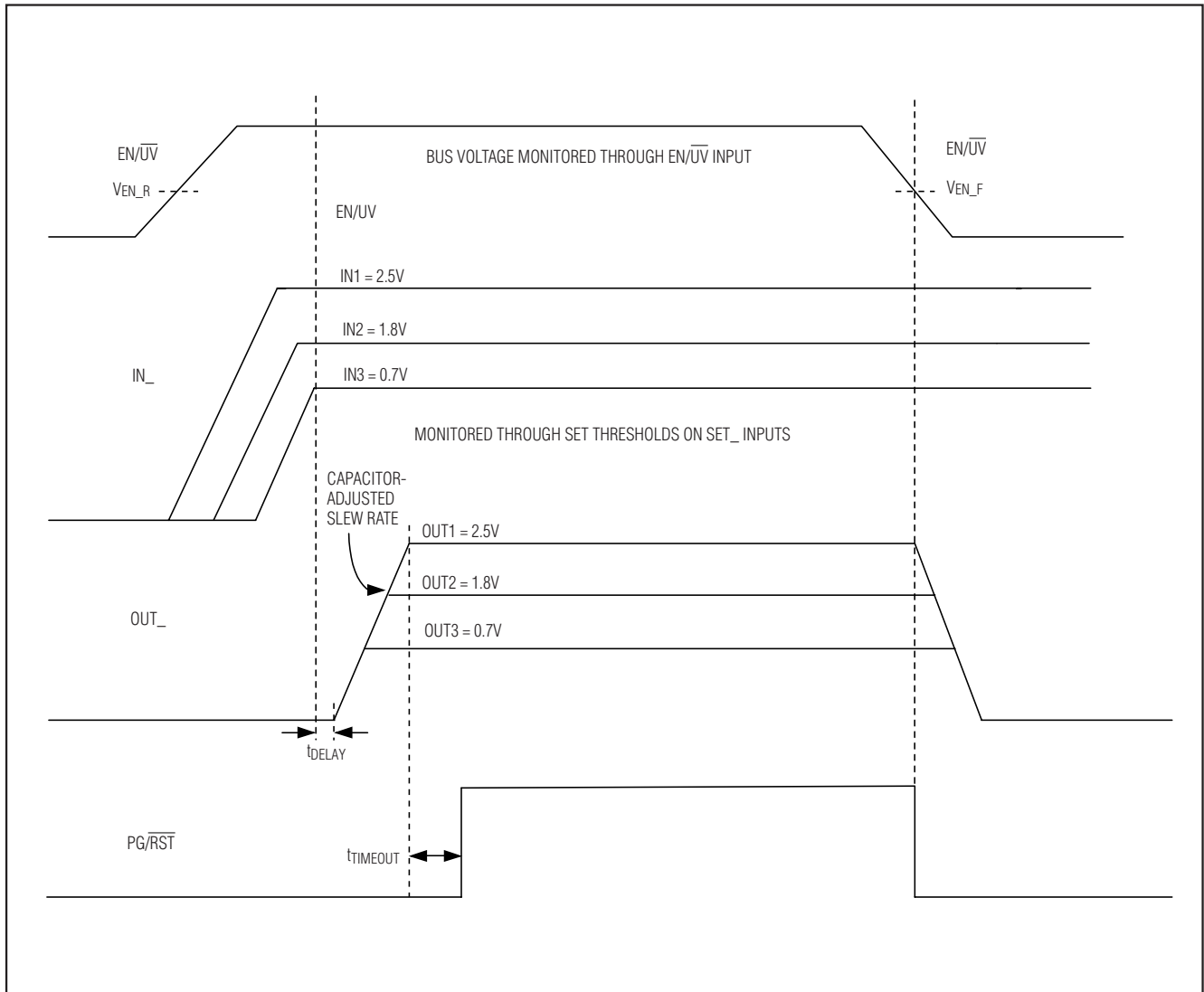


图1. 正常的跟踪时序

## 2/3通道电源跟踪器/排序器/监控器

MAX6877/MAX6878/MAX6879

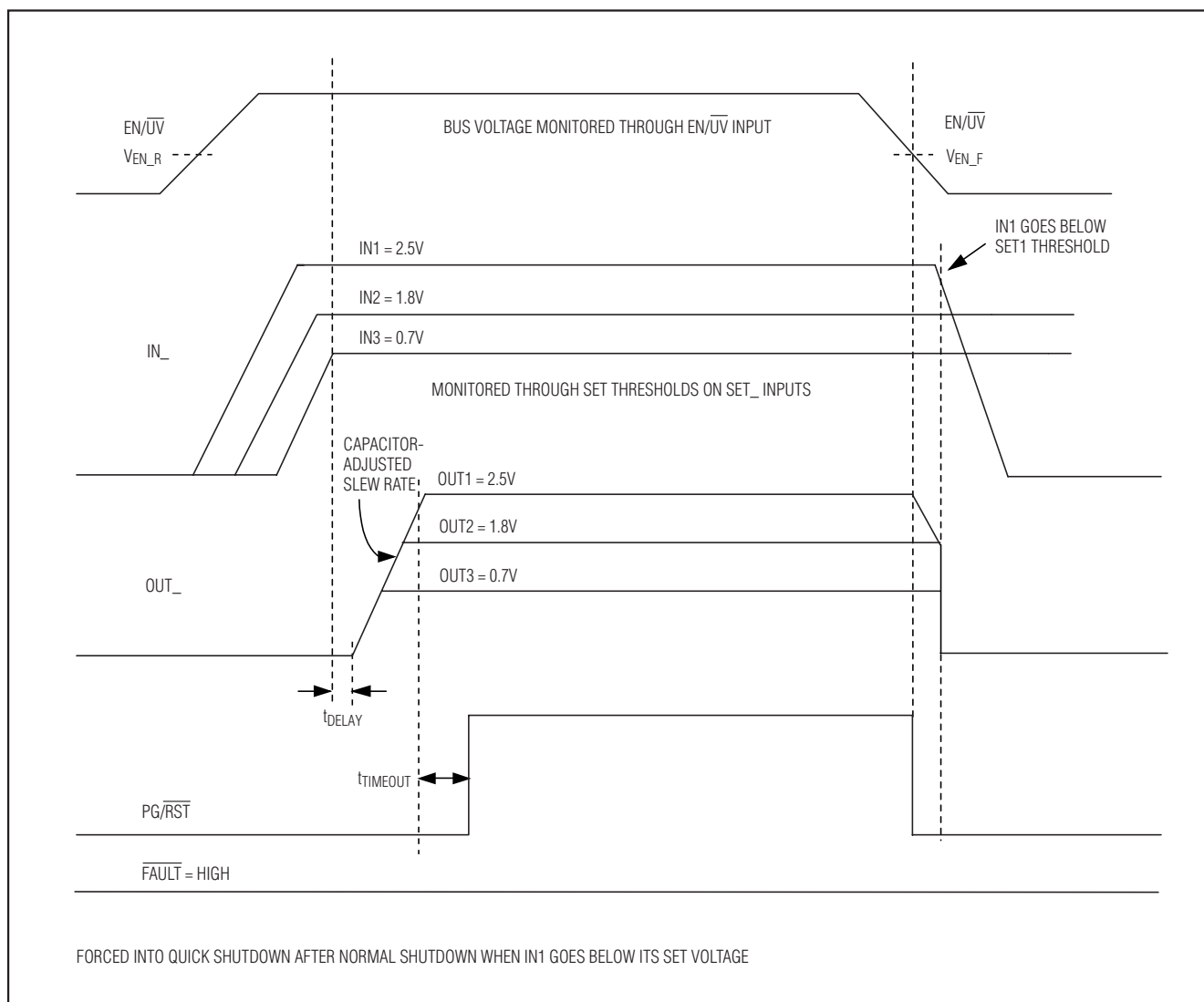


图2. 快速关断时的跟踪时序

## 2/3通道电源跟踪器/排序器/监控器

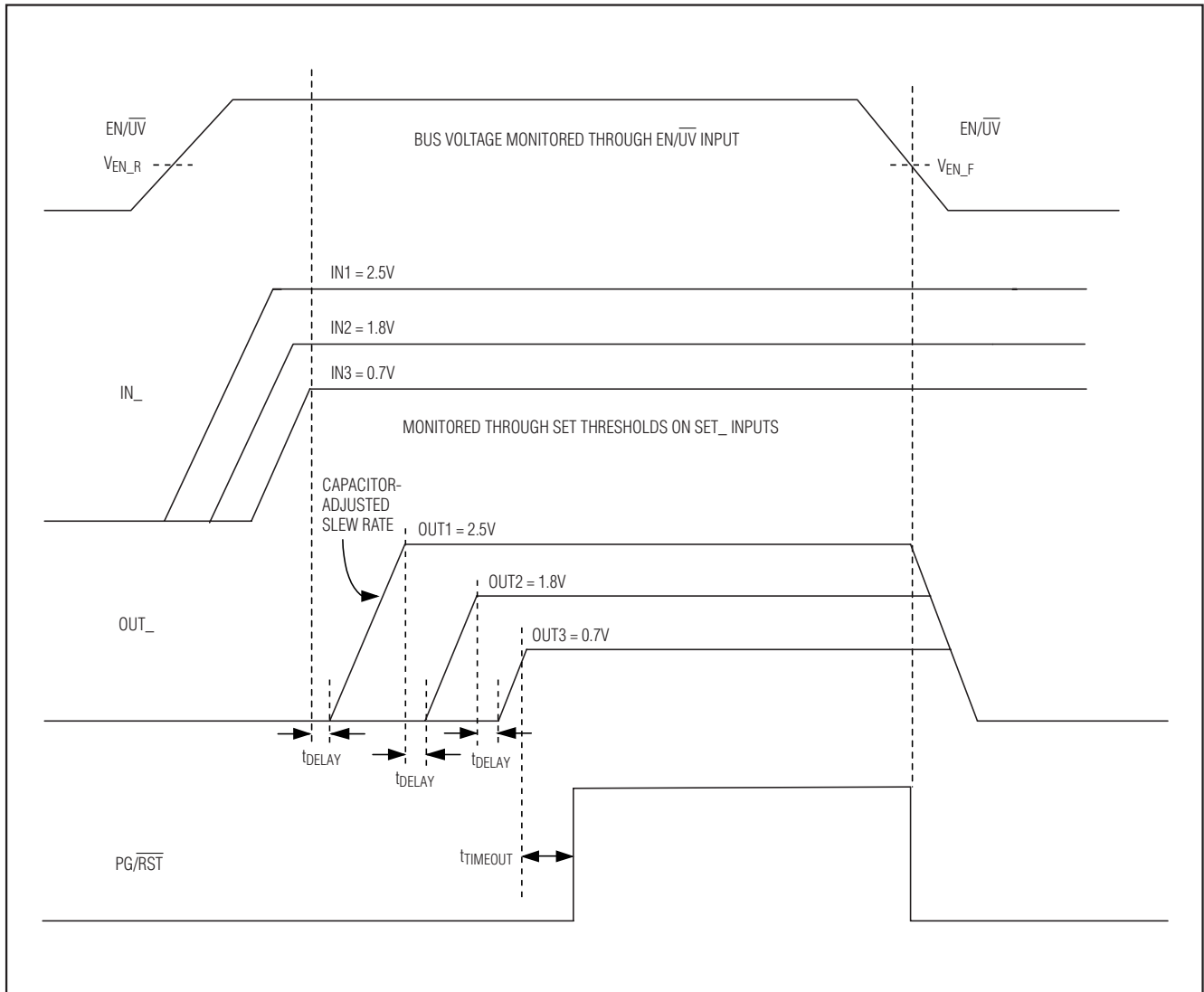


图3. 正常的排序

## 2/3通道电源跟踪器/排序器/监控器

MAX6877/MAX6878/MAX6879

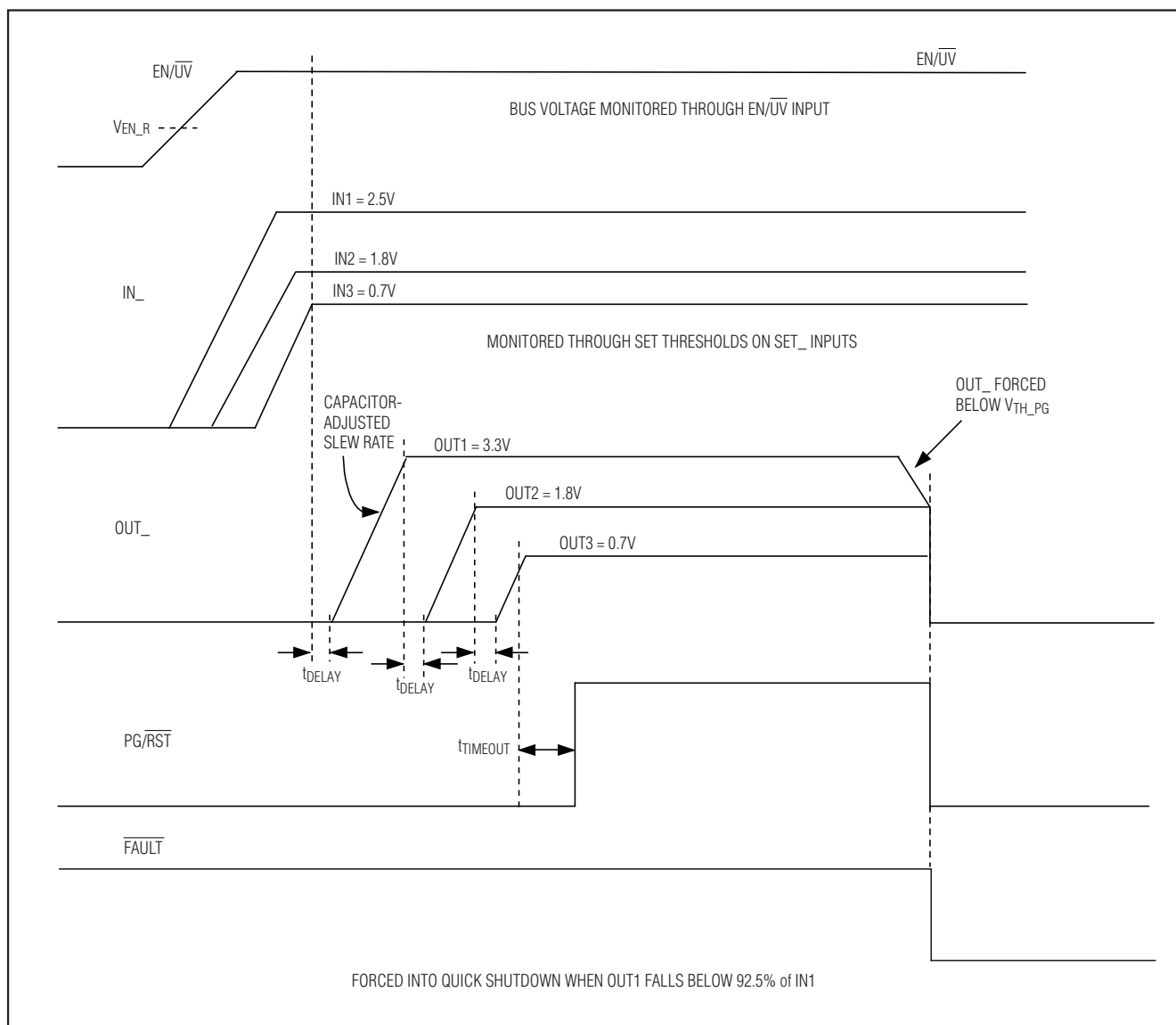


图4. 快速关断时的排序

## 2/3通道电源跟踪器/排序器/监控器

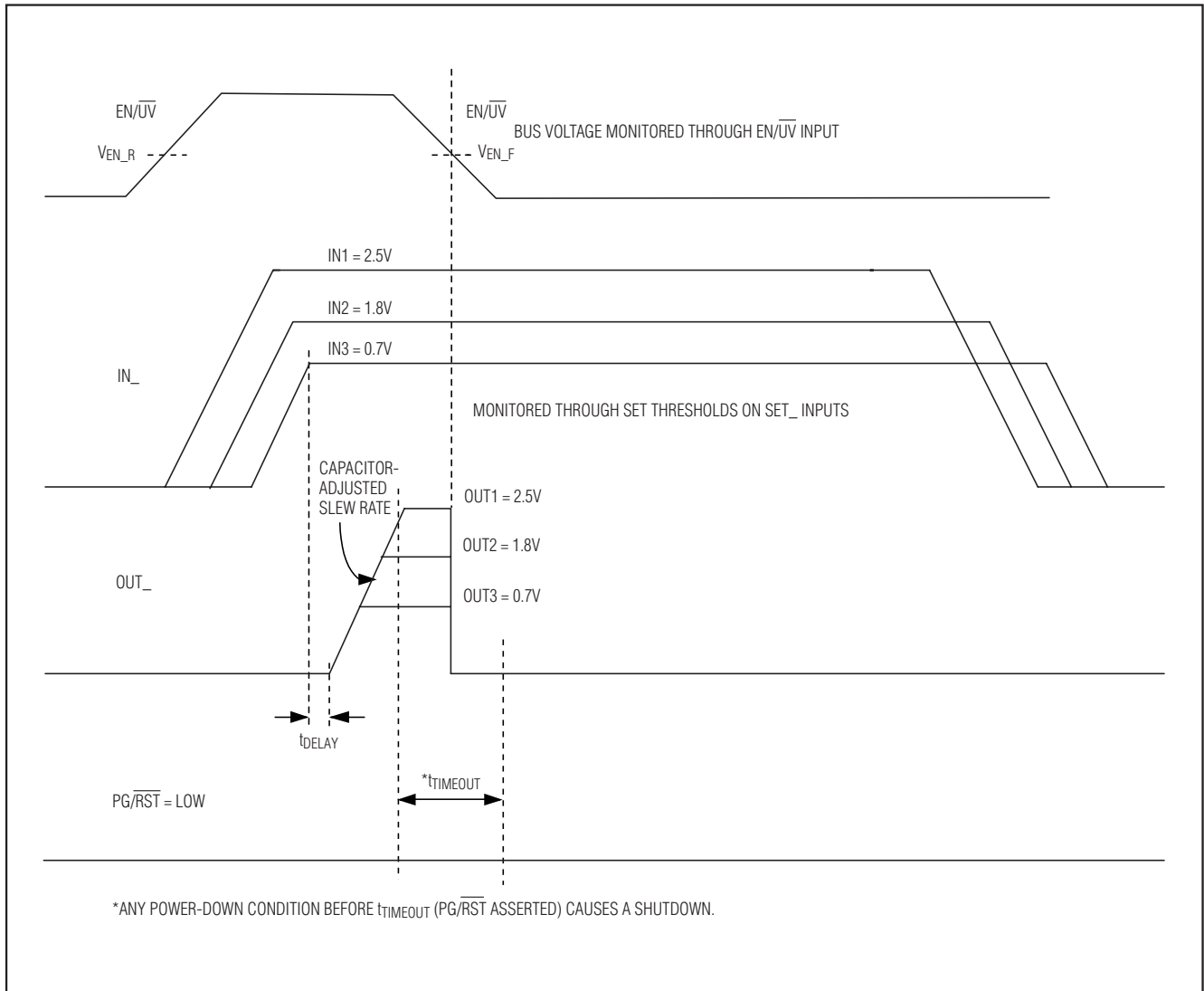


图5. 时序图(中止跟踪)



## 2/3通道电源跟踪器/排序器/监控器

MAX6877/MAX6878/MAX6879

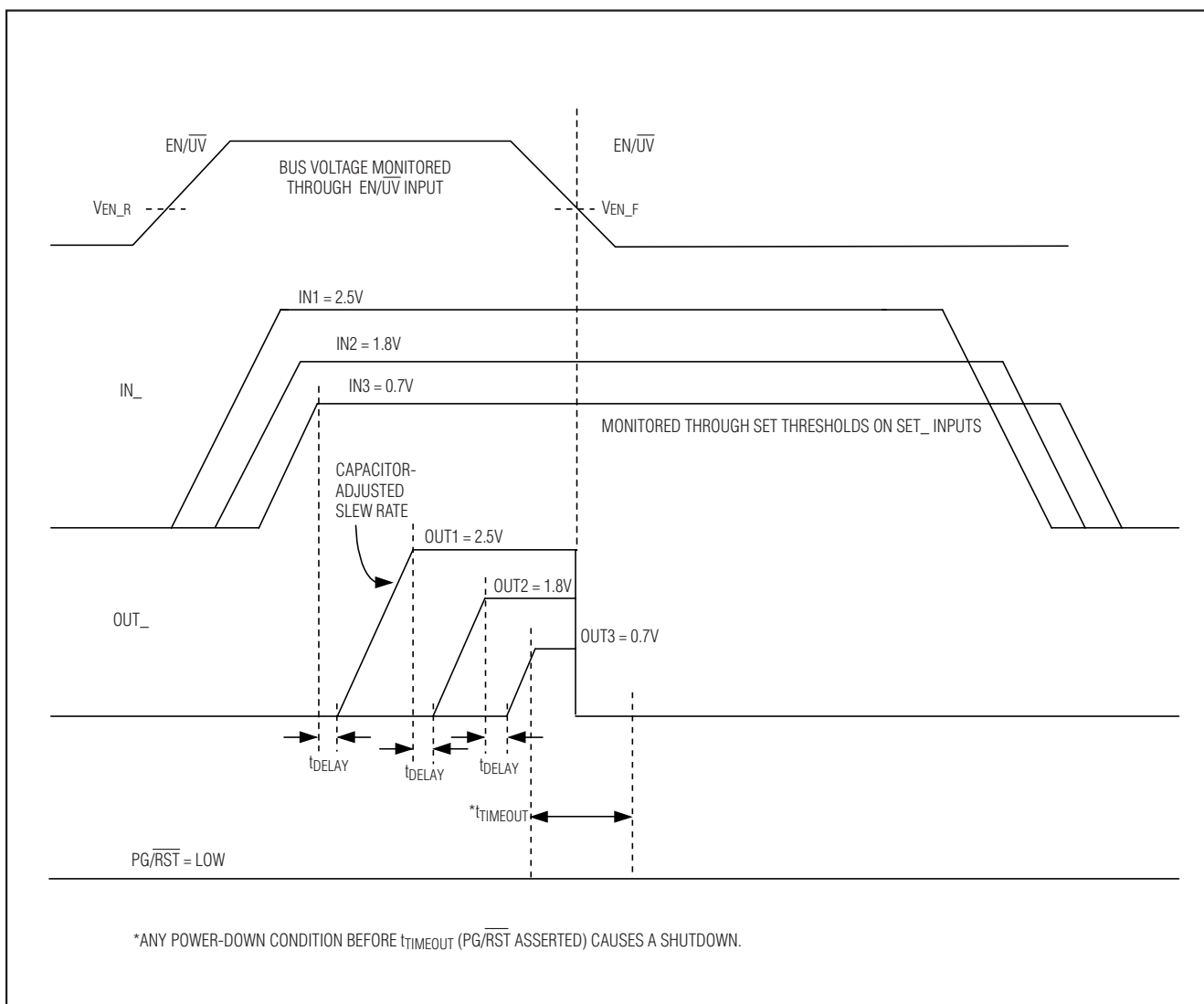
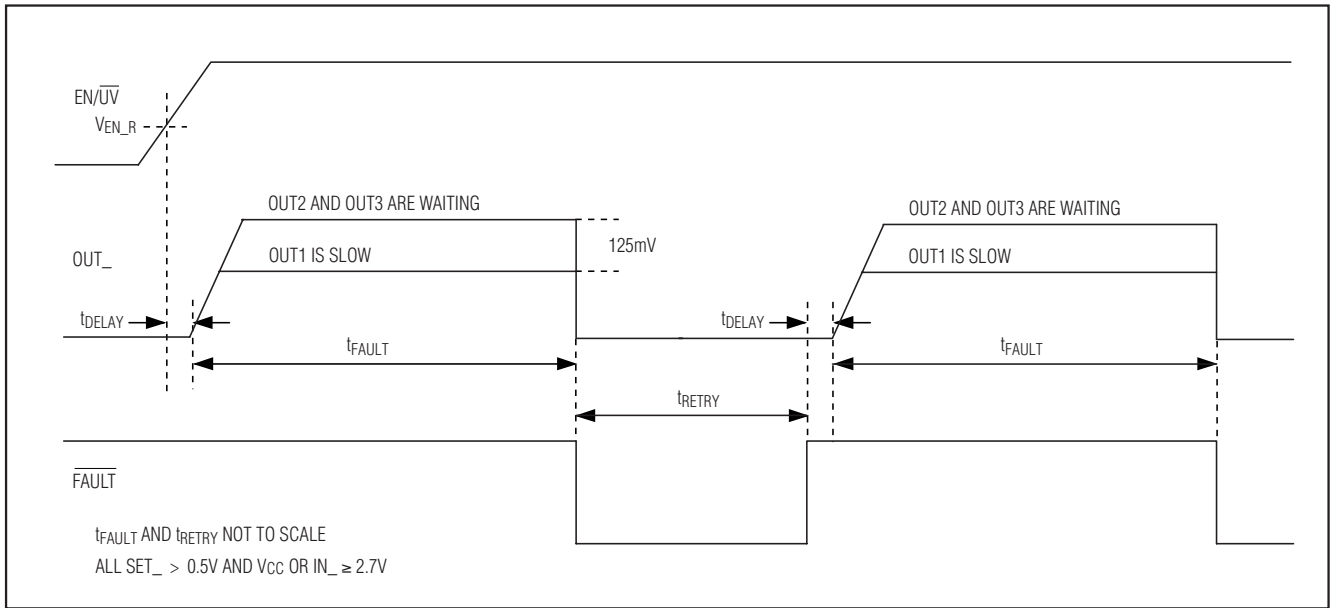
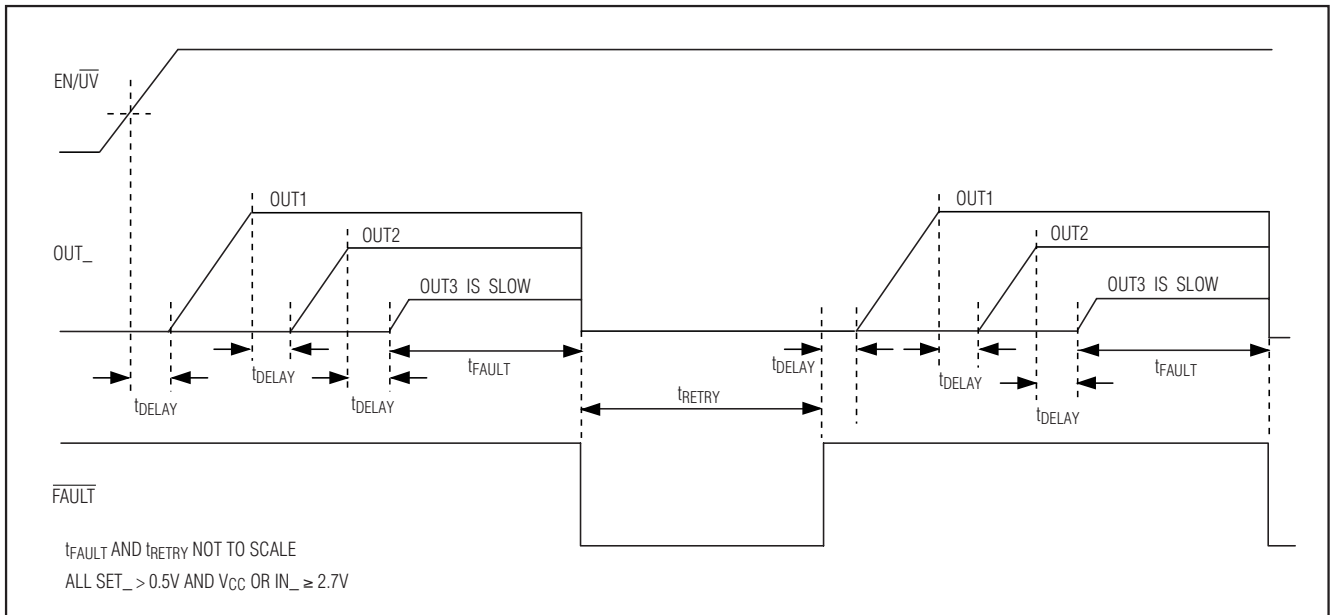


图6. 时序图(中止排序)

## 2/3通道电源跟踪器/排序器/监控器

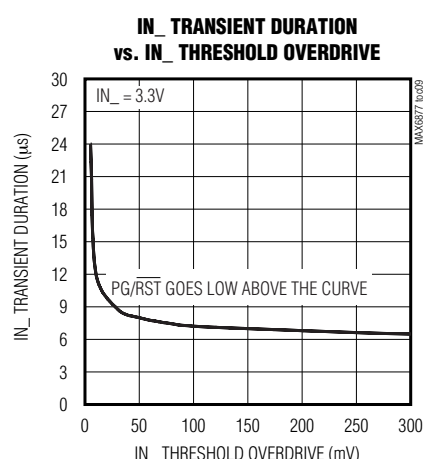
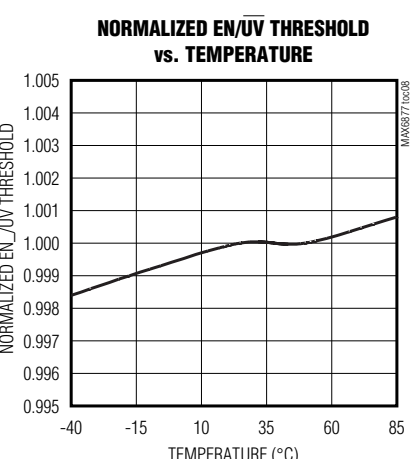
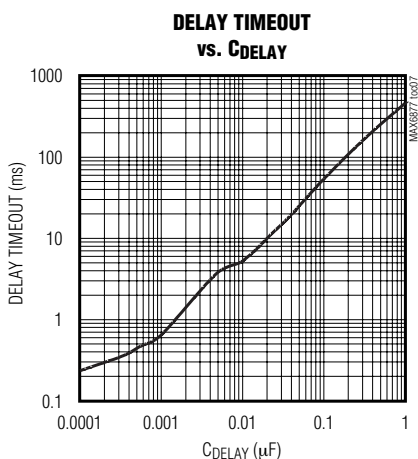
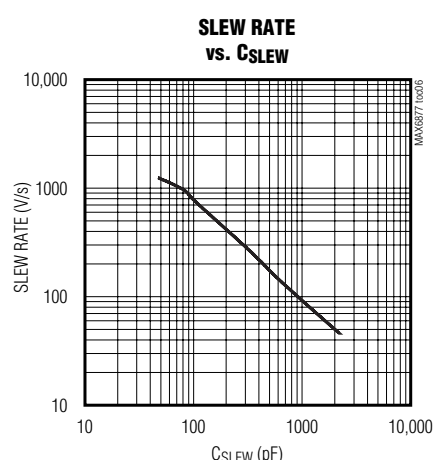
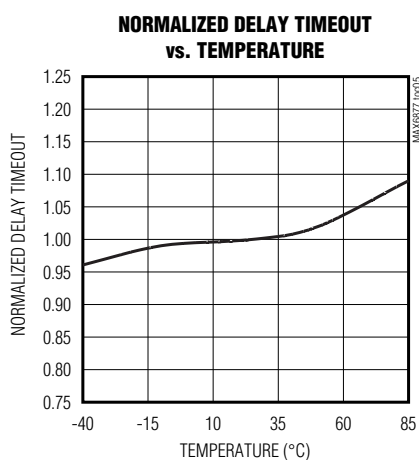
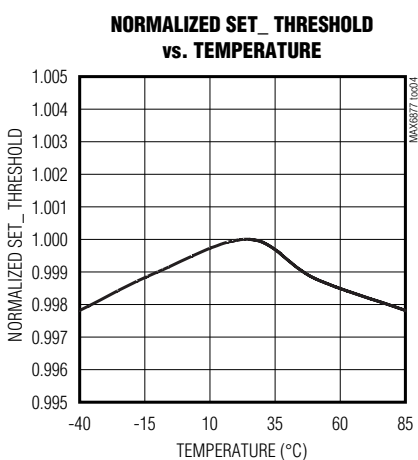
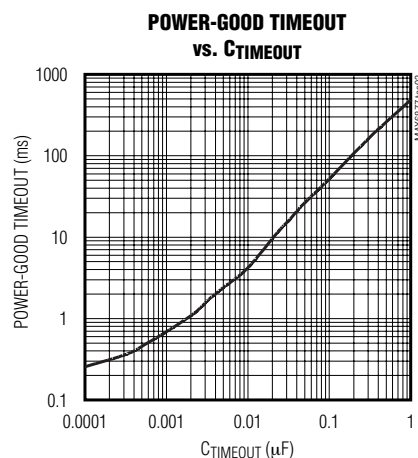
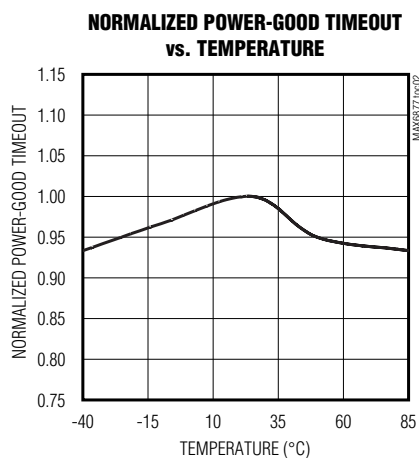
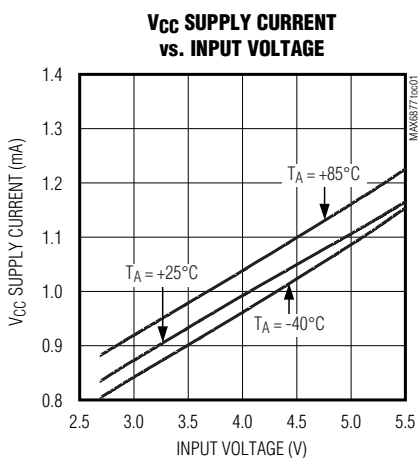
图7. 跟踪过程中的 $t_{FAULT}$ 和 $t_{RETRY}$ 定时图8. 排序过程中的 $t_{FAULT}$ 和 $t_{RETRY}$ 定时

# 2/3通道电源跟踪器/排序器/监控器

典型工作特性

( $V_{CC\_}$  = 2.7V to 5.5V,  $C_{SLEW}$  = 200pF, EN = MARGIN = ABP,  $T_A$  = +25°C, unless otherwise noted.)

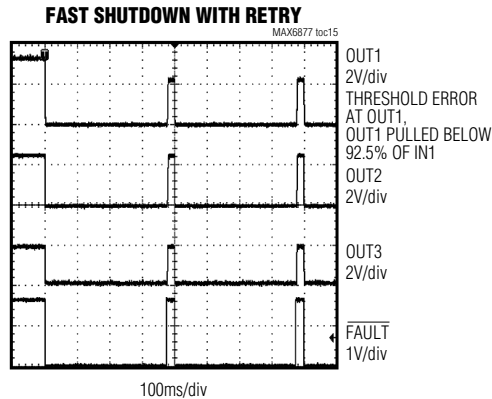
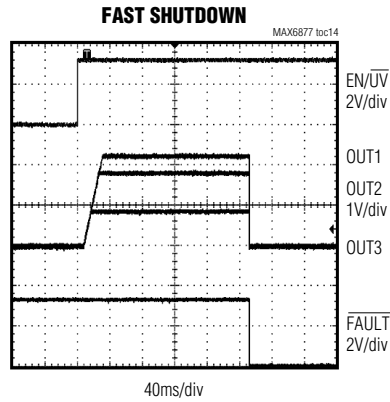
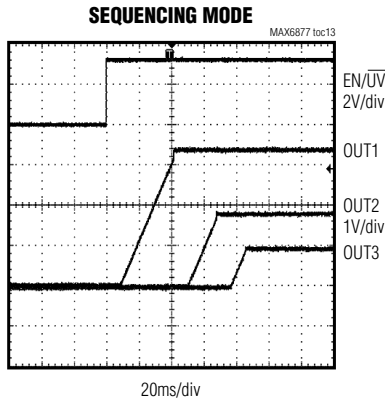
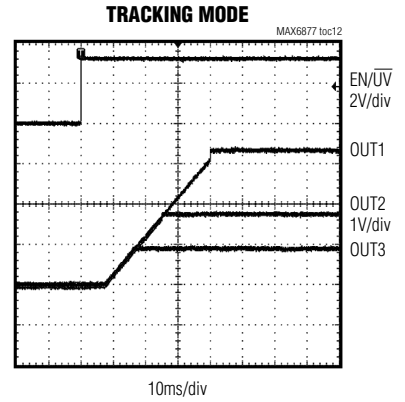
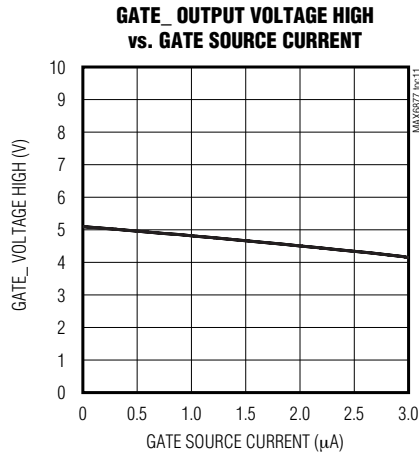
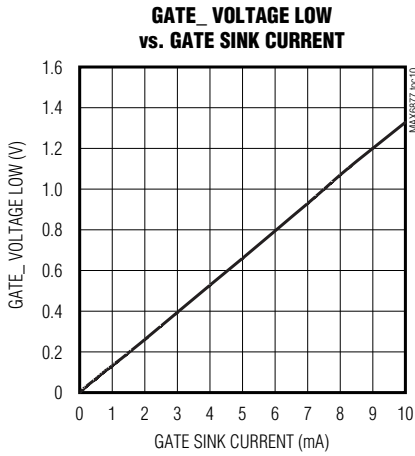
MAX6877/MAX6878/MAX6879



# 2/3通道电源跟踪器/排序器/监控器

典型工作特性(续)

( $V_{CC-} = 2.7V$  to  $5.5V$ ,  $C_{SLEW} = 200pF$ ,  $EN = \overline{MARGIN} = ABP$ ,  $T_A = +25^{\circ}C$ , unless otherwise noted.)



## 2/3通道电源跟踪器/排序器/监控器

引脚说明

MAX6877/MAX6878/MAX6879

引脚			名称	功能
MAX6877	MAX6878	MAX6879		
1	1	—	V <sub>CC</sub>	可选电源输入。如有需要，V <sub>CC</sub> 接备用电源(或常开电源)。否则，V <sub>CC</sub> 端悬空。采用V <sub>CC</sub> 供电可以跟踪低于UVLO的IN_电源。V <sub>CC</sub> 内部通过100kΩ电阻器下拉。
2	2	1	ABP	内部电源旁路输入。采用一只1μF的电容器将ABP旁路至GND。在快速掉电状态下，ABP保持器件的电源电压。
3	—	—	SET3	外部设定IN_欠压锁定门限。SET_接外部电阻分压器网络，设置每个IN_电源所期望的欠压门限(参见典型应用电路)。所有SET_输入必须高于内部SET_门限(0.5V)才能启动跟踪或排序功能。
4	4	2	SET2	
5	5	3	SET1	
—	3, 16, 17, 22	—	N.C.	没有连接。内部不连接。
6	6	4	EN/ $\overline{UV}$	逻辑使能输入或欠压锁定监测输入。启动上电电压跟踪或排序时EN/ $\overline{UV}$ 必须为高电平(EN/ $\overline{UV}$ > V <sub>EN_R</sub> )。EN/ $\overline{UV}$ < V <sub>EN_F</sub> 时，OUT_开始进行掉电跟踪。EN/ $\overline{UV}$ 接外部电阻分压网络可以设置一个外部UVLO门限。
7	7	5	GND	地。
8	8	6	DELAY	跟踪/排序延时设定。DELAY和GND之间接一只电容器可以选择跟踪使能之前(所有SET_输入和EN/ $\overline{UV}$ 都超过各自的门限后)或电源排序之间期望的延迟周期。DELAY悬空时默认的延迟周期为200μs。
9	9	7	SLEW	摆率调节输入。SLEW和GND之间接一只电容器，选择期望的OUT_摆率。
10	10	—	TIMEOUT	PG/ $\overline{RST}$ 延时调节输入。当所有OUT_超出各自的IN_参考门限时，PG/ $\overline{RST}$ 经过一个延时后变为高电平。TIMEOUT和GND之间接一只电容器设置期望的延时。TIMEOUT悬空时默认的延迟时间为200μs。
11	11	8	$\overline{LTCH/RTR}$	锁定/自动重试选择输入。驱动 $\overline{LTCH/RTR}$ 为低时选择锁定模式。 $\overline{LTCH/RTR}$ 接ABP或悬空时选择自动重试模式。 $\overline{LTCH/RTR}$ 通过内部10μA电流源上拉到ABP。
12	12	9	$\overline{TRK/SEQ}$	跟踪/排序选择输入。驱动 $\overline{TRK/SEQ}$ 为低时激活电源跟踪功能。 $\overline{TRK/SEQ}$ 接ABP或悬空时激活电源排序功能。 $\overline{TRK/SEQ}$ 通过内部10μA电流源上拉到ABP。
13	13	—	$\overline{MARGIN}$	余量控制输入，低有效。驱动 $\overline{MARGIN}$ 为低时使能余量模式(参见余量控制输入(MARGIN)部分)。 $\overline{MARGIN}$ 返回高电平后禁止MARGIN功能(返回至正常监视模式)。 $\overline{MARGIN}$ 通过内部10μA电流源上拉至ABP。

## 2/3通道电源跟踪器/排序器/监控器

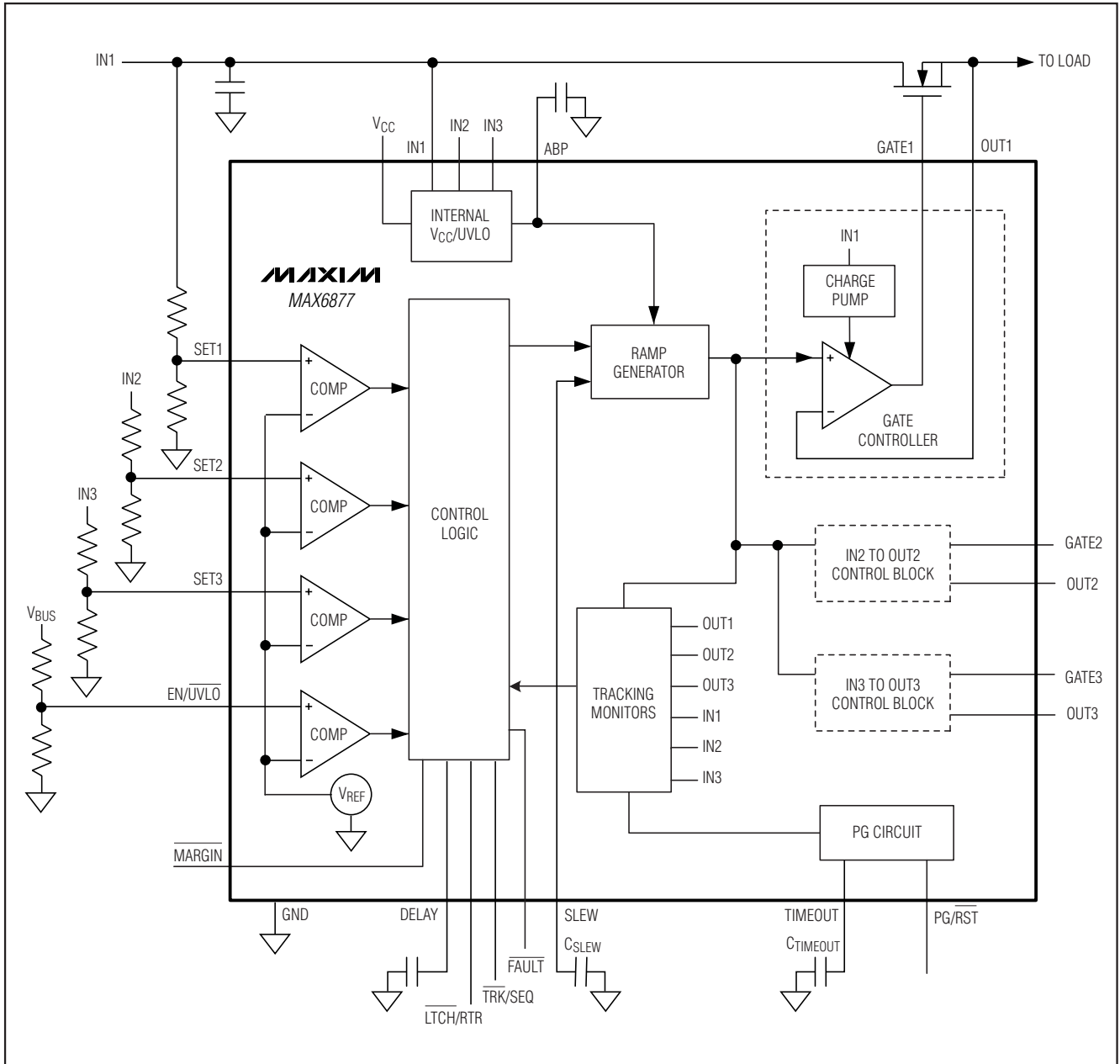
引脚说明(续)

引脚			名称	功能
MAX6877	MAX6878	MAX6879		
14	14	—	PG/RST	电源就绪输出，开漏。所有OUT_电压超过 $V_{TH\_PG}$ 门限后，PG_RST经过 $t_{TIMEOUT}$ 时间后变为高电平。
15	15	10	$\overline{FAULT}$	跟踪故障告警输出，低电平有效，开漏。如果跟踪故障存在的时间大于所设定的故障延时，或跟踪差超过 $\pm 250mV$ ，则 $\overline{FAULT}$ 变为低。如果任一路OUT_低于相应的IN_电压，则 $\overline{FAULT}$ 变为低。
16	—	—	OUT3	通道3电压监视。OUT3接n沟道FET源极。故障状态下与地间的 $100\Omega$ 下拉电路被激活。
17	—	—	GATE3	外部n沟道FET的栅极驱动。当上电完成时，内部电荷泵使GATE3升高至 $V_{IN3} + 5V$ ，完全导通n沟道FET。
18	18	11	OUT2	通道2电压监视。OUT2接n沟道FET源极。故障状态下与地间的 $100\Omega$ 下拉电路被激活。
19	19	12	GATE2	外部n沟道FET的栅极驱动。当上电完成时，内部电荷泵使GATE2升高至 $V_{IN2} + 5V$ ，完全导通n沟道FET。
20	20	13	OUT1	通道1电压监视。OUT1接n沟道FET的源极。故障状态下与地间的 $100\Omega$ 下拉电路被激活。
21	21	14	GATE1	外部n沟道FET的栅极驱动。当上电完成时，内部电荷泵使GATE1升高至 $V_{IN1} + 5V$ ，完全导通n沟道FET。
22	—	—	IN3	电源电压输入。IN1、IN2或IN3必须高于内部欠压锁定门限( $V_{ABP} = 2.7V$ )才能启动跟踪或排序功能。SET_输入同时监视每路IN_输入通道，确保在上电使能之前所有电源达到稳定。如果某个IN_接地或悬空，并且对应的SET_大于 $0.5V$ ，则该通道的排序控制被取消。每路IN_通过内部 $100k\Omega$ 电阻被拉低。
23	23	15	IN2	
24	24	16	IN1	
EP	EP	EP	EP	裸露焊盘。裸露焊盘须接地。

# 2/3通道电源跟踪器/排序器/监控器

功能框图

MAX6877/MAX6878/MAX6879



## 2/3通道电源跟踪器/排序器/监控器

### 详细说明

MAX6877/MAX6878/MAX6879是多电压电源跟踪器/排序器/监控器，可监视多达三路系统电压，并为要求电压跟踪或排序的系统提供适当的上电和断电控制。系统电源启动后，这些器件可确保被控电压在规定范围内彼此跟踪，或以正确的顺序上电。MAX6877/MAX6878/MAX6879产生所有需要的控制电压和定时，控制最多三个外部n沟道FET对OUT1/OUT2/OUT3电源进行控制(器件之间的差异参见选型指南)。

MAX6877/MAX6878/MAX6879的每路输入都具有可调的欠压门限。当所有电压大于设定好的门限时，器件导通外部n沟道MOSFET，对系统电压进行排序或跟踪。在电压跟踪模式下，各MOSFET的栅极电压缓慢升高，以受控的摆率逐渐提升各路电源。器件内部电路监视每个MOSFET源极(输出)电压，将其与一个内部的斜坡控制信号相比较，以便维持各组输出之间仅有很小的差异。通过动态调整跟踪过程，迫使所有输出在125mV范围内跟踪斜坡参考信号。如果因为某种原因导致某路电源偏离参考斜坡 $\pm 250\text{mV}$ 以上，则发出FAULT故障报警，终止上电模式并立即关断所有输出。在排序模式下，输出被依次接通，首先是OUT1，最后是OUT3。MAX6877/MAX6878/MAX6879的自动重试或锁定模式可由电容调节定时。

当系统被关断时，这些器件还提供有序的受控断电过程(跟踪模式)。出现意外故障时，所有输出被同时通过一个内部的 $100\Omega$ 下拉电阻拉低，以便协助MOSFET源极上的容性负载放电。

MAX6877/MAX6878/MAX6879内置独立的电荷泵，可使外部FET完全导通，减小大电流通过时的压降。MAX6877/MAX6878还提供一个具有可选延时的电源就绪输出，用于系统复位。

MAX6877/MAX6878/MAX6879可最多监视三路电压。这些器件还可配置为取消对任意IN\_的操作。要取消对任意IN\_的跟踪或排序，应使IN\_接地(或悬空)，并将SET\_连接至高于0.5V的电压。这种通道取消特性增加了器件使用的灵活性，使其可以用于多种不同的应用。例如，只用IN1和IN2，取消IN3，MAX6877能对两路电压进行跟踪或排序。

### 为MAX6877/MAX6878/MAX6879供电

这些器件由IN1、IN2、IN3输入电压或 $V_{CC}$ 供电(参见功能框图)。为了确保正常工作， $V_{CC}$ 或其中一路IN\_输入的电压应不低于+2.7V。

IN1/IN2/IN3或 $V_{CC}$ 中电压最高者为器件供电。由于具有内部滞回，当多个输入电压彼此相差在100mV(典型值)之内时，最初为MAX6877/MAX6878/MAX6879供电的电源输入继续为其供电。

### ABP

ABP为器件内部的模拟电路供电。ABP与GND间接 $1\mu\text{F}$ 陶瓷旁路电容器，尽可能靠近器件放置。ABP取自IN\_或 $V_{CC}$ 中的电压最高者。不要用ABP为外部电路供电。在迅速断电时ABP可维持器件的电源电压。

### 跟踪和排序模式( $\overline{\text{TRK}}/\text{SEQ}$ )

若要选择电压跟踪方式的上电/掉电操作，可驱动 $\overline{\text{TRK}}/\text{SEQ}$ 为低( $\overline{\text{TRK}}/\text{SEQ}$ 接GND)。若要选择排序上电、跟踪掉电功能，驱动 $\overline{\text{TRK}}/\text{SEQ}$ 为高( $\overline{\text{TRK}}/\text{SEQ}$ 接ABP)或将其悬空。 $\overline{\text{TRK}}/\text{SEQ}$ 内部通过 $10\mu\text{A}$ 电流源上拉到ABP(参见图1和图3)。

### 跟踪

要选择跟踪模式，可连接 $\overline{\text{TRK}}/\text{SEQ}$ 到GND。当 $V_{\text{EN}}/\overline{\text{UV}} > 1.25\text{V}$ 且所有SET\_输入大于内部SET\_门限(0.5V)时，启动跟踪过程。MAX6877/MAX6878/MAX6879内部产生一个参考斜坡电压，并用它来驱动输出电压的控制环路。各路输出的跟踪功能受控于一个比较器控制单元(参见功能框图)。比较器监测每个OUT\_电压，并与公共的参考斜坡电压比较，以保证OUT\_电压保持在参考斜坡的125mV范围之内，同时还监测各输出电压与其源端输入电压的相对关系，并在上电/重试周期内参照GND监测各输出电压。如果因为某种原因电源无法跟踪在参考斜坡的 $\pm 250\text{mV}$ 范围之内，则发出FAULT故障报警，终止上电模式并立即关断所有输出。

在斜坡上升期间，如果OUT\_电压低于参考斜坡电压，且差值大于125mV，控制环路动态阻止控制斜坡电压上升，直到较慢的OUT\_电压跟上为止。如果OUT\_电压高于或低于参考斜坡电压250mV以上，则发出故障警告并启动掉电过程。



## 2/3通道电源跟踪器/排序器/监控器

参考斜坡电压的摆率可通过电容器调整。SLEW与地间的电容用来设定希望的OUT\_摆率。当所有OUT\_电压超过了IN\_电压的百分之 $V_{TH\_PG}$ 时(外部n沟道FET饱和), PG/RST在延时 $t_{TIMEOUT}$ 后变为高电平, 表明成功跟踪。

### 排序

所有上电输入条件均满足时,  $V_{EN/\overline{UV}} > 1.25V$ , 并且所有SET\_输入高于内部SET\_门限(0.5V), 启动排序操作。在排序模式下, 输出依次接通, OUT1首先接通, OUT3最后一个接通。在接通各通道之前, 有一段延迟期, 如图3所示(延迟时间可通过DELAY和地之间的电容设置)。当各通道输出电压高于相应IN\_电压的某个固定百分比( $V_{TH\_PG}$ )时, 该通道的上电阶段结束。当所有通道电压都大于各自的门限时, PG/RST在延时 $t_{TIMEOUT}$ 时间后变为高电平, 表明排序成功。

如果在初次上电排序阶段出现故障, 则中止排序。

掉电时同时关断所有输出, 各组输出彼此跟踪。不进行反向的掉电排序。

### 上电和掉电

在上电期间, 一个内部的控制环通过控制外部MOSFET的栅极, 迫使OUT\_跟随内部参考斜坡电压。该过程必须在一个用户设定的故障延时周期内完成; 否则, 器件强制关断所有GATE\_。

一旦上电完成, 驱动 $V_{EN/\overline{UV}}$ 低于 $V_{EN\_F}$ 可以启动掉电过程。参考斜坡电压以外接电容设定的斜率降低。控制环路比较器监视各路OUT\_电压与公共参考斜坡电压之间的差值。在斜坡下降期间, 如果某一路OUT\_电压比参考斜坡电压高, 且差值大于 $V_{TRK}$ , 控制环路动态阻止斜坡电压降低, 直到较慢的OUT\_电压跟上为止。如果某一路OUT\_电压与参考斜坡电压之间的差值超过 $V_{TRK\_F}$ , 则发出故障告警并启动快速关断模式。在快速关断模式下, OUT\_和GND之间的100Ω下拉电阻被接通, 以便迅速给OUT\_端电容放电, GATE\_被一个强下拉电流 $I_{GDS}$ 拉低(参见图2和图4)。

图5和图6显示了被中止的跟踪和排序模式。若 $EN/\overline{UV}$ 在 $t_{TIMEOUT}$ 到达之前变低, 所有输出变为低并且器件进入快速关断模式。

### 内部下拉

发生故障后, 为确保OUT\_电压不会因大容量输出电容而一直为高, 在OUT\_端内部接一个100Ω的下拉电阻器。该下拉电阻可确保所有OUT\_电压在重新上电之前降低到 $V_{TH\_PL}$ (以GND为参考)以下。在快速关断模式和故障模式下, 内部下拉电阻还能确保输出电容快速放电。正常工作模式不接通下拉电路。

### 稳定性

跟踪或摆率控制无需外部补偿。

### 输入

#### IN1/IN2/IN3

$V_{CC}$ 、IN1、IN2或IN3中的电压最高者为器件提供电源。各IN\_电源的欠压门限通过IN\_、SET\_与地之间的外部电阻分压器来设置。

### 欠压锁定门限(SET\_)

MAX6877具有三路, MAX6878/MAX6879具有两路外部可调的IN\_欠压锁定(UVLO)门限(SET1、SET2、SET3), 作为启动排序/跟踪功能的必要条件。每路IN\_电源的欠压门限通过IN\_、SET\_与地间的电阻分压器来设置(参见图9)。所有SET\_输入必须高于内部SET\_门限(0.5V)才可启动跟踪/排序功能。采用以下公式设定UVLO门限:

$$V_{IN\_} = V_{TH} (R1 + R2) / R2$$

其中 $V_{IN\_}$ 是欠压锁定门限,  $V_{TH}$ 是500mV SET\_门限。

### 余量控制输入(MARGIN)

$\overline{MARGIN}$ 输入允许将电源电压降低到SET\_输入所设定的正常范围以下进行系统级测试。在将系统电压调低到预设门限以下之前驱动 $\overline{MARGIN}$ 为低, 可以避免器件发出故障告警。在 $\overline{MARGIN}$ 为低时, PG/RST和FAULT输出的状态不变, 并且 $\overline{MARGIN}$ 为低时禁止所有监视功能。这样, 利用 $\overline{MARGIN}$ 输入, 在改变电源时就无需通过调节门限来阻止跟踪器/排序器发出告警了。正常工作模式下可将 $\overline{MARGIN}$ 驱动为高电平或悬空。

## 2/3通道电源跟踪器/排序器/监控器

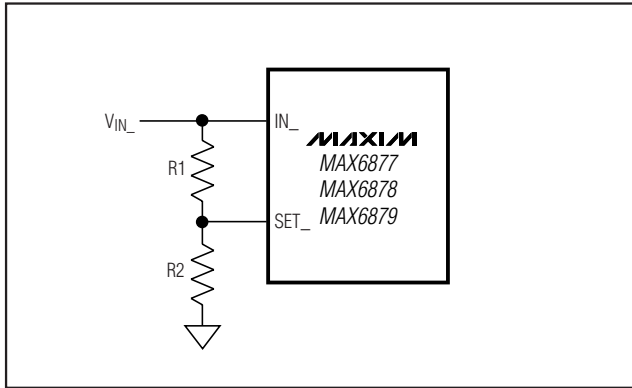


图9. 设置欠压锁定(UVLO)门限

### 摆率控制(SLEW)

在所有受控的上电/掉电过程中，参考斜坡电压的摆率是通过SLEW引脚和地之间的电容器( $C_{SLEW}$ )设置的，范围为90V/s至950V/s。采用以下公式计算摆率的典型值：

$$\text{摆率} = (9.35 \times 10^{-8}) / C_{SLEW}$$

其中摆率的单位为V/s， $C_{SLEW}$ 的单位为法拉。

电容器 $C_{SLEW}$ 同时也决定了 $\overline{\text{FAULT}}$ 延时周期( $t_{\text{FAULT}}$ )和 $\overline{\text{FAULT}}$ 重试延时周期( $t_{\text{RETRY}}$ ) (参见表1)。

例如，如果 $C_{SLEW} = 100\text{pF}$ ，则 $t_{\text{RETRY}} = 350\text{ms}$ ， $t_{\text{FAULT}} = 21.91\text{ms}$ ，摆率 = 935V/s。又如，如果 $C_{SLEW} = 1\text{nF}$ ，则 $t_{\text{RETRY}} = 3.5\text{s}$ ， $t_{\text{FAULT}} = 219\text{ms}$ ，摆率 = 93.5V/s。

$C_{SLEW}$ 是SLEW焊盘上的电容，其容量必须足够大，这样PC板寄生电容才可忽略不计。 $C_{SLEW}$ 的范围应为： $100\text{pF} < C_{SLEW} < 1\text{nF}$ 。

表1.  $C_{SLEW}$  定时公式

TIME PERIOD	FORMULAS
Slew Rate	$(9.35 \times 10^{-8}) / C_{SLEW}$
$t_{\text{RETRY}}$	$3.506 \times 10^9 \times C_{SLEW}$
$t_{\text{FAULT}}$	$2.191 \times 10^9 \times C_{SLEW}$

### 限制浪涌电流

SLEW引脚与地间的电容器( $C_{SLEW}$ )控制着OUT\_S的摆率，因而也控制着对OUT\_端负载电容进行充电的浪涌电流。基于预设的摆率，利用以下公式可以计算出浪涌电流：

$$I_{\text{INRUSH}} = C_{\text{OUT}} \times \text{SR}$$

其中 $I_{\text{INRUSH}}$ 的单位是安培， $C_{\text{OUT}}$ 的单位为法拉，SR的单位为V/s。

### 延迟时间(DELAY)

在DELAY引脚与地之间接一个电容器( $C_{\text{DELAY}}$ )可以设定跟踪/排序的启动延时( $t_{\text{DELAY}}$ )，参见图1至图8)。在所有输入电压(IN1/IN2/IN3)已经到位的情况下拉高EN/ $\overline{\text{UV}}$ 也会发生同样的延时。延迟时间计算公式如下：

$$t_{\text{DELAY}} = 200\mu\text{s} + (500\text{k}\Omega \times C_{\text{DELAY}})$$

其中 $t_{\text{DELAY}}$ 的单位为 $\mu\text{s}$ ， $C_{\text{DELAY}}$ 的单位为法拉。DELAY悬空时默认延迟时间为200 $\mu\text{s}$ 。

### 超时周期输入(TIMEOUT)

有些器件提供PG/ $\overline{\text{RST}}$ 延时特性。PG/ $\overline{\text{RST}}$ 延时可通过TIMEOUT和地之间的电容器( $C_{\text{TIMEOUT}}$ )设置。当所有OUT\_输出超出相应的IN\_参考门限( $V_{\text{TH\_PG}}$ )后，PG/ $\overline{\text{RST}}$ 继续保持低电平并等待 $t_{\text{TIMEOUT}}$ 延迟时间(参见图3)：

$$t_{\text{TIMEOUT}} = 200\mu\text{s} + (500\text{k}\Omega \times C_{\text{TIMEOUT}})$$

其中， $t_{\text{TIMEOUT}}$ 的单位为 $\mu\text{s}$ ， $C_{\text{TIMEOUT}}$ 的单位为法拉。TIMEOUT悬空时默认延迟时间为200 $\mu\text{s}$ 。

### 逻辑使能输入(EN/ $\overline{\text{UV}}$ )

在上电阶段，驱动逻辑EN/ $\overline{\text{UV}}$ 输入高于 $V_{\text{EN\_R}}$ 将启动电压跟踪/排序。驱动逻辑EN/ $\overline{\text{UV}}$ 低于 $V_{\text{EN\_F}}$ 开始进行跟踪掉电。EN/ $\overline{\text{UV}}$ 接外部电阻分压器可以设置外部欠压锁定门限。

### OUT1/OUT2/OUT3

MAX6877监视三路OUT\_输出，MAX6878/MAX6879监视两路OUT\_输出，以控制跟踪/排序性能。当内部电源(ABP)超过所需的最小电压(2.7V)，EN/ $\overline{\text{UV}} > V_{\text{EN\_R}}$ ，且IN1/IN2/IN3均高于预设的SET\_门限时，OUT1/OUT2/OUT3开始跟踪或排序。

## 2/3通道电源跟踪器/排序器/监控器

在故障状态下，OUT\_端的内部下拉电阻器(100Ω)激活，协助负载电容放电(接100Ω电阻实现快速掉电控制)。

### 输出

#### GATE\_

MAX6877/MAX6878/MAX6879提供最多三路GATE\_输出，用来驱动最多三个外部n沟道FET的栅极。在满足以下条件后GATE\_开始给外部n沟道FET\_的栅极充电使之导通：

- 1) 所有SET\_输入(SET1-SET3)均高于其0.5V门限。
- 2) 至少一路IN\_输入或V<sub>CC</sub>高于最小工作电压(2.7V)。
- 3)  $EN/\overline{UV} > 1.25V$ 。

上电模式下，控制环路通过控制GATE\_电压，使所有OUT\_电压按照电容设定的摆率彼此跟踪。当上电完成时，各路GATE\_被内部上拉至高于相应的IN\_电压5V的电位，以便使外部n沟道FET完全导通。

#### FAULT

MAX6877/MAX6878/MAX6879包括一个开漏极、低有效的跟踪故障告警输出(FAULT)。当上电阶段没有在规定的故障延时周期内完成，或者OUT\_电压超出V<sub>TRK\_F</sub>时，FAULT变低。

故障延时周期(t<sub>FAULT</sub>)也取决于SLEW端的电容器(C<sub>SLEW</sub>)。用以下公式估算故障延时：

$$t_{\text{FAULT}} = 2.191 \times 10^9 \times C_{\text{SLEW}}$$

电源跟踪操作应在所选定的故障延时周期(t<sub>FAULT</sub>)内完成。当器件必须改变控制摆率来等待较慢的电源时，总的跟踪时间会被延长。如果外部FET太小(相对于负载电流和IN\_源电流R<sub>DS</sub>太大)，OUT\_电压可能永远也跟不上控制斜坡电压。摆率为935V/s时，如果所有输出在22ms内没有达到稳定，则发出故障告警。摆率为93.5V/s时，如果跟踪时间过长(大于219ms)则发出故障告警。

上电期间，只有监测到以下条件：OUT\_ < 斜坡电压 - V<sub>TRK</sub>，才停止电压爬升。但是，以下两个条件：OUT\_ < 斜坡电压 - V<sub>TRK\_F</sub>和OUT\_ > 斜坡电压 + V<sub>TRK\_F</sub>均会导致故障。掉电期间，只有监测到以下条件：OUT > 斜坡电压 + V<sub>TRK</sub>，才停止电压爬升。但是，以下两个条件OUT\_ < 斜坡电压 - V<sub>TRK\_F</sub>和OUT\_ > 斜坡电压 + V<sub>TRK\_F</sub>均会导致故障(参见图10)。OUT1、OUT2和OUT3跟踪压差在V<sub>TRK\_F</sub> (mV)之内(上电和掉电跟踪)，如果差值超过2 × V<sub>TRK\_F</sub>，则发出故障告警。

重试延时周期(t<sub>RETRY</sub>)定义为16 × t<sub>FAULT</sub>。用以下公式计算重试延时周期：

$$t_{\text{RETRY}} = 3.506 \times 10^9 \times C_{\text{SLEW}}$$

其中，t<sub>RETRY</sub>的单位为μs，C<sub>SLEW</sub>的单位为法拉。

#### 自动重试和锁定功能(LTCH/RTR)

MAX6877/MAX6878/MAX6879具有锁定或自动重试模式，用于在检测到故障状态后再次上电。LTCH/RTR接地时设置为锁定模式，LTCH/RTR接ABP或悬空时设置为自动重试模式。

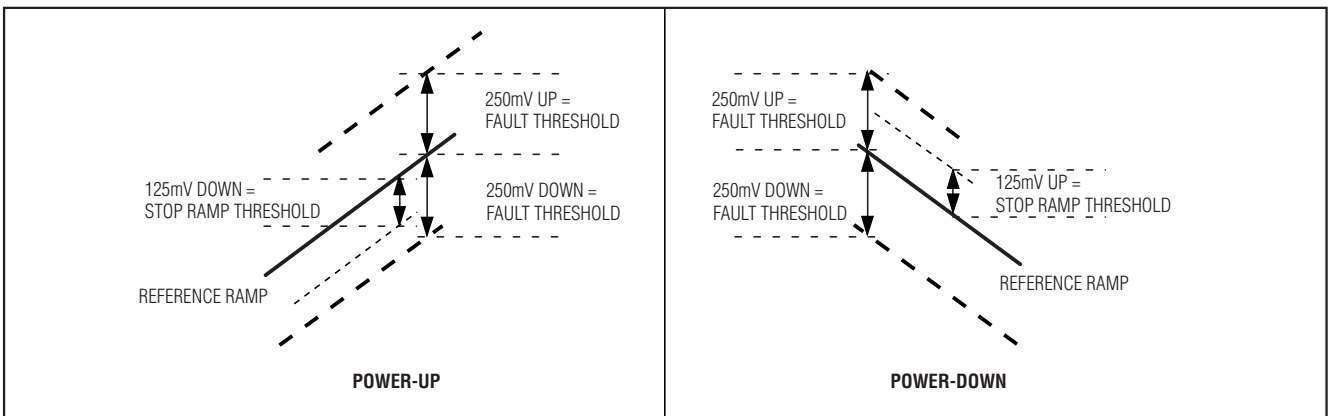


图10. 上电和断电时，停止电压爬升/下降的FAULT窗口

## 2/3通道电源跟踪器/排序器/监控器

检测到故障时，在 $t_{RETRY}$ 周期内，GATE\_保持关断并启动 $100\Omega$ 下拉电路。 $t_{RETRY}$ 周期过后，如果所有上电条件均满足，器件等待 $t_{DELAY}$ 时间并重新上电(参见图8)。这些上电条件包括：所有 $V_{SET\_} > 0.5V$ ， $EN/\overline{UV} > V_{EN\_R}$ ， $OUT\_电压 < V_{TH\_PL}$ 。自动重试周期 $t_{RETRY}$ 和 $C_{SLEW}$ 有关，参见表1。

当器件处于锁定模式，并且发生故障时， $\overline{FAULT}$ 输出告警信号，同时所有输出被锁定。故障状况消失后，重新触发 $EN/\overline{UV}$ ，或重新从2.7V UVLO门限以下加载 $V_{CC}$ 和输入(IN\_)，可以解除OUT\_锁定。 $EN/\overline{UV}$ 变为高电平后，器件等待 $t_{RETRY}$ 时间，然后尝试再次上电。如果 $V_{CC}$ 和所有IN\_从2.7V以下重新加载，器件立刻尝试上电。

### 电源就绪输出(PG/ $\overline{RST}$ )

MAX6877/MAX6878包括电源就绪输出(PG/ $\overline{RST}$ )。PG/ $\overline{RST}$ 是开漏输出，需要外部上拉电阻。

所有OUT\_输出高于其IN\_参考门限( $IN\_ \times V_{TH\_PG}$ )，并经过一个预先设定的复位延时 $t_{TIMEOUT}$ 后(参见*超时周期输入(TIMEOUT)*部分)，PG/ $\overline{RST}$ 变高。OUT\_电压大于其IN\_参考门限后，PG/ $\overline{RST}$ 在选定的复位延时( $t_{TIMEOUT}$ )内保持

为低。 $V_{SET\_} < V_{TH}$ 或 $V_{EN/\overline{UV}} < V_{EN\_R}$ 时PG/ $\overline{RST}$ 变为低(参见图3)。

## 应用信息

### MOSFET选择

外部通道MOSFET被串接在被控电源通道中。由于负载电流和MOSFET的漏-源阻抗( $R_{DS}$ )决定了电压降的大小，因此MOSFET的导通特性会影响负载电源的精度。MAX6877/MAX6878/MAX6879驱动外部MOSFET远离线性区并完全导通，确保其具有最低的漏-源导通阻抗。为获得最高的电源精度/最低电压降，应选择 $4.5V$ 至 $6.0V$ 的栅-源偏压下具有适当的漏-源导通阻抗的MOSFET。

### 布局与旁路

为了更好地抑制噪声，每个IN\_输入与地间接 $0.1\mu F$ 的旁路电容，该电容器尽可能靠近器件放置。采用 $1\mu F$ 的电容将ABP旁路至GND，该电容器也要尽可能靠近器件放置。ABP是由内部产生的电压，不能用来向外部电路供电。

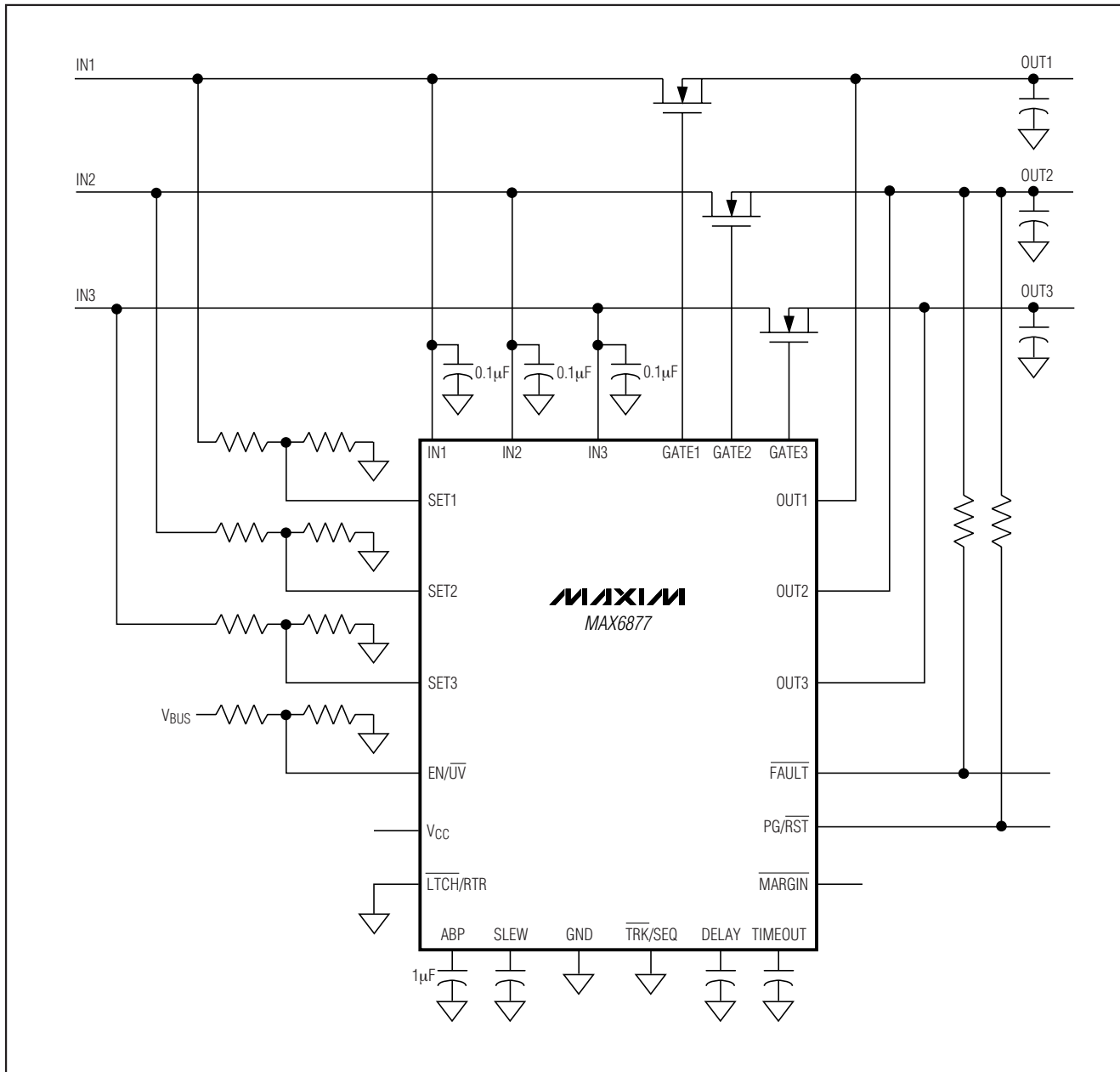
## 选型指南

PART	CHANNEL	TIMEOUT SELECTABLE	PG/ $\overline{RST}$	$\overline{MARGIN}$	Vcc
MAX6877	3	Yes	Yes	Yes	Yes
MAX6878	2	Yes	Yes	Yes	Yes
MAX6879	2	No	No	No	No

# 2/3通道电源跟踪器/排序器/监控器

典型应用电路

MAX6877/MAX6878/MAX6879



## 2/3通道电源跟踪器/排序器/监控器

订购信息(续)

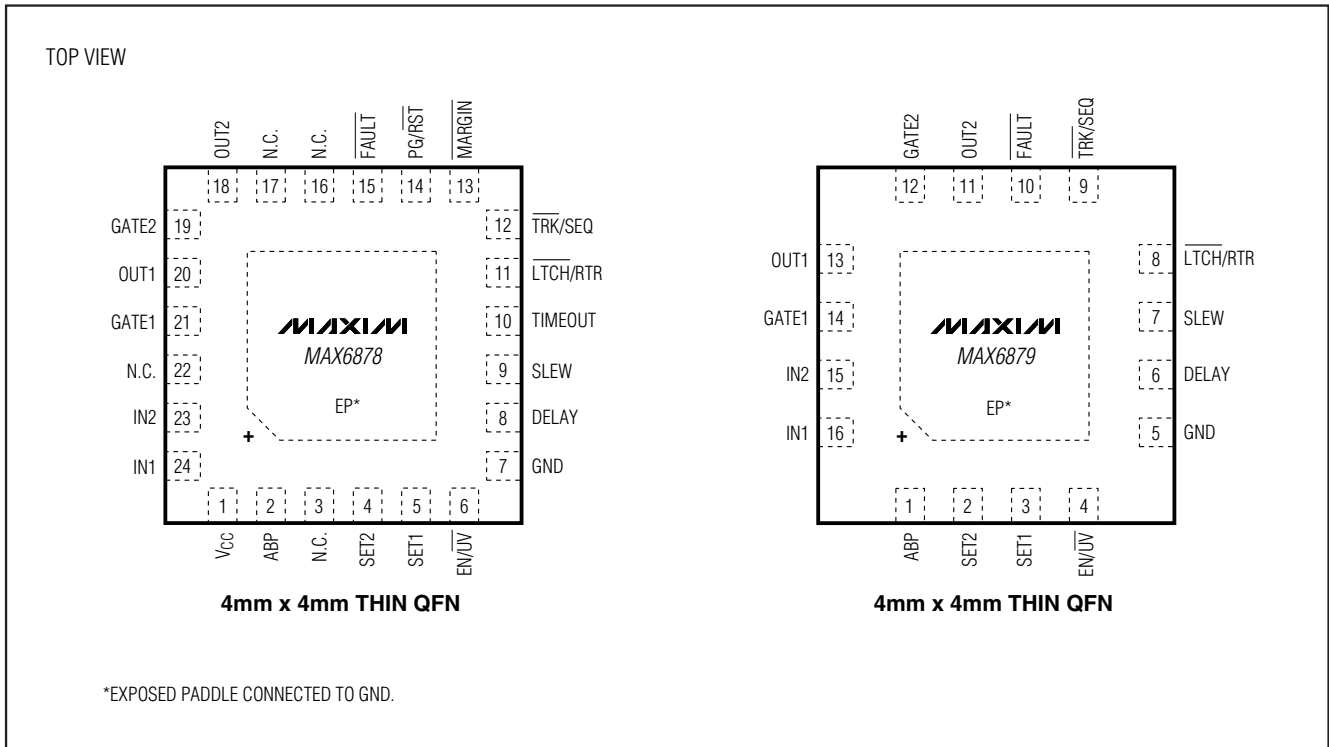
PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX6878ETG+	-40°C to +85°C	24 Thin QFN	T2444-4
MAX6879ETE+	-40°C to +85°C	16 Thin QFN	T1644-4

+表示无铅封装。

芯片信息

PROCESS: BiCMOS

引脚配置(续)



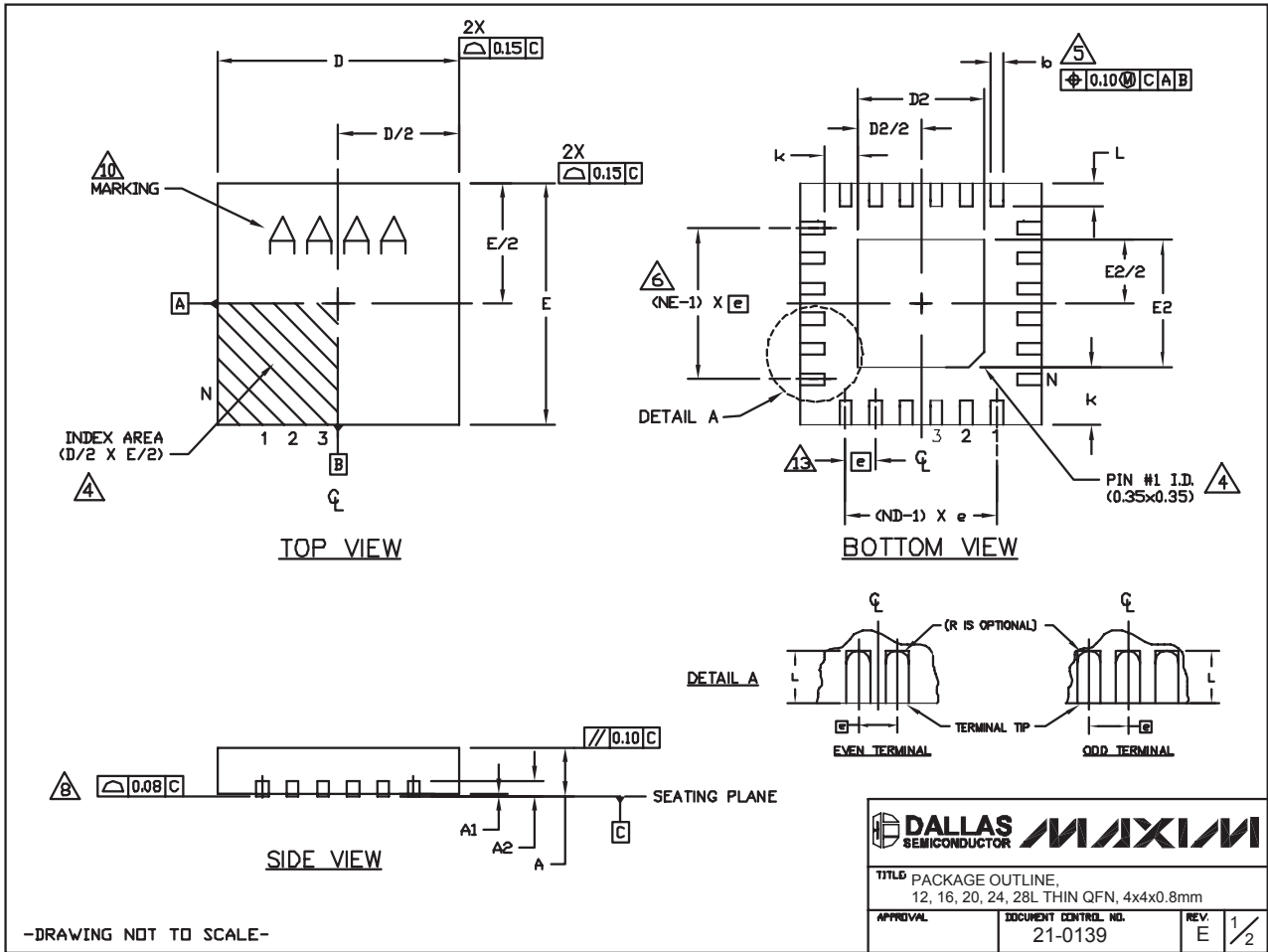
# 2/3通道电源跟踪器/排序器/监控器

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).)

MAX6877/MAX6878/MAX6879

24L QFN THIN.EPS



# 2/3通道电源跟踪器/排序器/监控器

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).)

COMMON DIMENSIONS													EXPOSED PAD VARIATIONS									
PKG REF.	12L 4x4			16L 4x4			20L 4x4			24L 4x4			28L 4x4			D2			DOWN BONDS ALLOWED			
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.				
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80							
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05							
A2	0.20 REF			0.20 REF			0.20 REF			0.20 REF			0.20 REF									
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30	0.15	0.20	0.25							
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10							
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10							
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.									
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-							
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50							
N	12			16			20			24			28									
ND	3			4			5			6			7									
NE	3			4			5			6			7									
JEDEC VPK	VGG3			VGGC			WGGD-1			WGGD-2			WGGE									

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-3, T2444-4 AND T2844-1.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- COPLANARITY SHALL NOT EXCEED 0.08mm
- WARPAGE SHALL NOT EXCEED 0.10mm
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY

-DRAWING NOT TO SCALE-

TITLE PACKAGE OUTLINE, 12, 16, 20, 24, 28L THIN QFN, 4x4x0.8mm			
APPROVAL	DOCUMENT CONTROL NO. 21-0139	REV. E	2/2

## MAXIM北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

24 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600