

双路、四路、六路高速差分ESD保护IC

概述

MAX3205E/MAX3207E/MAX3208E是低电容、 $\pm 15\text{kV}$ ESD保护二极管阵列，具有集成的瞬态电压抑制器(TVS)箝位，适用于高速与通用信号的ESD保护。低输入电容使这些器件可理想用于HDTV、PC监视器(DVI™、HDMI®)、PC外设(FireWire®、USB 2.0)、服务器互连(PCI Express®, InfiniBand™)、数据通信，以及机箱间互连中信号的ESD保护。每个通道都包含一对儿二极管，可以将ESD电流脉冲引导到V_{CC}或GND。

MAX3205E/MAX3207E/MAX3208E提供的保护能够承受最高 $\pm 15\text{kV}$ 人体模型、IEC 61000-4-2规定的 $\pm 8\text{kV}$ 接触放电以及 $\pm 15\text{kV}$ 气隙放电的ESD脉冲。集成的TVS确保在出现ESD冲击时，V_{CC}电压被箝位在已知电压。这些器件每个通道上都有2pF输入电容，通道间电容变化仅0.05pF，非常适合用于高速、单端或差分信号。

MAX3207E是双通道器件，适用于USB 1.1、USB 2.0 (480Mbps)以及USB OTG应用。MAX3208E是四通道器件，适用于以太网与FireWire应用。MAX3205E是六通道器件，适用于蜂窝电话连接器与SVGA视频连接。

MAX3205E提供微型9焊球晶片级(WLP)封装，以及16引脚3mm x 3mm薄型QFN封装。MAX3207E提供小型的6引脚SOT23封装。MAX3208E提供10引脚 μMAX ®封装，以及16引脚3mm x 3mm TQFN封装。所有器件工作在-40°C至+125°C汽车级温度范围。

应用

DVI输入/输出保护

机顶盒

PDA/蜂窝电话

图形控制卡

显示器/投影仪

高速、全速与低速USB端口保护

FireWire IEEE 1394端口

消费类产品

高速差分信号保护

特性

- ◆ 典型值2pF的低输入电容
- ◆ 不同I/O具有低至0.05pF的通道间变化
- ◆ 高速差分或单端ESD保护
 - ±15kV—人体模型
 - ±8kV—IEC 61000-4-2接触放电
 - ±15kV—IEC 61000-4-2气隙放电
- ◆ 集成的瞬态电压抑制器(TVS)
- ◆ 为减少阻抗可控的差分传输线的接头提供最优的引脚输出排列
- ◆ -40°C至+125°C汽车级温度范围
- ◆ 提供WLP封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX3205EAWL+T	-40°C to +125°C	9 WLP
MAX3205EATE+	-40°C to +125°C	16 TQFN-EP*
MAX3207EAUT+T	-40°C to +125°C	6 SOT23
MAX3208EAUB+	-40°C to +125°C	10 μMAX
MAX3208EATE+	-40°C to +125°C	16 TQFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。

T = 卷带包装。

*EP = 裸焊盘。

选型指南

PART	ESD-PROTECTED I/O PORTS	TOP MARK
MAX3205EAWL+T	6	AIN
MAX3205EATE+	6	ACO
MAX3207EAUT+T	2	ABVG
MAX3208EAUB+	4	—
MAX3208EATE+	4	ACN

FireWire是Apple Inc.的注册商标。

PCI Express是PCI-SIG组织的注册服务标志。

DVI是Digital Display Working Group的商标。

HDMI是HDMI Licensing LLC的注册商标和注册服务标志。

InfiniBand是InfiniBand贸易协会的商标和服务标志。

μMAX 是Maxim Integrated Products, Inc.的注册商标。

典型工作电路和引脚配置在数据资料的最后给出。

双路、四路、六路高速差分ESD保护IC

MAX3205E/MAX3207E/MAX3208E

ABSOLUTE MAXIMUM RATINGS

V_{CC} to GND-0.3V to +6.0V
 I/O₋ to GND-0.3V to (V_{CC} + 0.3V)
 Continuous Power Dissipation (T_A = +70°C)
 6-Pin SOT23 (derate 8.7mW/°C above +70°C).....696mW
 9-Bump WLP (derate 14.1mW/°C above +70°C).....0mW
 10-Pin μMAX (derate 5.6mW/°C above +70°C).....444mW
 16-Pin TQFN (derate 20.8mW/°C above +70°C)1667mW

Operating Temperature Range-40°C to +125°C
 Storage Temperature Range-65°C to +150°C
 Junction Temperature+150°C
 Lead Temperature (excluding WLP; soldering, 10s).....+300°C
 Soldering Temperature (reflow)+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +5V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V and T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}		0.9		5.5	V
Supply Current	I _{CC}			1	100	nA
Diode Forward Voltage	V _F	I _F = 10mA	0.65		0.95	V
Channel Clamp Voltage (Note 2)	V _C	T _A = +25°C, ±15kV Human Body Model, I _F = 10A	Positive transients		V _{CC} + 25	V
			Negative transients		-25	
		T _A = +25°C, ±8kV Contact Discharge (IEC 61000-4-2), I _F = 24A	Positive transients		V _{CC} + 60	
			Negative transients		-60	
		T _A = +25°C, ±15kV Air-Gap Discharge (IEC 61000-4-2), I _F = 45A	Positive transients		V _{CC} + 100	
			Negative transients		-100	
Channel Leakage Current			-0.1		+0.1	μA
Channel I/O Capacitance		V _{CC} = +3.3V, bias of V _{CC} / 2	MAX3205EAWL+T MAX3207EAUT+T	2.5	3	pF
			MAX3205EATE+ MAX3208EATE+	2.7	3.2	
			MAX3208EAUB+	2.6	3.1	
Channel I/O to I/O Variation in Capacitance	ΔC _{IN}	V _{CC} = +3.3V, bias of V _{CC} / 2, C _{I/O-} to GND		±0.05		pF
TRANSIENT SUPPRESSOR						
V _{CC} Capacitance to GND				10		pF
ESD Trigger Voltage		dV/dt ≤ 1V/ns (Note 3)		9		V

Note 1: Parameters are 100% production tested at +25°C. Limits over temperature are guaranteed by design only.

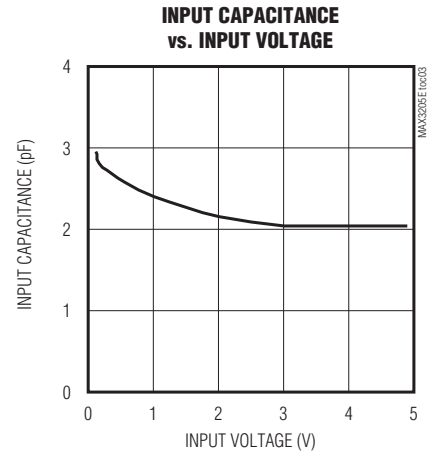
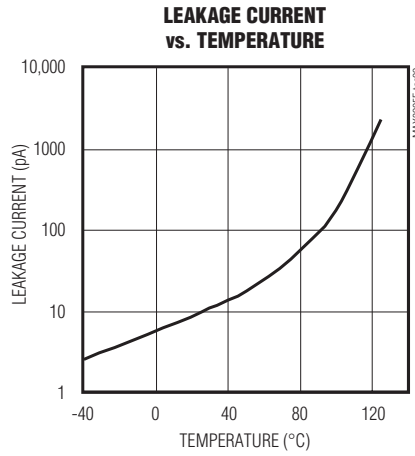
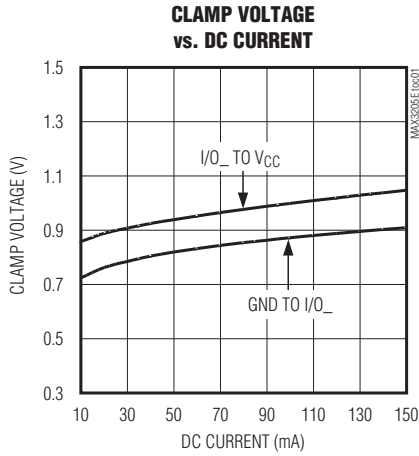
Note 2: Idealized clamp voltages. See the *Applications Information* section for more information.

Note 3: Guaranteed by design, not production tested.

双路、四路、六路高速差分ESD保护IC

典型工作特性

($V_{CC} = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)



引脚说明

引脚					名称	功能
MAX3205E		MAX3207E	MAX3208E			
TQFN-EP	WLP	SOT23	μMAX	TQFN-EP		
4, 5, 7, 12, 13, 15	A2, A3, B1, B3, C1, C2	1, 4	1, 4, 6, 9	4, 7, 12, 15	I/O_	ESD保护通道。
1, 3, 6, 8, 9, 11, 14, 16	—	3, 6	2, 5, 7, 10	1, 3, 5, 6, 8, 9, 11, 13, 14, 16	N.C.	未连接, 内部没有连接。
—	B2	—	—	—	N.C.	未连接。该位置的焊球已省掉(见封装信息部分)。
2	A1	2	3	2	GND	地。将GND通过低阻抗连接到地层。
10	C3	5	8	10	V _{CC}	电源输入。用0.1μF陶瓷电容将V _{CC} 旁路到GND, 并尽可能靠近器件放置。
—	—	—	—	—	EP	裸焊盘(TQFN)。将EP连接到GND。

双路、四路、六路高速差分ESD保护IC

详细说明

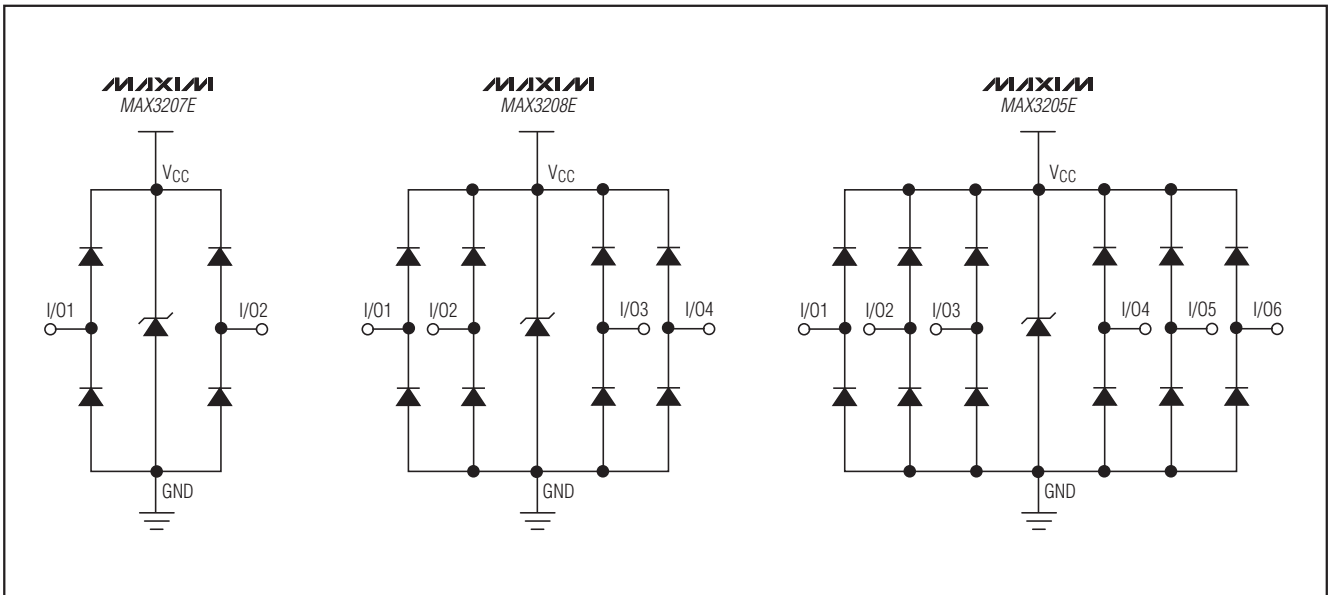
MAX3205E/MAX3207E/MAX3208E是低电容、 $\pm 15\text{kV}$ ESD保护二极管阵列，具有集成的瞬态电压抑制器(TVS)箝位，适用于高速与通用信号的ESD保护。低输入电容使这些器件可理想用于HDTV、PC监视器(DVI、HDMI)、PC外设(FireWire、USB 2.0)、服务器互连(PCI Express、InfiniBand)、数据通信，以及机箱间互连中信号的ESD保护。每个通道都包含一对二极管，可以将ESD电流脉冲引导到 V_{CC} 或GND。MAX3207E、MAX3208E与MAX3205E分别是二、四、六通道的器件(参见功能框图)。

MAX3205E/MAX3207E/MAX3208E设计用来与器件固有的ESD保护一起工作。受到人体模式的静电冲击时，

MAX3205E/MAX3207E/MAX3208E可以将ESD冲击的幅度限制在 $\pm 25\text{V}$ 峰值电压以下。在IEC 61000-4-2波形作用下，经受接触放电时峰值电压被限制在 $\pm 60\text{V}$ ，经受气隙放电时峰值电压被限制在 $\pm 100\text{V}$ 。受MAX3205E/MAX3207E/MAX3208E保护的器件必须能承受这些峰值电压，再加上由电路板寄生参数引起的任何额外电压。

MAX3205E/MAX3207E/MAX3208E中集成了TVS，用来将ESD箝位到已知电压。这样，在ESD冲击过程中可以将 V_{CC} 箝位到已知电压，有助于降低寄生电感对 V_{CC} 摆幅的影响。为了在ESD冲击下获得尽可能低的箝位电压，推荐在尽可能靠近 V_{CC} 的地方放置一个 $0.1\mu\text{F}$ 电容。

功能框图



双路、四路、六路高速差分ESD保护IC

应用信息

设计考虑

正确的电路板布局可以使器件受到最大程度的保护，避免ESD损害(参见布局建议部分)。良好的布局可以降低地线、电源线，以及受保护信号线上的寄生串联电感。在ESD冲击过程中，MAX3205E/MAX3207E/MAX3208E的ESD二极管将受保护线路上的电压箝位，并将电流旁路到GND或V_{CC}。在理想电路中，箝位电压(V_C)定义为保护二极管的导通压降(V_F)，加上阴极上出现的电源电压。

对正ESD脉冲：

$$V_C = V_{CC} + V_F$$

对负ESD脉冲：

$$V_C = -V_F$$

另外还必须考虑寄生串联电感对线路的影响(图1)。

对正ESD脉冲：

$$V_C = V_{CC} + V_F(D1) + \left(L1 \times \frac{d(I_{ESD})}{dt} \right) + \left(L2 \times \frac{d(I_{ESD})}{dt} \right)$$

对负ESD脉冲：

$$V_C = - \left(V_F(D2) + \left(L1 \times \frac{d(I_{ESD})}{dt} \right) + \left(L3 \times \frac{d(I_{ESD})}{dt} \right) \right)$$

其中，I_{ESD}是ESD电流脉冲。

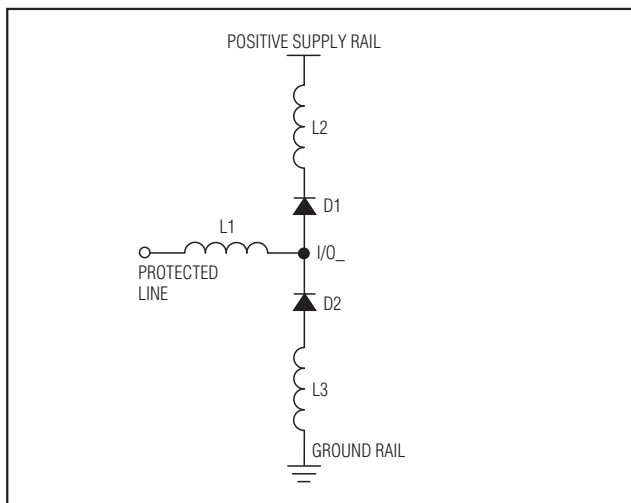


图1. 寄生串联电感

在ESD冲击过程中，电流脉冲在几纳秒内从0升至峰值(图2)。例如，在15kV IEC 61000气隙放电ESD冲击中，脉冲电流在1ns内升至大约45A ($di/dt = 45 \times 10^9$)。仅10nH的电感就可以在箝位电压上增加450V，这个电感相当于约0.5in的电路板走线。不管器件的额定二极管箝位电压是多少，不良布局造成的寄生电感会显著增加受保护信号线上的有效箝位电压。MAX3205E/MAX3207E/MAX3208E尽可能靠近连接器(或ESD接触点)摆放，可以将寄生电感的影响减到最小。

为了获得最大程度的ESD保护，推荐在V_{CC}与GND之间接一个低ESR的0.1μF电容。该旁路电容吸收由正ESD冲击转移的电荷。理想情况下，电源(V_{CC})将吸收由正ESD冲击引起的电荷，而不改变其稳压值。所有电源都具有等效输出阻抗。若电源的等效输出阻抗为1Ω，则根据 $V = I \times R$ ，箝位电压V_C增加： $V_C = I_{ESD} \times R_{OUT}$ 。+8kV IEC 61000-4-2 ESD冲击产生24A的尖峰电流。箝位电压增加： $V_C = 24A \times 1\Omega$ ，或 $V_C = 24V$ 。同样，缺少正确旁路的不良布局将增大箝位电压。这种应用的最佳选择是在尽可能靠近MAX3205E/MAX3207E/MAX3208E的V_{CC}引脚安装陶瓷贴片电容。还应该在尽可能靠近受保护器件的地方放置旁路电容。

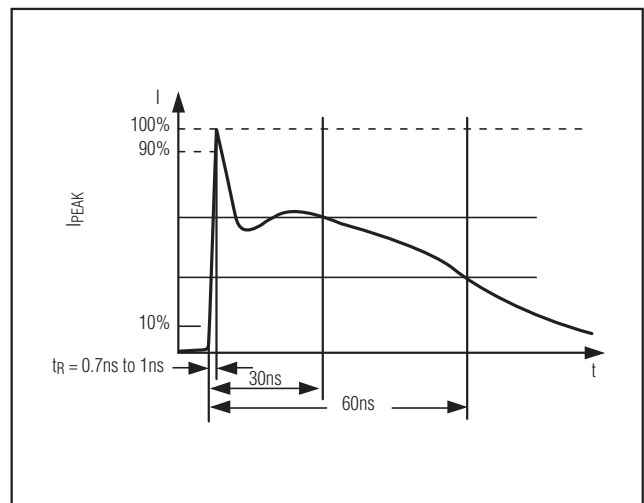


图2. IEC 61000-4-2 ESD产生的电流波形

双路、四路、六路高速差分ESD保护IC

±15kV ESD保护

ESD保护可以用不同的方法测试。MAX3205E/MAX3207E/MAX3208E针对以下情况的保护进行了测试：

- ±15kV，使用人体模型。
- ±8kV，使用IEC 61000-4-2规定的接触放电方法。
- ±15kV，使用IEC 61000-4-2气隙放电方法。

ESD测试条件

ESD性能取决于许多条件。关于测试条件、方法与结果的可靠性报告，请与Maxim联系。

人体模型

图3所示为人体模型，图4所示是向低阻抗放电时产生的电流波形。该模型由100pF电容组成，充电至需要的ESD电压，然后通过1.5kΩ电阻向器件放电。

IEC 61000-4-2

IEC 61000-4-2标准涵盖了最终设备的ESD测试与性能。MAX3205E/MAX3207E/MAX3208E有助于用户设计符合IEC 61000-4-2中第4级要求的设备。比较使用人体模型与IEC 61000-4-2所做的测试，主要的区别在于IEC 61000-4-2中的峰值电流更高。由于IEC 61000-4-2 ESD测试模型

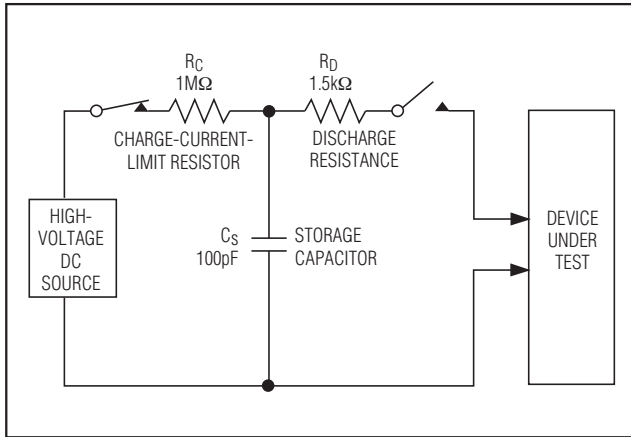


图3. 人体ESD测试模型

(图5)的串联电阻更低，该标准下测得的ESD耐受电压通常低于使用人体模型测得的结果。图2所示为±8kV、IEC 61000-4-2第4级、ESD接触放电测试的电流波形。气隙放电测试中使用充电的探针接近器件。接触放电方法是在探针通电前将探针与器件连接。

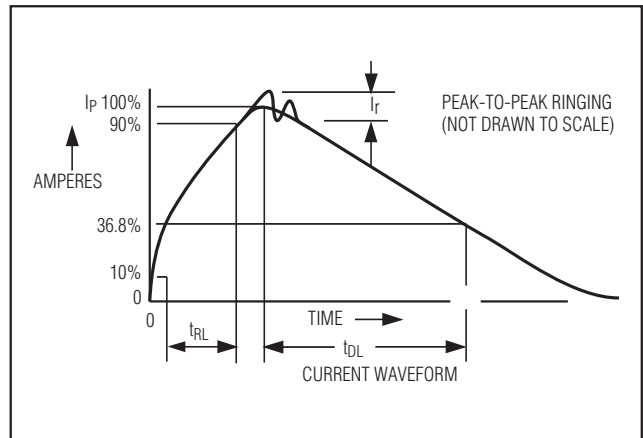


图4. 人体模型电流波形

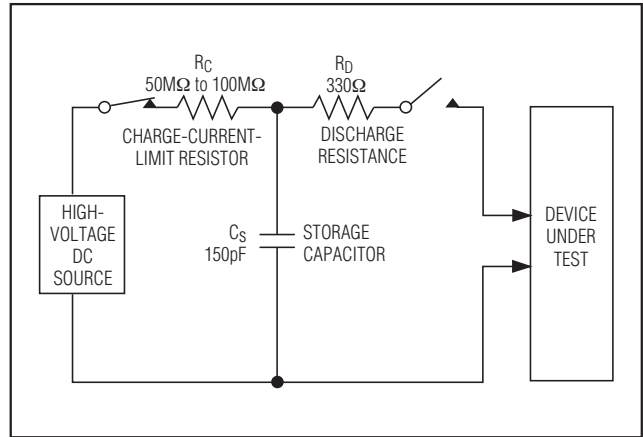


图5. IEC 61000-4-2 ESD测试模型

双路、四路、六路高速差分ESD保护IC

布局建议

正确的电路板布局是抑制ESD感应线路瞬变的关键(见图6)。MAX3205E/MAX3207E/MAX3208E箝位至100V；不过，对于不良的布局，器件上的峰值电压会高得多。10nH的引线电感中45A的峰值电流将在被保护线路上产生450V的额外峰值电压。在PCB布局时，遵守以下准则至关重要：

- 1) 尽量减小连接器或输入接线端、I/O₋与受保护信号线之间的走线长度。
- 2) 电源与地使用单独的布线层，以减小寄生电感，为ESD电流旁路降低连接至电源的阻抗。
- 3) 确保返回到GND与V_{CC}的低电感ESD瞬变通路尽可能短。
- 4) 尽量减小电源与地的传导回路。
- 5) 不要将关键的信号线布置在PCB边缘附近。
- 6) 用低ESR陶瓷电容将V_{CC}旁路到GND，并尽可能靠近V_{CC}摆放。

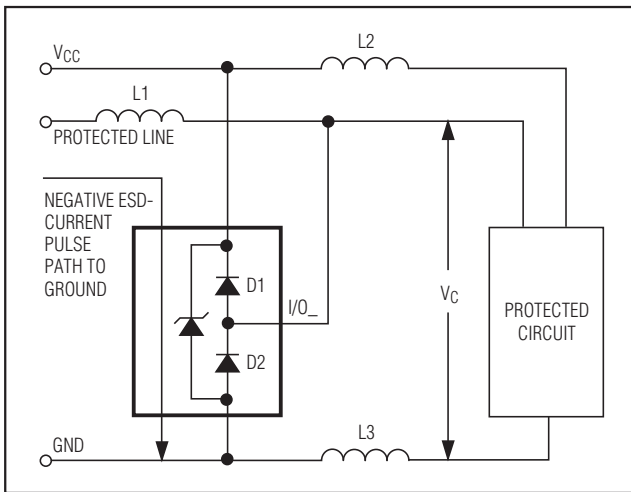


图6. 布局考虑

- 7) 用低ESR陶瓷电容将受保护器件的电源旁路到GND，并尽可能靠近电源引脚摆放。

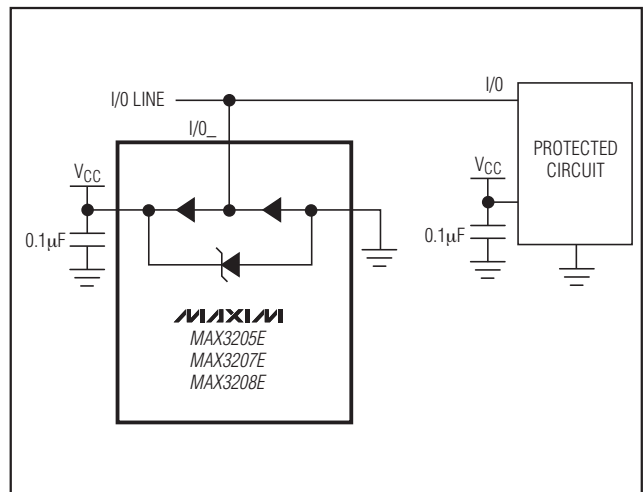
WLP的应用信息

关于WLP的结构、外形尺寸、载带信息、印刷电路板技术、焊球-焊盘布局和推荐的回流焊温度曲线等最新应用细节，以及可靠性测试结果的最新信息，请参见应用笔记1891：晶片级封装(WLP)及其应用。

芯片信息

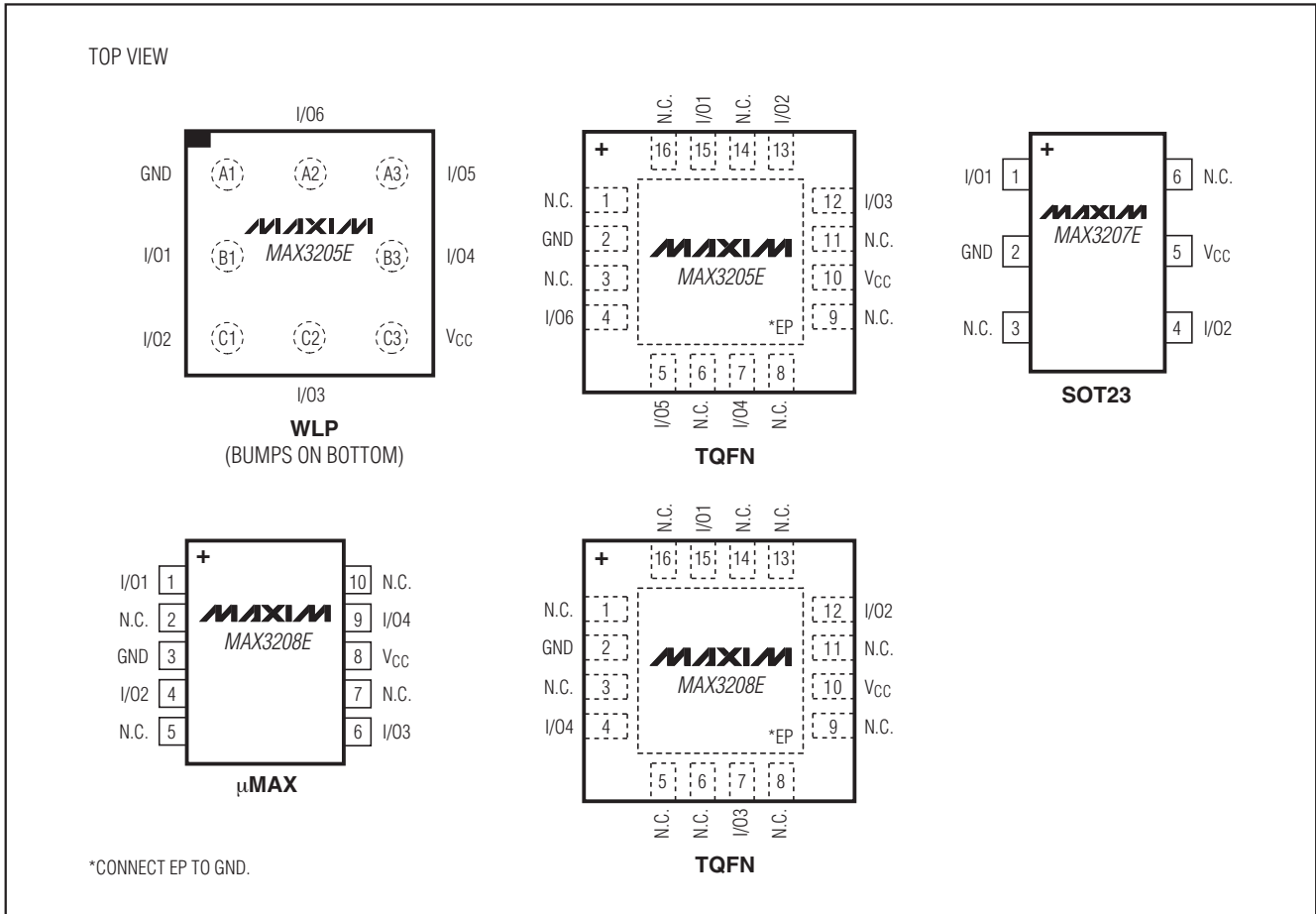
PROCESS: BiCMOS

典型工作电路



双路、四路、六路高速差分ESD保护IC

引脚配置



封装信息

如需最近的封装外形信息和焊盘布局, 请查询 china.maxim-ic.com/packages. 请注意, 封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符, 但封装图只与封装有关, 与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
9 WLP	W91B1+5	21-0067	—
16 TQFN-EP	T1633+4	21-0136	90-0031
6 SOT23	U6+1	21-0058	90-0175
10 μMAX	U10+2	21-0061	90-0330

双路、四路、六路高速差分ESD保护IC

修订历史

修订号	修订日期	说明	修改页
3	7/10	将订购信息表、Absolute Maximum Ratings、引脚说明表和引脚配置中的9 UCSP封装改为9 WLP封装；将订购信息表中的含铅封装改为无铅封装；在选型指南中，修改了MAX3205EAWL+T的器件型号和顶标；删除了芯片信息部分中除“Process: BiCMOS”以外的所有内容。	1, 2, 3, 7, 8

MAX3205E/MAX3207E/MAX3208E

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ **9**