

可提供评估板

MAXIM

TFT-LCD DC-DC转换器,
带有运算放大器

概述

MAX1518B包括一个高性能升压调节器、两个线性稳压控制器以及大电流运算放大器，适用于有源矩阵薄膜晶体管(TFT)液晶显示器(LCD)。该器件还包括一个延时可调、逻辑控制的高压开关。

升压DC-DC转换器可为面板源板驱动IC提供稳定的电源电压。该转换器是高频(1.2MHz)电流模式调节器，内置14V n沟道MOSFET，允许使用超小尺寸的电感和陶瓷电容。该器件能够对脉冲负载提供快速瞬态响应，并具有超过85%的效率。

Gate-on和gate-off线性稳压控制器利用连接在开关节点的外部电荷泵提供稳定的TFT gate-on和gate-off电源。MAX1518B内部含有5个高性能运算放大器。这些运算放大器是专为驱动LCD背板(VCOM)和/或伽马校正分压器而设计的。它们具有大输出电流($\pm 150\text{mA}$)、高摆率($13\text{V}/\mu\text{s}$)、宽频带(12MHz)和满摆幅输入/输出等特性。

MAX1518B采用32引脚薄型QFN封装，最大厚度仅为0.8mm，适合超薄LCD面板设计。

应用

笔记本电脑显示器
LCD监视器面板
汽车显示器

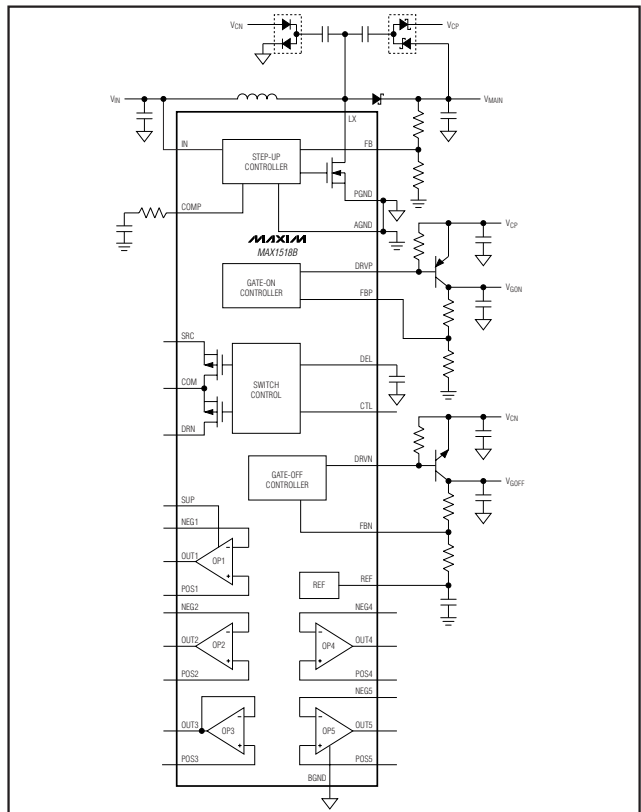
订购信息

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX1518BETJ	-40°C to +100°C	32 Thin QFN 5mm x 5mm	T3255-4

特性

- ◆ 2.6V至6.5V输入电源电压范围
- ◆ 1.2MHz电流模式升压调节器
 - 为脉冲负载提供快速瞬态响应
 - 高精度输出电压(1.5%)
 - 内置14V、2.4A、0.16 Ω 的n沟道MOSFET
 - 高效率(90%)
- ◆ 线性稳压控制器产生 V_{GON} 和 V_{GOFF}
- ◆ 高性能运算放大器
 - $\pm 150\text{mA}$ 输出短路电流
 - 13V/ μs 摆率
 - 3dB带宽为12MHz
 - 满摆幅输入/输出
- ◆ 延时可调、逻辑控制的高压开关
- ◆ 所有调节器输出均有定时延迟故障闭锁
- ◆ 热过载保护
- ◆ 0.6mA静态电流

最简工作电路



引脚配置在数据资料的最后给出。

MAXIM

Maxim Integrated Products 1

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：www.maxim-ic.com.cn。

MAX1518B

TFT-LCD DC-DC转换器, 带有运算放大器

ABSOLUTE MAXIMUM RATINGS

IN, CTL to AGND	-0.3V to +7V
COMP, FB, FBP, FBN, DEL, REF to AGND	-0.3V to (V _{IN} + 0.3V)
PGND, BGND to AGND	±0.3V
LX to PGND	-0.3V to +14V
SUP to AGND	-0.3V to +14V
DRVP, SRC to AGND	-0.3V to +30V
POS_, NEG_, OUT_ to AGND	-0.3V to (V _{SUP} + 0.3V)
DRVN to AGND	(V _{IN} - 30V) to (V _{IN} + 0.3V)
DRN to AGND	-0.3V to (V _{SRC} + 0.3V)
DRN to COM	-30V to +30V

OUT_ Maximum Continuous Output Current	±75mA
LX Switch Maximum Continuous RMS Output Current	1.6A
Continuous Power Dissipation (T _A = +70°C) 32-Pin Thin QFN (derate 21.2mW/°C above +70°C) ..	1702mW
Operating Temperature Range	-40°C to +100°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = 3V, V_{SUP} = 8V, PGND = AGND = BGND = 0, I_{REF} = 25μA, T_A = 0°C to +85°C. Typical values are at T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
IN Supply Range	V _{IN}		2.6		6.5	V	
IN Undervoltage-Lockout Threshold	V _{UVLO}	V _{IN} rising, typical hysteresis = 200mV	2.25	2.5	2.70	V	
IN Quiescent Current	I _{IN}	V _{FB} = V _{FBP} = 1.4V, V _{FBN} = 0, LX not switching		0.6	0.8	mA	
		V _{FB} = 1.1V, V _{FBP} = 1.4V, V _{FBN} = 0, LX switching		6	11		
Duration to Trigger Fault Condition				200		ms	
REF Output Voltage		-2μA < I _{REF} < 50μA, V _{IN} = 2.6V to 5.5V	1.231	1.250	1.269	V	
Thermal Shutdown		Temperature rising		+160		°C	
		Hysteresis		15			
MAIN STEP-UP REGULATOR							
Output Voltage Range	V _{MAIN}		V _{IN}		13	V	
Operating Frequency	f _{OSC}		1020	1200	1380	kHz	
Oscillator Maximum Duty Cycle			84	87	90	%	
FB Regulation Voltage	V _{FB}	No load	T _A = +25°C to +85°C	1.221	1.233	1.245	V
			T _A = 0°C to +85°C	1.218	1.233	1.247	
FB Fault Trip Level		V _{FB} falling	1.12	1.16	1.19	V	
FB Load Regulation		0 < I _{MAIN} < full load, transient only		-1.6		%	
FB Line Regulation		V _{IN} = 2.6V to 5.5V		+0.04	±0.15	%/V	
FB Input Bias Current		V _{FB} = 1.4V	-40		+40	nA	
FB Transconductance		ΔI _{COMP} = 5μA	75	160	280	μS	
FB Voltage Gain		FB to COMP		600		V/V	

TFT-LCD DC-DC转换器, 带有运算放大器

MAX1518B

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3V$, $V_{SUP} = 8V$, $PGND = AGND = BGND = 0$, $I_{REF} = 25\mu A$, $T_A = 0^\circ C$ to $+85^\circ C$. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LX On-Resistance	$R_{LX(ON)}$			160	250	$m\Omega$
LX Leakage Current	I_{LX}	$V_{LX} = 13V$		0.02	40	μA
LX Current Limit	I_{LIM}	$V_{FB} = 1V$, duty cycle = 65%	2.5	3.0	3.5	A
Current-Sense Transconductance			3.0	3.8	5.0	S
Soft-Start Period	t _{SS}			14		ms
Soft-Start Step Size				$I_{LIM} / 8$		A
OPERATIONAL AMPLIFIERS						
SUP Supply Range	V_{SUP}		4.5		13.0	V
SUP Supply Current	I_{SUP}	Buffer configuration, $V_{POS_} = 4V$, no load		2.4	3.8	mA
Input Offset Voltage	V_{OS}	$(V_{NEG_}, V_{POS_}, V_{OUT_}) \equiv V_{SUP} / 2$, $T_A = +25^\circ C$		0	12	mV
Input Bias Current	I_{BIAS}	$(V_{NEG_}, V_{POS_}, V_{OUT_}) \equiv V_{SUP} / 2$		+1	± 50	nA
Input Common-Mode Range	V_{CM}		0		V_{SUP}	V
Common-Mode Rejection Ratio	CMRR	$0 \leq (V_{NEG_}, V_{POS_}) \leq V_{SUP}$	45			dB
Open-Loop Gain				125		dB
Output Voltage Swing, High	V_{OH}	$I_{OUT_} = 100\mu A$	$V_{SUP} - 15$	$V_{SUP} - 3$		mV
		$I_{OUT_} = 5mA$	$V_{SUP} - 150$	$V_{SUP} - 80$		
Output Voltage Swing, Low	V_{OL}	$I_{OUT_} = -100\mu A$	2	15		mV
		$I_{OUT_} = -5mA$	80	150		
Short-Circuit Current		To $V_{SUP} / 2$, source or sink	50	150		mA
Output Source and Sink Current		$(V_{NEG_}, V_{POS_}, V_{OUT_}) \equiv V_{SUP} / 2$, $ \Delta V_{OS} < 10mV$ ($ \Delta V_{OS} < 30mV$ for OUT3)	40			mA
Power-Supply Rejection Ratio	PSRR	DC, $6V \leq V_{SUP} \leq 13V$, $(V_{NEG_}, V_{POS_}) \equiv V_{SUP} / 2$	60			dB
Slew Rate				13		V/ μs
-3dB Bandwidth		$R_L = 10k\Omega$, $C_L = 10pF$, buffer configuration		12		MHz
Gain-Bandwidth Product	GBW	Buffer configuration		8		MHz
GATE-ON LINEAR-REGULATOR CONTROLLER						
FBP Regulation Voltage	V_{FBP}	$I_{DRV_P} = 100\mu A$	1.231	1.250	1.269	V
FBP Fault Trip Level		V_{FBP} falling	0.96	1.00	1.04	V
FBP Input Bias Current	I_{FBP}	$V_{FBP} = 1.4V$	-50		+50	nA
FBP Effective Load-Regulation Error (Transconductance)		$V_{DRV_P} = 10V$, $I_{DRV_P} = 50\mu A$ to 1mA		-0.7	-1.5	%

TFT-LCD DC-DC转换器, 带有运算放大器

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3V$, $V_{SUP} = 8V$, $PGND = AGND = BGND = 0$, $I_{REF} = 25\mu A$, $T_A = 0^\circ C$ to $+85^\circ C$. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.)

FBP Line (IN) Regulation Error		$I_{DRVP} = 100\mu A$, $2.6V < V_{IN} < 5.5V$	± 1.5	± 5	mV
DRVP Sink Current	I_{DRVP}	$V_{FBP} = 1.1V$, $V_{DRVP} = 10V$	1	5	mA
DRVP Off-Leakage Current		$V_{FBP} = 1.4V$, $V_{DRVP} = 28V$	0.01	10	μA
Soft-Start Period	t _{SS}		14		ms
Soft-Start Step Size			$V_{REF} / 128$		V
GATE-OFF LINEAR-REGULATOR CONTROLLER					
FBN Regulation Voltage	V_{FBN}	$I_{DRVN} = 100\mu A$	235	250	265
FBN Fault Trip Level		V_{FBN} rising	370	420	470
FBN Input Bias Current	I_{FBN}	$V_{FBN} = 0$	-50	+50	nA
FBN Effective Load-Regulation Error (Transconductance)		$V_{DRVN} = -10V$, $I_{DRVN} = 50\mu A$ to 1mA	11	25	mV
FBN Line (IN) Regulation Error		$I_{DRVN} = 0.1mA$, $2.6V < V_{IN} < 5.5V$	± 0.7	± 5	mV
DRVN Source Current	I_{DRVN}	$V_{FBN} = 500mV$, $V_{DRVN} = -10V$	1	4	mA
DRVN Off-Leakage Current		$V_{FBN} = 0V$, $V_{DRVN} = -25V$	-0.01	-10	μA
Soft-Start Period	t _{SS}		14		ms
Soft-Start Step Size			$V_{REF} / 128$		V
POSITIVE GATE-DRIVER TIMING AND CONTROL SWITCHES					
DEL Capacitor Charge Current		During startup, $V_{DEL} = 1V$	4	5	6
DEL Turn-On Threshold	$V_{TH(DEL)}$		1.19	1.25	1.31
DEL Discharge Switch On-Resistance		During UVLO, $V_{IN} = 2.2V$	20		Ω
CTL Input Low Voltage		$V_{IN} = 2.6V$ to 5.5V			0.6
CTL Input High Voltage		$V_{IN} = 2.6V$ to 5.5V	2		V
CTL Input Leakage Current		CTL = AGND or IN	-1	+1	μA
CTL-to-SRC Propagation Delay			100		ns
SRC Input Voltage Range				28	V
SRC Input Current	I_{SRC}	$V_{DEL} = 1.5V$, CTL = IN	50	100	μA
		$V_{DEL} = 1.5V$, CTL = AGND	15	30	
SRC to COM Switch On-Resistance	$R_{SRC(ON)}$	$V_{DEL} = 1.5V$, CTL = IN	6	12	Ω
DRN to COM Switch On-Resistance	$R_{DRN(ON)}$	$V_{DEL} = 1.5V$, CTL = AGND	35	70	Ω

TFT-LCD DC-DC转换器, 带有运算放大器

MAX1518B

ELECTRICAL CHARACTERISTICS

($V_{IN} = 3V$, $V_{SUP} = 8V$, $PGND = AGND = BGND = 0$, $I_{REF} = 25\mu A$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
IN Supply Range	V_{IN}		2.6	5.5	V
IN Undervoltage-Lockout Threshold	V_{UVLO}	V_{IN} rising, typical hysteresis = 150mV	2.250	2.715	V
IN Quiescent Current	I_{IN}	$V_{FB} = V_{FBP} = 1.4V$, $V_{FBN} = 0$, LX not switching		0.8	mA
		$V_{FB} = 1.1V$, $V_{FBP} = 1.4V$, $V_{FBN} = 0$, LX switching		11	
REF Output Voltage		$-2\mu A < I_{REF} < 50\mu A$, $V_{IN} = 2.6V$ to $5.5V$	1.222	1.269	V
MAIN STEP-UP REGULATOR					
Output Voltage Range	V_{MAIN}		V_{IN}	13	V
Operating Frequency	f_{OSC}		1020	1380	kHz
FB Regulation Voltage	V_{FB}	No load	1.212	1.250	V
FB Line Regulation		$V_{IN} = 2.6V$ to $5.5V$		± 0.15	%/V
FB Input Bias Current		$V_{FB} = 1.4V$	-40	+40	nA
FB Transconductance		$\Delta I_{COMP} = 5\mu A$	75	300	μS
LX On-Resistance	$R_{LX(ON)}$			250	m Ω
LX Current Limit	I_{LIM}	$V_{FB} = 1V$, duty cycle = 65%	2.5	3.5	A
OPERATIONAL AMPLIFIERS					
SUP Supply Range	V_{SUP}		4.5	13.0	V
SUP Supply Current	I_{SUP}	Buffer configuration, $V_{POS_} = 4V$, no load		3.8	mA
Input Offset Voltage	V_{OS}	$(V_{NEG_}, V_{POS_}, V_{OUT_}) \equiv V_{SUP} / 2$		12	mV
Input Common-Mode Range	V_{CM}		0	V_{SUP}	V
Output Voltage Swing, High	V_{OH}	$I_{OUT_} = 100\mu A$		$V_{SUP} - 15$	mV
		$I_{OUT_} = 5mA$		$V_{SUP} - 150$	
Output Voltage Swing, Low	V_{OL}	$I_{OUT_} = -100\mu A$		15	mV
		$I_{OUT_} = -5mA$		150	
Short-Circuit Current		To $V_{SUP} / 2$	Source	50	mA
			Sink	50	
Output Source-and-Sink Current		$(V_{NEG_}, V_{POS_}, V_{OUT_}) \equiv V_{SUP} / 2$, $ \Delta V_{OS} < 10mV$ ($ V_{OS} < 30mV$ for OUT3)	40		mA
GATE-ON LINEAR-REGULATOR CONTROLLER					
FBP Regulation Voltage	V_{FBP}	$I_{DRVP} = 100\mu A$	1.218	1.269	V

TFT-LCD DC-DC转换器, 带有运算放大器

MAX1518B

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3V$, $V_{SUP} = 8V$, $PGND = AGND = BGND = 0$, $I_{REF} = 25\mu A$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted.) (Note 1)

FBP Effective Load-Regulation Error (Transconductance)		$V_{DRVP} = 10V$, $I_{DRVP} = 50\mu A$ to $1mA$	-2	%
FBP Line (IN) Regulation Error		$I_{DRVP} = 100\mu A$, $2.6V < V_{IN} < 5.5V$	5	mV
DRVVP Sink Current	I_{DRVP}	$V_{FBP} = 1.1V$, $V_{DRVP} = 10V$	1	mA
GATE-OFF LINEAR-REGULATOR CONTROLLER				
FBN Regulation Voltage	V_{FBN}	$I_{DRVN} = 100\mu A$	235	265
FBN Effective Load-Regulation Error (Transconductance)		$V_{DRVN} = -10V$, $I_{DRVN} = 50\mu A$ to $1mA$	25	mV
FBN Line (IN) Regulation Error		$I_{DRVN} = 0.1mA$, $2.6V < V_{IN} < 5.5V$	5	mV
DRVN Source Current	I_{DRVN}	$V_{FBN} = 500mV$, $V_{DRVN} = -10V$	1	mA
POSITIVE GATE-DRIVER TIMING AND CONTROL SWITCHES				
DEL Capacitor Charge Current		During startup, $V_{DEL} = 1V$	4	6
DEL Turn-On Threshold	$V_{TH(DEL)}$		1.19	1.31
CTL Input Low Voltage		$V_{IN} = 2.6V$ to $5.5V$		0.6
CTL Input High Voltage		$V_{IN} = 2.6V$ to $5.5V$	2	
SRC Input Voltage Range				28
SRC Input Current	I_{SRC}	$V_{DEL} = 1.5V$, CTL = IN		100
		$V_{DEL} = 1.5V$, CTL = AGND		30
SRC-to-COM Switch On-Resistance	$R_{SRC(ON)}$	$V_{DEL} = 1.5V$, CTL = IN		12
DRN-to-COM Switch On-Resistance	$R_{DRN(ON)}$	$V_{DEL} = 1.5V$, CTL = AGND		70

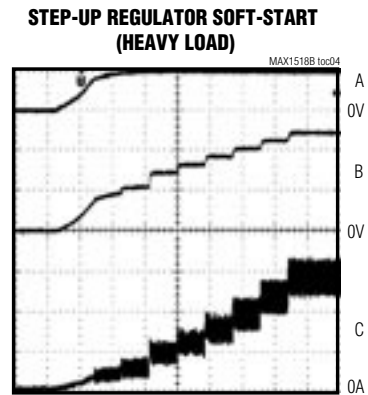
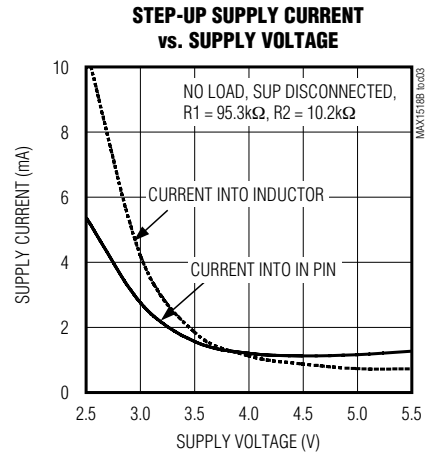
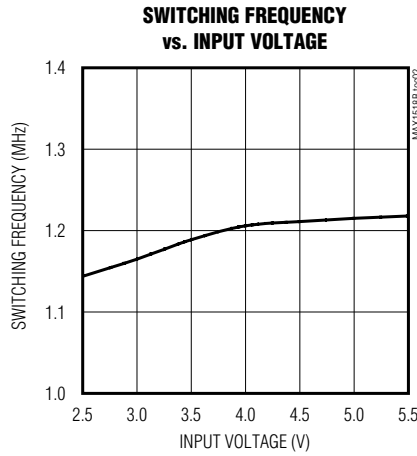
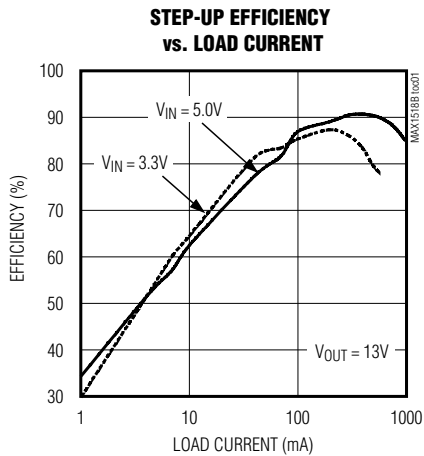
Note 1: Specifications to $-40^\circ C$ are guaranteed by design, not production tested.

TFT-LCD DC-DC转换器, 带有运算放大器

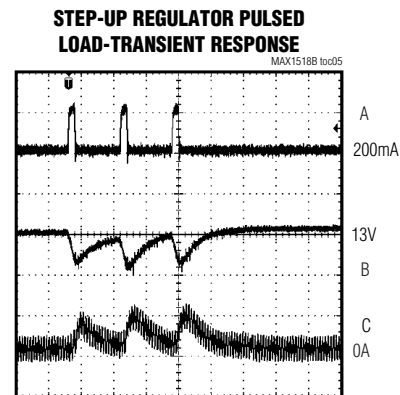
典型工作特性

(Circuit of Figure 1. $V_{IN} = 5V$, $V_{MAIN} = 13V$, $V_{GON} = 24V$, $V_{GOFF} = -8V$, $V_{OUT1} = V_{OUT2} = V_{OUT3} = V_{OUT4} = V_{OUT5} = 6.5V$, $T_A = +25^\circ C$ unless otherwise noted.)

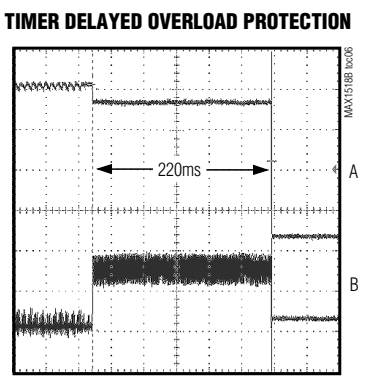
MAX1518B



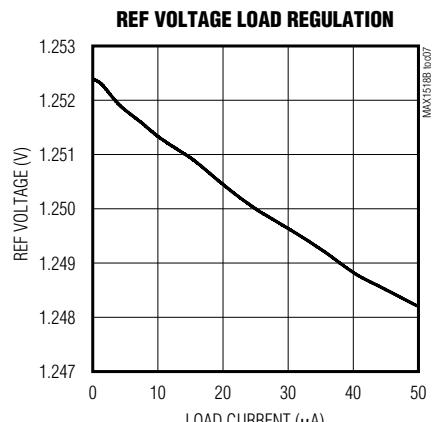
A: V_{IN} , 5V/div
B: V_{MAIN} , 5V/div
C: INDUCTOR CURRENT, 1A/div



A: LOAD CURRENT, 1A/div
B: V_{MAIN} , 200mV/div, AC-COUPLED
C: INDUCTOR CURRENT, 1A/div



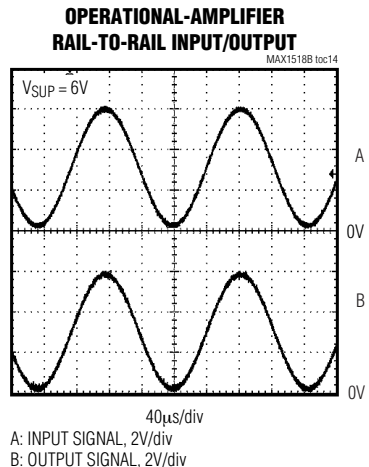
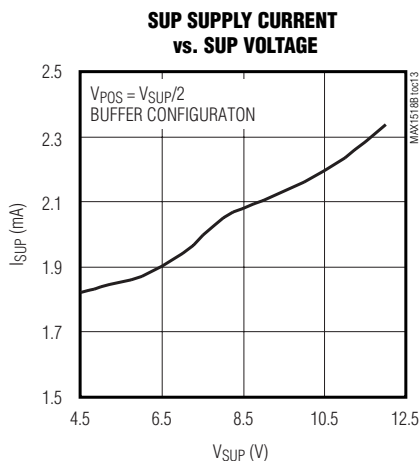
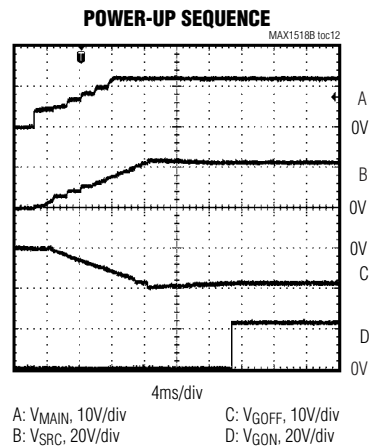
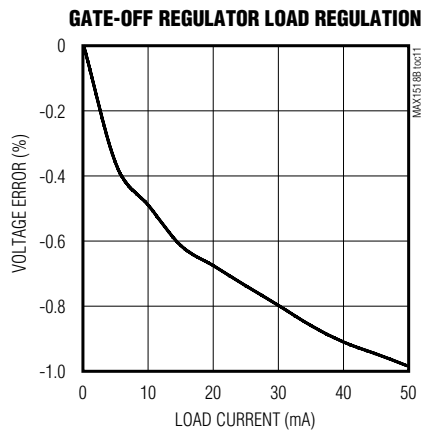
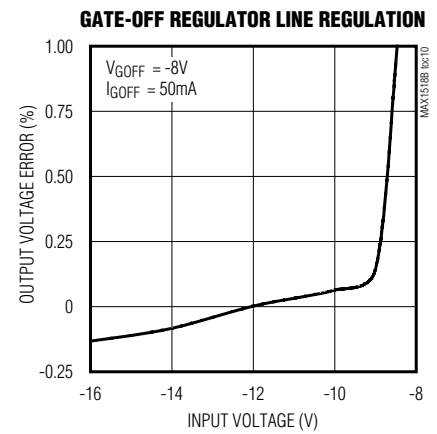
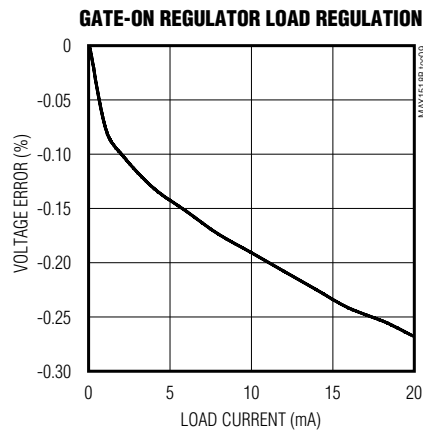
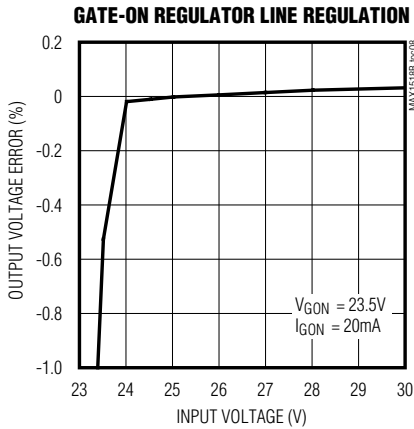
A: V_{MAIN} , 2V/div
B: INDUCTOR CURRENT, 1A/div



TFT-LCD DC-DC转换器, 带有运算放大器

典型工作特性(续)

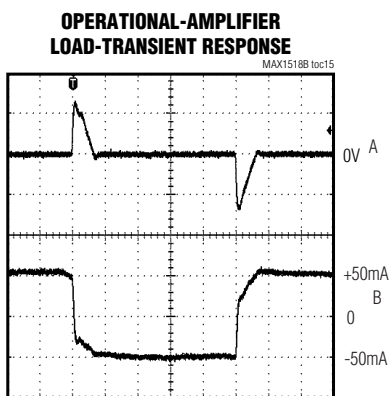
(Circuit of Figure 1. $V_{IN} = 5V$, $V_{MAIN} = 13V$, $V_{GON} = 24V$, $V_{GOFF} = -8V$, $V_{OUT1} = V_{OUT2} = V_{OUT3} = V_{OUT4} = V_{OUT5} = 6.5V$, $T_A = +25^\circ C$ unless otherwise noted.)



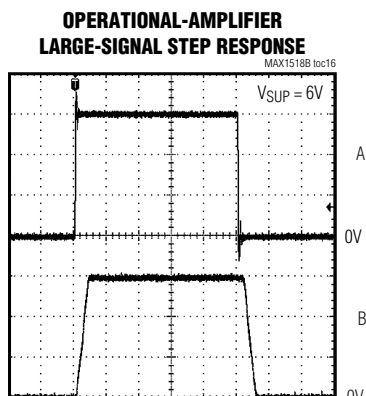
TFT-LCD DC-DC转换器, 带有运算放大器

典型工作特性(续)

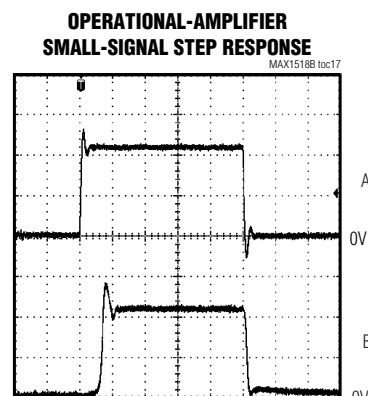
(Circuit of Figure 1. $V_{IN} = 5V$, $V_{MAIN} = 13V$, $V_{GON} = 24V$, $V_{GOFF} = -8V$, $V_{OUT1} = V_{OUT2} = V_{OUT3} = V_{OUT4} = V_{OUT5} = 6.5V$, $T_A = +25^\circ C$ unless otherwise noted.)



A: OUTPUT VOLTAGE, 1V/div, AC-COUPLED
B: OUTPUT CURRENT, 50mA/div



A: INPUT SIGNAL, 2V/div
B: OUTPUT SIGNAL, 2V/div



A: INPUT SIGNAL, 100mV/div
B: OUTPUT SIGNAL, 100mV/div

引脚说明

引脚	名称	功能
1	SRC	开关输入。内部高压p沟道MOSFET的源极。采用最小为0.1µF的电容器路SRC至PGND。
2	REF	基准旁路端。采用最小为0.22µF的电容靠近引脚旁路REF至AGND。
3	AGND	升压调节器和线性稳压器的模拟地。在IC底部将其连接至功率地(PGND)。
4	PGND	功率地。PGND是主升压转换器的n沟道功率MOSFET的源极。PGND与输出电容接地端之间通过短且宽的印刷板引线连接。在IC底部将其连接至模拟地(AGND)。
5	OUT1	运算放大器1的输出。
6	NEG1	运算放大器1的反相输入。
7	POS1	运算放大器1的同相输入。
8	OUT2	运算放大器2的输出。
9	NEG2	运算放大器2的反相输入。
10	POS2	运算放大器2的同相输入。
11	BGND	运算放大器的模拟地。在IC底部将其连接至功率地(PGND)。
12	POS3	运算放大器3的同相输入。
13	OUT3	运算放大器3的输出。
14	SUP	运算放大器电源输入。运算放大器的正电源。通常连接至 V_{MAIN} 。用一个0.1µF电容旁路SUP至BGND。
15	POS4	运算放大器4的同相输入。
16	NEG4	运算放大器4反相输入。

TFT-LCD DC-DC转换器, 带有运算放大器

引脚说明(续)

引脚	名称	功能
17	OUT4	运算放大器4的输出。
18	POS5	运算放大器5的同相输入。
19	NEG5	运算放大器5的反相输入。
20	OUT5	运算放大器5的输出。
21	LX	n沟道功率MOSFET的漏极和开关节点。LX接电感和肖特基二极管，其布线面积应尽可能小，以减小EMI。
22	IN	电源电压输入。IN的范围为2.6V至6.5V。
23	FB	升压调节器反馈输入。调节点为1.236V (标称值)。连接至输出(V_{MAIN})和模拟地(AGND)之间电阻分压器的中间点。分压器与FB的距离不超过5mm。
24	COMP	升压调节器误差放大器补偿点。COMP和AGND之间接串联RC。元件选择指南参见环路补偿部分。
25	FBP	Gate-on线性稳压器反馈输入。FBP调节点为1.25V (标称值)。将FBP连接至稳压器输出和AGND之间电阻分压器的中点，用来设置gate-on线性稳压器输出电压。电阻分压器应靠近该引脚放置。
26	DRVP	Gate-on线性稳压器基极驱动输出。内部n沟道MOSFET开漏极。DRVP连接至外部pnp调整管的基极。参见调整管的选择部分。
27	FBN	Gate-off线性稳压器反馈输入。FBN调节点为250mV (标称值)。FBN连接至稳压器输出和REF之间电阻分压器的中点，用来设置gate-off线性稳压器输出电压。电阻分压器靠近该引脚放置。
28	DRVN	Gate-off线性稳压器基极驱动输出。内部p沟道MOSFET的开漏极。DRVN连接至外部npn调整管的基极。参见调整管的选择部分。
29	DEL	高压开关延迟输入。DEL和AGND之间连接一个电容，来设置高压开关启动延迟。
30	CTL	高压开关控制输入。当CTL为高电平时，COM和SRC之间的高压开关导通，而COM和DRN之间的高压开关关断。当CTL为低电平时，COM和SRC之间的高压开关关断，而COM和DRN之间的高压开关导通。发生欠压锁定，而且DEL引脚上的电压小于1.25V时，CTL功能被禁止。
31	DRN	开关输入。内部高压背靠背p沟道MOSFET的漏极，连接至COM。
32	COM	内部高压MOSFET开关公共端。COM引脚上的电压不能超出 V_{SRC} 。

TFT-LCD DC-DC转换器， 带有运算放大器

典型工作电路

MAX1518B的典型工作电路(图1)是一个专为TFT LCD设计的完整电源方案。该电路可产生+13V源极驱动电压，以及+24V和-8V的栅极驱动电源。该IC的输入电压范围为+2.6V至+6.5V。图1给出在+4.5V至+5.5V电源下可输出的负载电流。表1给出了一些推荐的元件，表2为元件供应商的联系信息。

详细说明

MAX1518B包含一个高性能升压开关调节器，两个低成本线性稳压控制器，多个大电流运算放大器，以及一些对于有源矩阵TFT LCD非常有用的启动定时和电平转移功能单元。MAX1518B功能框图如图2所示。

主升压调节器

主升压调节器采用电流模式、固定频率PWM架构，最大限度地增加了环路带宽，能够对脉冲负载(TFT-LCD面板源极驱动器通常表现为脉冲负载)提供快速瞬态响应。1.2MHz开关频率允许采用小尺寸电感和陶瓷电容，可大大降低LCD面板的厚度。集成的高效率MOSFET和内置数字软启动功能降低了所需的外部元件数目，同时减小了浪涌电流。通过外接电阻分压器，输出电压可以设置在 V_{IN} 至13V范围内。若要产生大于13V的输出电压，则需要外部串联一个MOSFET。参见设计步骤中的产生大于13V的输出电压部分。

通过调节每个开关周期中内部功率MOSFET的占空比(D)，调节器可控制输出电压和输出功率。MOSFET的占空比约等于：

$$D \approx \frac{V_{MAIN} - V_{IN}}{V_{MAIN}}$$

表2. 元件供应商

SUPPLIER	PHONE	FAX	WEBSITE
Fairchild	408-822-2000	408-822-2102	www.fairchildsemi.com
Sumida	847-545-6700	847-545-6720	www.sumida.com
TDK	847-803-6100	847-390-4405	www.component.tdk.com
Toshiba	949-455-2000	949-859-3963	www.toshiba.com/taec

表1. 元件列表

DESIGNATION	DESCRIPTION
C1	22 μ F, 6.3V X5R ceramic capacitor (1210) TDK C3225X5R0J227M
C2	22 μ F, 16V X5R ceramic capacitor (1812) TDK C4532X5X1C226M
D1	3A, 30V Schottky diode (M-flat) Toshiba CMS02
D2, D3	200mA, 100V, dual ultra-fast diodes (SOT23) Fairchild MMBD4148SE
L1	3.0 μ H, 3A inductor Sumida CDRH6D28-3R0
Q1	200mA, 40V pnp bipolar transistor (SOT23) Fairchild MMBT3906
Q2	200mA, 40V npn bipolar transistor (SOT23) Fairchild MMBT3904

图3所示为升压调节器的功能框图。误差放大器将FB引脚上的信号与1.236V进行比较，并据此改变COMP输出。COMP引脚上的电压决定了峰值电感电流。随着负载的变化，误差放大器的COMP输出引脚相应地源出或吸入电流，以产生合适的电感峰值电流来满足负载要求。为了保持大占空比工作时的稳定性，在电流检测信号中叠加了斜坡补偿信号。

在内部时钟的上升沿，控制器置位触发器，开启n沟道MOSFET并将输入电压施加于电感两端。流过电感的电流线性上升，将能量储存在其磁场中。一旦电流反馈信号和斜坡补偿信号之和超过COMP电压，则控制器复位触发器并关闭MOSFET。由于电感电流是连续的，电感两端的感生反电动势使二极管(D1)导通。电感两端的电压变为输出电压和输入电压之差。

这种放电条件迫使流过电感的电流下降，将磁场中存储的能量传输给输出电容和负载。在其余的时钟周期内，MOSFET保持关闭状态。

TFT-LCD DC-DC转换器, 带有运算放大器

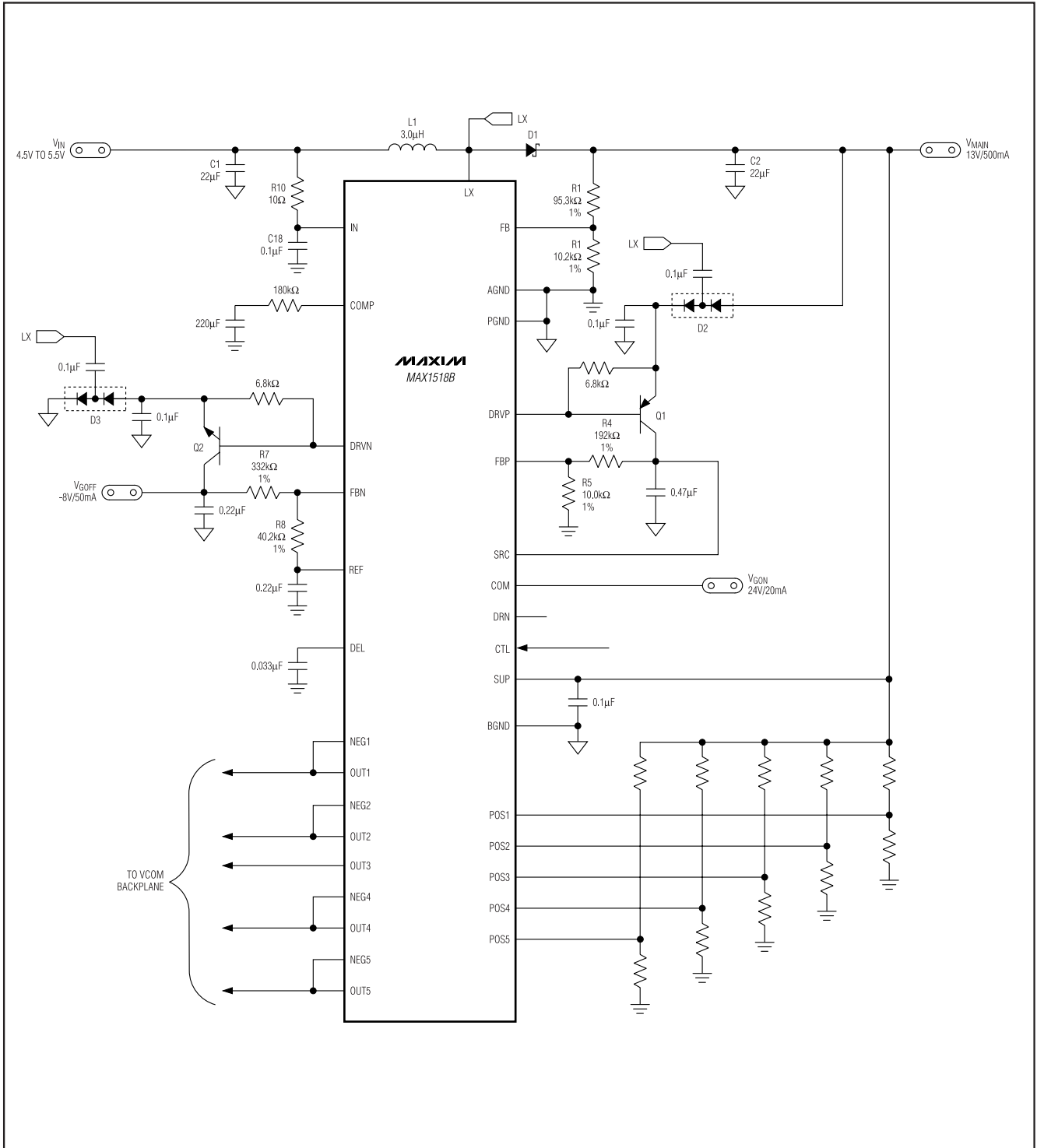


图1. 典型工作电路

TFT-LCD DC-DC转换器, 带有运算放大器

MAX1518B

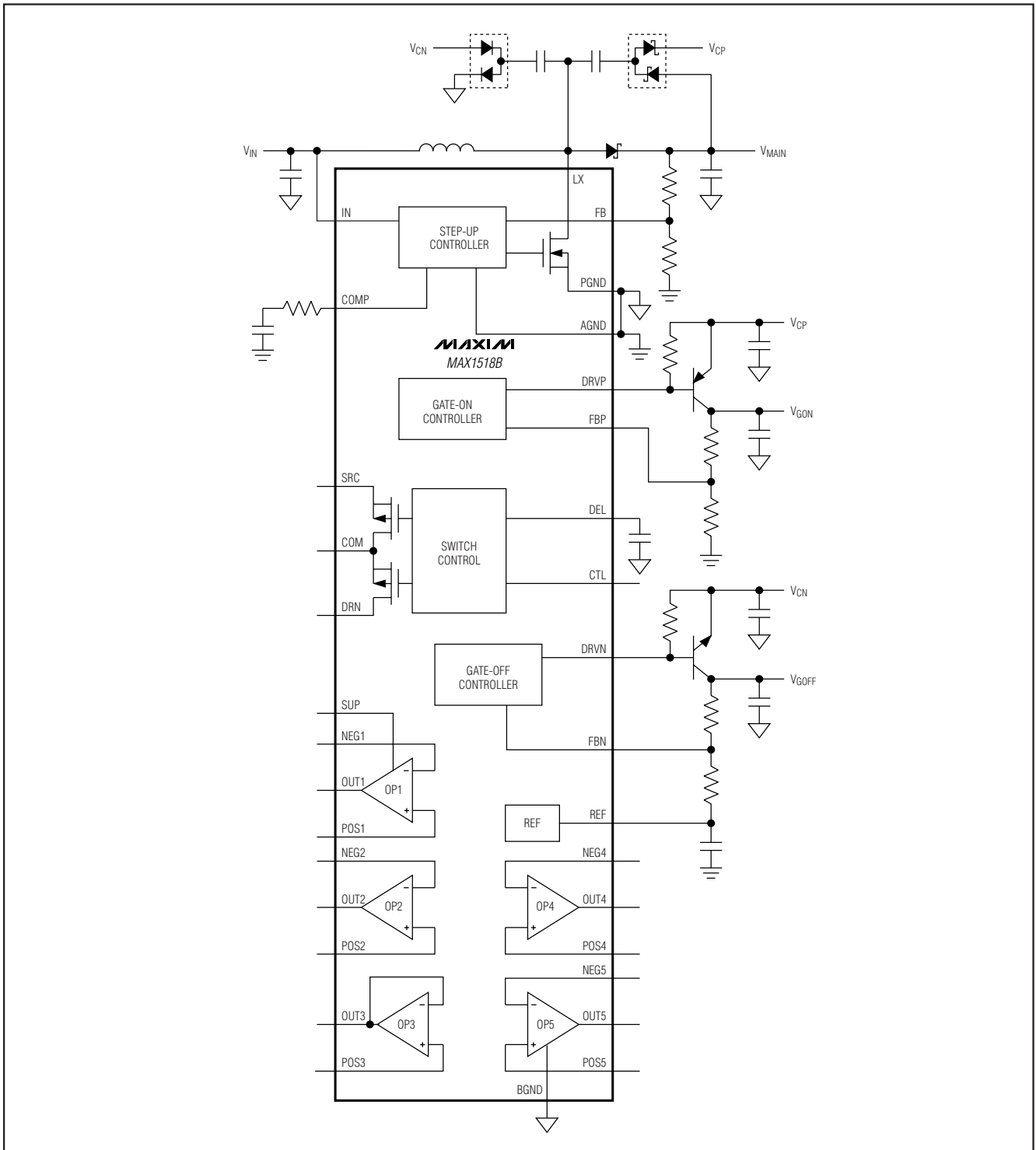


图2. MAX1518B功能框图

TFT-LCD DC-DC转换器, 带有运算放大器

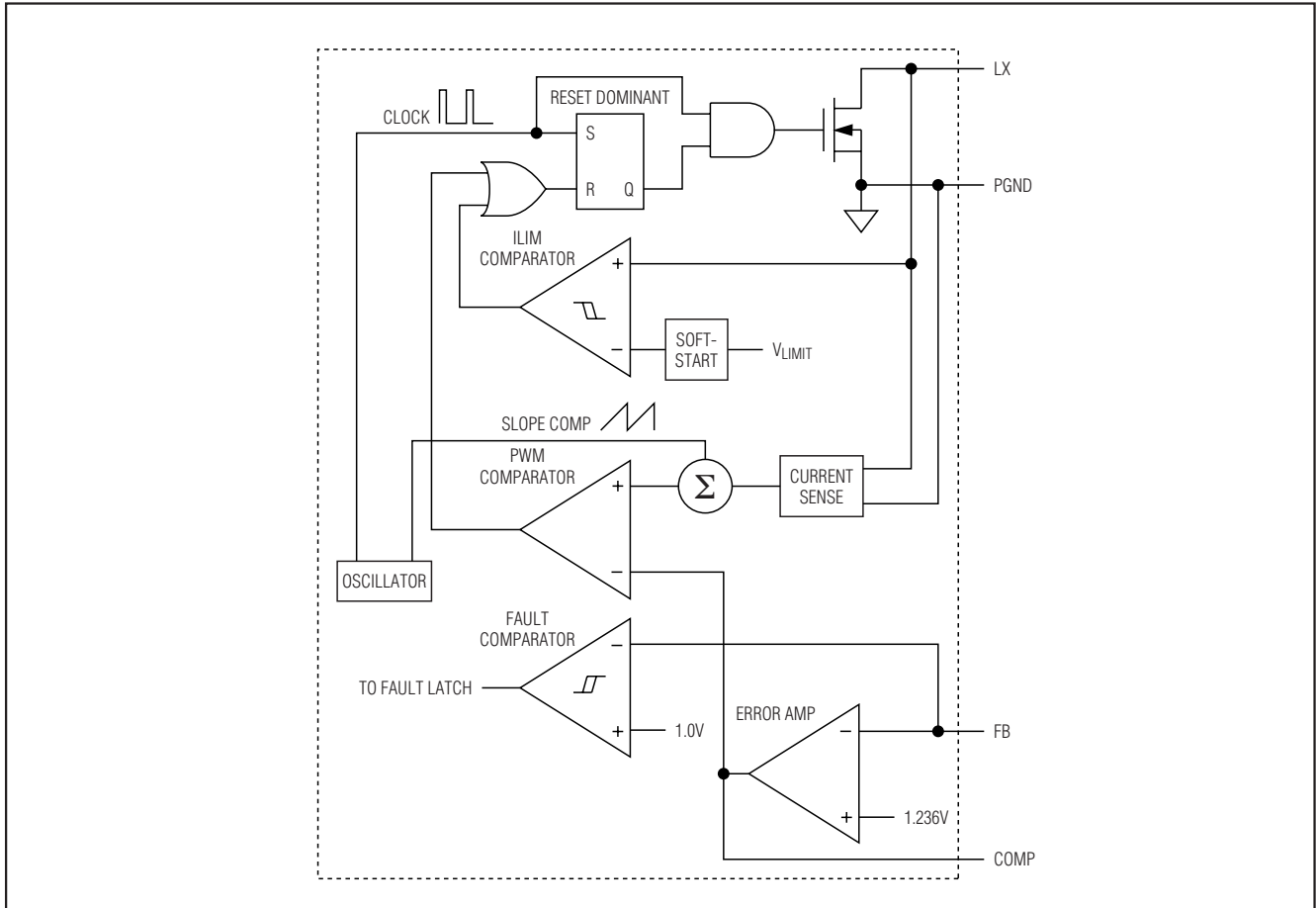


图3. 升压调节器功能框图

Gate-on线性稳压控制器, REG P

Gate-on线性稳压控制器(REG P)是一个具有漏极开路、n沟道输出的模拟增益模块。该控制器可驱动一个带有 $6.8\text{k}\Omega$ 基极-发射极电阻的外部pnp调整管(图1)。基极驱动保证至少吸入 1mA 的电流。这个调节器(包括图1中的Q1)采用一个 $0.47\mu\text{F}$ 陶瓷电容作输出电容,设计在 24V 时可以提供 20mA 的电流。选用适当的调整管和输出电容也可以得到其他输出电压和电流。参见调整管的选择和稳定性要求部分。

REG P通常用来为TFT-LCD栅极驱动器提供gate-on电压。利用足够级数的电荷泵,获得一个超出所需gate-on电压的

电源(参见选择电荷泵级数部分)。需要注意的是:DRVP的额定电压为 28V 。如果电荷泵输出电压大于 28V ,外部应再级联一个npn晶体管,如图4所示。另外,也可以用线性稳压器控制中间电荷泵,获得一个稳定的最终电荷泵输出(图5)。

REF电压大于 1.0V 后,REG P被使能。每次使能时,控制器都要经过一个软启动过程,在此过程中,其内部基准DAC分128级缓慢上升。

TFT-LCD DC-DC转换器, 带有运算放大器

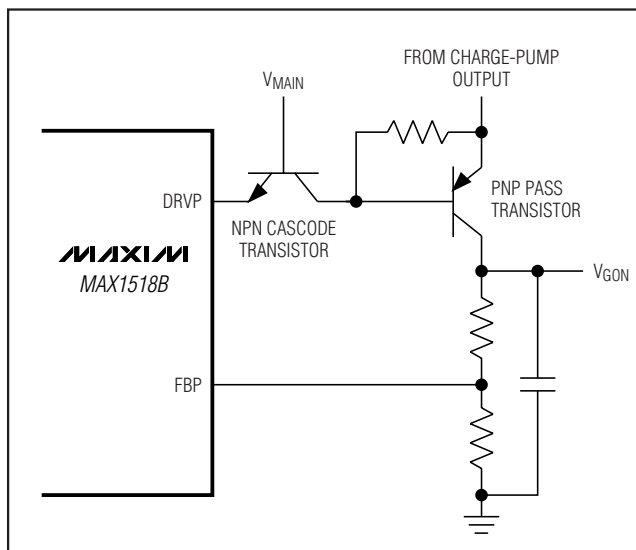


图4. 电荷泵输出电压 > 28V 时采用级联 npn

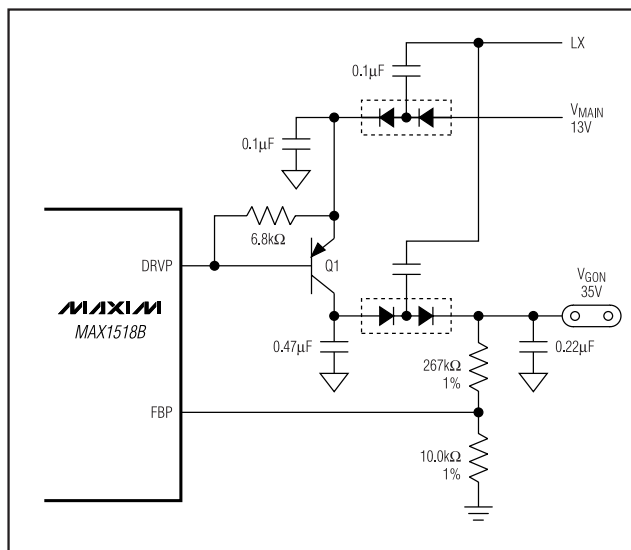


图5. 线性稳压器控制中间电荷泵

Gate-off 线性稳压控制器, REG N

Gate-off 线性稳压控制器 (REG N) 是一个具有漏极开路 p 沟道输出的模拟增益模块。该控制器驱动一个带有 $6.8\text{k}\Omega$ 基极-发射极电阻的外部 npn 调整管 (图 1)。基极驱动保证至少源出 1mA 的电流。这个调节器 (包括图 1 中的 Q2) 采用 $0.47\mu\text{F}$ 陶瓷电容作输出电容, 设计在输出 -8V 时能够提供 50mA 的电流。选用适当的调整管和输出电容, 也可以得到其他输出电压和电流 (参见 *调整管的选择和稳定性要求* 部分)。

REG N 通常用来给 TFT-LCD 栅极驱动器提供 gate-off 电压。负电压通过图 1 所示的电荷泵产生。REF 电压大于 1.0V 后 REG N 被使能。每次使能时, 控制器都要经过一个软启动过程, 此过程中内部基准 DAC 分 128 级, 从 V_{REF} 缓慢下降至 250mV 。

运算放大器

MAX1518B 具有 5 个运算放大器。这些放大器通常用于驱动 LCD 背板 (VCOM) 或伽马校正分压器。这些运算放大器具有 $\pm 150\text{mA}$ 的短路输出电流, $13\text{V}/\mu\text{s}$ 摆率和 12MHz 带宽。满摆幅输入和输出特性大大提高了系统的灵活性。

短路限流

如果输出直接短路至 SUP 或 BGND, 运算放大器会将短路电流限制到约 $\pm 150\text{mA}$ 。如果持续短路, 则器件的结温不断上升, 直至到达热关断门限 (典型值 $+160^\circ\text{C}$)。一旦结温达到热关断门限, 内部温度传感器立即锁定热故障, 并关断 IC 的所有输出。再次上电之前, 器件将始终保持关闭状态。

驱动纯容性负载

这些运算放大器通常用于驱动 LCD 背板 (VCOM) 或伽马校正分压器。LCD 背板由分布式串联电容和电阻组成, 这些负载很容易由运算放大器驱动。然而, 如果用运算放大器驱动纯容性负载, 则必须采取一些措施来确保工作的稳定性。

随着运算放大器容性负载的增大, 放大器的带宽减小, 增益峰值升高。OUT_ 和容性负载之间串接一个 5Ω 至 50Ω 的小电阻可以降低增益峰值, 但同时也降低了增益。另一种可选措施是在容性负载上并联一个串联的 RC 网络 (缓冲器)。该 RC 网络不会给输出造成连续负载或降低增益。电阻的典型值为 100Ω 至 200Ω , 而电容的典型值为 10nF 。

TFT-LCD DC-DC转换器, 带有运算放大器

欠压锁定(UVLO)

欠压锁定(UVLO)电路将IN引脚上的输入电压与UVLO门限(上升时2.5V,下降时2.30V,典型值)进行比较,确保输入电压足够高,以保证器件工作的可靠性。200mV(典型值)滞回防止电源瞬变而导致重启。一旦输入电压高于UVLO上升门限,器件开始启动。当输入电压低于UVLO下降门限,控制器关断主升压调节器,关断线性稳压器输出,并禁止开关控制模块;运算放大器输出变为高阻抗。

基准电压(REF)

基准电压标称为1.25V,可以源出至少50 μ A的电流(参见典型工作特性)。采用一个0.22 μ F陶瓷电容旁路REF至AGND。

上电顺序和软启动

一旦IN引脚上的电压大于1.7V,基准电压接通。若采用0.22 μ F电容旁路REF,基准电压会在1ms左右达到其稳定值1.25V。基准电压高于1.0V后,IC同时使能主升压调节器,gate-on线性稳压控制器和gate-off线性稳压控制器。

该IC的各个稳压器都具有软启动功能,以便降低浪涌电流和电压过冲,并确保正确的启动过程。在软启动期间,主升压调节器直接限制峰值电感电流。在软启动期间,电流限分8个相等台阶(ILIM/8)从0上升至满度。输出电压达到稳定值(同时终止软启动)后,或软启动定时器溢出后,便可提供最大负载电流。两个线性稳压控制器都采用7位软启动DAC。对于gate-on线性稳压器,DAC输出分128级从0缓慢上升至基准电压。而对于gate-off线性稳压控制器,DAC输出分128级从基准电压下降至250mV。三个调节器的软启动时间均为14ms(典型值)。

DEL与AGND之间的电容(C_{DEL})决定了开关控制模块的启动延迟。当输入电压超过UVLO门限(2.5V典型值),且所有调节器完成软启动过程后,如果没有检测到故障,则器件以5 μ A的电流开始对C_{DEL}充电。一旦电容电压大于1.25V(典型值),开关控制模块使能,如图6所示。在开关控制模块使能之后,根据CTL的状态不同,COM可以通

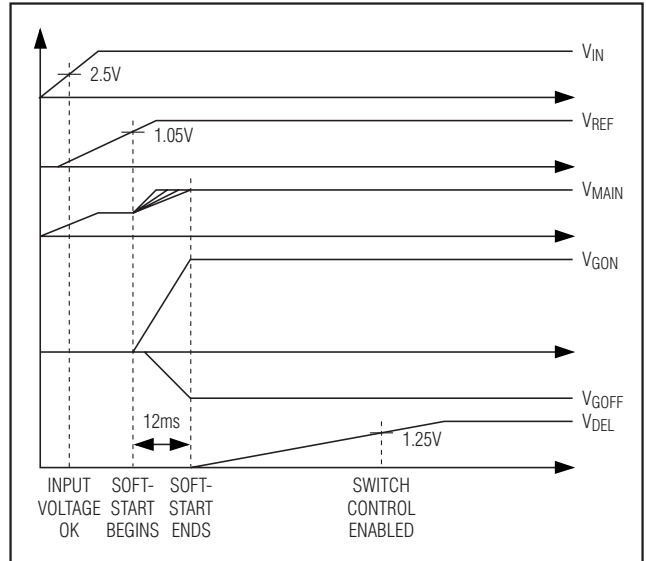


图6. 上电顺序

过内部p沟道开关连接至SRC或DRN。在启动之前且IN小于V_{UVLO}时,DEL被内部连接至AGND,对C_{DEL}进行放电。根据以下公式,选择C_{DEL}设置延迟时间:

$$C_{DEL} = \text{DELAY_TIME} \times \frac{5\mu\text{A}}{1.25\text{V}}$$

开关控制模块

只有满足以下4个条件时,开关控制输入(CTL)才会起作用:输入电压超过V_{UVLO},所有调节器均完成软启动过程,器件未检测到故障,以及V_{DEL}大于其导通门限。一旦被激活,则当CTL为高电平时,COM和SRC之间的5 Ω 内部p沟道开关(Q1)导通,而DRN和COM之间的30 Ω p沟道开关(Q2)关断。而当CTL为低电平时,则Q1关断,Q2导通。

TFT-LCD DC-DC转换器, 带有运算放大器

MAX1518B

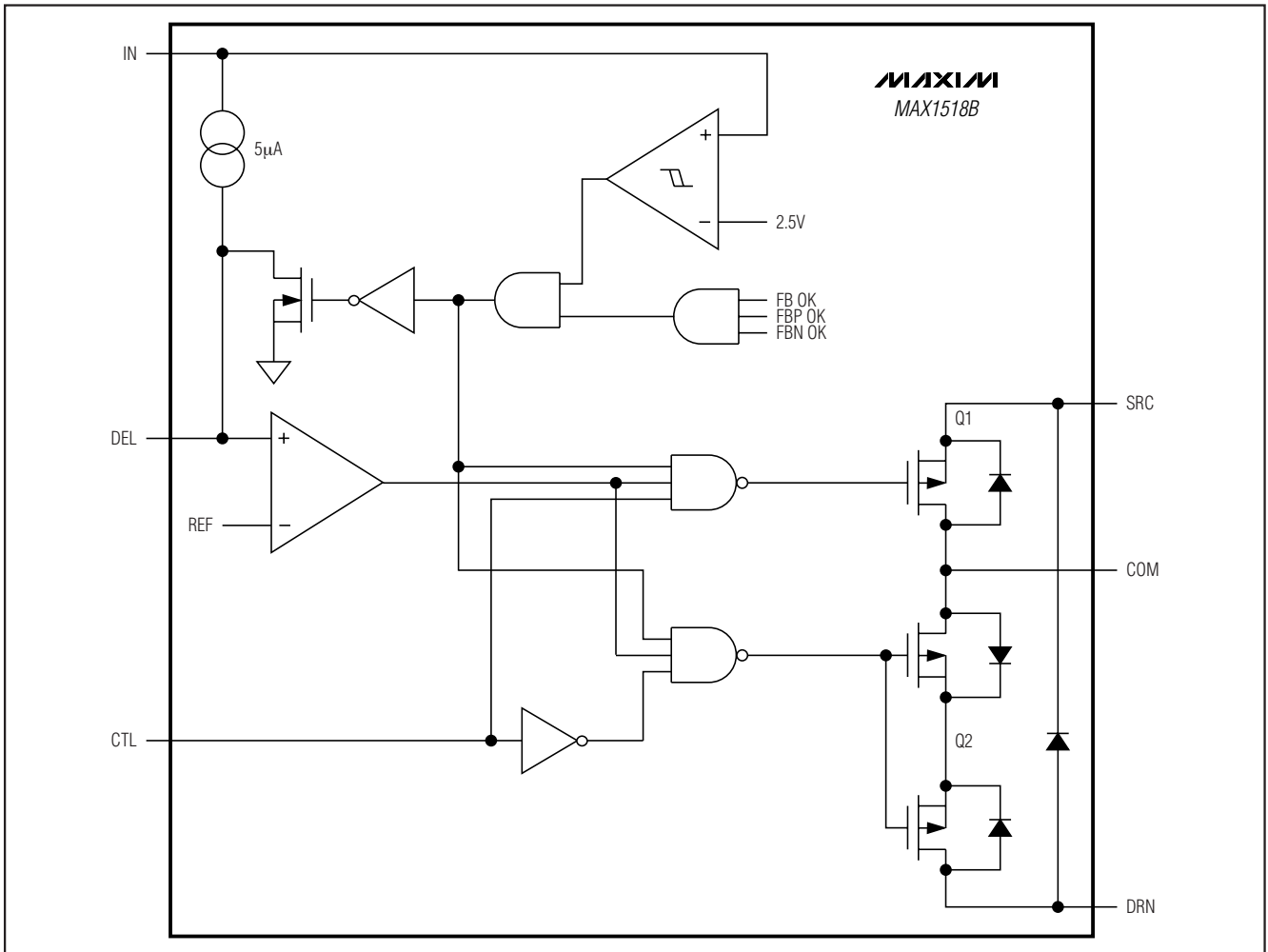


图7. 开关控制模块

故障保护

在稳定工作状态下，如果主调节器的输出或任何一个线性稳压器输出低于相应的故障检测门限，则MAX1518B激活内部故障定时器。在故障定时器定时周期内(典型值200ms)，如果故障情况一直持续，则MAX1518B置位故障锁存器，并关断除基准之外的所有输出。一旦故障状况排除，则再次加电(低于UVLO的下限)可以清除故障锁存状态，并重新激活器件。在软启动时间内，故障检测电路不工作。

热过载保护

热过载保护功能可防止功耗过大导致MAX1518B温度过高。当结温超过 $T_J = +160^{\circ}\text{C}$ 时，温度传感器立即开启故障保护功能，关断除基准之外的所有输出，使器件冷却。器件结温降低约 15°C 后，再次上电(低于UVLO下降门限)可以清除故障锁存器并重新启动器件。

热过载保护功能可在故障状态下对控制器进行保护。连续工作时，结温不能超过 $T_J = +150^{\circ}\text{C}$ 的极限值。

TFT-LCD DC-DC转换器, 带有运算放大器

设计步骤

主升压调节器

电感选择

选择电感时, 需要考虑最小电感值、额定峰值电流以及串联电阻等诸多因素。这些因素可影响转换器的效率、最大输出负载能力、瞬态响应时间以及输出电压纹波。此外, 还需要考虑物理尺寸和成本。

最大输出电流、输入电压、输出电压和开关频率决定了电感值的大小。大电感值可减小电流纹波, 从而降低了峰值电流, 这有助于减小电感内的磁芯损耗以及整个功率通路中的传导损耗。然而, 大电感值意味着需要更多的电感储能和更多的线圈匝数, 这会增大物理尺寸并增加电感内的传导损耗。小的电感值则可减小物理尺寸, 但会增大电流纹波和峰值电流。因此需要在电路效率、电感尺寸和成本之间权衡考虑, 来选取最佳电感值。

此处给出的公式中含有一个常量LIR, 它是满载电流时, 电感峰-峰纹波电流与平均电感电流的比值。LIR取0.3至0.5时, 升压调节器电感尺寸和电路效率之间通常可以取得最佳平衡。不过, 考虑到电感磁芯材料的交流特性, 以及电感电阻与功率通路上的其他电阻的比值, 最佳LIR值会上下偏移。如果电感电阻相对较高, 可适当增大纹波, 以减小所需的线圈匝数、增加线圈直径。如果电感电阻偏小, 则增大电感量以降低峰值电流, 可降低整个功率通路上的损耗。如果采用LCD面板中常用的那种非常薄的高阻值电感, 最佳LIR可增加到0.5至1.0。

一旦选择好电感, 应仔细考察一下更高和更低电感量的工作情况, 以便在典型工作情况下获得更高的效率。

利用典型输入电压(V_{IN})、最大输出电流($I_{MAIN(MAX)}$)、预期效率(η_{TYP}) (可从典型工作特性中相应曲线获得)、以及基于上述讨论所确定的LIR, 可近似计算电感值:

$$L = \left(\frac{V_{IN}}{V_{MAIN}} \right)^2 \left(\frac{V_{MAIN} - V_{IN}}{I_{MAIN(MAX)} \times f_{OSC}} \right) \left(\frac{TYP}{LIR} \right)$$

从现有的电感系列中选择一个适当的电感值。根据能量守恒原理以及典型工作特性中对应曲线中该工作点下的期望效率(η_{MIN}), 计算在最小输入电压($V_{IN(MIN)}$)下的最大输入直流电流:

$$I_{IN(DC,MAX)} = \frac{I_{MAIN(MAX)} \times V_{MAIN}}{V_{IN(MIN)} \times \eta_{MIN}}$$

计算该工作点的纹波电流和电感峰值电流:

$$I_{RIPPLE} = \frac{V_{IN(MIN)} \times (V_{MAIN} - V_{IN(MIN)})}{L \times V_{MAIN} \times f_{OSC}}$$

$$I_{PEAK} = I_{IN(DC,MAX)} + \frac{I_{RIPPLE}}{2}$$

电感额定饱和电流和MAX1518B的LX限流(I_{LIM})应大于 I_{PEAK} , 电感的额定DC电流应大于 $I_{IN(DC,MAX)}$ 。为了实现较高的效率, 应选择串联电阻小于 0.1Ω 的电感。

考虑典型工作电路, 输出电压为13V和典型输入电压为5V时, 最大负载电流($I_{MAIN(MAX)}$)为500mA。LIR取0.5, 该工作点处估计的效率约为85%, 则:

$$L = \left(\frac{5V}{13V} \right)^2 \left(\frac{13V - 5V}{0.5A \times 1.2MHz} \right) \left(\frac{0.85}{0.5} \right) \approx 3.3\mu H$$

利用电路的最小输入电压(4.5V)和此工作点上所估计的80%效率, 可以得到:

$$I_{IN(DC,MAX)} = \frac{0.5A \times 13V}{4.5V \times 0.8} \approx 1.8A$$

纹波电流和峰值电流为:

$$I_{RIPPLE} = \frac{4.5V \times (13V - 4.5V)}{3.3\mu H \times 13V \times 1.2MHz} \approx 0.74A$$

$$I_{PEAK} = 1.8A + \frac{0.74A}{2} \approx 2.2A$$

TFT-LCD DC-DC转换器, 带有运算放大器

输出电容的选择

总输出电压纹波由两部分组成：输出电容的充电和放电引起的容性纹波，以及电容等效串联电阻(ESR)引起的欧姆纹波。

$$V_{\text{RIPPLE}} = V_{\text{RIPPLE(C)}} + V_{\text{RIPPLE(ESR)}}$$

$$V_{\text{RIPPLE(C)}} \approx \frac{I_{\text{MAIN}}}{C_{\text{OUT}}} \left(\frac{V_{\text{MAIN}} - V_{\text{IN}}}{V_{\text{MAIN}f_{\text{OSC}}}} \right)$$

$$V_{\text{RIPPLE(ESR)}} \approx I_{\text{PEAK}} R_{\text{ESR}} / C_{\text{OUT}}$$

其中 I_{PEAK} 是峰值电感电流(参见电感选择部分)。对于陶瓷电容，其输出电压纹波一般主要为 $V_{\text{RIPPLE(C)}}$ 。同时还应考虑输出电容的额定电压和温度特性。

输入电容的选择

输入电容(C_{IN})用来降低从电源吸收的电流尖峰，并降低注入IC的噪声。在一般实验室条件下，源阻抗较大，因此在典型应用电路(图1)中采用一个22 μF 的陶瓷电容。在实际应用中，由于升压调节器通常直接接在另一个稳压电源的输出上，因此其源阻抗要低得多。通常， C_{IN} 可以低于典型应用电路中的电容值。应选用足够的 C_{IN} 以保证IN引脚上的电源有足够低的噪声。也可以在IN上采用RC低通滤波器(图1中的R10和C18)对 C_{IN} 上的噪声进行去耦，这样就容许 C_{IN} 上有更大的电压波动。

整流二极管

MAX1518B的高开关频率需要一个高速整流器。由于肖特基二极管具有快恢复时间以及较低的正向电压，因此在大多数应用中推荐使用。通常，2A肖特基二极管可以很好地配合内部MOSFET工作。

输出电压选择

主升压调节器的输出电压通过输出(V_{MAIN})和GND之间连接的电阻分压器来调节，分压器的中心抽头连接至FB(参见图1)。R2在10k Ω 和50k Ω 之间选取，采用以下公式计算R1：

$$R1 = R2 \times \left(\frac{V_{\text{MAIN}}}{V_{\text{FB}}} - 1 \right)$$

其中， V_{FB} (升压调节器的反馈设置点)为1.236V，R1和R2靠近IC放置。

产生大于13V的输出电压

升压调节器的最大输出电压为13V，这受限于内部功率MOSFET的极限值。为了得到更高的输出电压，可以使用外部n沟道MOSFET与内部FET串联(图8)。由于外部FET的栅极被偏置到输入电压，因此需采用一个逻辑电平FET，保证该FET在最小输入电压下完全导通。FET的额定电流应远大于IC内部电流限。

环路补偿

选择 R_{COMP} 来设置积分器的高频增益，以提供快速瞬态响应。选择 C_{COMP} 设置积分器零点，以保持环路的稳定性。

对于ESR很小的输出电容，可采用以下公式来获得稳定性和较好的瞬态响应：

$$R_{\text{COMP}} \approx \frac{315 \times V_{\text{IN}} \times V_{\text{OUT}} \times C_{\text{OUT}}}{L \times I_{\text{MAIN(MAX)}}$$

$$C_{\text{COMP}} \approx \frac{V_{\text{OUT}} \times C_{\text{OUT}}}{10 \times I_{\text{MAIN(MAX)}} \times R_{\text{COMP}}}$$

可以20%的步长改变 R_{COMP} ，以50%的步长改变 C_{COMP} ，同时观察瞬态响应波形，以期获得更好的瞬态响应。

电荷泵

选择电荷泵级数

为了获得尽可能高的效率，应在满足输出电压要求的前提下，选择最低级数的电荷泵。图9和图10分别显示了一、二和三级正、负电荷泵在给定 V_{MAIN} 下的输出电压。

正电荷泵的级数可按下式计算：

$$n_{\text{POS}} = \frac{V_{\text{GON}} + V_{\text{DROPOUT}} - V_{\text{MAIN}}}{V_{\text{MAIN}} - 2 \times V_{\text{D}}}$$

其中， n_{POS} 是正电荷泵的级数， V_{GON} 是gate-on线性稳压器REG P的输出， V_{MAIN} 是主升压调节器输出， V_{D} 是电荷泵二极管的导通压降，而 V_{DROPOUT} 是线性稳压器的压降裕度。取 $V_{\text{DROPOUT}} = 0.3\text{V}$ 。

TFT-LCD DC-DC转换器, 带有运算放大器

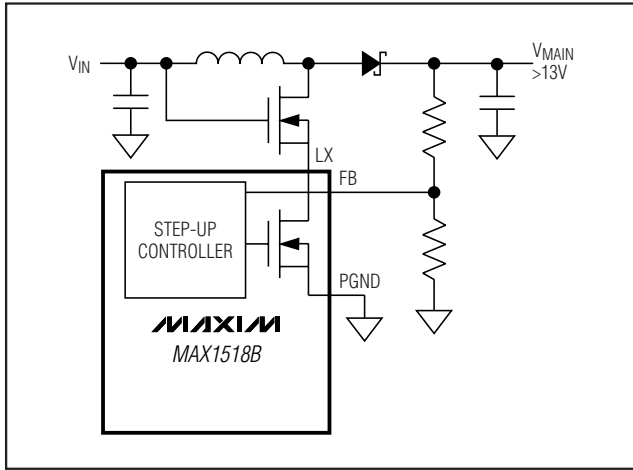


图8. 级联一个MOSFET实现输出电压 > 13V

负压电荷泵的级数由下式计算:

$$n_{\text{NEG}} = \frac{-V_{\text{GOFF}} + V_{\text{DROPOUT}}}{V_{\text{MAIN}} - 2 \times V_{\text{D}}}$$

其中, n_{NEG} 是负压电荷泵的级数, V_{GOFF} 是gate-off线性稳压器REG N的输出, V_{MAIN} 是主升压调节器输出, V_{D} 是电荷泵二极管的导通压降, V_{DROPOUT} 是线性稳压器的压降裕度。取 $V_{\text{DROPOUT}} = 0.3\text{V}$ 。

上述公式是基于正电荷泵的第一级连接至 V_{MAIN} , 负电荷泵的第一级连接至地得出的。有时, 更希望采用分数型电荷泵以获得更高的效率。这可通过将第一级连接至 V_{IN} 或其他可用电源来实现。如果电荷泵的第一级由 V_{IN} 供电, 那么, 以上公式可变为:

$$\eta_{\text{POS}} = \frac{V_{\text{GON}} + V_{\text{DROPOUT}} + V_{\text{IN}}}{V_{\text{MAIN}} - 2 \times V_{\text{D}}}$$

$$\eta_{\text{NEG}} = \frac{-V_{\text{GOFF}} + V_{\text{DROPOUT}} + V_{\text{IN}}}{V_{\text{MAIN}} - 2 \times V_{\text{D}}}$$

飞电容

增大飞电容(C_{X})值可降低等效电源阻抗, 增大输出电流能力。但无限地增大电容对输出电流能力的影响微乎其微,

因为内部开关和二极管的阻抗限制了电源阻抗的下限。在大多数低电流应用中, 采用 $0.1\mu\text{F}$ 的陶瓷电容即能满足要求。飞电容的额定电压必须大于:

$$V_{\text{CX}} > n \times V_{\text{MAIN}}$$

其中 n 是飞电容所在的级数, 而 V_{MAIN} 是主升压调节器的输出电压。

电荷泵输出电容

增加输出电容或减小ESR可降低输出电压纹波和峰-峰瞬态电压。采用陶瓷电容时, 输出电压纹波主要取决于电容值。采用以下公式估算所需的电容值:

$$C_{\text{OUT_CP}} \geq \frac{I_{\text{LOAD_CP}}}{2f_{\text{OSC}} V_{\text{RIPPLE_CP}}}$$

其中, $C_{\text{OUT_CP}}$ 为电荷泵的输出电容, $I_{\text{LOAD_CP}}$ 是电荷泵的负载电流, $V_{\text{RIPPLE_CP}}$ 是输出纹波的峰-峰值。

电荷泵整流二极管

可采用额定电流等于或大于平均电荷泵输入电流两倍的低成本、硅开关二极管。可能的话, 为了节省电荷泵级数, 部分或所有二极管均可用额定电流相等的肖特基二极管来替代。

线性稳压控制器

输出电压选择

通过连接在REG P输出和AGND之间的电阻分压器来调节gate-on线性稳压器(REG P)的输出电压, 分压器的中心抽头连接至FBP(图1)。电阻分压器低侧的电阻 R_5 在 $10\text{k}\Omega$ 至 $30\text{k}\Omega$ 间选取。用下列公式计算高侧的电阻 R_4 :

$$R_4 = R_5 \times \left(\frac{V_{\text{GON}}}{V_{\text{FBP}}} - 1 \right)$$

其中 $V_{\text{FBP}} = 1.25\text{V}$ (典型值)。

TFT-LCD DC-DC转换器, 带有运算放大器

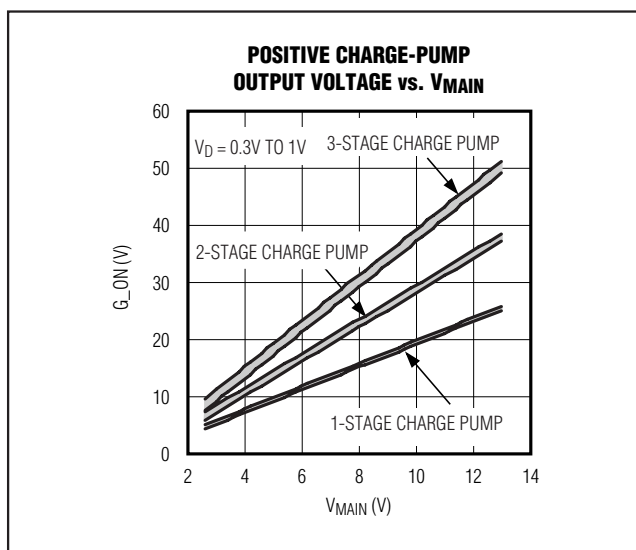


图9. 正电荷泵输出电压与 V_{MAIN} 的关系

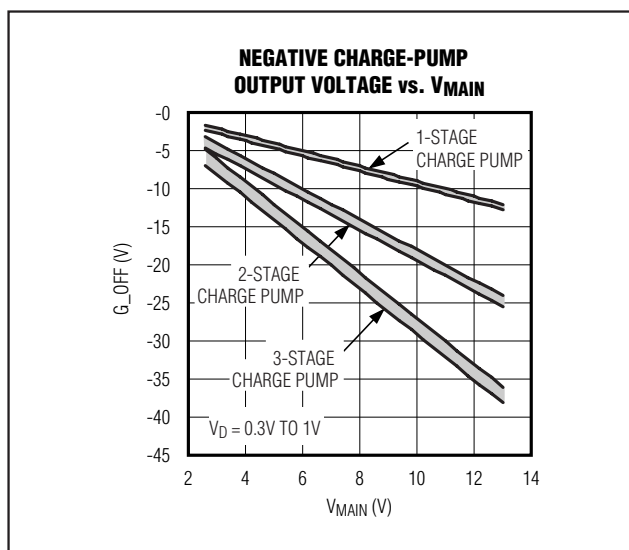


图10. 负电荷泵输出电压与 V_{MAIN} 的关系

通过连接在 V_{GOFF} 和REF之间的电阻分压器来调节gate-off线性稳压器REG N的输出电压，电阻分压器的中心抽头连接至FBN (图1)。R8在20k Ω 至50k Ω 之间选择。采用下列公式计算R7:

$$R7 = R8 \times \frac{V_{FBN} - V_{GOFF}}{V_{REF} - V_{FBN}}$$

其中， $V_{FBN} = 250\text{mV}$ ， $V_{REF} = 1.25\text{V}$ 。需要注意的是：REF仅能源出50 μA 的电流，若R8小于20k Ω ，会使偏置电流高出REF的驱动能力。

调整管的选择

调整管的电流增益(h_{FE})、输入电容、集电极-发射极饱和电压以及功率耗散等指标必须满足要求。晶体管的电流增益限制了能够保证的最大输出电流:

$$I_{LOAD(MAX)} = \left(I_{DRV} - \frac{V_{BE}}{R_{BE}} \right) \times h_{FE(MIN)}$$

其中 I_{DRV} 是保证的最小基极驱动电流， V_{BE} 是晶体管基极-发射极导通压降， R_{BE} 是连接在晶体管基极和发射极之间的上拉电阻。此外，晶体管的电流增益提高了线性稳压器的DC环路增益(参见稳定性要求部分)，过大的增益会导致

输出不稳定。因此，输出电流最大时电流增益大于100的晶体管很难稳定，不推荐使用，除非需要较大的增益来满足负载电流要求。

输出电流最大时晶体管的饱和电压决定了线性稳压器能够支持的最小输入-输出电压差。同时，封装的功率耗散能力限制了最大输入-输出电压差。晶体管封装和安装方式所允许的最大功率耗散能力应该超出器件的实际功耗。该功耗等于最大负载电流($I_{LOAD(MAX)}_{LR}$)乘以最大输入-输出电压差:

$$P = I_{LOAD(MAX)}_{LR} \times (V_{IN(MAX)}_{LR} - V_{OUT_LR})$$

其中 $V_{IN(MAX)}_{LR}$ 是线性稳压器的最大输入电压， V_{OUT_LR} 是线性稳压器的输出电压。

稳定性要求

MAX1518B线性稳压控制器采用内部跨导放大器驱动外部调整管。跨导放大器、调整管、基极-发射极电阻，以及输出电容决定了环路的稳定性。以下论述对于MAX1518B内的两个线性稳压控制器均适用。

TFT-LCD DC-DC转换器, 带有运算放大器

跨导放大器通过控制调整管的基极电流调节输出电压。DC环路的总增益约为:

$$A_{V_LR} \cong \left(\frac{10}{V_T} \right) \times \left[1 + \left(\frac{I_{BIAS} \times h_{FE}}{I_{LOAD_LR}} \right) \right] \times V_{REF}$$

其中, V_T 在室温下为26mV, I_{BIAS} 是流过基极-发射极电阻(R_{BE})的电流。对于MAX1518B, gate-on和gate-off线性稳压控制器的偏置电流均为0.1mA。因而, 应该为两个线性稳压器选择合适的基极-发射极电阻, 设置偏置电流等于0.1mA:

$$R_{BE} = \frac{V_{BE}}{0.1mA} = \frac{0.7V}{0.1mA} \approx 6.8k\Omega$$

输出电容和负载电阻决定了系统的主极点。然而, 内部放大器延迟, 调整管的输入电容, 以及反馈节点的杂散电容会给系统引入额外的极点, 输出电容的ESR引入一个零点。为了正常工作, 采用下列公式来验证线性稳压器是否得到了适当的补偿:

- 1) 首先, 确定线性稳压器输出电容和负载电阻形成的主极点:

$$f_{POLE_LR} = \frac{I_{LOAD(MAX)_LR}}{2\pi \times C_{OUT_LR} \times V_{OUT_LR}}$$

线性稳压器的单位增益交越频率为:

$$f_{CROSSOVER} = A_{V_LR} \times f_{POLE_LR}$$

- 2) 因内部放大器延迟而造成的极点为1MHz:

$$f_{POLE_AMP} = 1MHz$$

- 3) 接下来, 计算由晶体管的输入电容、晶体管的输入电阻以及基极-射极上拉电阻引入的极点:

$$f_{POLE_IN} = \frac{1}{2\pi \times C_{IN} \times (R_{BE} \parallel R_{IN})}$$

$$\text{其中 } C_{IN} = \frac{g_m}{2\pi f_T}, R_{IN} = \frac{h_{FE}}{g_m}$$

g_m 是调整管的跨导, f_T 是转折频率。在晶体管数据资料中给出了这两个参数数值。由于 R_{BE} 比 R_{IN} 大的多, 上述等式可简化为:

$$f_{POLE_IN} = \frac{1}{2\pi \times C_{IN} \times R_{IN}}$$

将 C_{IN} 和 R_{IN} 代入可得:

$$f_{POLE_IN} = \frac{f_T}{h_{FE}}$$

- 4) 接下来, 计算由线性稳压器的反馈电阻和FB_与AGND之间的电容(包括杂散电容)引入的极点:

$$f_{POLE_FB} = \frac{1}{2\pi \times C_{FB} \times (R_{UPPER} \parallel R_{LOWER})}$$

其中 C_{FB} 是FB_和AGND之间的电容, R_{UPPER} 是线性稳压器的反馈分压器的上端电阻, 而 R_{LOWER} 是分压器的下端电阻。

- 5) 接下来, 计算由输出电容的ESR所引入的零点:

$$f_{POLE_ESR} = \frac{1}{2\pi \times C_{OUT_LR} \times R_{ESR}}$$

其中 R_{ESR} 是 C_{OUT_LR} 的等效串联电阻。

为了确保稳定性, C_{OUT_LR} 应足够大, 以确保交越点远远超前于步骤2至5所计算出的极点和零点。步骤3和4得出的极点通常出现在几兆赫处, 采用陶瓷电容可确保ESR的零点也出现在几兆赫处。交越频率低于500kHz足以避开放大器延迟极点, 并且一般情况下能良好工作, 除非选择了不常用的元件, 或某些电容使其它极点或零点下移至低于1MHz。

TFT-LCD DC-DC转换器, 带有运算放大器

MAX1518B

应用信息

功率耗散

IC的最大功率耗散取决于管芯到环境的热阻和环境温度。热阻取决于IC封装、印制板覆铜面积、其他热源以及气流。

MAX1518B下部的裸露焊盘焊接到印刷板上面积为 1in^2 的覆铜区,在 $+70^\circ\text{C}$ 的环境温度下约能耗散 1.7W 的功率。更大的印刷板覆铜面积、更低的环境温度或者流通的气流可提高散热能力,而更小的覆铜区或更高的环境温度则会降低IC的散热能力。功耗主要来自升压调节器以及运算放大器所消耗的功率。

升压调节器

升压调节器的功耗大部分来自内部MOSFET、电感以及输出二极管。如果升压调节器的效率为90%,则内部MOSFET大约消耗3%至5%的功率,电感约消耗3%至4%的功率,输出二极管约消耗1%的功率。剩余1%至3%的功率消耗在输入、输出电容以及印刷板布线中。如果输入功率约为 5W ,则内部MOSFET消耗的功率约为 150mW 至 250mW 。

运算放大器

运算放大器消耗的功率取决于其输出电流,输出电压以及电源电压:

$$P_{D\text{SOURCE}} = I_{\text{OUT_}}(\text{SOURCE}) \times (V_{\text{SUP}} - V_{\text{OUT_}})$$

$$P_{D\text{SINK}} = I_{\text{OUT_}}(\text{SINK}) \times V_{\text{OUT_}}$$

其中 $I_{\text{OUT_}}(\text{SOURCE})$ 是运算放大器源出的电流, $I_{\text{OUT_}}(\text{SINK})$ 是运算放大器吸入的电流。

在电源电压为 13V ,输出电压为 6V ,输出源出电流为 30mA 的典型应用中,功耗为 180mW 。

印刷板布局和接地

良好的PCB布局对电路正确工作非常重要。按照以下准则可实现良好的PCB布局:

- 大电流环的面积最小化,将电感、输出二极管以及输出电容紧靠输入电容和LX以及PGND引脚放置。大电流输入环从输入电容正极开始,至电感,然后到IC的LX引脚,流出PGND,最后返回到输入电容的负极。大电流输出环从输入电容的正极开始,至电感,然后到

输出二极管(D1),再到输出电容的正极,最后通过输出电容和输入电容接地端返回。应采用短且宽的引线连接这些环路中的元件。在大电流通路上应避免使用过孔。如果过孔不能避免,应采用多个并行过孔以降低电阻和电感。

- 采用一个功率接地岛(PGND)连接输入和输出电容接地端、PGND引脚,以及所有电荷泵元件。采用尽可能短而宽的引线或一个小的地平面连接所有这些元件的接地端。采用尽量宽的功率地线可提高效率并降低输出电压纹波和噪声尖峰。用一个模拟地平面(AGND)连接AGND引脚、所有反馈分压器接地端、运算放大器分压器接地端、COMP和DEL电容接地端,以及器件背面的裸露焊盘。通过直接连接PGND引脚和背面的裸露焊盘,实现AGND和PGND岛的连接。除此之外,这两个分离的地平面之间不要再有任何其他连接。
- 所有反馈分压器的电阻应尽可能靠近相应的反馈引脚放置。分压器中心抽头引线应尽量短。如果电阻放置较远,较长FB引线会成为拾取开关噪声的天线。需要特别注意的是,所有反馈引线应避免靠近LX或其他电荷泵的开关节点。
- IN引脚和REF引脚的旁路电容应尽可能靠近器件。IN旁路电容的接地应采用宽引线直接接至AGND引脚。
- 为获得最佳瞬态响应,输出电容至负载的引线要尽量短且宽。
- 尽可能减小LX节点的尺寸,同时要足够宽而短。LX节点应远离反馈点(FB,FBP和FBN)以及模拟地。如有必要,可以用DC线对其屏蔽。

MAX1518B评估板给出了一个正确的电路板布局实例,可作为设计参考。

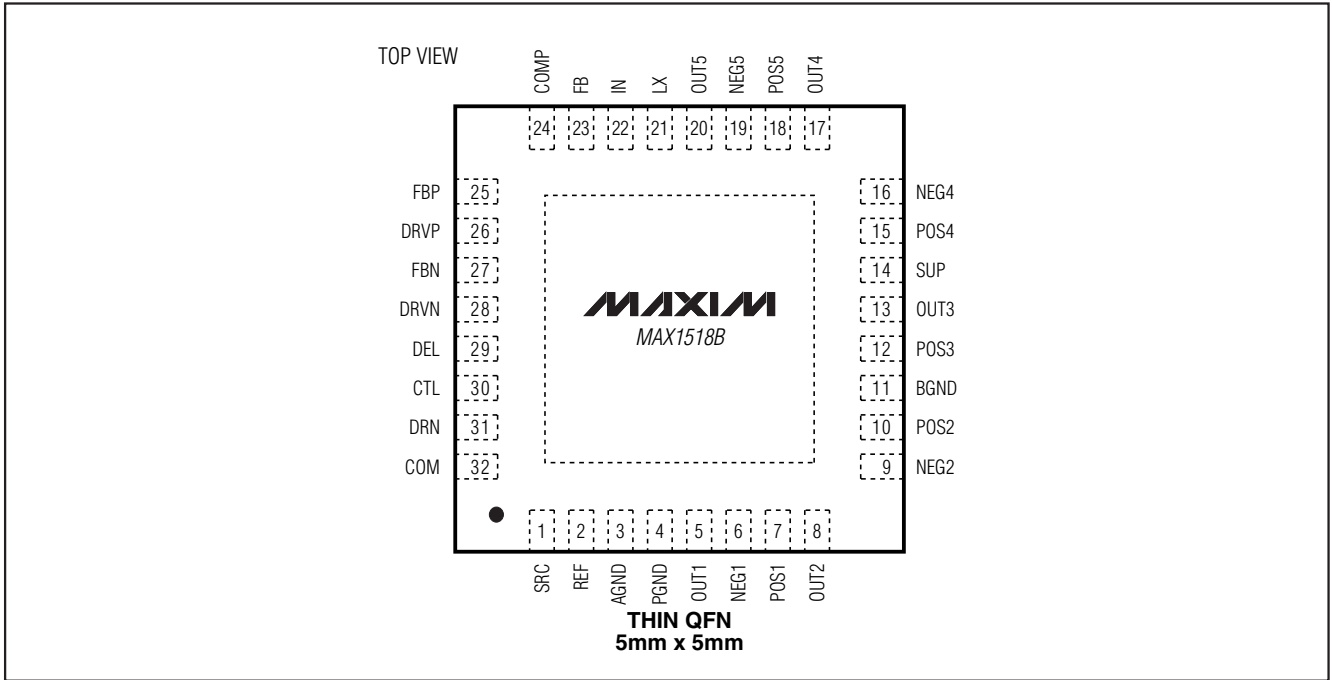
芯片信息

TRANSISTOR COUNT: 4608

PROCESS: BiCMOS

TFT-LCD DC-DC转换器, 带有运算放大器

引脚配置

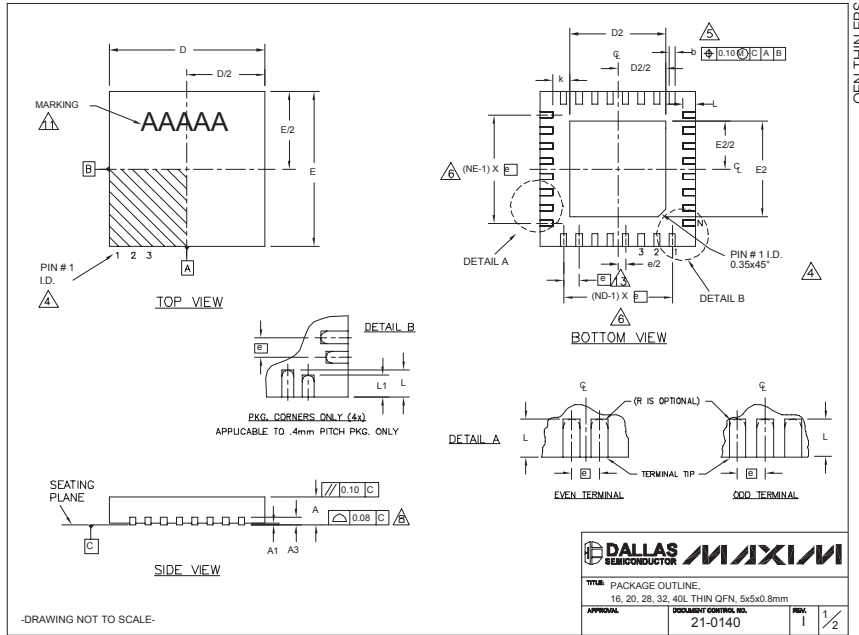


TFT-LCD DC-DC转换器, 带有运算放大器

封装信息

MAX1518B

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages.)



COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			----		

EXPOSED PAD VARIATIONS												
PKG. CODES	D2			E2			L	DOWN BONDS ALLOWED				
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			±0.15			
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T1655-3	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES				
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES				
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES				
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO				
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES				
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES				
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T3255-5	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES				

**SEE COMMON DIMENSIONS TABLE

DALLAS SEMICONDUCTOR MAXIM

TITLE: PACKAGE OUTLINE
16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm

APPROVAL: 21-0140

REV: 1 1/2

-DRAWING NOT TO SCALE-

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25mm AND 0.30mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3 AND T2855-8.
- WARPAGE SHALL NOT EXCEED 0.10mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600 _____ 25