

可提供评估板

MAXIM

6A、2MHz、降压型调节器，  
内置开关

MAX15039

## 概述

MAX15039是一款高效开关调节器，输出电压范围为0.6V至 $V_{IN}$ 的90%，可提供高达6A的负载电流。器件工作电压为2.9V至5.5V，非常适合负载点和后续稳压应用。在整个负载、输入电压和温度变化范围内，器件输出电压总误差低于 $\pm 1\%$ 。

MAX15039采用固定频率PWM工作模式，开关频率可通过外部电阻设置在500kHz至2MHz范围。MAX15039提供可选的跳脉冲模式工作，以提高轻载效率。高工作频率允许全陶瓷电容设计，同时也允许采用小尺寸外部元件。

片内低导通电阻nMOS开关保证在较重负载下提供高效率，并使电感值最小。相对于分立元件方案，该器件的电路布局要简单得多。简单的电路布局和引脚配置保证器件在新设计中的一次通过率。

MAX15039内部集成了宽带(28MHz)电压误差放大器。电压模式控制结构和误差放大器允许使用III类补偿方案，使环路最大带宽达到开关频率的20%。较宽的环路带宽能够保证快速瞬态响应，从而减小所需的输出电容，允许全陶瓷电容设计。

MAX15039具有两个三态逻辑输入，用于选择9种不同的输出电压。这些预设输出电压为客户提供 $\pm 1\%$ 的输出电压精度，无需使用昂贵的0.1%精密电阻。另外，可以通过连接在反馈端的两个外部电阻，配合0.6V内部基准或REFIN输入端施加的外部基准，将输出电压设置到用户需要的任何数值。MAX15039通过外部电容编程软启动时间，以减少输入浪涌电流。

## 应用

服务器电源  
POL  
ASIC/CPU/DSP核与I/O供电  
DDR电源  
基站电源  
电信与网络电源  
RAID控制电源

引脚配置在数据资料的最后给出。

MAXIM

## 特性

- ◆ 内置 $26m\Omega$   $R_{DS(ON)}$ 高边和 $20m\Omega$   $R_{DS(ON)}$ 低边MOSFET
- ◆ 整个温度范围内可支持6A连续电流输出
- ◆ 在整个负载、输入电压和温度范围内提供 $\pm 1\%$ 的输出精度
- ◆ 工作于2.9V至5.5V  $V_{IN}$ 电压
- ◆ 输出电压在0.6V至 $(0.9 \times V_{IN})$ 之间可调
- ◆ 软启动抑制输入浪涌电流
- ◆ 500kHz至2MHz可调开关频率
- ◆ 能够使用陶瓷、聚合物以及电解输出电容
- ◆ 9种可选择预设电压以及可调输出电压  
0.6V、0.7V、0.8V、1.0V、1.2V、1.5V、1.8V、2.0V、2.5V或可调
- ◆ 单调上升支持安全启动进入预偏置输出状态
- ◆ 可选择强制PWM或用于轻载的跳脉冲模式
- ◆ 过流和过热保护
- ◆ 输出具有吸入/源出电流能力，逐周期保护
- ◆ 漏极开路电源就绪输出
- ◆ 24引脚、4mm x 4mm薄型QFN无铅封装

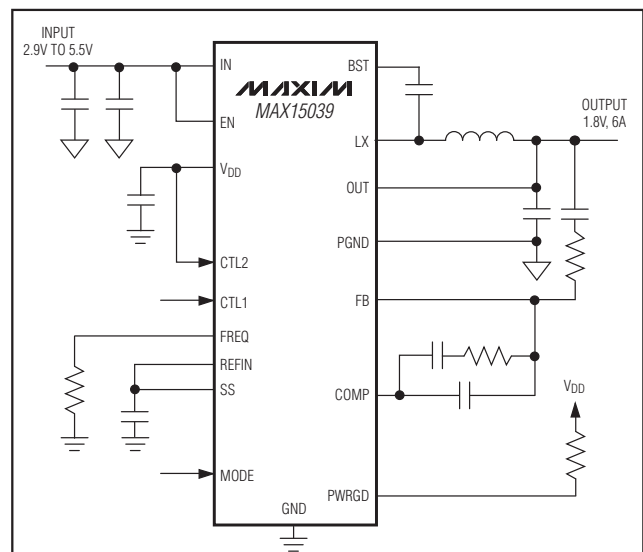
## 订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX15039ETG+	-40°C to +85°C	24 Thin QFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。

\*EP = 裸焊盘。

## 典型工作电路



# 6A、2MHz、降压型调节器， 内置开关

## ABSOLUTE MAXIMUM RATINGS

IN, PWRGD to GND	-0.3V to +6V
V <sub>DD</sub> to GND	-0.3V to the lower of +4V or (V <sub>IN</sub> + 0.3V)
COMP, FB, MODE, REFIN, CTL1, CTL2, SS, FREQ to GND	-0.3V to (V <sub>DD</sub> + 0.3V)
OUT, EN to GND	-0.3V to +6V
BST to LX	-0.3V to +6V
BST to GND	-0.3V to +12V
PGND to GND	-0.3V to +0.3V
LX to PGND	-0.3V to the lower of +6V or (V <sub>IN</sub> + 0.3V)
LX to PGND	-1V to the lower of +6V or (V <sub>IN</sub> + 1V) for 50ns
I <sub>L</sub> (RMS) (Note 1)	6A

V <sub>DD</sub> Output Short-Circuit Duration	Continuous
Converter Output Short-Circuit Duration	Continuous
Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
24-Pin TQFN (derate 27.8mW/°C above +70°C)	2222mW
Thermal Resistance (Note 2)	
θ <sub>JA</sub>	36°C/W
θ <sub>JC</sub>	6°C/W
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C
Soldering Temperature (reflow)	+260°C

**Note 1:** LX has internal clamp diodes to PGND and IN. Applications that forward bias these diodes should take care not to exceed the IC's package power dissipation limits.

**Note 2:** Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to [china.maxim-ic.com/thermal-tutorial](http://china.maxim-ic.com/thermal-tutorial).

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>IN</sub> = V<sub>EN</sub> = 5V, C<sub>VDD</sub> = 2.2μF, T<sub>A</sub> = T<sub>J</sub> = -40°C to +85°C, typical values are at T<sub>A</sub> = +25°C, circuit of Figure 1, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
<b>IN</b>						
IN Voltage Range			2.9		5.5	V
IN Supply Current	f <sub>S</sub> = 1MHz, no load	V <sub>IN</sub> = 3.3V		4.9	8	mA
		V <sub>IN</sub> = 5V		5.2	8.5	
Total Shutdown Current from IN	V <sub>IN</sub> = 5V, V <sub>EN</sub> = 0V			10	20	μA
	V <sub>IN</sub> = V <sub>DD</sub> = 3.3V, V <sub>EN</sub> = 0V			45		
<b>3.3V LDO (V<sub>DD</sub>)</b>						
V <sub>DD</sub> Undervoltage Lockout Threshold	LX starts/stops switching	V <sub>DD</sub> rising		2.6	2.8	V
		V <sub>DD</sub> falling	2.35	2.55		
		Minimum glitch-width rejection		10		μs
V <sub>DD</sub> Output Voltage	V <sub>IN</sub> = 5V, I <sub>VDD</sub> = 0 to 10mA		3.1	3.3	3.5	V
V <sub>DD</sub> Dropout	V <sub>IN</sub> = 2.9V, I <sub>VDD</sub> = 10mA				0.08	V
V <sub>DD</sub> Current Limit	V <sub>IN</sub> = 5V, V <sub>DD</sub> = 0V		25	40		mA
<b>BST</b>						
BST Supply Current	V <sub>BST</sub> = V <sub>IN</sub> = 5V, V <sub>LX</sub> = 0 or 5V, V <sub>EN</sub> = 0V			0.025		μA
<b>PWM COMPARATOR</b>						
PWM Comparator Propagation Delay	10mV overdrive			20		ns
PWM Peak-to-Peak Ramp Amplitude				1		V
PWM Valley Amplitude				0.8		V

# 6A、2MHz、降压型调节器， 内置开关

MAX15039

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = V_{EN} = 5V$ ,  $C_{VDD} = 2.2\mu F$ ,  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , typical values are at  $T_A = +25^\circ C$ , circuit of Figure 1, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
<b>ERROR AMPLIFIER</b>						
COMP Clamp Voltage, High	$V_{IN} = 2.9V$ to $5V$ , $V_{FB} = 0.5V$ , $V_{REFIN} = 0.6V$			2		V
COMP Clamp Voltage, Low	$V_{IN} = 2.9V$ to $5V$ , $V_{FB} = 0.7V$ , $V_{REFIN} = 0.6V$			0.7		V
COMP Slew Rate	$V_{FB}$ step from $0.5V$ to $0.7V$ in $10ns$			1.6		V/ $\mu s$
COMP Shutdown Resistance	From COMP to GND, $V_{IN} = 3.3V$ , $V_{COMP} = 100mV$ , $V_{EN} = V_{SS} = 0V$			6		$\Omega$
Internally Preset Output Voltage Accuracy	$V_{REFIN} = V_{SS}$ , MODE = GND		-1		+1	%
FB Set-Point Value	CTL1 = CTL2 = GND, MODE = GND		0.594	0.6	0.606	V
FB to OUT Resistor	All VID settings except CTL1 = CTL2 = GND		5.5	8	10.5	k $\Omega$
Open-Loop Voltage Gain				115		dB
Error-Amplifier Unity-Gain Bandwidth				28		MHz
Error-Amplifier and REFIN Common-Mode Input Range	$V_{DD} = 2.9V$ to $3.5V$		0		$V_{DD} - 2$	V
Error-Amplifier Maximum Output Current	$V_{COMP} = 1V$ , $V_{REFIN} = 0.6V$	$V_{FB} = 0.7V$ , sinking	1			mA
		$V_{FB} = 0.5V$ , sourcing	-1			
FB Input Bias Current	CTL1 = CTL2 = GND			-125		nA
<b>CTL_</b>						
CTL_ Input Bias Current	$V_{CTL\_} = 0V$			-7.2		$\mu A$
	$V_{CTL\_} = V_{DD}$			7.2		
CTL_ Input Threshold	Low, falling			0.8		V
	Open			$V_{DD}/2$		
	High, rising			$V_{DD} - 0.8$		
Hysteresis	All VID transitions			50		mV
<b>REFIN</b>						
REFIN Input Bias Current	$V_{REFIN} = 0.6V$			-185		nA
REFIN Offset Voltage	$V_{REFIN} = 0.9V$ , FB shorted to COMP		-4.5		+4.5	mV
<b>LX (All Pins Combined)</b>						
LX On-Resistance, High Side	$I_{LX} = -2A$	$V_{IN} = V_{BST} - V_{LX} = 3.3V$		35		m $\Omega$
		$V_{IN} = V_{BST} - V_{LX} = 5V$		26	45	
LX On-Resistance, Low Side	$I_{LX} = 2A$	$V_{IN} = 3.3V$		25		m $\Omega$
		$V_{IN} = 5V$		20	35	
LX Current-Limit Threshold	High-side sourcing		9	11		A
	Low-side sinking			11		
	Zero-crossing current threshold, MODE = $V_{DD}$			0.2		
LX Leakage Current	$V_{IN} = 5V$ , $V_{EN} = 0V$		$V_{LX} = 0V$		-0.01	$\mu A$
			$V_{LX} = 5V$		-0.01	

# 6A、2MHz、降压型调节器， 内置开关

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = V_{EN} = 5V$ ,  $C_{VDD} = 2.2\mu F$ ,  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , typical values are at  $T_A = +25^\circ C$ , circuit of Figure 1, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
LX Switching Frequency	$V_{IN} = 2.9V$ to $5.5V$	$R_{FREQ} = 49.9k\Omega$	0.9	1	1.1	MHz
		$R_{FREQ} = 23.6k\Omega$	1.8	2	2.2	
Switching Frequency Range		500		2000	kHz	
LX Minimum Off-Time				78	ns	
LX Maximum Duty Cycle	$R_{FREQ} = 49.9k\Omega$	92	95		%	
LX Minimum Duty Cycle	$R_{FREQ} = 49.9k\Omega$		5	15	%	
Average Short-Circuit IN Supply Current	OUT connected to GND, $V_{IN} = 5V$		0.35		A	
RMS LX Output Current		6			A	
<b>ENABLE</b>						
EN Input Logic-Low Threshold	EN falling			0.9	V	
EN Input Logic-High Threshold	EN rising	1.5			V	
EN Input Current	$V_{EN} = 0$ or $5V$ , $V_{IN} = 5V$		0.01		$\mu A$	
<b>MODE</b>						
MODE Input-Logic Threshold	Logic-low, falling		26		% $V_{DD}$	
	Logic $V_{DD}/2$ or open, rising		50			
	Logic-high, rising		74			
MODE Input-Logic Hysteresis	MODE falling		5		% $V_{DD}$	
MODE Input Bias Current	MODE = GND		-5		$\mu A$	
	MODE = $V_{DD}$		5			
<b>SS</b>						
SS Current	$V_{SS} = 0.45V$ , $V_{REFIN} = 0.6V$ , sourcing	6.7	8	9.3	$\mu A$	
<b>THERMAL SHUTDOWN</b>						
Thermal-Shutdown Threshold	Rising		165		$^\circ C$	
Thermal-Shutdown Hysteresis			25		$^\circ C$	
<b>POWER GOOD (PWRGD)</b>						
Power-Good Threshold Voltage	$V_{FB}$ falling, $V_{REFIN} = 0.6V$	88	90	92	% $V_{REFIN}$	
	$V_{FB}$ rising, $V_{REFIN} = 0.6V$		92.5			
Power-Good Edge Deglitch	$V_{FB}$ rising or falling		48		Clock Cycles	
PWRGD Output-Voltage Low	$I_{PWRGD} = 4mA$		0.03	0.1	V	
PWRGD Leakage Current	$V_{IN} = V_{PWRGD} = 5V$ , $V_{FB} = 0.7V$ , $V_{REFIN} = 0.6V$		0.01		$\mu A$	
<b>HICCUP OVERCURRENT LIMIT</b>						
Current-Limit Startup Blanking			112		Clock Cycles	
Autoretry Restart Time			896		Clock Cycles	

# 6A、2MHz、降压型调节器， 内置开关

MAX15039

## ELECTRICAL CHARACTERISTICS (continued)

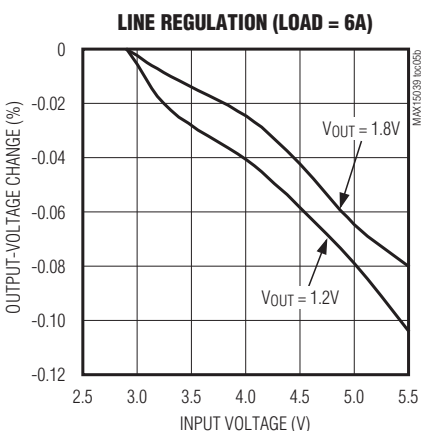
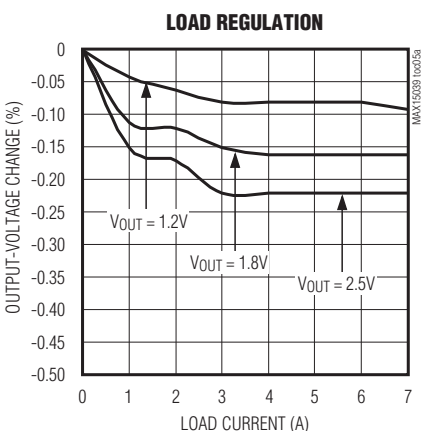
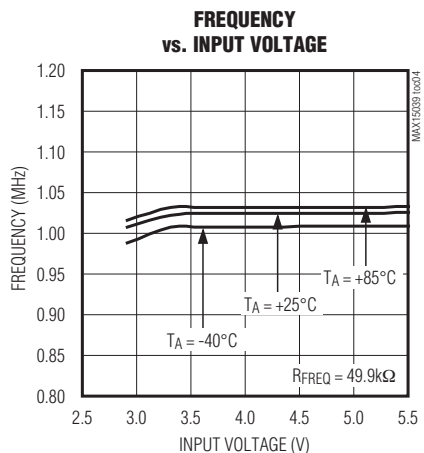
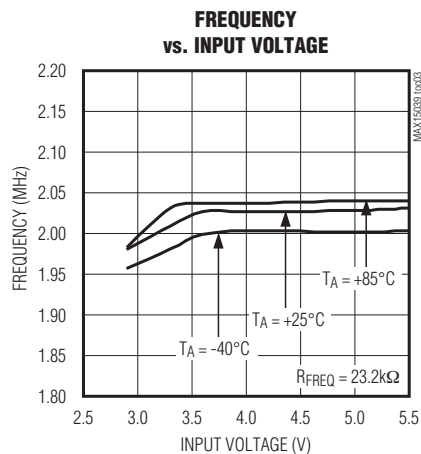
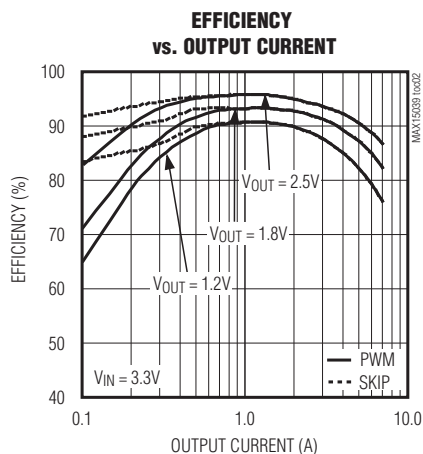
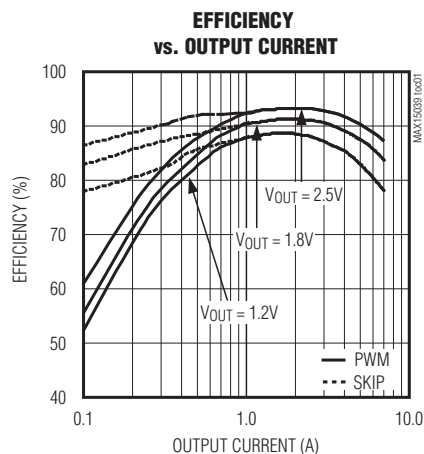
( $V_{IN} = V_{EN} = 5V$ ,  $C_{VDD} = 2.2\mu F$ ,  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , typical values are at  $T_A = +25^\circ C$ , circuit of Figure 1, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
FB Hiccup Threshold	$V_{FB}$ falling		70		% $V_{REFIN}$
Hiccup Threshold Blanking Time	$V_{FB}$ falling		28		$\mu s$

**Note 3:** Specifications are 100% production tested at  $T_A = +25^\circ C$ . Limits over the operating temperature range are guaranteed by design.

### 典型工作特性

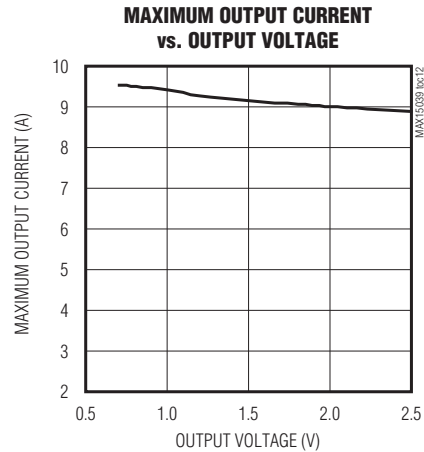
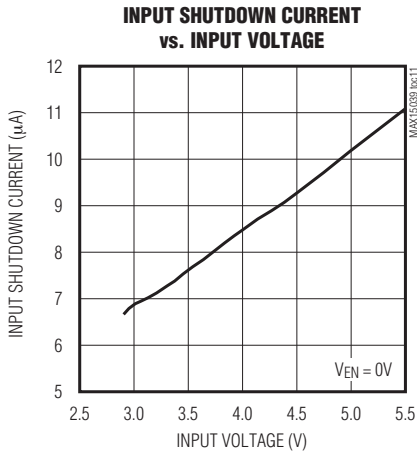
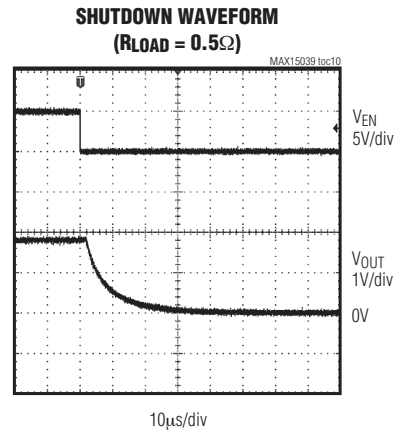
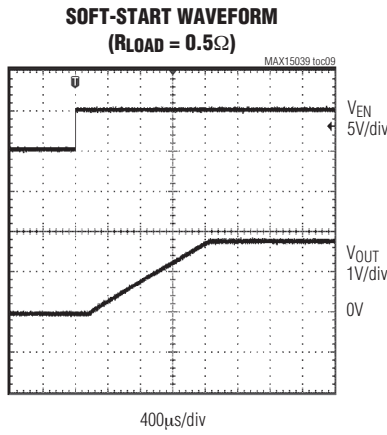
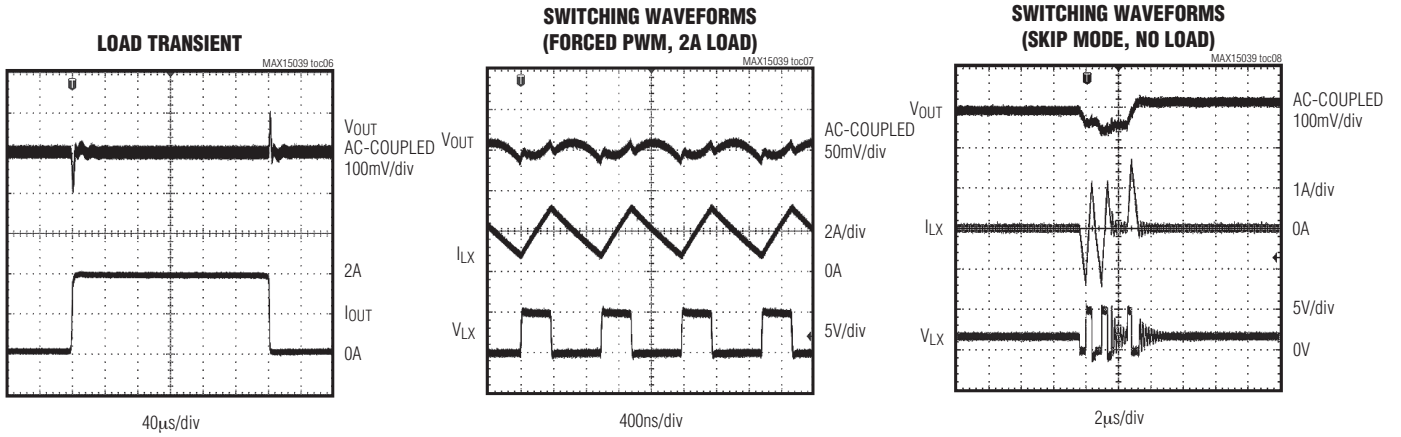
(Typical values are  $V_{IN} = V_{EN} = 5V$ ,  $V_{OUT} = 1.8V$ ,  $R_{FREQ} = 49.9k\Omega$ ,  $I_{OUT} = 6A$ ,  $T_A = +25^\circ C$ , circuit of Figure 1, unless otherwise noted.)



# 6A、2MHz、降压型调节器， 内置开关

典型工作特性(续)

(Typical values are  $V_{IN} = V_{EN} = 5V$ ,  $V_{OUT} = 1.8V$ ,  $R_{FREQ} = 49.9k\Omega$ ,  $I_{OUT} = 6A$ ,  $T_A = +25^\circ C$ , circuit of Figure 1, unless otherwise noted.)

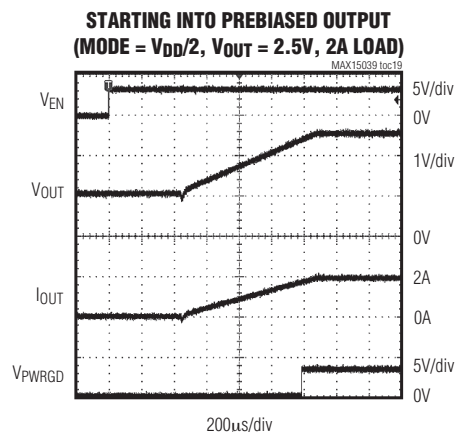
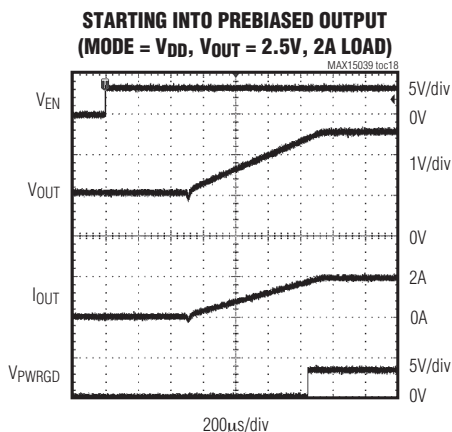
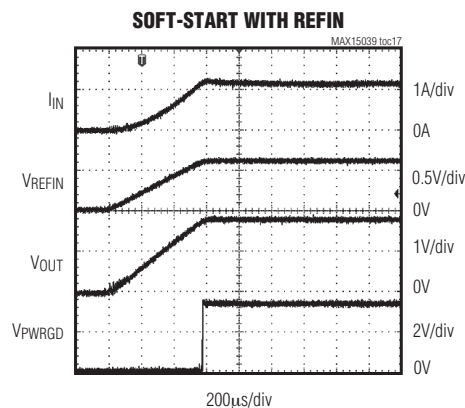
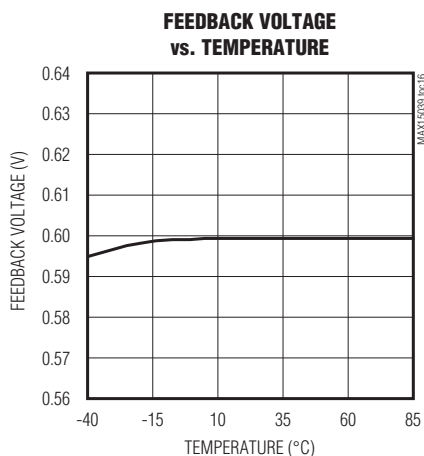
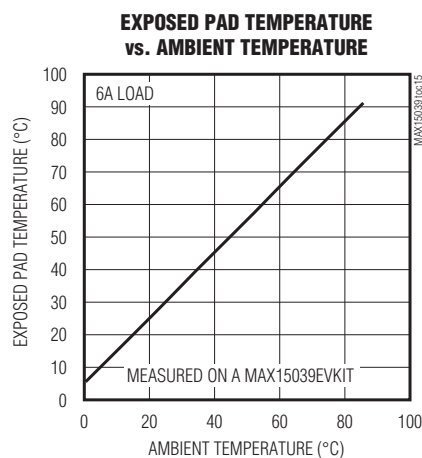
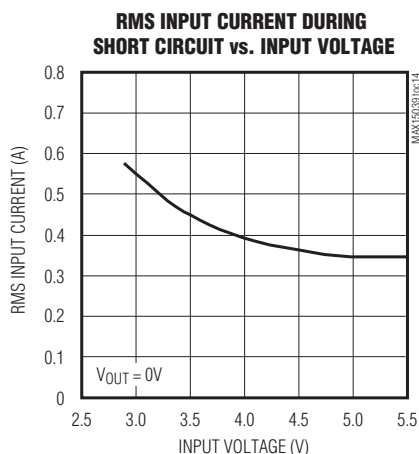
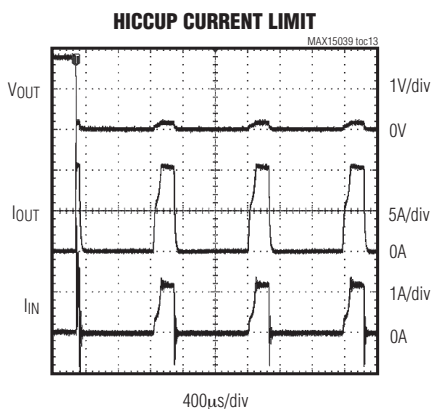


# 6A、2MHz、降压型调节器， 内置开关

典型工作特性(续)

(Typical values are  $V_{IN} = V_{EN} = 5V$ ,  $V_{OUT} = 1.8V$ ,  $R_{FREQ} = 49.9k\Omega$ ,  $I_{OUT} = 6A$ ,  $T_A = +25^\circ C$ , circuit of Figure 1, unless otherwise noted.)

MAX15039

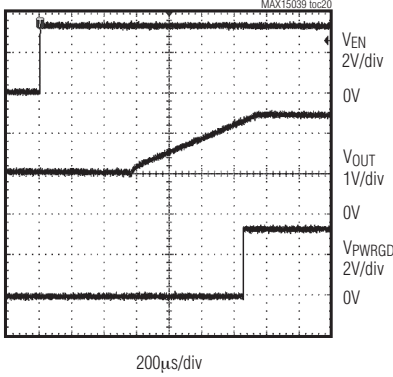


# 6A、2MHz、降压型调节器， 内置开关

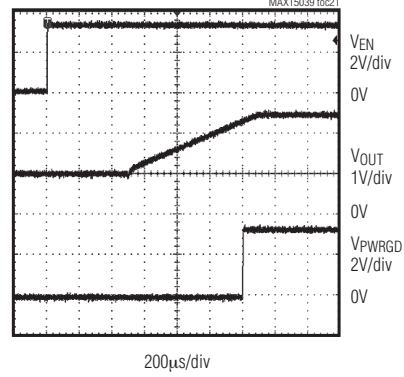
典型工作特性(续)

(Typical values are  $V_{IN} = V_{EN} = 5V$ ,  $V_{OUT} = 1.8V$ ,  $R_{FREQ} = 49.9k\Omega$ ,  $I_{OUT} = 6A$ ,  $T_A = +25^\circ C$ , circuit of Figure 1, unless otherwise noted.)

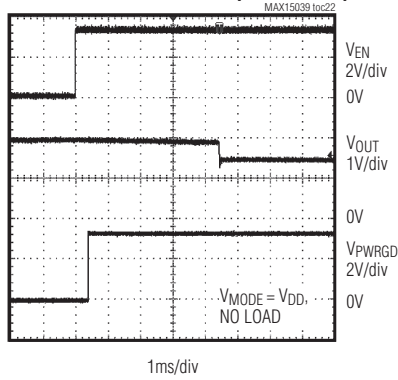
**STARTING INTO PREBIASED OUTPUT  
(MODE =  $V_{DD}$ ,  $V_{OUT} = 2.5V$ , NO LOAD)**



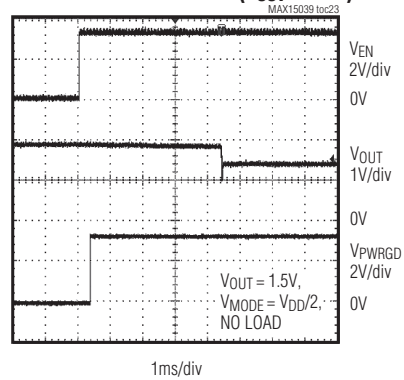
**STARTING INTO PREBIASED OUTPUT  
(MODE =  $V_{DD}/2$ ,  $V_{OUT} = 2.5V$ , NO LOAD)**



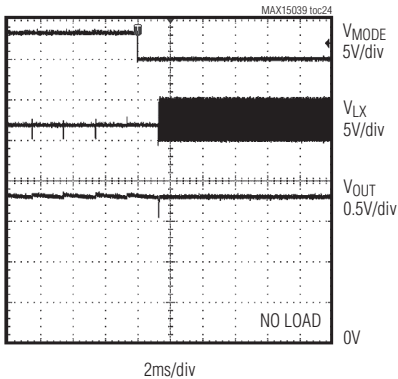
**STARTING INTO PREBIASED OUTPUT  
ABOVE NOMINAL SET POINT ( $V_{OUT} = 1.5V$ )**



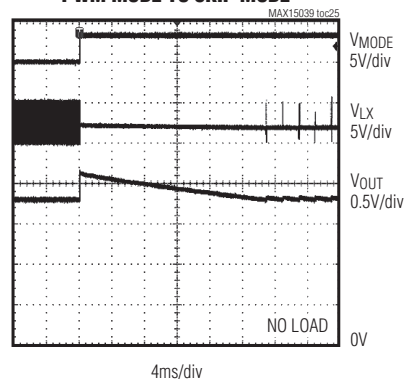
**STARTING INTO PREBIASED OUTPUT  
ABOVE NOMINAL SET POINT ( $V_{OUT} = 1.5V$ )**



**TRANSITION FROM SKIP MODE  
TO FORCED PWM MODE**



**TRANSITION FROM FORCED  
PWM MODE TO SKIP MODE**





# 6A、2MHz、降压型调节器， 内置开关

引脚说明

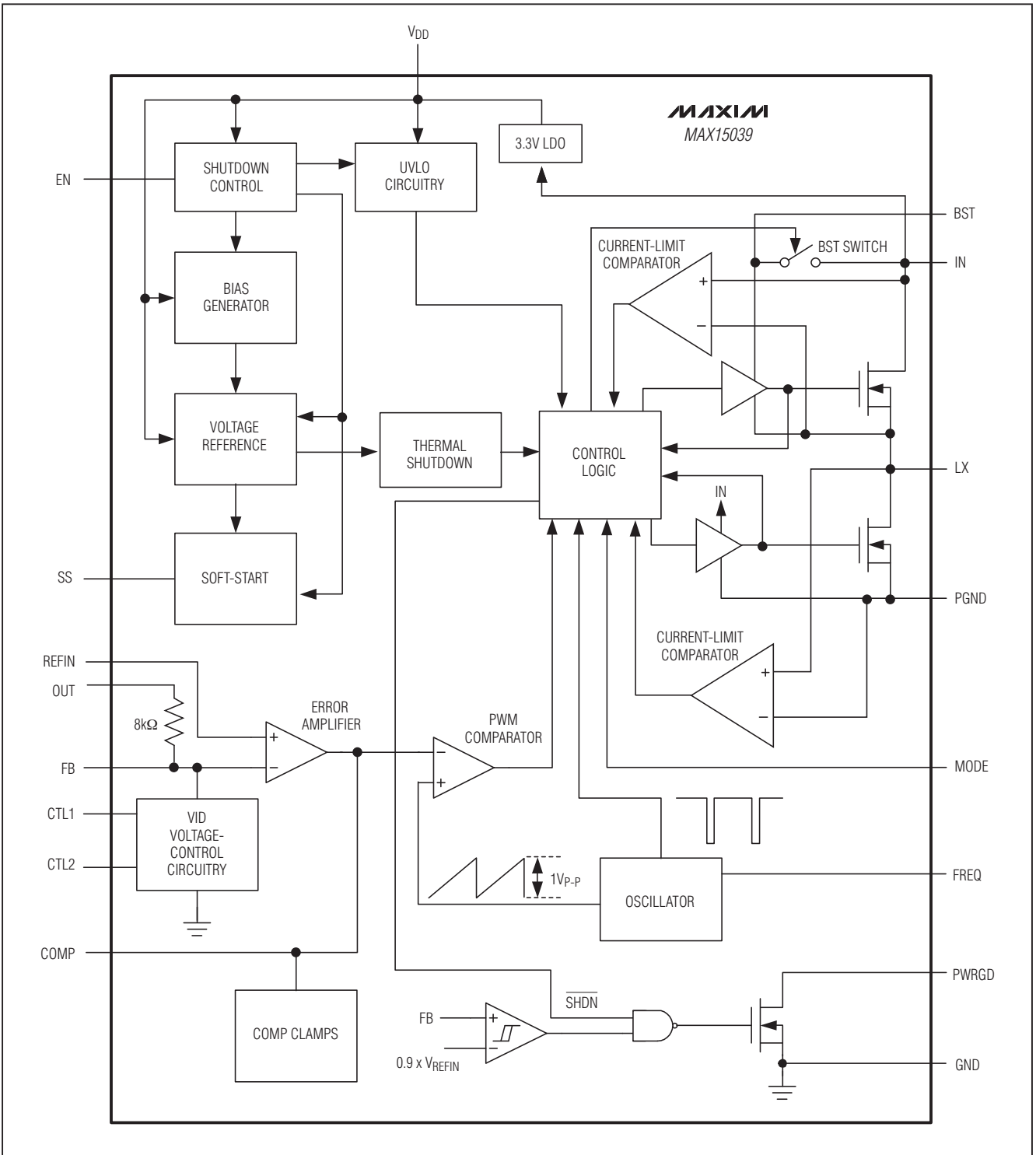
MAX15039

引脚	名称	功能
1	MODE	功能模式选择输入。更多信息，参见模式选择部分。
2	V <sub>DD</sub>	3.3V LDO输出。内部模拟核电压的电源输入。在V <sub>DD</sub> 至GND之间连接一个至少2.2μF的低ESR陶瓷电容。
3	CTL1	预设输出电压选择输入。CTL1和CTL2选择9种不同的预设输出电压。预设输出电压可参见表1和设置输出电压(CTL1、CTL2)部分。
4	CTL2	
5	REFIN	外部基准输入。连接REFIN至SS时，使用内部0.6V基准。连接REFIN至外部基准电压，调节FB稳定在REFIN电压。IC处于关断/打嗝模式时，REFIN内部拉至GND。
6	SS	软启动输入。在SS和GND之间连接一个电容，以设置启动时间。该电容最小取值1nF。有关设置软启动时间的详细信息，请参考软启动和REFIN部分。
7	GND	模拟地连接。在靠近输入旁路电容返回端处将GND和PGND单点连接起来。
8	COMP	电压误差放大器的输出。在COMP至FB和OUT之间连接必要的补偿网络。IC处于关断/打嗝模式时，COMP内部拉至GND。
9	FB	反馈输入。将FB连接至输出和GND之间外部电阻分压器的中心抽头，输出电压可设置到0.6V至(90% × V <sub>IN</sub> )范围内。用CTL1和CTL2选择9种不同的预设输出电压时，在FB至输出之间连接RC网络。
10	OUT	输出电压检测，连接至输出。使用外部电阻分压器时，将OUT悬空。
11	FREQ	振荡器频率选择。在FREQ和GND之间连接一个电阻，用于选择开关频率。参见频率选择(FREQ)部分。
12	PWRGD	漏极开路、电源就绪输出。当V <sub>FB</sub> 上升至超出V <sub>REFIN</sub> 的92.5% (典型值)并且V <sub>REFIN</sub> 大于0.54V时，PWRGD为高阻态。当V <sub>FB</sub> 跌落至低于V <sub>REFIN</sub> 的90% (典型值)或V <sub>REFIN</sub> 小于0.54V时，PWRGD内部拉至低电平。IC处于关断模式、V <sub>DD</sub> 低于内部UVLO门限或者IC处于热关断模式时，PWRGD被内部拉低。
13	BST	高边MOSFET驱动器电源。通过一个pMOS开关内部连接至IN。采用一个0.1μF电容旁路BST至LX。
14, 15, 16	LX	电感连接，所有LX引脚均在内部连接在一起。连接所有LX引脚至输出电感的开关侧。IC处于关断模式时，LX为高阻态。
17-20	PGND	功率地，从外部连接所有PGND引脚至功率地平面。在靠近IC位置处将所有PGND引脚连接在一起。
21, 22, 23	IN	电源输入。输入电源范围为2.9V至5.5V。采用一个22μF陶瓷电容将IN旁路至PGND。
24	EN	使能输入，该逻辑输入用于使能/禁止MAX15039。
—	EP	裸焊盘。将EP连接至与PGND相连的大面积接地层，以改善散热。不能将EP作为器件的唯一接地连接点。

# 6A、2MHz、降压型调节器， 内置开关

MAX15039

方框图



## 6A、2MHz、降压型调节器， 内置开关

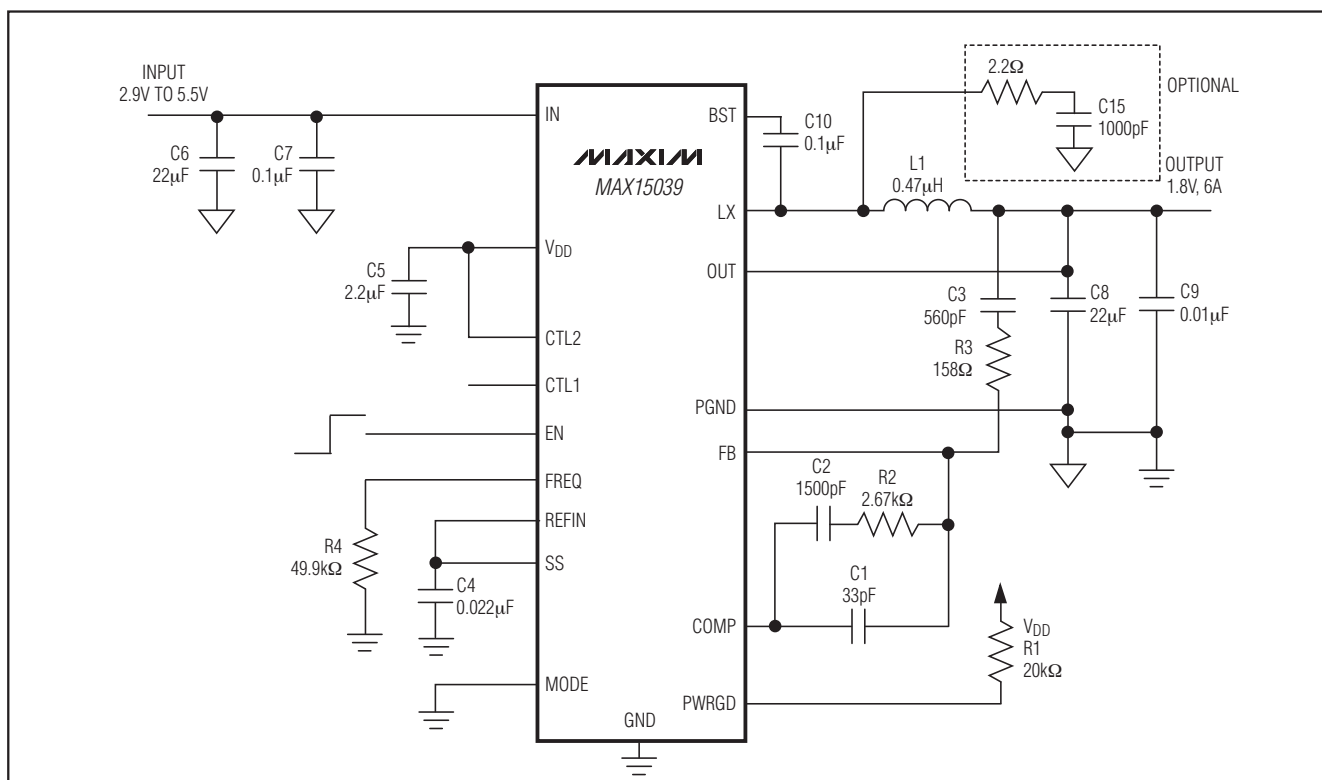


图1. 典型应用电路：1MHz、 $V_{IN} = 2.9V$ 至 $5.5V$ 、 $V_{OUT} = 1.8V$ 时的全陶瓷电容设计

### 详细说明

MAX15039为高效率、电压模式开关调节器，具有6A的输出电流能力。MAX15039工作在2.9V至5.5V输入电源范围内，可以提供0.6V至 $0.9 \times V_{IN}$ 的输出电压，非常适合负载点应用。在整个负载、输入电压和温度变化范围内，器件输出电压精度优于 $\pm 1\%$ 。

MAX15039具有较宽的开关频率范围，可以实现全陶瓷电容设计以及快速瞬态响应(参见图1)。高开关频率允许采用小尺寸外部元件。MAX15039采用小型(4mm x 4mm)、无铅、24引脚薄型QFN封装。REFIN使MAX15039可理想用于DDR和跟踪电源。高边和低边开关采用内部低 $R_{DS(ON)}$ (低边n沟道MOSFET 20mΩ；高边n沟道MOSFET 26mΩ)的MOSFET，可以在重载和高开关频率下保持高效率。

MAX15039采用电压模式控制结构，带有宽带(28MHz)误差放大器。电压模式控制结构允许高达2MHz的开关频率，减小了电路板面积。电压误差运算放大器采用III型补偿方案，充分利用高开关频率的带宽，以获得快速瞬态响应。可调节的软启动时间可以灵活设置，减小了输入启动浪涌电流。当 $V_{FB}$ 达到 $V_{REFIN}$ 的92.5%并且 $V_{REFIN}$ 大于0.54V时，电源就绪(PWRGD)开漏输出变为高电平。

MAX15039有3种工作模式可供选择：标准PWM模式、从预偏置输出单调启动的PWM模式或从预偏置输出单调启动的跳脉冲模式。

# 6A、2MHz、降压型调节器， 内置开关

## 控制器功能

控制器逻辑电路为中央处理器，用来决定不同输入电压、负载和温度条件下高边MOSFET的占空比。正常工作模式下，电流限制和温度保护未触发，控制器逻辑电路接收PWM比较器的输出，产生高边和低边MOSFET的驱动信号。先断后合逻辑和自举电容充电的时序受控于控制器逻辑电路。电压误差放大器产生的误差信号与振荡器产生的斜坡信号通过PWM比较器进行比较，由此产生所需的PWM信号。高边开关在振荡器周期的开始阶段导通，当斜坡电压超过 $V_{COMP}$ 信号电压或者超出限流门限时关断。随后，在振荡器的剩余周期内，低边开关保持导通。

## 电流限制

内部高边MOSFET具有11A (典型值)峰值电流门限。当从LX流出的电流超出此门限时，高边MOSFET关闭，同时打开同步整流器。同步整流器一直保持开启状态，直到电感电流低于低边开关限流门限。这样将降低占空比并降低输出电压，直至不再超出电流门限。MAX15039采用打嗝模式，避免输出短路时芯片过热。

限流期间，如果 $V_{FB}$ 低于 $V_{REFIN} \times 70\%$ 并且低于该电平的时间超过 $12\mu s$ 时，MAX15039进入打嗝模式。高边MOSFET和同步整流器被关断，同时COMP和REFIN被内部拉低。如果REFIN和SS连接在一起，那么这两个引脚均被拉低。器件保持该状态896个时钟周期，随后在112个时钟周期内尝试重启。如果导致限流的故障被清除，器件恢复正常工作模式。否则，器件再次进入打嗝模式。

## 软启动和REFIN

MAX15039利用可编程的软启动功能来限制启动过程中的浪涌电流。 $8\mu A$  (典型值)电流源对连接在SS的外部电容进行充电。软启动时间由连接在SS至GND之间的外部电容调节。所需电容由下式决定：

$$C = \frac{8\mu A \times t_{SS}}{0.6V}$$

其中， $t_{SS}$ 为所需的软启动时间，单位为秒。MAX15039还可以外接基准输入(REFIN)。IC通过调节FB，使其稳定在REFIN电压上。采用外部基准时，内部软启动无效。图2所示为采用外部基准时，实现软启动的方法。连接REFIN至SS，以使用内部0.6V基准。SS上电容最小取值1nF。

## 欠压锁定(UVLO)

若 $V_{DD}$ 降低至2.55V (典型值)以下时，UVLO电路将禁止开关动作。一旦 $V_{DD}$ 上升至2.6V (典型值)以上，UVLO将解除，再次开始软启动过程。内置50mV滞回，用于抑制脉冲干扰。

## BST

高边、n沟道开关的栅极驱动电压由飞电容升压电路产生。当低边MOSFET导通时，连接在BST引脚和LX引脚之间的这个电容由 $V_{IN}$ 电源充电。当低边MOSFET关断，将飞电容上的电压叠加到LX端电压，为内部高边MOSFET提供必需的导通电压。

## 频率选择(FREQ)

开关频率可由一个电阻在500kHz至2MHz范围内进行编程设定。利用连接在FREQ和GND之间的电阻( $R_{FREQ}$ )来设置IC的开关频率。 $R_{FREQ}$ 计算方式如下：

$$R_{FREQ} = \frac{50k\Omega}{0.95\mu s} \times \left( \frac{1}{f_s} - 0.05\mu s \right)$$

其中， $f_s$ 为所期望的开关频率，单位为赫兹。

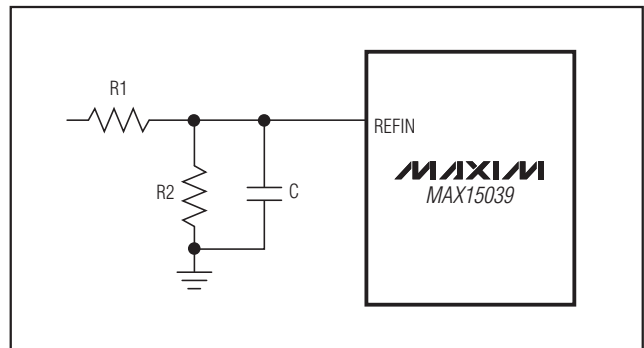


图2. 采用外部基准时，典型的软启动实现方法

## 6A、2MHz、降压型调节器， 内置开关

### 电源就绪输出(PWRGD)

PWRGD为开漏输出， $V_{FB}$ 超出 $0.925 \times V_{REFIN}$ 并且 $V_{REFIN}$ 大于 $0.54V$ 且持续至少48个时钟周期时变为高阻态。 $V_{FB}$ 低于 $V_{REFIN}$ 的90%并且 $V_{REFIN}$ 小于 $0.54V$ 时并且持续至少48个时钟周期时，PWRGD拉至低电平。当IC处于关断模式、 $V_{DD}$ 低于内部UVLO门限或者IC处于热关断模式时，PWRGD被内部拉低。

### 设置输出电压(CTL1、CTL2)

如表1所示，输出电压是由CTL1和CTL2的逻辑状态引脚编程设定的。CTL1和CTL2为三态电平输入： $V_{DD}$ 、悬空和GND。当CTL1和CTL2连接至GND时，必须在OUT和FB之间连接一个 $8.06k\Omega$ 电阻。CTL1和CTL2的逻辑状态必须在上电之前完成编程设定。一旦器件被使能，不能改变CTL1和CTL2。如果需要对输出电压进行重新编程，需要重新启动电源或EN，并在再次使能前完成重新编程。通过在 $V_{OUT}$ 、FB和GND之间使用电阻分压器网络，可在 $0.6V$ 至 $V_{IN}$ 的90%之间连续设置输出电压，参见图3a。CTL1和CTL2必须连接至GND。

### 关断模式

驱动EN至GND，以关断IC，此时静态电流将降至 $10\mu A$  (典型值)以下。关断期间，LX为高阻态。驱动EN至高电平，使能MAX15039。

### 热保护

热过载保护功能限制器件的总功耗。当结温 $T_j$ 超过 $+165^\circ C$ 时，温度传感器强制器件进入关断状态，以降低管芯温度。当结温下降 $20^\circ C$ 以后，温度传感器将再次启动器件，在连续过载条件下产生间歇输出。热关断过程结束后，将重新开始软启动过程。

### 应用信息

#### IN和 $V_{DD}$ 去耦

为减少由于高开关频率导致的噪声，并使MAX15039输出精度最大化，在IN和PGND之间连接一个 $22\mu F$ 的电容对IN进行去耦。同时，在 $V_{DD}$ 和GND之间连接一个 $2.2\mu F$ 的低ESR陶瓷电容对 $V_{DD}$ 进行去耦。将这些电容尽可能靠近IC放置。

表1. CTL1和CTL2输出电压选择

CTL1	CTL2	$V_{OUT}$ (V)	$V_{OUT}$ WHEN USING EXTERNAL $V_{REFIN}$ (V)
GND	GND	$0.6^*$ or $0.6 < V_{OUT} \leq 0.9 \times V_{IN}^{**}$	$V_{REFIN}^*$ or $V_{REFIN} < V_{OUT} \leq 0.9 \times V_{IN}^{**}$
$V_{DD}$	$V_{DD}$	0.7	$V_{REFIN} \times (7/6)$
GND	Unconnected	0.8	$V_{REFIN} \times (4/3)$
GND	$V_{DD}$	1.0	$V_{REFIN} \times (5/3)$
Unconnected	GND	1.2	$V_{REFIN} \times 2$
Unconnected	Unconnected	1.5	$V_{REFIN} \times 2.5$
Unconnected	$V_{DD}$	1.8	$V_{REFIN} \times 3$
$V_{DD}$	GND	2.0	$V_{REFIN} \times (10/3)$
$V_{DD}$	Unconnected	2.5	$V_{REFIN} \times (25/6)$

\*在R3处安装 $8.06k\Omega$ 电阻，R4不要安装电阻。

\*\*在R3和R4处安装由补偿设计部分(参见图3a)中的公式计算得到的电阻。

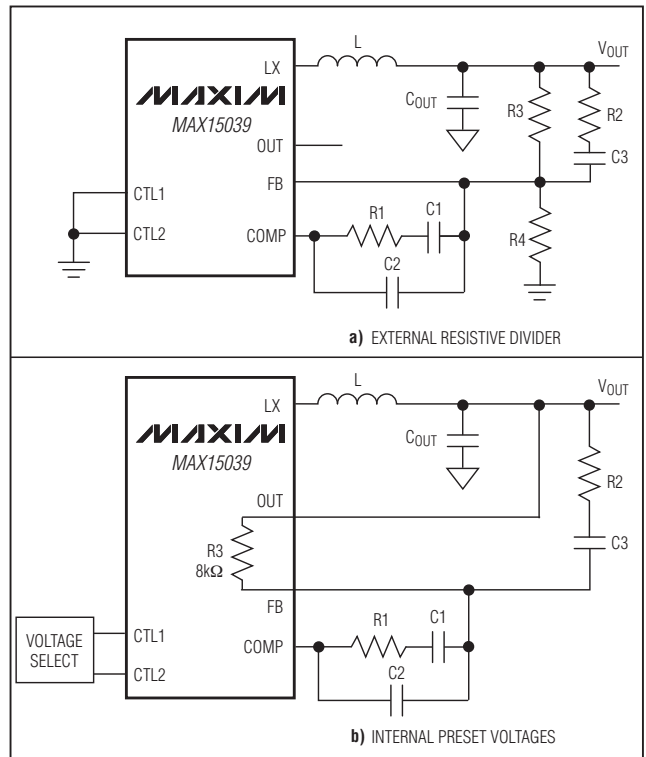


图3. III型补偿网络

## 6A、2MHz、降压型调节器， 内置开关

### 电感选择

按照下面的公式选择电感：

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{f_S \times V_{IN} \times LIR \times I_{OUT(MAX)}}$$

其中，LIR为最小占空比下电感纹波电流与满负载电流的比值。要得到最佳的性能和稳定性，选择LIR使其介于20%至40%。

在给定尺寸下，选择直流电阻尽可能小的电感。考虑到性能，通常粉状铁氧体磁芯电感是最佳选择。不论采用何种磁芯，磁芯必须足够大以保证在MAX15039的电流限制下不饱和。

### 输出电容选择

选择输出电容的关键参数为电容值、ESR、ESL和额定电压等。这些参数影响DC-DC转换器的整体稳定性、输出电压纹波和瞬态响应。输出纹波是由于存储在输出电容中的电荷变化、电容ESR上的压降以及ESL上的压降产生的。计算由于输出电容、ESR和ESL引起的输出电压纹波：

$$V_{RIPPLE} = V_{RIPPLE(C)} + V_{RIPPLE(ESR)} + V_{RIPPLE(ESL)}$$

其中，由于输出电容、ESR和ESL引起的输出纹波分别为：

$$V_{RIPPLE(C)} = \frac{I_{P-P}}{8 \times C_{OUT} \times f_S}$$

$$V_{RIPPLE(ESR)} = I_{P-P} \times ESR$$

$$V_{RIPPLE(ESL)} = \frac{I_{P-P}}{t_{ON}} \times ESL$$

或：

$$V_{RIPPLE(ESL)} = \frac{I_{P-P}}{t_{OFF}} \times ESL$$

或其中最大的一项。

电感电流峰峰值( $I_{P-P}$ )如下：

$$I_{P-P} = \frac{V_{IN} - V_{OUT}}{f_S \times L} \times \frac{V_{OUT}}{V_{IN}}$$

利用这些公式选择初始电容值，但最终的取值要通过对样机或评估板的测试来决定。通常，纹波电流越小得到的输出电压纹波也越小。由于电感值是决定电感纹波电流的因素之一，所以采用较大的电感值将降低输出电压纹波。采用陶瓷电容，在转换器开关频率下能够获得较低的ESR和ESL。采用陶瓷电容时，由于ESL所引起的纹波电压可以忽略不计。

负载瞬态响应依赖于所选择的输出电容。在负载瞬态响应期间，输出瞬间变化量为 $ESR \times \Delta I_{LOAD}$ 。在控制器作出反应之前，输出偏差将进一步扩大，取决于电感和输出电容值。随后，控制器作出响应，调节输出电压至预设的电压值。控制器响应时间取决于闭环带宽。更高的带宽具有更快的响应时间，避免电压过多偏离稳压值。详细内容参见补偿设计部分。

### 输入电容选择

选择输入电容有助于降低来自输入电源的电流峰值，减少了IC中的开关噪声。总输入电容必须等于或大于下列等式给出的值，以保持输入纹波电压在指标范围内，并且使反馈至输入电源的高频纹波电流最小：

$$C_{IN\_MIN} = \frac{D \times T_S \times I_{OUT}}{V_{IN-RIPPLE}}$$

其中， $V_{IN-RIPPLE}$ 为输入电容所允许的最大输入纹波电压，建议该值低于最小输入电压的2%。D为占空比( $V_{OUT}/V_{IN}$ )， $T_S$ 为开关周期( $1/f_S$ )。

在开关频率下的输入电容阻抗应小于输入电源的阻抗，从而使高频开关电流不会通过输入源，而是由输入电容旁路。输入电容必须承受开关电流所引起的纹波电流。RMS输入纹波电流由下式决定：

$$I_{RIPPLE} = I_{LOAD} \times \frac{\sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}}$$

其中， $I_{RIPPLE}$ 为输入RMS纹波电流。

## 6A、2MHz、降压型调节器， 内置开关

### 补偿设计

电源传输函数由双极点和一个零点组成。双极点由输出滤波器电感L和输出滤波电容C<sub>O</sub>产生。输出滤波电容的ESR决定零点。双极点和零点频率由下式给出：

$$f_{P1\_LC} = f_{P2\_LC} = \frac{1}{2\pi \times \sqrt{L \times C_O \times \left( \frac{R_O + ESR}{R_O + R_L} \right)}}$$

$$f_{Z\_ESR} = \frac{1}{2\pi \times ESR \times C_O}$$

其中，R<sub>L</sub>为输出电感的DCR（直流电阻）和内部开关电阻R<sub>DS(ON)</sub>的总和。R<sub>DS(ON)</sub>的典型值为20mΩ（低边MOSFET）和26mΩ（高边MOSFET）。R<sub>O</sub>为输出负载电阻，其值等于额定输出电压除以额定输出电流。ESR为输出滤波电容的总等效串联电阻。如果有多个同一型号的输出电容并联，上式中ESR等于单个输出电容的ESR除以输出电容的数目。

MAX15039高开关频率允许采用陶瓷输出电容。由于陶瓷电容的ESR通常很低，对应传输函数零点的频率高于单位增益频率f<sub>C</sub>，并且该零点不能补偿由滤波电感和输出电容产生的双极点。双极点产生一个40dB/十倍频程的增益衰减和一个180°的相移。误差放大器必须补偿该增益衰减和相移，以获得一个稳定的宽带闭环系统。因此，采用图3和图4中所示的III型补偿网络。III型补偿具有三个极点和两个零点，其中第一个极点f<sub>P1\_EA</sub>处于零频（直流）。III型补偿的其它极点和零点位置由下式给出：

$$f_{Z1\_EA} = \frac{1}{2\pi \times R1 \times C1}$$

$$f_{Z2\_EA} = \frac{1}{2\pi \times R3 \times C3}$$

$$f_{P3\_EA} = \frac{1}{2\pi \times R1 \times C2}$$

$$f_{P2\_EA} = \frac{1}{2\pi \times R2 \times C3}$$

上述方程基于C1 >> C2和R3 >> R2的假设，该假设在多数应用中成立。这些极点和零点的位置由电源传输函数的双极点和ESR零点的频率决定。它还是所期望的闭环带宽的函数。下面内容概述了计算MAX15039补偿元件的详细步骤。当MAX15039输出电压被设置为预设电压时，R3为IC内部电阻，R4不存在(图3b)。

在对MAX15039进行外部编程设置时(图3a)，输出电压由下式决定：

$$R4 = \frac{0.6 \times R3}{(V_{OUT} - 0.6)} \quad (\text{当 } V_{OUT} > 0.6V)$$

或者：

$$R4 = \frac{(V_{REFIN} \times R3)}{(V_{OUT} - V_{REFIN})}$$

如果使用外部V<sub>REFIN</sub>，并且V<sub>OUT</sub> > V<sub>REFIN</sub>。

对于0.6V输出或者当V<sub>OUT</sub> = V<sub>REFIN</sub>时，在FB和OUT之间连接一个8.06kΩ电阻。闭环的过零频率f<sub>C</sub>应在开关频率f<sub>S</sub>的10%至20%之间。较高的过零频率可以得到更快的瞬态响应。一旦f<sub>C</sub>选定，C1根据下列方程进行计算：

$$C1 = \frac{2.5 \times \frac{V_{IN}}{V_{P-P}}}{2 \times \pi \times R3 \times \left(1 + \frac{R_L}{R_O}\right) \times f_C}$$

其中，V<sub>P-P</sub>为峰峰值电压(典型值1V)。

由于输出LC双极点的欠阻尼特性，将III型补偿的两个零点频率设置为低于LC双极点频率，以便提供足够的相位提升。将两个零点频率设置在LC双极点频率的80%，可以得到：

$$R1 = \frac{1}{0.8 \times C1} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

$$C3 = \frac{1}{0.8 \times R3} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

将第二个补偿极点f<sub>P2\_EA</sub>设置到f<sub>Z\_ESR</sub>，可得到：

## 6A、2MHz、降压型调节器， 内置开关

$$R2 = \frac{C_O \times ESR}{C3}$$

将第三个补偿极点设置到开关频率的1/2。按照下式计算C2:

$$C2 = \frac{1}{\pi \times R1 \times f_S}$$

当过零频率明显高于双极点频率时，上述方程可提供应用补偿。当过零频率近似等于双极点频率时，实际的过零频率要高于计算得出的频率值。在这种情况下，降低R1的电阻值可减小过零频率。此外，如果过零频率大于200kHz时，将III型补偿的第三个极点设置在靠近开关频率处，以增加相位裕量。R3的推荐值为2kΩ至10kΩ。注意，如果只改变R4阻值来设置不同输出，环路补偿保持不变。

### 模式选择

MAX15039具有一个模式选择输入(MODE)，可供用户选择器件的功能模式(参见表2)。

#### 强制PWM模式

将MODE引脚连接至GND，选中强制PWM模式。在强制PWM模式下，MAX15039工作在固定的开关频率(通过FREQ端的电阻设置)，无跳脉冲。当EN置高时，经过短暂的建立时间过后就开始PWM工作。低边开关首先打开，给自举电容充电，以便给高边开关提供栅极驱动电压。在时钟周期结束或一旦低边开关吸收超过1.35A电流(典型值)时，不论上述情况的出现次序如何，低边开关均会关断。如果低边开关在时钟周期结束之前被关断，则高边开关在时间间隔的剩余时间内打开，直到电感电流达到0.9A或到时钟周期结束时为止。

从第一个PWM动作开始，吸电流门限通过内部4级DAC递增，在128个时钟周期之后达到11A的电流门限。这样，即便出现意外的预偏置输出，也可以平稳恢复稳压输出，且与开始选中的强制PWM模式无关。

#### 软启动进入预偏置输出模式(单调启动)

当MODE引脚浮空或偏置至V<sub>DD</sub>/2时，MAX15039经过软启动过程进入预偏置输出，输出电容不放电。这种工作方式也称为单调启动，相关示例请参考典型工作特性中Starting Into Prebiased Output波形。

表2. 模式选择

MODE CONNECTION	OPERATION MODE
GND	Forced PWM
Unconnected or V <sub>DD</sub> /2	Forced PWM. Soft-start up into a prebiased output (monotonic startup).
V <sub>DD</sub>	Skip Mode. Soft-start into a prebiased output (monotonic startup).

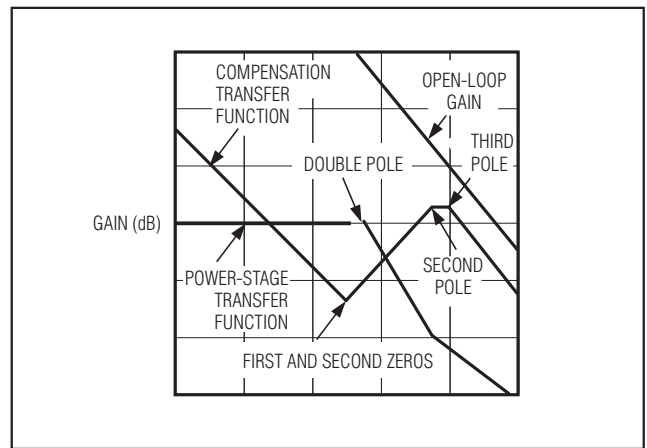


图4. III型补偿示例

在单调启动模式中，低边开关和高边开关均保持关断，以避免对预偏置输出放电。当FB达到SS电压时，开始PWM工作。与强制PWM模式类似，开启PWM工作后，低边开关首先打开，给自举电容充电。

MAX15039还能够启动进入预偏置，输出高于标称电压而无需为输出突然放电，这归功于在128个时钟周期内通过4级DAC实现的低边开关的吸电流控制。当FB电压超出V<sub>REFIN</sub> × 92.5%以后，单调启动模式在4096个时钟周期延时后自动切换到强制PWM模式。当外部REFIN电压的上电时间常数较大时，额外的延迟时间可防止单调启动在软启动期间过早地进入强制PWM模式。

当在REFIN作用外部基准，软启动进入预偏置模式时，所允许的最大软启动时间为2ms。



## 6A、2MHz、降压型调节器， 内置开关

### 跳脉冲模式

将MODE引脚连接至 $V_{DD}$ ，选中跳脉冲模式。在跳脉冲模式中，MAX15039开关只需保持在轻载下的输出(不能从输出吸收电流)，但在中等负载或重载下，仍可工作在固定频率PWM模式(通过FREQ端的电阻设置)。这最大限度地提高了轻负载效率并降低了输入静态电流。

如果出现高侧开关长期处于空闲活动(超出8个时钟周期的情况)，低侧开关被短暂打开，在高边开关的下一个导通周期前重建自举电容上损失的电量。

在跳脉冲模式中，当电感电流下降到0.2A (典型值)时，低边开关被关断，以确保输出电容上不会流出反向电流以及保证最佳的转换效率/最小电源电流。

高边开关的最小导通时间受控，确保达到0.9A电流，以避免空载条件下出现高频突发脉冲并可能由于额外的开关损耗带来电源电流迅速上升。

即使在器件开启时选择了跳脉冲模式，在软启动期间仍由内部选定单调启动模式。当FB电压超过 $V_{REFIN} \times 92.5\%$ 之后经过4096个时钟周期时，器件自动转换至跳脉冲模式。

任何时候都可以从跳脉冲模式转换到强制PWM模式，反之亦然。输出电容应足够大，以便在设置时间达到强制PWM模式和轻载下跳脉冲模式所对应的不同占空比门限时，限制电压的过冲/下冲。

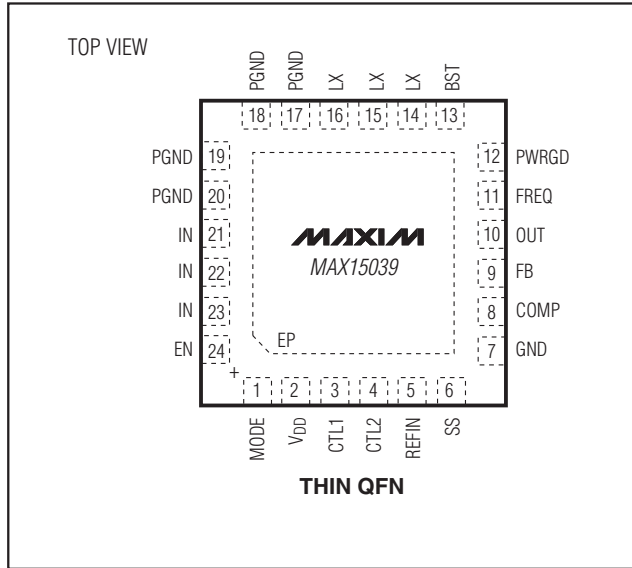
### PCB布局考虑和散热

精细的PCB布局对获得低噪、稳定的工作状态非常重要。推荐参照MAX15039评估板的布局来获得最佳性能。为达到最佳的PCB布局，须遵循下列规则：

- 1) 将输入和输出电容连接至功率地；将所有其它电容连接至信号地。
- 2) 将 $V_{DD}$ 、IN和SS上的电容尽可能地靠近IC放置，并且其相应的引脚采用直接走线。保持功率地(连接至PGND)和信号地(连接至GND)隔离。
- 3) 尽可能地保持短且宽的大电流路径。缩短开关电流路径，并尽可能地缩小由LX、输出电容和输入电容形成的回路。
- 4) 将IN、LX和PGND分别连接至一个较大的敷铜面，以帮助IC散热，进一步提高效率和长期可靠性。
- 5) 确保所有的反馈连线短且直，反馈电阻和补偿元件应尽可能靠近IC放置。
- 6) 高频开关节点的走线(如LX)应该远离敏感的模拟区域(FB、COMP)。

# 6A、2MHz、降压型调节器， 内置开关

## 引脚配置



## 芯片信息

PROCESS: BiCMOS

## 封装信息

如需最近的封装外形信息和焊盘布局，请查询 [china.maxim-ic.com/packages](http://china.maxim-ic.com/packages)。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
24 TQFN-EP	T2444-4	<a href="#">21-0139</a>	<a href="#">90-0022</a>

# 6A、2MHz、降压型调节器， 内置开关

修订历史

修订号	修订日期	说明	修改页
0	10/08	最初版本。	—
1	12/09	更新了典型工作特性。	5
2	5/10	更新了 <i>Electrical Characteristics</i> 表、表1以及补偿设计部分。	3, 13, 15

MAX15039

## Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

**Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600** \_\_\_\_\_ 19