

125V/3A、高速、半桥MOSFET驱动器

概述

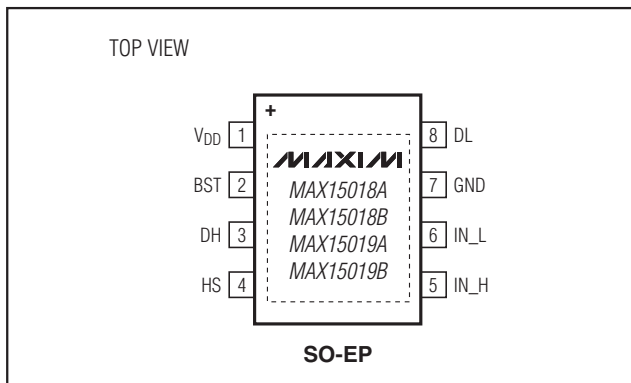
MAX15018A/MAX15018B/MAX15019A/MAX15019B是高频、125V半桥、n沟道MOSFET驱动器，在高压应用中驱动高边和低边MOSFET。这些驱动器可以独立控制，输入到输出的传输延时为35ns（典型值），匹配在2ns（典型值）以内。器件在高压下工作，驱动器之间具有极低的传输延时，并保持较好的匹配性，增强散热型封装可以源出或吸取较大电流，这些特性使其非常适合大功率、高频、电信电源转换器应用。输入电压最大值为125V，为电信设备标准的100V输入瞬态电压要求提供了充分的裕量。可靠的片上自举二极管连接在 V_{DD} 与BST之间，省去了外部分立二极管。

MAX15018A/MAX15019A提供的均为同相驱动器；MAX15018B/MAX15019B提供一路同相高边驱动器和一路反相低边驱动器（参见选型指南）。MAX15018_具有CMOS ($V_{DD}/2$)逻辑输入，MAX15019_具有TTL逻辑输入。驱动器提供具有工业标准8引脚SO引脚排列和配置的增强散热型8引脚SO封装。所有器件均工作在 -40°C 至 $+125^{\circ}\text{C}$ 汽车级温度范围。

应用

电信电源
同步buck DC-DC转换器
半桥、全桥和双管正激变换器
电源模块
电机控制

引脚配置



特性

- ◆ 与HIP2100IB/HIP2101IB引脚兼容(MAX15018A/MAX15019A)
- ◆ V_{IN} 高达125V
- ◆ 8V至12.6V V_{DD} 输入电压范围
- ◆ 可源出和吸入3A峰值电流
- ◆ 传输延迟为35ns
- ◆ 确保高、低边驱动器之间保持8ns以内的传输延时匹配度
- ◆ 提供同相/同相以及同相/反相逻辑输入的组合
- ◆ 最大15V的逻辑输入，与 V_{DD} 电源电压无关
- ◆ 8pF低输入电容
- ◆ 提供带滞回的CMOS ($V_{DD}/2$)或TTL逻辑电平输入
- ◆ 采用节省空间的增强散热型8引脚SO-EP封装

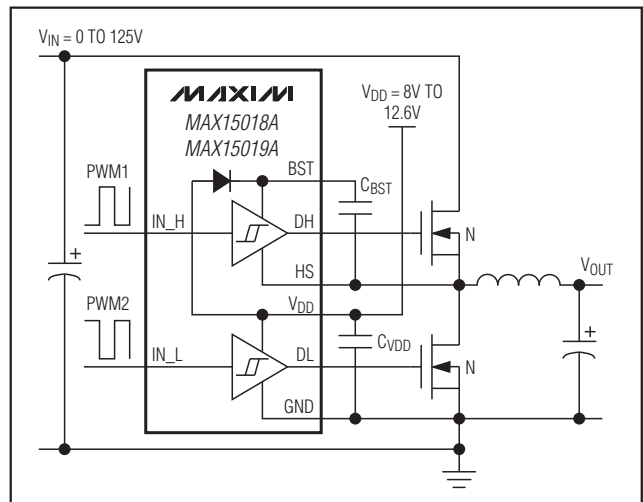
订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX15018AASA+	-40°C to $+125^{\circ}\text{C}$	8 SO-EP*
MAX15018BASA+	-40°C to $+125^{\circ}\text{C}$	8 SO-EP*
MAX15019AASA+	-40°C to $+125^{\circ}\text{C}$	8 SO-EP*
MAX15019BASA+	-40°C to $+125^{\circ}\text{C}$	8 SO-EP*

+表示无铅/符合RoHS标准的封装。

*EP = 裸焊盘。内部连接至GND。

典型工作电路



125V/3A、高速、 半桥MOSFET驱动器

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND	-0.3V to +15V
IN_H, IN_L to GND	-0.3V to +15V
DL to GND	-0.3V to (V _{DD} + 0.3V)
DH to HS	-0.3V to (V _{DD} + 0.3V)
BST to HS	-0.3V to +15V
HS to GND (repetitive transient)	-5V to +130V
HS dv/dt to GND	50V/ns

Continuous Power Dissipation (T _A = +70°C) Single and Multilayer Board 8-Pin SO-EP (derate 23.8mW/°C above +70°C)*	1.904W
θ _{JC}	6°C/W
Operating Temperature	-40°C to +125°C
Maximum Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

*As per JEDEC Standard 51 (Single-Layer Board).

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = V_{BST} = 8V to 12.6V, V_{HS} = V_{GND} = 0V, T_A = T_J = -40°C to +125°C, unless otherwise noted. Typical values are at V_{DD} = V_{BST} = 12V and T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY						
Operating Supply Voltage	V _{DD}		8.0		12.6	V
V _{DD} Quiescent Supply Current	I _{DDQ}	IN_H and IN_L are unconnected (no switching)	MAX15018A/ MAX15018B	65	130	μA
			MAX15019A/ MAX15019B	95	190	
V _{DD} Operating Supply Current	I _{DDO}	f _{sw} = 500kHz, V _{DD} = 12V, no capacitive load		2.75	3.75	mA
BST Quiescent Supply Current	I _{BSTQ}	IN_H and IN_L are unconnected (no switching)		95	190	μA
BST Operating Supply Current	I _{BSTO}	f _{sw} = 500kHz, V _{BST} - V _{HS} = 12V, no capacitive load		2.75	3.75	mA
UVLO (V _{DD} to GND)	V _{DD_UVLO}	V _{DD} rising	6.5	7.3	8	V
UVLO (BST to HS)	V _{BST_UVLO}	V _{BST} rising	6.2	6.9	7.6	V
UVLO Hysteresis				0.5		V
LOGIC INPUT						
Input-Logic High	V _{IH}	MAX15018A/MAX15018B (CMOS)	0.67 x V _{DD}			V
		MAX15019A/MAX15019B (TTL)	2			
Input-Logic Low	V _{IL}	MAX15018A/MAX15018B (CMOS)	0.33 x V _{DD}			V
		MAX15019A/MAX15019B (TTL)	0.8			
Logic-Input Hysteresis	V _{HYS}	MAX15018A/MAX15018B (CMOS)	1.65			V
		MAX15019A/MAX15019B (TTL)	0.4			

125V/3A、高速、 半桥MOSFET驱动器

MAX15018/MAX15019

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = V_{BST} = 8V$ to $12.6V$, $V_{HS} = V_{GND} = 0V$, $T_A = T_J = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $V_{DD} = V_{BST} = 12V$ and $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Logic-Input Current	$I_{IN_}$	IN_H = IN_L = GND (MAX15018A/MAX15019A)		-1		+1	μA
		IN_H = GND, IN_L = V_{DD} (MAX15018B/MAX15019B)					
Input Resistance	$R_{IN_}$	IN_L to GND (MAX15018A/MAX15019A)		5001			$k\Omega$
		IN_L to V_{DD} (MAX15018B/MAX15019B)					
		IN_H to GND					
Input Capacitance	$C_{IN_}$			8			pF
HIGH-SIDE GATE DRIVER							
HS Maximum Voltage	V_{HS_MAX}			125			V
BST Maximum Voltage	V_{BST_MAX}			140			V
Driver Output Resistance	R_{ON_HP}	$(V_{BST} - V_{HS}) = 12V$, $I_{DH} = 100mA$ (sourcing)	$T_A = +25^{\circ}C$	1.75	2.4	Ω	
			$T_A = +125^{\circ}C$	2.3	3.0		
	R_{ON_HN}	$(V_{BST} - V_{HS}) = 12V$, $I_{DH} =$ $100mA$ (sinking)	$T_A = +25^{\circ}C$	1.1	1.75		
			$T_A = +125^{\circ}C$	1.6	2.25		
Power-Off Pulldown Clamp Voltage		$V_{BST} = 0V$ or unconnected, $I_{DH} = 1mA$ (sinking)		0.88	1.2		V
Peak Output Current	I_{PK_HP}	$V_{DH} = 0V$		3			A
	I_{PK_HN}	$V_{DH} = 12V$		3			
LOW-SIDE GATE DRIVER							
Driver Output Resistance	R_{ON_LP}	$V_{DD} = 12V$, $I_{DL} = 100mA$ (sourcing)	$T_A = +25^{\circ}C$	1.75	2.4	Ω	
			$T_A = +125^{\circ}C$	2.3	3.0		
	R_{ON_LN}	$V_{DD} = 12V$, $I_{DL} = 100mA$ (sinking)	$T_A = +25^{\circ}C$	1.1	1.75		
			$T_A = +125^{\circ}C$	1.6	2.25		
Power-Off Pulldown Clamp Voltage		$V_{DD} = 0V$ or unconnected, $I_{DL} = 1mA$ (sinking)		0.88	1.2		V
Peak Output Current	I_{PK_LP}	$V_{DL} = 0V$		3			A
	I_{PK_LN}	$V_{DL} = 12V$		3			
INTERNAL BOOTSTRAP DIODE							
Forward Voltage Drop	V_F	$I_{BST} = 100mA$		0.9	1.1		V
Turn-On and Turn-Off Time	t_{RR}	$I_{BST} = 100mA$		40			ns

125V/3A、高速、 半桥MOSFET驱动器

MAX15018/MAX15019

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = V_{BST} = 8V$ to $12.6V$, $V_{HS} = V_{GND} = 0V$, $T_A = T_J = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $V_{DD} = V_{BST} = 12V$ and $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
SWITCHING CHARACTERISTICS FOR HIGH- AND LOW-SIDE DRIVERS ($V_{DD} = V_{BST} = +12V$)							
Rise Time	t_R	No C_L			1		ns
		$C_L = 1000pF$			5		
		$C_L = 5000pF$			25		
		$C_L = 10,000pF$			50		
Fall Time	t_F	No C_L			1		ns
		$C_L = 1000pF$			5		
		$C_L = 5000pF$			20		
		$C_L = 10,000pF$			40		
Turn-On Propagation Delay Time	t_{D_ON}	Figure 1, $C_L = 1000pF$ (Note 2)	MAX15018A/ MAX15018B (CMOS)		33	60	ns
			MAX15019A/ MAX15019B (TTL)		36	66	
Turn-Off Propagation Delay Time	t_{D_OFF}	Figure 1, $C_L = 1000pF$ (Note 2)	MAX15018A/ MAX15018B (CMOS)		30	55	ns
			MAX15019A/ MAX15019B (TTL)		36	66	
Delay Matching Between High-Side Turn-On to Low-Side Turn-On	t_{MATCH1}	$C_L = 1000pF$ (Note 2)	MAX15018A/ MAX15018B (CMOS)		1	5	ns
			MAX15019A/ MAX15019B (TTL)		1	6	
Delay Matching Between High-Side Turn-Off to Low-Side Turn-Off	t_{MATCH2}	$C_L = 1000pF$ (Note 2)	MAX15018A/ MAX15018B (CMOS)		1	5	ns
			MAX15019A/ MAX15019B (TTL)		1	6	
Delay Matching Between High-Side Turn-Off to Low-Side Turn-On	t_{MATCH3}	$C_L = 1000pF$ (Note 2)	MAX15018A/ MAX15018B (CMOS)		2	8	ns
			MAX15019A/ MAX15019B (TTL)		1	6	
Delay Matching Between High-Side Turn-On to Low-Side Turn-Off	t_{MATCH4}	$C_L = 1000pF$ (Note 2)	MAX15018A/ MAX15018B (CMOS)		2	8	ns
			MAX15019A/ MAX15019B (TTL)		1	6	
Minimum Input Pulse Width for Output Change	t_{PW}				20		ns

Note 1: All devices are 100% production tested at $T_A = T_J = +125^{\circ}C$. Limits over temperature are guaranteed by design and characterization.

Note 2: Guaranteed by design, not production tested.

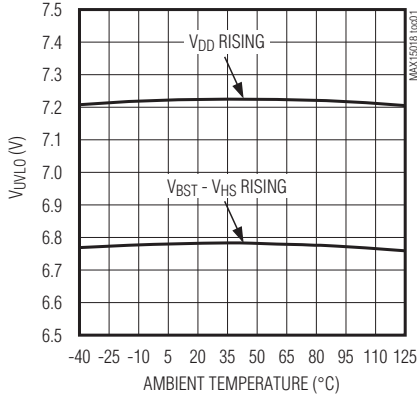
125V/3A、高速、半桥MOSFET驱动器

典型工作特性

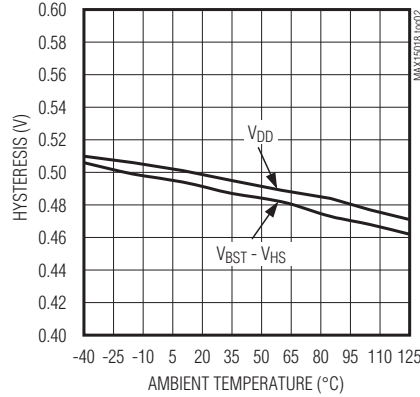
($T_A = +25^\circ\text{C}$, unless otherwise noted.)

MAX15018/MAX15019

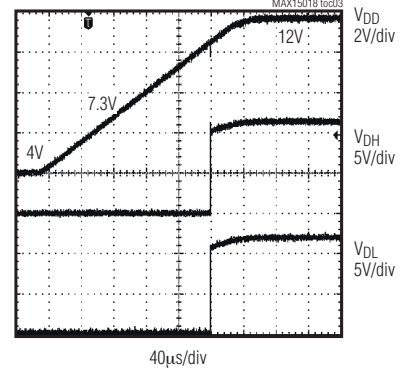
V_{DD} AND BST UNDERVOLTAGE LOCKOUT vs. TEMPERATURE



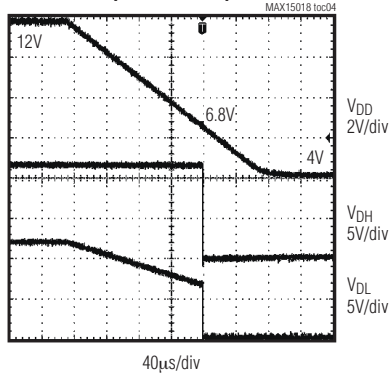
V_{DD} AND BST UNDERVOLTAGE LOCKOUT HYSTERESIS vs. TEMPERATURE



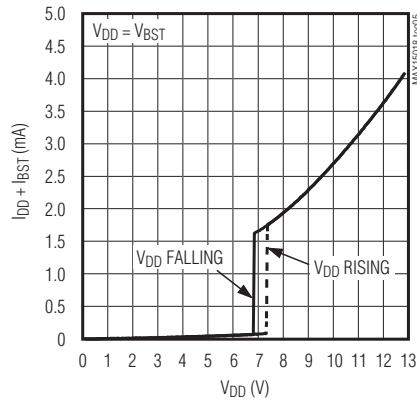
UNDERVOLTAGE LOCKOUT RESPONSE (V_{DD} RISING)



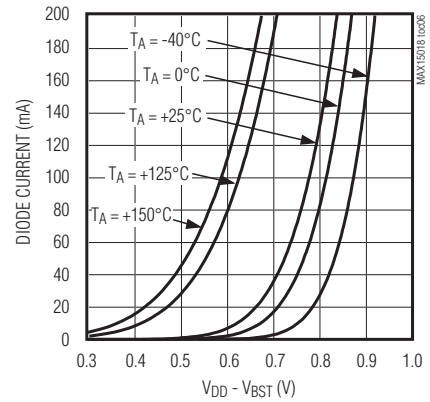
UNDERVOLTAGE LOCKOUT RESPONSE (V_{DD} FALLING)



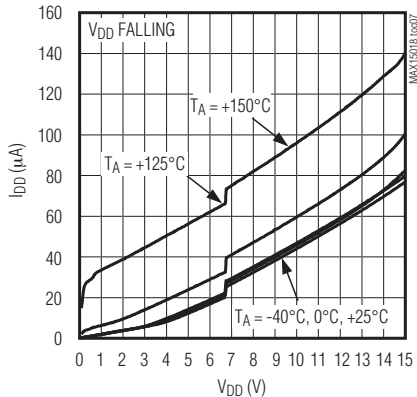
MAX15018A I_{DDO} + I_{BSTO} CURRENT vs. V_{DD} (250kHz SWITCHING)



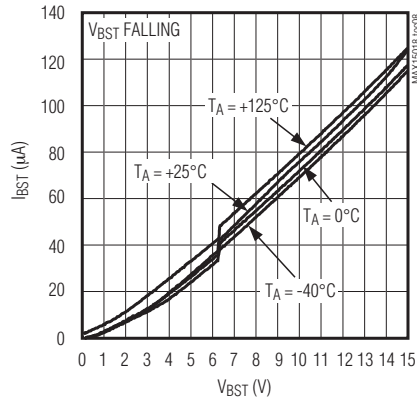
INTERNAL BOOTSTRAP DIODE I-V CHARACTERISTICS



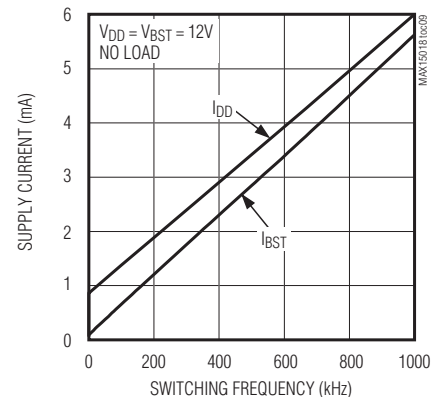
MAX15018A V_{DD} QUIESCENT CURRENT vs. V_{DD} (NO SWITCHING)



MAX15018A BST QUIESCENT CURRENT vs. V_{BST} (NO SWITCHING)



MAX15018A I_{DD} AND I_{BST} vs. SWITCHING FREQUENCY

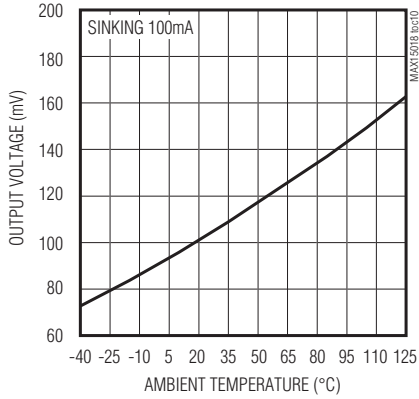


125V/3A、高速、 半桥MOSFET驱动器

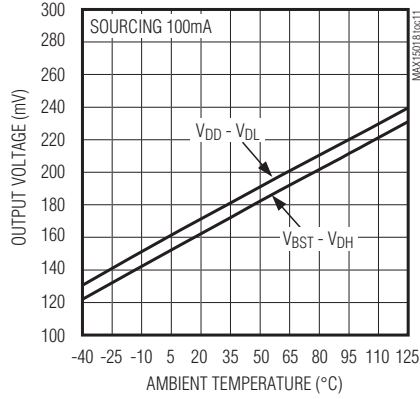
典型工作特性(续)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

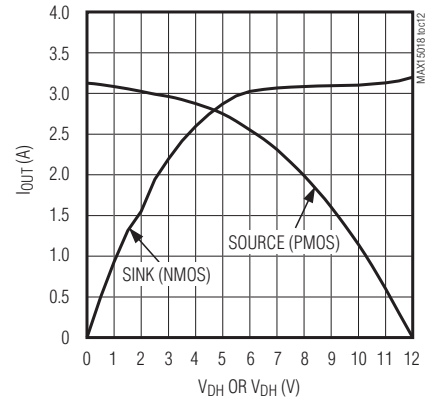
DH OR DL OUTPUT LOW VOLTAGE vs. TEMPERATURE



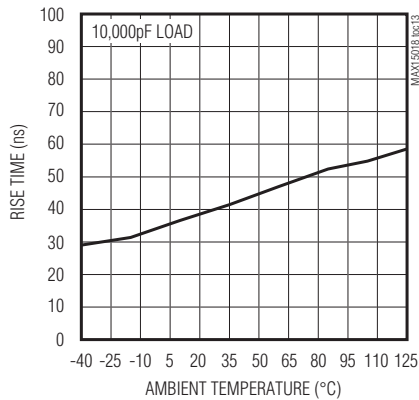
DH AND DL OUTPUT HIGH VOLTAGE vs. TEMPERATURE



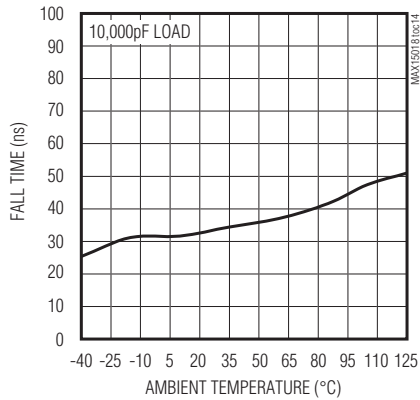
PEAK OUTPUT CURRENT vs. OUTPUT VOLTAGE



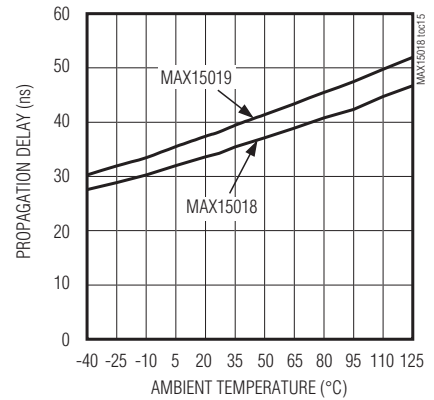
DH OR DL OUTPUT RISE TIME vs. TEMPERATURE



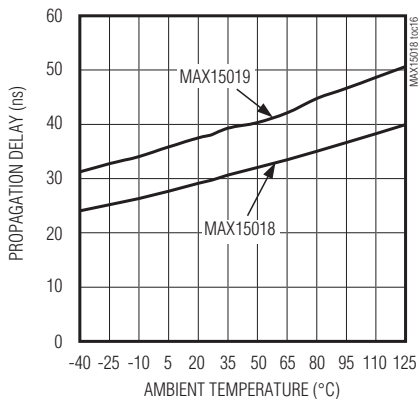
DH OR DL OUTPUT FALL TIME vs. TEMPERATURE



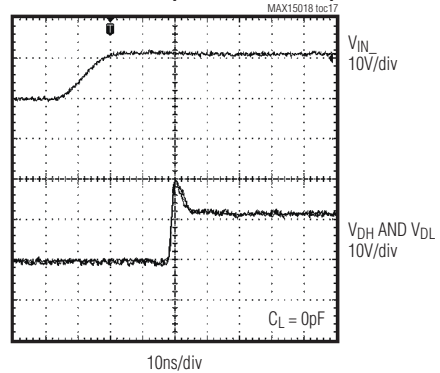
DH OR DL RISING PROPAGATION DELAY vs. TEMPERATURE



DH OR DL FALLING PROPAGATION DELAY vs. TEMPERATURE



DELAY MATCHING (DH AND DL RISING)

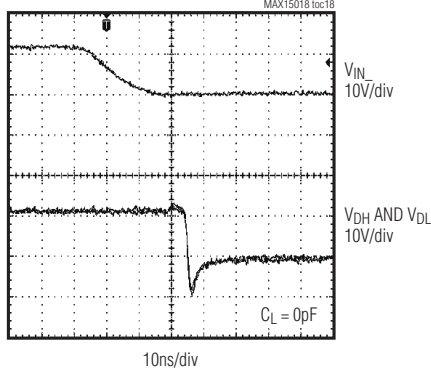


125V/3A、高速、半桥MOSFET驱动器

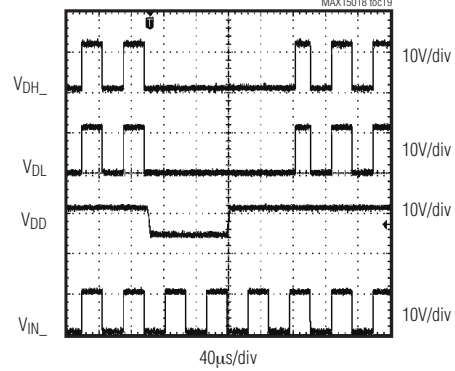
典型工作特性(续)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

DELAY MATCHING (DH AND DL RISING)



RESPONSE TO VDD GLITCH



引脚说明

引脚	名称	功能
1	VDD	电源输入。有效电源范围为8V至12.6V。采用0.1µF和1µF陶瓷电容并联后将VDD旁路至GND，并尽可能靠近IC放置。
2	BST	自举浮动电容连接点。在BST与HS之间连接一个0.22µF陶瓷电容，并尽可能靠近IC放置，用于为高边MOSFET驱动器供电。
3	DH	高边栅极驱动器输出。驱动高边MOSFET栅极。
4	HS	高边MOSFET源极连接点。也是高边驱动器的返回端。
5	IN_H	高边同相逻辑输入。
6	IN_L	低边同相逻辑输入(MAX15018A/MAX15019A)或低边反相逻辑输入(MAX15018B/MAX15019B)。
7	GND	地。GND也是DL驱动器输出和IN_H、IN_L输入的返回通路。必须连接至地。
8	DL	低边栅极驱动器输出。驱动低边MOSFET栅极。
—	EP	裸焊盘。内部连接至GND。在外部将裸焊盘连接至大面积接地层以协助散热。接地裸焊盘不是将GND连接至地点的替代接法。

125V/3A、高速、 半桥MOSFET驱动器

详细说明

MAX15018A/MAX15018B/MAX15019A/MAX15019B是半桥、n沟道MOSFET驱动器，可驱动高压、大峰值电流应用中的高边和低边MOSFET，具有高达125V的电压范围，为电信设备标准的100V输入瞬态电压要求提供了充分的裕量。驱动器工作于8V至12.6V IC电源电压下，典型开关工作期间电源电流仅为2.75mA。MAX15018_/MAX15019_为每路输出提供3A (典型值)的吸收/源出峰值电流，并能与大容性负载一起工作，且开关频率可高达1MHz。

这些驱动器无需任何隔离器件(例如光耦或驱动变压器)，即可用于驱动高边MOSFET。高边驱动器通过以地为参考的TTL/CMOS逻辑信号来控制，并通过由集成的二极管和一个外部电容组成的自举电路供电。高边和低边驱动器电源(BST和 V_{DD})均带有欠压锁定(UVLO)保护，并具有0.5V (典型值)的UVLO滞回电压。

驱动器可独立控制，并且具有极快的切换时间、极短的传输延迟(典型值35ns)和传输延迟匹配度(典型值2ns)，使其理想用于高频电源。内部逻辑电路可防止在输出状态变化期间产生直通电流，并且可降低功耗。

这些器件具有CMOS ($V_{DD}/2$)或TTL逻辑电平输入。MAX15018A/MAX15018B接收CMOS输入逻辑电平，而MAX15019A/MAX15019B接收TTL输入逻辑电平。对于这两种版本，逻辑输入均具有+15V的尖峰电压保护，而与 V_{DD} 无关。参考驱动器逻辑输入(IN_H 、 IN_L)部分。

MAX15018_/MAX15019_提供高边和低边同相逻辑输入或同相高边、反相低边的逻辑输入。参考功能框图以及选型指南部分。MAX15018A和MAX15019A分别与HIP21001B和HIP21011B引脚兼容。

MAX15018_/MAX15019_采用节省空间的、大功率8引脚SO-EP封装，+70°C时耗散功率高达1.95W。所有器件均工作在-40°C至+125°C汽车级温度范围。

欠压锁定

高边与低边驱动器均具有独立的欠压锁定保护，用于监测每路驱动器的输入电源电压(BST和 V_{DD})。低边驱动器的UVLO门限(V_{DD_UVLO})以GND为参考，当 V_{DD} 下降至7.3V (典型值)以下时，同时拉低两路驱动器输出。高边驱动器的UVLO门限(V_{BST_UVLO})以HS为参考，当 V_{BST} 相对于HS下降到低于6.9V (典型值)时仅拉低DH。IC上电以后，一旦 V_{DD} 升高至UVLO门限以上，DL就开始开关动作并跟随 IN_L 逻辑输入变化(MAX15018A/MAX15019A)或者与 IN_L 逻辑输入变化相反(MAX15018B/MAX15019B)。此时，自举电容尚未充电，由于BST至HS电压低于 V_{BST_UVLO} ，DH不切换。在低边导通之后的短时间内， V_{DD} 对 C_{BST} 充电，并使 V_{BST} 电压超过 V_{BST_UVLO} 。DH随后开始开关工作并跟随 IN_H 。在同步buck和半桥转换器拓扑中，自举电容可以在一个周期内被充上电。BST至HS的电压超过 V_{BST_UVLO} 以后几个微秒，器件开始正常工作。在双管正激拓扑中， C_{BST} 电容需要多一点时间(几百微秒)来充电并使其电压上升到 V_{BST_UVLO} 以上。两个UVLO门限具有0.5V的典型滞回。应仔细选择自举电容的容量，以避免DH开启和关闭时产生意想不到的振荡。可选择大约20倍于MOSFET总栅极电容的容量。在BST上使用低ESR、X7R电介质的陶瓷电容(一般来讲0.1 μ F的陶瓷电容就足够了)，并在 V_{DD} 至GND之间连接0.1 μ F和1 μ F并联陶瓷电容。由于高边驱动器静态电流所造成的电荷流失，高边MOSFET的连续导通时间受到限制。最大导通时间取决于 C_{BST} 的容量、 I_{BST} (最大190 μ A)和 V_{BST_UVLO} 。

125V/3A、高速、半桥MOSFET驱动器

MAX15018/MAX15019

输出驱动器

MAX15018/MAX15019驱动器的输出级采用了低导通阻抗的p沟道与n沟道器件，采用图腾柱配置。这一结构可以高速打开和关闭具有高栅极电荷(Q_g)的外部开关MOSFET。

驱动器具有低漏-源阻抗(R_{DS_ON})，随着 V_{DD} 增大或工作温度降低而减小。较低的 R_{DS_ON} 意味着可从IC源出和吸收更大的电流，同时具有更快的开关速度，因为外部MOSFET栅极电容将以更快的速率充、放电。驱动器提供的峰值源出和吸收电流典型为3A。

从逻辑输入到驱动器输出在低边驱动器和高边驱动器之间的传输延迟被匹配在8ns(最大值)内。导通传输延时和关断传输延时分别为35ns和36ns。参见图1。内部驱动器具有先开后合逻辑，消除了直通情况下导致的不必要的高工作电源电流、效率降低以及 V_{DD} 上的尖脉冲。

DL为高电平时，其电压约等于 V_{DD} ；为低电平时电压为0。高电平时，DH至HS的电压约等于 V_{DD} 减去内部自举二极管上的压降，低电平时则为0。由于高边驱动器静态电流所造成的电荷流失，高边MOSFET的连续导通时间受到限制。最大导通时间取决于自举电容(C_{BST})的容量、 I_{BST} (190 μ A最大值)和 V_{BST_UVLO} 。

内部自举二极管

V_{DD} 与BST之间内部连接有一个二极管，和外部的自举电容(C_{BST})配合使用，以提供开启高边MOSFET所需的电压(参见典型工作电路)。这个二极管在低边开关导通时由 V_{DD} 给自举电容充电，而当HS随着高边驱动器的导通被拉高时它又起到隔离 V_{DD} 的作用。内部自举二极管具有0.9V的典型正向压降和40ns(典型值)的关断/打开时间。关断时间(反向恢复时间)依赖于反向恢复电流，并可低至10ns。为了降低 V_{DD} 到BST的二极管压降，可在 V_{DD} 与BST之间连接一个外部的肖特基二极管。

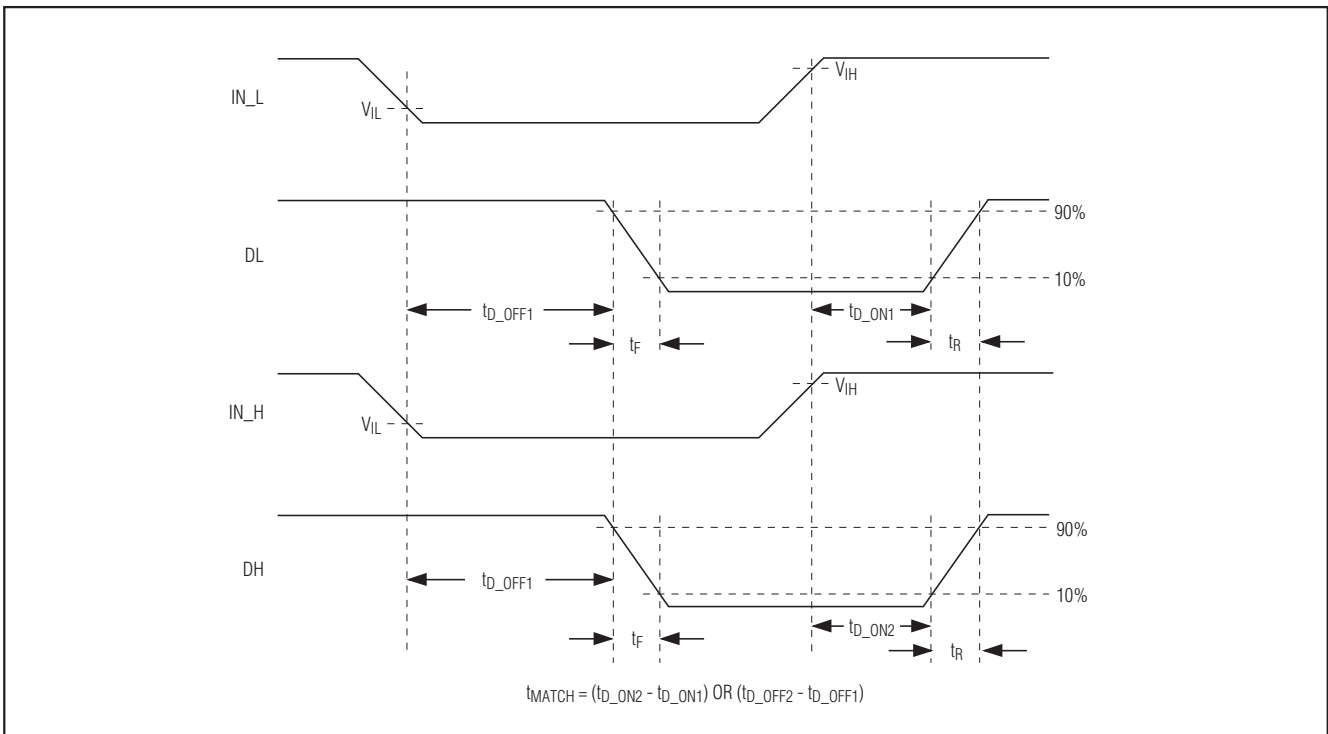


图1. 逻辑输入的定时特性(MAX15018A和MAX15019A)

125V/3A、高速、 半桥MOSFET驱动器

自举电容

采用自举电容来确保有足够的电荷来开启高边MOSFET。当低边MOSFET导通时，该电容由 V_{DD} 通过自举二极管充电。应仔细选择自举电容值，以避免DH开启和关闭时产生的振荡。可选择大约20倍于MOSFET总栅极电容的容量。采用低ESR、X7R电介质的陶瓷电容(一般来讲 $0.1\mu\text{F}$ 的陶瓷电容就足够了)。由于高边驱动器静态电流所造成的电荷流失，高边MOSFET的连续导通时间受到限制。最大导通时间取决于 C_{BST} 的容量、 I_{BST} (最大 $190\mu\text{A}$)和 V_{BST_UVLO} 。注意，自举电容充电至 V_{DD} 需要时间，根据通过低边MOSFET充电环路的时间常数而定(参见典型工作电路)。确保低边MOSFET在 C_{BST} 所需最小充电时间内保持导通。

驱动器逻辑输入(IN_H、IN_L)

MAX15018_为CMOS ($V_{DD}/2$)逻辑输入驱动器，而MAX15019_为TTL兼容的逻辑输入驱动器。逻辑输入信号与 V_{DD} 无关。例如，该IC可以由10V电源供电，而逻辑输入可由12V CMOS逻辑提供。而且，无论 V_{DD} 电压为多少，逻辑输入都具有高至15V的尖峰电压保护。TTL与CMOS逻辑输入分别具有400mV和1.6V的滞回，以避免转换期间出现双脉冲。逻辑输入为高阻抗($500\text{k}\Omega$ 典型值)引脚，不可浮空，以确保逻辑输入状态处于确定的电平。逻辑输入浮空时， V_{DD} 升高至UVLO门限以上后，DH和DL输出被拉低。在上电时，控制器的PWM输出必须确保具有正确的状态。

应用信息

电源旁路和接地

选择MAX15018_/MAX15019_的旁路和接地时需要特别注意。当两个驱动器同相驱动比较大的外部容性负载时，电源和输出中的峰值电流会超过6A。电源的跌落和地电

位的偏移构成了某种形式的反向拓扑的负反馈，可能会给延迟和跳变时间带来负面影响。不恰当的器件接地造成的偏移可能也会干扰共用同一交流地返回通路的其它电路。MAX15018_/MAX15019_带有任何容性负载时，由于 di/dt 非常高， V_{DD} 、DH、DL和/或GND通路上的任何串联电感都会在开关时产生振荡。尽可能靠近器件在 V_{DD} 至GND之间放置一个或多个并联的 $0.1\mu\text{F}$ 陶瓷电容来旁路输入电源。使用接地层来减小地返回通路电阻和串联电感。尽可能靠近MAX15018_/MAX15019_放置外部MOSFET，以减小引线长度、电路板电感和交流通路电阻。

功率耗散

MAX15018_/MAX15019_的功率耗散主要来自于内部自举二极管和nMOSFET及pMOSFET的功耗。对于容性负载，器件的总功耗为：

$$P_D = (C_L \times V_{DD}^2 \times f_{sw}) + (I_{VDDO} + I_{BSTO}) \times V_{DD}$$

其中， C_L 为DH和DL上的总容性负载， V_{DD} 为电源电压， f_{sw} 为IC的开关频率。 P_D 包括内部自举二极管的功耗(P_{DIODE})。如果使用外部肖特基自举二极管，内部功耗还可降低 P_{DIODE} 。内部自举二极管的功耗(驱动容性负载时)等于每个开关周期通过二极管的电荷乘以最大二极管正向压降($V_F = 1\text{V}$)，参见下述公式：

$$P_{DIODE} = C_{DH} \times (V_{DD} - 1) \times f_{sw} \times V_F$$

其中， C_{DH} 为DH上的容性负载， V_{DD} 为电源电压， f_{sw} 为转换器的开关频率， V_F 为最大二极管正向压降。

使用内部自举二极管时的总功耗为 P_D ，使用外部肖特基二极管时的总功耗为 $P_D - P_{DIODE}$ 。器件的总功耗必须低于 $T_A = +70^\circ\text{C}$ 时，带有裸焊盘的8引脚SO封装的最大功耗1.95W。

125V/3A、高速、半桥MOSFET驱动器

布局信息

MAX15018/MAX15019_驱动器源出和吸收很大的电流，以便在开关MOSFET的栅极产生很快的上升和下降沿。如果没有很好地控制引线的长度和阻抗，高di/dt会造成无法接受的振荡。在使用MAX15018/MAX15019_进行设计时，可遵循如下的PCB布局准则：

- 保证 V_{DD} 电压(对地)或BST电压(对HS)不超过15V是非常重要的。 V_{DD} 至GND或BST至HS的电压出现超过15V的尖脉冲将会损坏器件。在 V_{DD} 至GND以及BST至HS之间，尽量靠近器件放置一个或更多低ESL、 $0.1\mu\text{F}$ 陶瓷去耦电容。陶瓷去耦电容应至少20倍于被驱动的栅极电容。
- IC与被驱动的MOSFET栅极之间有两个交流电流环。拉低栅极电压时，MOSFET类似于一个从栅极到源极的大

电容。此时工作的电流环为：MOSFET驱动器输出(DL或DH)—MOSFET栅极—MOSFET源极—MOSFET驱动器返回端(GND或HS)。当拉高MOSFET栅极电压时，此时工作的电流环为：MOSFET驱动器输出(DL或DH)—MOSFET栅极—MOSFET源极—驱动器去耦电容返回端—去耦电容正端—MOSFET驱动器供电引脚。去耦电容可能是用于高边MOSFET的 C_{BST} ，或者是用于低边MOSFET的 V_{DD} 去耦电容。布局时必须仔细处理上述交流电流环，使其物理长度和阻抗最小。

- 要将8引脚SO-EP封装的裸焊盘焊接到大面积敷铜上，以获得额定的功率耗散能力。

典型应用电路

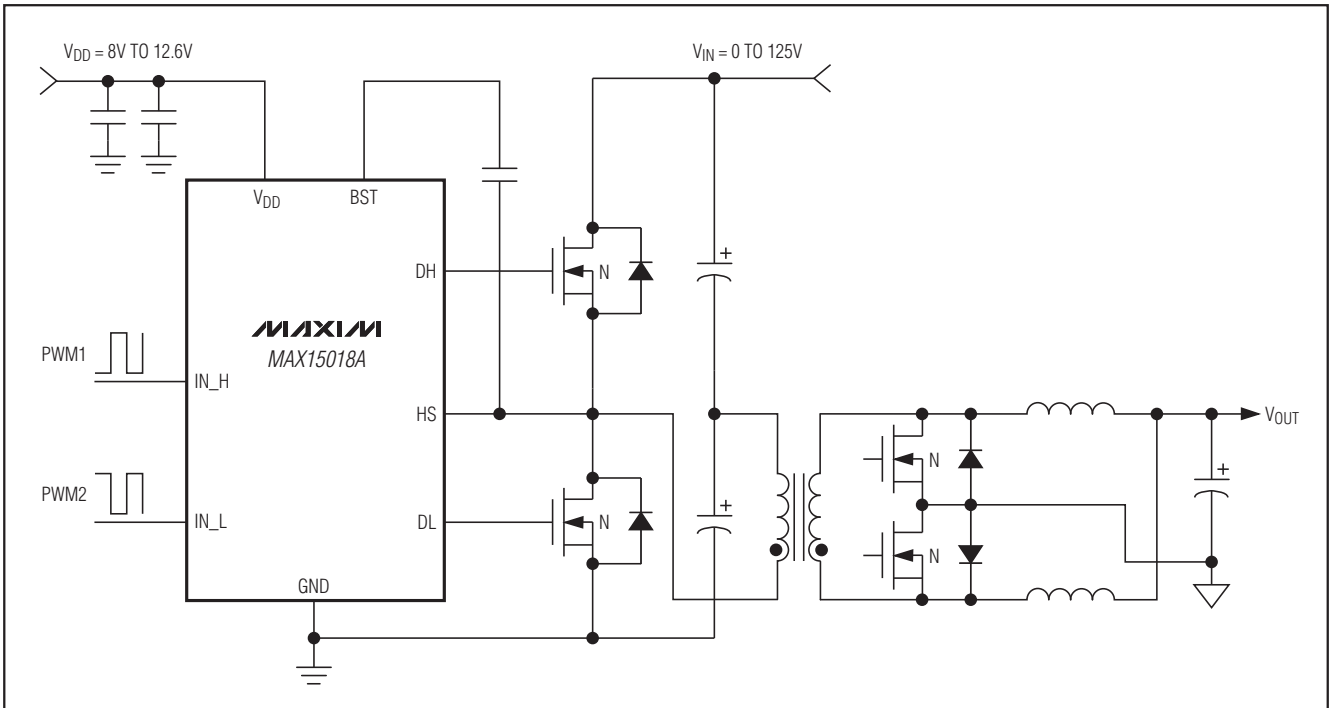


图2. 带副边同步整流的半桥转换器应用

125V/3A、高速、 半桥MOSFET驱动器

典型应用电路(续)

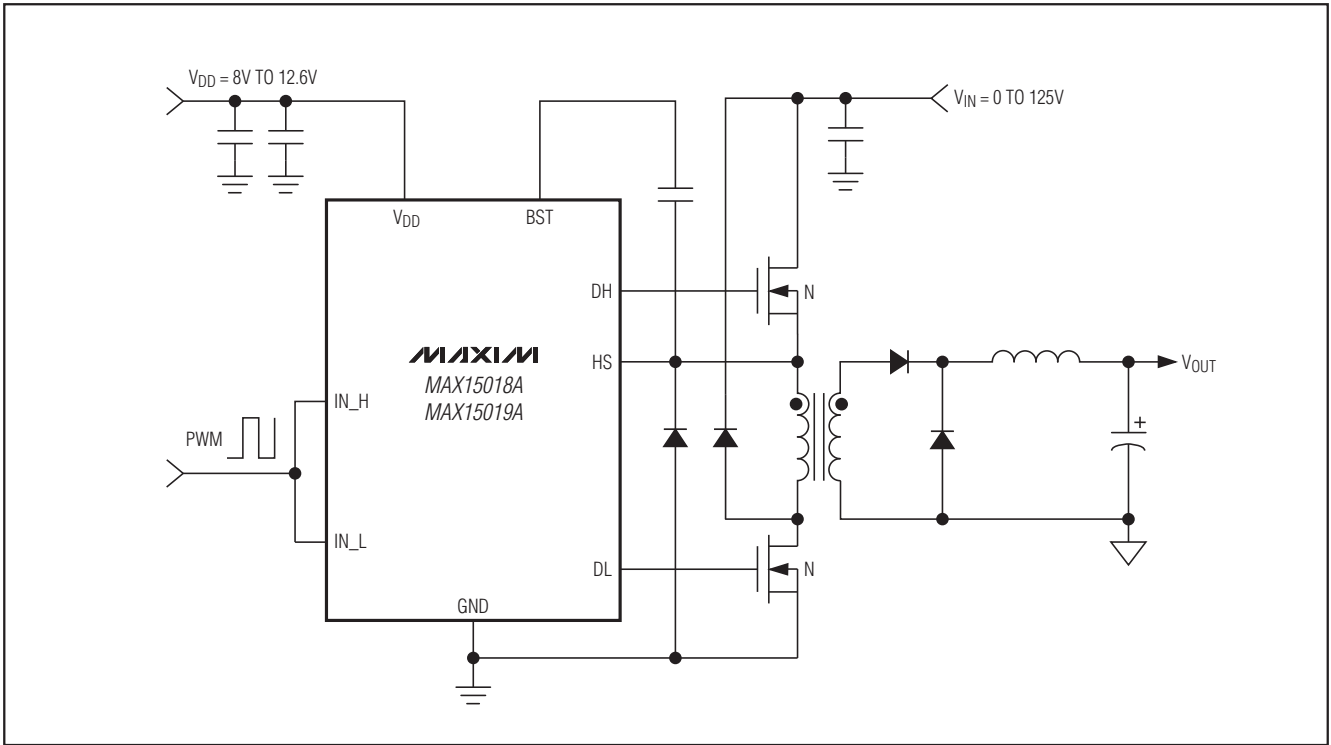
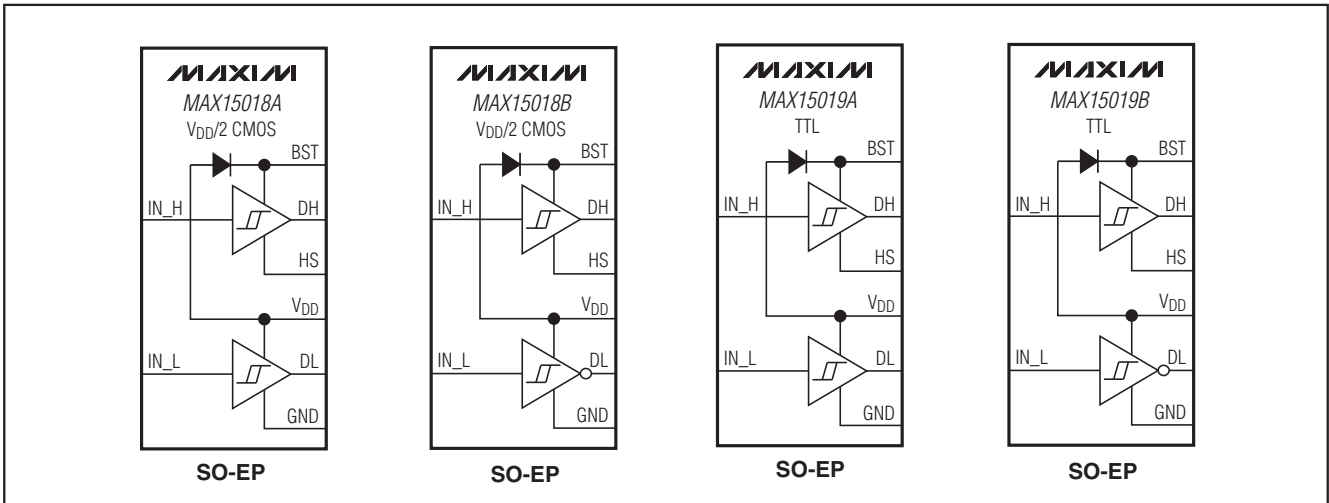


图3. 双管正激转换电路

125V/3A、高速、半桥MOSFET驱动器

功能框图



MAX15018/MAX15019

选型指南

PART	HIGH-SIDE DRIVER	LOW-SIDE DRIVER	LOGIC LEVEL	PIN COMPATIBLE
MAX15018AASA+	Noninverting	Noninverting	CMOS ($V_{DD}/2$)	HIP 2100IB
MAX15018BASA+	Noninverting	Inverting	CMOS ($V_{DD}/2$)	—
MAX15019AASA+	Noninverting	Noninverting	TTL	HIP 2101IB
MAX15019BASA+	Noninverting	Inverting	TTL	—

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询 www.maxim-ic.com.cn/packages。

封装类型	封装编码	文档编号
8 SO	S8E-14	21-0111

125V/3A、高速、 半桥MOSFET驱动器

修订历史

修订次数	修订日期	说明	修改页
0	5/08	最初发布版本。	—
1	9/08	删除了MAX15018B未来产品上的星号。	1

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

14 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**