

DS1308

低功耗I²C RTC，带有56字节NV RAM

概述

DS1308串行实时时钟(RTC)是一款低功耗、二-十进制编码(BCD)的时钟/日历，外加56字节NV RAM。地址与数据通过I²C接口串行传输。时钟/日历提供秒、分、时、星期、日、月和年信息。对于少于31天的月份，将自动调整月末日期，包括闰年修正。时钟格式可以是24小时或带AM/PM指示的12小时格式。DS1308内置电源检测电路，检测主电源失效时自动切换到备用电源，以保持时间、日期信息和计时。

应用

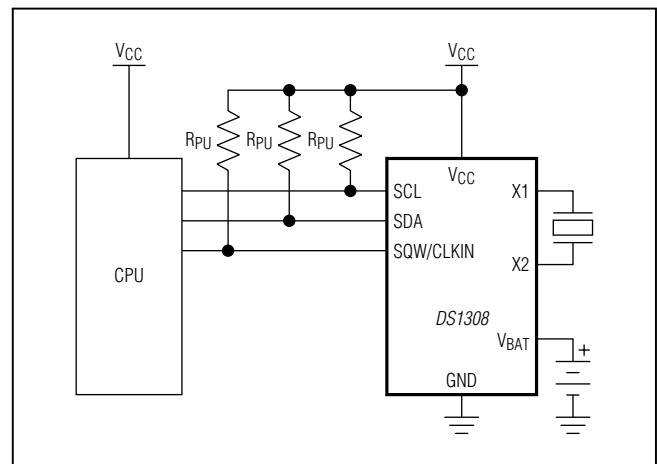
手持装置(GPS、POS终端)
消费类电子(机顶盒、数字记录仪、网络应用)
办公设备(传真机/打印机、复印机)
医疗(血糖仪、给药器)
电信(路由器、交换机、服务器)
其它(电表、售货机、温度监控器、调制解调器)

[订购信息](#)在数据资料的最后给出。

特性

- ◆ 250nA (典型值)超低计时电流
- ◆ 可配合ESR高达100kΩ的晶振工作
- ◆ RTC提供秒、分钟、小时、日、月、星期及年计时，带闰年补偿，有效期至2400年
- ◆ 56字节、电池备份、通用RAM，写次数不受限制
- ◆ I²C串口
- ◆ 外部时钟源，用于参考时钟同步(例如32kHz、50Hz/60Hz电力线、GPS 1PPS)
- ◆ 可编程方波输出信号
- ◆ 自动电源失效检测和切换电路
- ◆ -40°C至+85°C工作温度范围
- ◆ 通过美国安全试验协会(UL)认证

典型工作电路



相关型号以及配合该器件使用的推荐产品，请参见：china.maximintegrated.com/DS1308.related。

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maximintegrated.com。

低功耗I²C RTC，带有56字节NV RAM

ABSOLUTE MAXIMUM RATINGS

(All voltages relative to ground.)

Voltage Range on V_{CC} or V_{BAT}-0.3V to +6.0V
 Voltage on Any Non-Power Pin -0.3V to (V_{CC} + 0.3V)
 Operating Temperature Range -40°C to +85°C

Junction Temperature Maximum+150°C
 Storage Temperature Range -55°C to +125°C
 Lead Temperature (soldering, 10s)+300°C
 Soldering Temperature (reflow)+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PACKAGE THERMAL CHARACTERISTICS (Note 1)

μSOP

Junction-to-Ambient Thermal Resistance (θ_{JA})206.3°C/W
 Junction-to-Case Thermal Resistance (θ_{JC})42°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maximintegrated.com/thermal-tutorial.

RECOMMENDED OPERATING CONDITIONS

(T_A = -40°C to +85°C, unless otherwise noted.) (Note 2)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|-------------------------|------------------|------------|-----------------------|-----|-----------------------|-------|
| Operating Voltage Range | V _{CC} | DS1308-18 | 1.71 | 1.8 | 5.5 | V |
| | | DS1308-3 | 2.7 | 3.0 | 5.5 | |
| | | DS1308-33 | 3.0 | 3.3 | 5.5 | |
| Battery Voltage | V _{BAT} | | 1.3 | | 5.5 | V |
| Logic 1 Input | V _{IH} | | 0.7 x V _{CC} | | V _{CC} + 0.3 | V |
| Logic 0 Input | V _{IL} | | -0.3 | | 0.3 x V _{CC} | V |

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = V_{CCMIN} to V_{CCMAX}; V_{BAT} = V_{BATMIN} to V_{BATMAX}; T_A = -40°C to +85°C, unless otherwise noted.) (Note 2)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|---|---------------------|--|------|------------------------------------|------|-------|
| Power-Supply Active Current (Note 3) | I _{CCA} | -3 or -33; f _{SCL} = 400kHz | | | 325 | μA |
| Power-Supply Standby Current (Note 4) | I _{CCS} | -33; V _{CC} = 3.63V | | | 125 | μA |
| | | V _{CC} = V _{CCMAX} | | | 200 | |
| Battery Leakage Current | I _{BATLKG} | V _{CC} ≥ V _{PF} | -100 | 25 | +100 | nA |
| Input Leakage (SCL) | I _I | V _{IN} = 0V to V _{CC} | -0.1 | | +0.1 | μA |
| I/O Leakage (SDA, SQW/CLKIN) | I _{IO} | I ² C bus inactive, ECLK = 1 | -0.1 | | +0.1 | μA |
| Output Logic 0 (SDA, SQW/CLKIN), V _{OL} = 0.4V | I _{OL} | V _{CC} ≥ V _{CCMIN} | 3.0 | | | mA |
| | | V _{BAT} ≥ 1.3V ≥ V _{CC} + 0.2V | 250 | | | μA |
| Power-Fail Trip Point | V _{PF} | -33 | 2.70 | 2.82 | 3.00 | V |
| Switchover Voltage | V _{SW} | V _{BAT} > V _{PF} | | V _{PF} | | V |
| | | V _{BAT} < V _{PF} | | V _{BAT} > V _{CC} | | |

低功耗I²C RTC，带有56字节NV RAM**DC ELECTRICAL CHARACTERISTICS**(V_{CC} = 0V, V_{BAT} = V_{BATMIN} to V_{BATMAX}, T_A = -40°C to +85°C, unless otherwise noted.) (Note 2)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|--------------------------------------|---------------------|--|-----|-----|------|-------|
| Battery Current, SQW Off (Note 5) | I _{BAT1} | V _{BAT} = 3V | | 250 | | nA |
| | | V _{BAT} = V _{BATMAX} | | | 600 | |
| Battery Current, SQW On (Note 6) | I _{BAT2} | V _{BAT} = 3V | | 550 | | nA |
| | | V _{BAT} = V _{BATMAX} | | | 1100 | |
| Data-Retention Current (Note 7) | I _{BATDAT} | V _{BAT} = 3V | | 25 | 100 | nA |

AC ELECTRICAL CHARACTERISTICS(V_{CC} = V_{CCMIN} to V_{CCMAX}, T_A = -40°C to +85°C, unless otherwise noted.) (Note 2)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|----------------------|----------------|------------------------|-----|-----|-------|
| SCL Clock Frequency | f _{SCL} | (Note 8) | 0.03 | | 400 | kHz |
| Bus Free Time Between a STOP and START Condition | t _{BUF} | | 1.3 | | | μs |
| Hold Time (Repeated) START Condition | t _{HD:STA} | (Note 9) | 0.6 | | | μs |
| Low Period of SCL Clock | t _{LOW} | | 1.3 | | | μs |
| High Period of SCL Clock | t _{HIGH} | | 0.6 | | | μs |
| Data Hold Time | t _{HD:DAT} | (Notes 10, 11) | 0 | | 0.9 | μs |
| Data Setup Time | t _{SU:DAT} | (Note 12) | 100 | | | ns |
| Setup Time for a Repeated START Condition | t _{SU:STA} | | 0.6 | | | μs |
| Rise Time of Both SDA and SCL Signals | t _R | (Note 13) | 20 + 0.1C _B | | 300 | ns |
| Fall Time of Both SDA and SCL Signals | t _F | (Note 13) | 20 + 0.1C _B | | 300 | ns |
| Setup Time for STOP Condition | t _{SU:STO} | | 0.6 | | | μs |
| Capacitive Load for each Bus Line | C _B | (Note 13) | | | 400 | pF |
| SCL Spike Suppression | t _{SP} | | | 60 | | ns |
| Oscillator Stop Flag (OSF) Delay | t _{OSF} | (Note 14) | | 100 | | ms |
| Timeout Interval | t _{TIMEOUT} | (Note 15) | 25 | | 35 | ms |

低功耗I²C RTC，带有56字节NV RAM

POWER-UP/DOWN CHARACTERISTICS

(T_A = -40°C to +85°C, unless otherwise noted.) (Notes 2, 16)

| PARAMETER | SYMBOL | MIN | TYP | MAX | UNITS |
|--|-------------------|-----|-----|------|-------|
| Recovery at Power-Up | t _{REC} | | 1 | 2 | ms |
| V _{CC} Slew Rate (V _{PF} to 0V) | t _{VCCF} | | | 1/50 | V/μs |
| V _{CC} Slew Rate (0V to V _{PF}) | t _{VCCR} | | | 1/1 | V/μs |

CAPACITANCE

(T_A = +25°C, unless otherwise noted.) (Note 16)

| PARAMETER | SYMBOL | MIN | TYP | MAX | UNITS |
|-------------------|----------------|-----|-----|-----|-------|
| Input Capacitance | C _I | | 10 | | pF |
| I/O Capacitance | C _O | | 10 | | pF |

Warning: Negative undershoots below -0.3V while the part is in battery-backed mode may cause loss of data.

Note 2: Limits are 100% production tested at T_A = +25°C and T_A = +85°C. Limits over the operating temperature range and relevant supply voltage are guaranteed by design and characterization. Typical values are not guaranteed.

Note 3: SCL clocking at max frequency. V_{SCL} = 0V to V_{CC}.

Note 4: Specified with I²C bus inactive. Timekeeping and square-wave functions operational.

Note 5: CH = ECLK = SQWE = 0.

Note 6: CH = ECLK = 0, SQWE = RS1 = RS0 = 1, I_{OUT} = 0mA.

Note 7: CH = 1. ECLK = SQWE = 0.

Note 8: The minimum SCL clock frequency is limited by the bus timeout feature, which resets the serial bus interface if SCL is held low for t_{TIMEOUT}.

Note 9: After this period, the first clock pulse is generated.

Note 10: A device must internally provide a hold time of at least 300ns for the SDA signal (referenced to the V_{IHMIN} of the SCL signal) to bridge the undefined region of the falling edge of SCL.

Note 11: The maximum t_{HD:DAT} has only to be met if the device does not stretch the low period (t_{LOW}) of the SCL signal.

Note 12: A fast-mode device can be used in a standard-mode system, but the requirement t_{SU:DAT} ≥ 250ns must then be met. This is automatically the case if the device does not stretch the low period of the SCL signal. If such a device does stretch the low period of the SCL signal, it must output the next data bit to the SDA line t_{RMAX} + t_{SU:DAT} = 1000 + 250 = 1250ns before the SCL line is released.

Note 13: C_B is the total capacitance of one bus line, including all connected devices, in pF.

Note 14: The parameter t_{OSF} is the period of time the oscillator must be stopped for the OSF flag to be set over the voltage range of 2.4V ≤ V_{CC} ≤ V_{CCMAX}.

Note 15: The DS1308 can detect any single SCL clock held low longer than t_{TIMEOUTMIN}. The device's I²C interface is in reset state and can receive a new START condition when SCL is held low for at least t_{TIMEOUTMAX}. Once the part detects this condition the SDA output is released. The oscillator must be running for this function to work.

Note 16: Guaranteed by design and not 100% production tested.

低功耗I²C RTC，带有56字节NV RAM

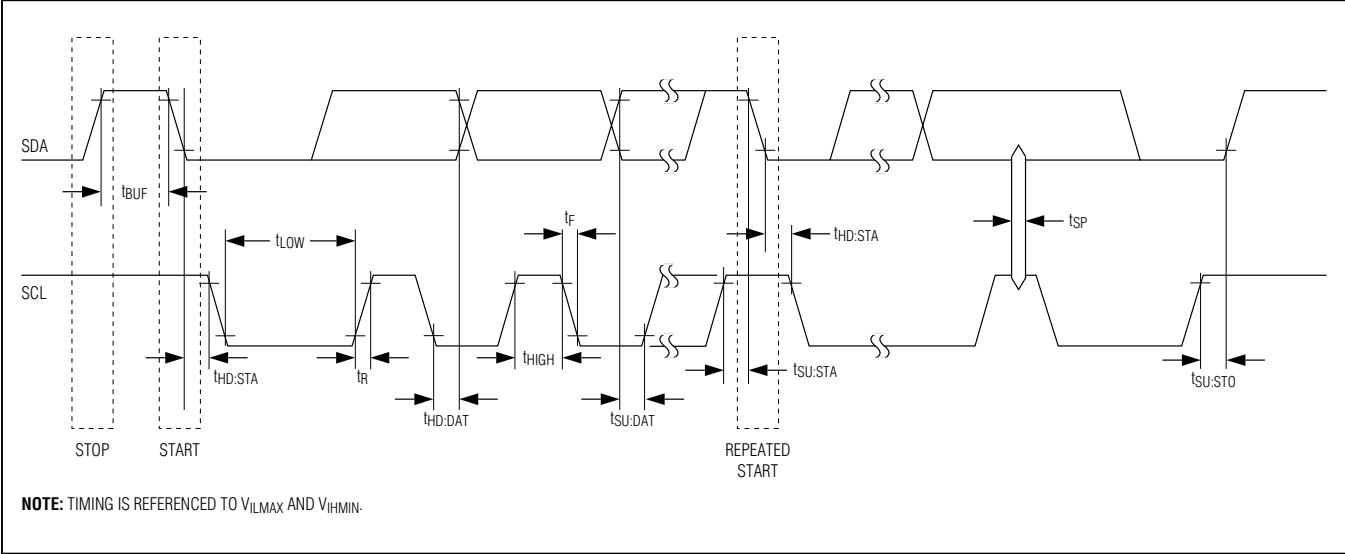


图1. I²C串行总线上的数据传输

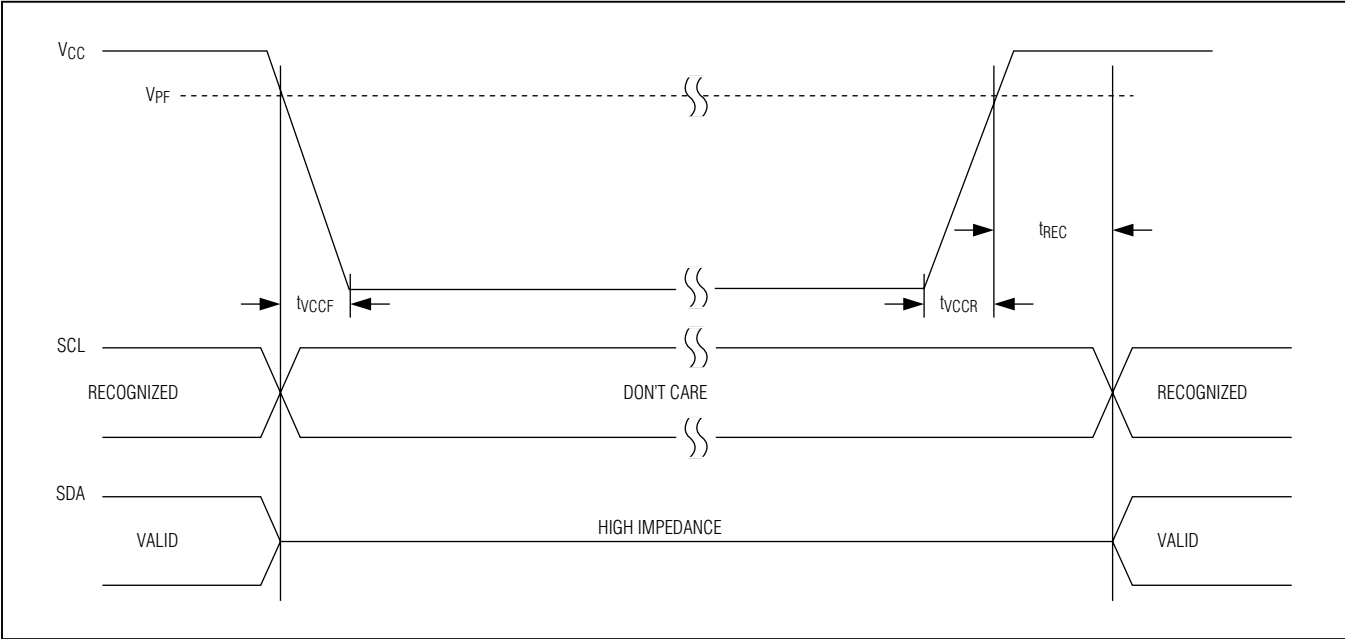
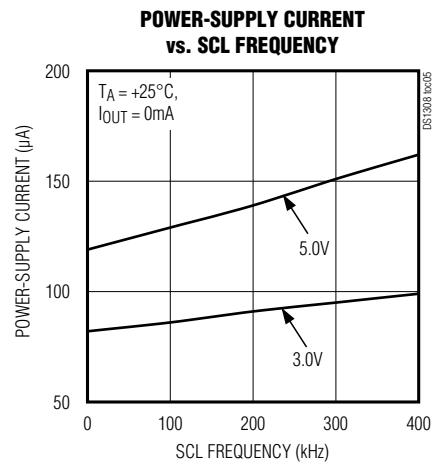
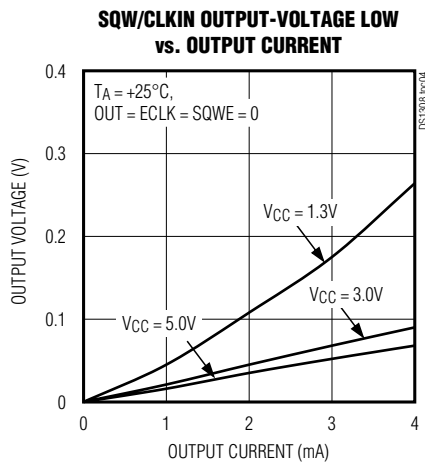
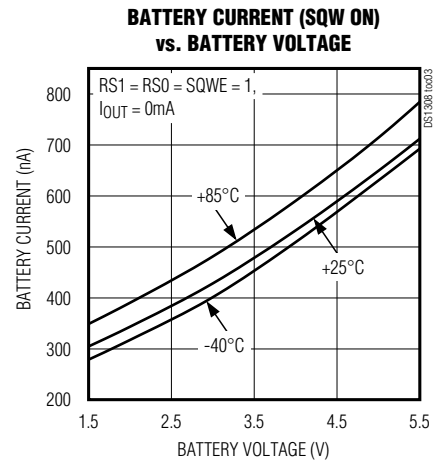
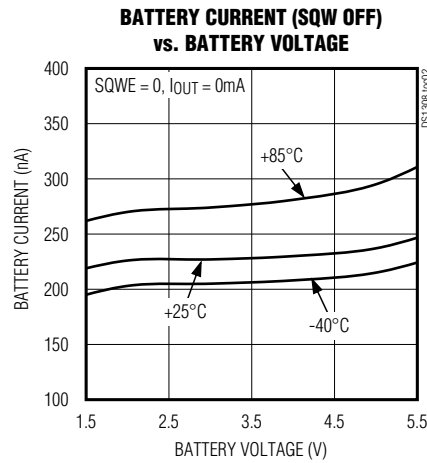
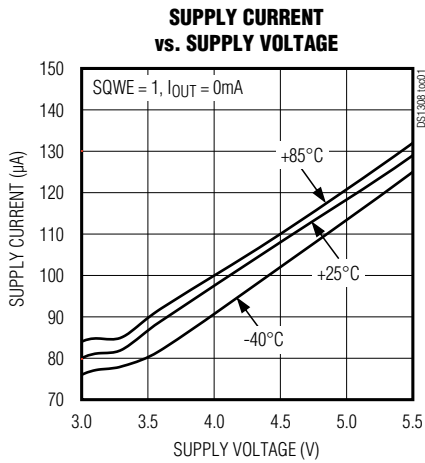


图2. 上电/关断定时

低功耗I²C RTC，带有56字节NV RAM

典型工作特性

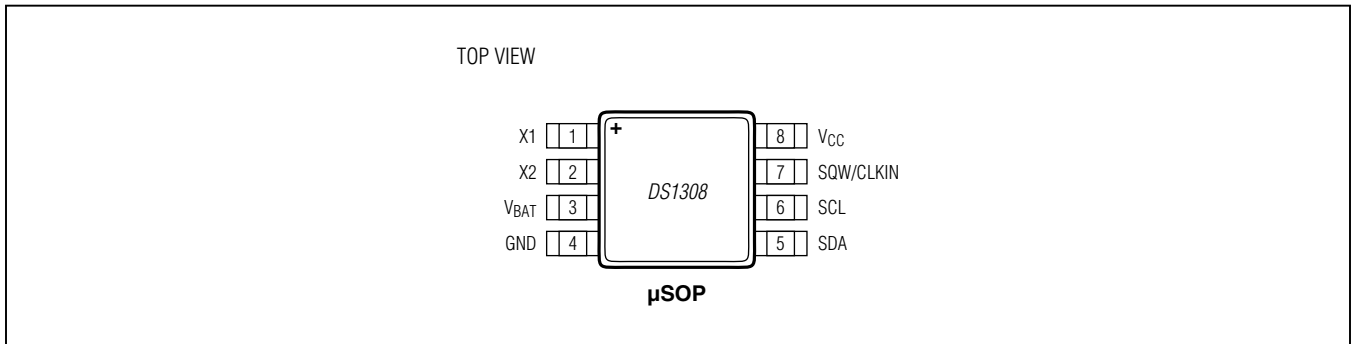
($V_{CC} = +3.3V$, $T_A = +25^\circ C$, unless otherwise specified.)



DS1308

低功耗I²C RTC，带有56字节NV RAM

引脚配置

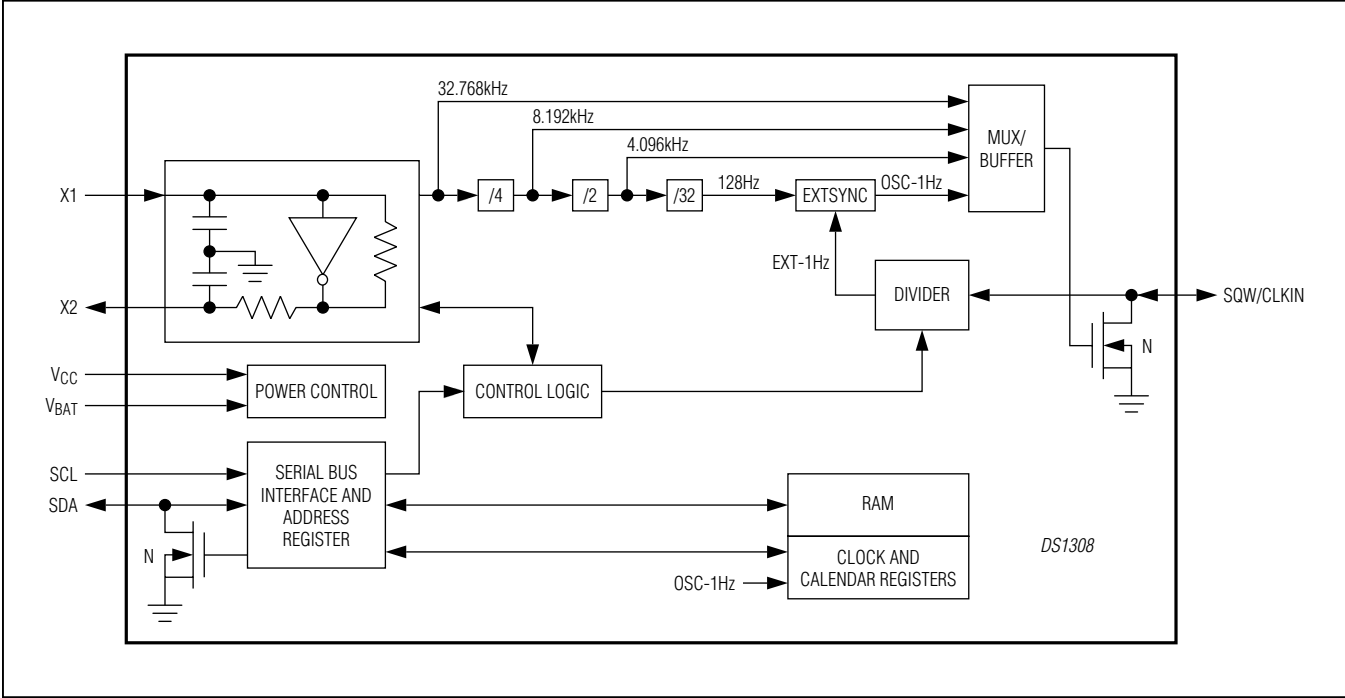


引脚说明

| 引脚 | 名称 | 功能 |
|----|------------------|---|
| 1 | X1 | 32.768kHz晶振连接，内部振荡器电路设计支持具有6pF特定负载电容(C_L)的晶振。 注： 关于晶振选择及晶振布局考虑的更多信息，请参阅应用笔记58: <i>Crystal Considerations with Maxim Real-Time Clocks (RTCs)</i> 。 |
| 2 | X2 | |
| 3 | V _{BAT} | 电池电压输入，用于锂电池或其它电源。为正常工作，电池电压必须保持在最小和最大值之间。备份电源和V _{BAT} 引脚之间串联二极管会妨碍正常工作。如果不使用备份电源，V _{BAT} 必须接地。经过UL认证，确保锂电池供电时防止反向充电。 |
| 4 | GND | 地。 |
| 5 | SDA | I ² C串口的串行数据输入/输出。该引脚也为开漏输出，需要外部上拉电阻。上拉电压可达5.5V，与V _{CC} 电压无关。 |
| 6 | SCL | I ² C串口的串行时钟输入，用于同步串口的数据传输。上拉电压可达5.5V，与V _{CC} 电压无关。 |
| 7 | SQW/CLKIN | 方波输出/时钟输入。该I/O引脚用于输出四种方波频率之一(1Hz、4kHz、8kHz、32kHz)，或者接受外部时钟输入，以驱动RTC计数器。输出模式下(ECLK = 0)，该引脚为开漏输出，要求外接上拉电阻。V _{CC} 或V _{BAT} 供电时(BBCLK = 1)，可提供方波输出。上拉电压可达5.5V，与V _{CC} 电压无关。如果不使用该功能，可将引脚保持浮空。 |
| 8 | V _{CC} | 主电源，利用连接至地的0.1μF电容对电源去耦。 |

低功耗I²C RTC，带有56字节NV RAM

功能框图



详细说明

DS1308串行RTC是一款低功耗、二-十进制编码(BCD)的时钟/日历，外加56字节NV SRAM。地址与数据通过I²C接口串行传输。时钟/日历提供秒、分、时、星期、日、月和年信息，对于少于31天的月份，将自动调整月末的日期，包括闰年修正。时钟格式可以是24小时或带AM/PM指示的12小时格式。DS1308内置电源检测电路，监测电源的失效，并在必要时自动切换至VBAT供电。

工作原理

DS1308在串行总线上作为从器件工作。访问器件时，执行START条件并提供器件识别码，随后发送数据。可依次访问寄存器，直到执行STOP条件。VCC高于V_{PF}时，器件处于完全工作模式，可读/写数据。而当VCC下降至V_{PF}以下

时，内部时钟寄存器将禁止任何访问。如果VBAT高于VCC，VCC下降至V_{PF}以下时，器件电源从VCC切换到VBAT；如果VBAT低于V_{PF}，VCC下降至VBAT以下时，器件电源从VCC转换至VBAT。振荡器和计时功能由VBAT维持，直到VCC返回至V_{PF}以上，并经过t_{REC}后允许读和写操作。[功能框图](#)中标出了DS1308的主要功能电路。

秒寄存器中的使能位(CH)控制振荡器。振荡器的启动时间与晶振特性、PCB漏电及布局有很大关系。较高的ESR和过大的电容负载都会造成较长的启动时间。采用推荐特性的晶体和正确的电路布局，通常能够在1秒内启动。

器件初次加电时，时间和日期寄存器复位为01/01/00 01 00:00:00 (DD/MM/YY DOW HH:MM:SS)，秒寄存器的CH位复位为0。

低功耗I²C RTC，带有56字节NV RAM

电池保鲜

电池首次连接至器件时，器件不会立即为RTC或内部电路提供电池备份电源，直到V_{CC}超过V_{PF}后，器件退出电池保鲜模式；V_{CC}随后下降至V_{BAT}以下时，即可提供电池备份电源。该模式允许在生产过程中安装电池，并在首次激活系统之前不会消耗电池电量。所以，在产品储存和运输期间，所消耗的电池电量微乎其微。

振荡器电路

DS1308使用外部6pF 32.768kHz晶体，振荡器电路不需要任何外部电阻或电容即可工作。关于外部晶体参数的要求，请参考表2。功能框图**为**振荡器电路的简化原理图，使用规格满足要求的晶体时，启动时间通常小于1秒。

只要V_{CC} > V_{PF}，则可激活晶振输出处的5μs干扰抑制滤波器。

表1. 电源控制

| SUPPLY CONDITION | READ/WRITE ACCESS | POWERED BY |
|--|-------------------|------------------|
| V _{CC} < V _{PF} , V _{CC} < V _{BAT} | No | V _{BAT} |
| V _{CC} < V _{PF} , V _{CC} > V _{BAT} | No | V _{CC} |
| V _{CC} > V _{PF} , V _{CC} < V _{BAT} | Yes | V _{CC} |
| V _{CC} > V _{PF} , V _{CC} > V _{BAT} | Yes | V _{CC} |

表2. 晶体指标

| PARAMETER | SYMBOL | MIN | TYP | MAX | UNITS |
|-------------------|----------------|-----|--------|-----|-------|
| Nominal Frequency | f ₀ | | 32.768 | | kHz |
| Series Resistance | ESR | | | 100 | kΩ |
| Load Capacitance | C _L | | 6 | | pF |

注：晶体、布线和晶体输入引脚应与RF信号相隔离，更多注意事项，请参考[应用笔记58: Crystal Considerations with Maxim Real-Time Clocks \(RTCs\)](#)。

时钟精度

时钟精度取决于晶体精度以及振荡电路电容负载与晶体负载电容的匹配度。温漂引起的晶振频率偏移会产生附加误差。耦合到振荡电路的外部噪声将造成时钟运行加快，图3所示为将晶振、振荡器与噪声隔离开的典型PCB布局。详细信息请参考[应用笔记58: Crystal Considerations with Maxim Real-Time Clocks \(RTCs\)](#)。

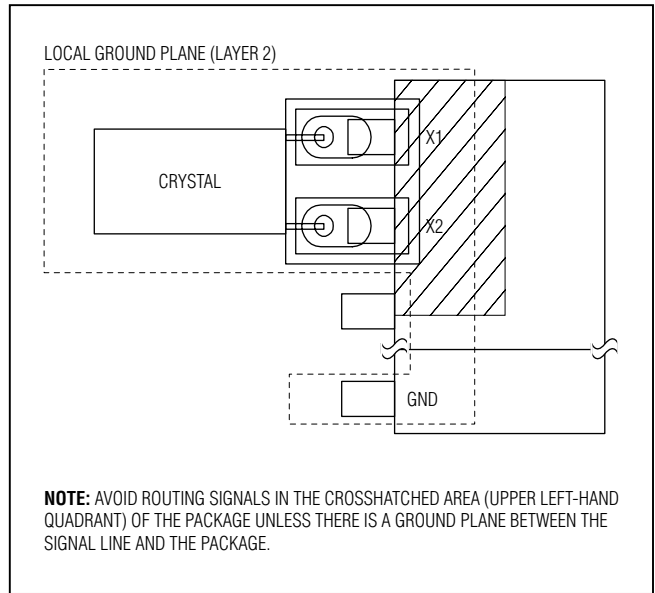


图3. 晶振的典型PCB布局

低功耗I²C RTC，带有56字节NV RAM**RTC和RAM地址映射**

表3所示为RTC和RAM寄存器的地址映射，RTC寄存器和控制寄存器位于地址00h–07h，RAM寄存器位于地址08h–3Fh。多字节操作读写时，如果寄存器指针指向3Fh时(RAM空间末尾)，则返回到位置00h(时钟存储空间开始)。发出I²C START条件时，或者寄存器指针递增到地址00h时，当前时间和日期将传输到第二组寄存器。第二组寄存器的时间和日期以多字节传输形式进行读取，同时，时钟保持持续运行。由此，可以避免主寄存器在读操作期间更新时重新读取寄存器。

时钟和日历

通过读取相应的寄存器字节获得时间和日历信息；通过写入相应的寄存器字节，设置或初始化时间、日历信息。时间和日历寄存器的内容采用BCD格式。寄存器0的第7位为时钟暂停(CH)位，该位置1时，关闭振荡器；清0时，使能振荡器。如果不需要计时功能，则可暂停时钟，使得没有外部V_{CC}供电的条件下，将V_{BAT}电流(I_{BATDAT})降至最小。

星期寄存器在午夜递增。与星期对应的数值由用户定义，但必须顺序设置(即，如果1代表周日，2就代表周一，依此类推)。不合逻辑的时间和日期会造成不确定操作。

读/写时间和日期寄存器时，使用辅助(用户)缓存器以防内部寄存器更新时发生错误。读取时间和日期寄存器时，在任何START条件下或寄存器指针循环到零时，同步用户缓存器与内部寄存器。任何时候，写入秒寄存器时，倒计时链都会复位。DS1308产生应答信号时，开始写传输。一旦倒计时链复位，为避免翻转问题，必须在1秒内写完剩余的时间和日期寄存器。振荡器运行时，1Hz方波输出(使能条件下)在秒数据传输后500ms跳变为高电平。

DS1308工作在12或24小时模式，小时寄存器的第6位定义为12小时或24小时模式选择位，高电平选择12小时模式。12小时模式下，第5位为AM/PM位，高电平选择PM；24小时模式下，第5位为20小时位(20–23点)。如果更改12/24小时模式选项，必须将小时寄存器重新初始化为新格式。

表3. RTC和RAM地址映射

| ADDRESS | BIT 7 | BIT 6 | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 | FUNCTION | RANGE | |
|---------|---------|------------|---------|-------------|---------|-------|-------|---------|------------|--------------------------|---------|
| 00h | CH | 10 Seconds | | | Seconds | | | Seconds | Seconds | 00–59 | |
| 01h | 0 | 10 Minutes | | | Minutes | | | Minutes | Minutes | 00–59 | |
| 02h | 0 | 12/24 | AM/PM | 10 Hour | Hour | | | Hours | Hours | 1–12 +AM/ PM 00–23 | |
| | | | 20 Hour | | | | | | | | |
| 03h | 0 | 0 | 0 | 0 | 0 | Day | | Day | Day | 1–7 | |
| 04h | 0 | 0 | 10 Date | | Date | | | Date | Date | 01–31 | |
| 05h | 0 | 0 | 0 | 10 Month | Month | | | Month | Month | 01–12 | |
| 06h | 10 Year | | | Year | | | Year | Year | Year | 00–99 | |
| 07h | OUT | ECLK | OSF | SQWE | LOS | BBCLK | RS1 | RS0 | Control | | |
| 08h–3Fh | | | | | | | | | RAM 56 x 8 | RAM 56 x 8 | 00h–FFh |

注：“0”位始终为0。

低功耗I²C RTC，带有56字节NV RAM

控制寄存器(07h)

控制寄存器控制SQW/CLKIN引脚的工作，并指示振荡器状态。

| Bit # | BIT 7 | BIT 6 | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| Name | OUT | ECLK | OSF | SQWE | LOS | BBCLK | RS1 | RS0 |
| POR | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |

第7位：输出控制(OUT)。禁用方波输出且 $V_{CC} > V_{PF}$ 时，控制SQW/CLKIN引脚的输出电平。SQWE = 0时，如果OUT = 1，SQW/CLKIN引脚的逻辑电平为1；如果OUT = 0，SQW/CLKIN引脚的逻辑电平为0，参见表4。

第6位：使能时钟输入(ECLK)。该位控制SQW/CLKIN引脚的方向(见表4)，ECLK = 1时，SQW/CLKIN引脚为输入，输入时钟频率由RS1和RS0的状态定义；ECLK = 0时，SQW/CLKIN引脚为输出，方波频率由RS1和RS0的状态定义。

第5位：振荡器停止标识(OSF)。该位为逻辑1时，表示振荡器已停止或曾在一定的时间周期内停止，用于判断时钟及日历数据的有效性。该位为沿触发，内部电路检测到振荡器已经从正常运行状态跳变为STOP状态时，该位设置为逻辑1。以下为可能造成OSF复位的条件：

首次加电。

V_{CC} 和 V_{BAT} 上的电压不足以支持振荡。

CH位置1，禁用振荡器。

晶振的外部干扰(例如噪声、漏电等)。

该位保持为逻辑1，直到向其写逻辑0。该位只能写入逻辑0，如果试图向OSF写逻辑1，数值将保持不变。

第4位：方波使能(SQWE)。设置为逻辑1时，该位使能振荡器输出，由 V_{CC} 或 V_{BAT} 支持工作。方波输出频率取决于RS0和RS1。

第3位：信号丢失(LOS)。该状态位指示CLKIN引脚的状态。RTC计数器不再收到外部时钟时，LOS位置1。当1) ECLK = 0时；或2) CLKIN输入信号停止跳变时；或3) CLKIN频率与所选输入频率相差 $\pm 0.8\%$ 以上时，将触发信号丢失报警。触发报警后，该位将保持为1，直到向其写入0。如果试图写入LOS = 1，数值将保持不变。当CLKIN时钟无效而清零LOS标识时，禁止随后的输入频率偏差检测。

第2位：电池备份时钟(BBCLK)。设置为逻辑1时，该位使能SQW/CLKIN I/O，同时器件由 V_{BTA} 供电。设置为逻辑0时，该位禁止SQW/CLKIN I/O，同时器件由 V_{BAT} 供电。

第1位和第0位：速率选择(RS1和RS0)。使能方波时(SQWE = 1)，该位控制SQW/CLKIN输出频率，表4所列为RS位选择的方波频率。

表4. SQW/CLKIN引脚功能

外同步

| OUT | ECLK | SQWE | RS1 | RS0 | SQW/CLKIN |
|-----|------|------|-----|-----|------------------|
| X | 0 | 1 | 0 | 0 | 1Hz output |
| X | 0 | 1 | 0 | 1 | 4.096kHz output |
| X | 0 | 1 | 1 | 0 | 8.192kHz output |
| X | 0 | 1 | 1 | 1 | 32.768kHz output |
| 0 | 0 | 0 | X | X | 0 |
| 1 | 0 | 0 | X | X | 1 |
| X | 1 | X | 0 | 0 | 1Hz input |
| X | 1 | X | 0 | 1 | 50Hz input |
| X | 1 | X | 1 | 0 | 60Hz input |
| X | 1 | X | 1 | 1 | 32.768kHz input |

X = 无关。

低功耗I²C RTC，带有56字节NV RAM

使用外部参考时钟时，SQW/CLKIN输入被分频至1Hz。分频器输出的1Hz信号(Ext-1Hz，见功能框图)用于修正从32.768kHz振荡器分频得到的1Hz信号(Osc-1Hz)。由于Osc-1Hz相对于Ext-1Hz有偏移，可通过数字方式调节Osc-1Hz。

如功能框图所示，驱动SQW/CLKIN引脚的三个最高频率来自于未经修正的振荡器，1Hz输出来自于调整后的Osc-1Hz信号。

从概念上讲，可以认为电路有两个1Hz信号，一路来自内部振荡器，另一路来自外部参考时钟，而振荡器产生的1Hz信号被锁定到外部参考时钟产生的1Hz信号。1Hz信号的时钟沿无需彼此对齐，存在外部时钟源且在容限范围之

内时，Ext-1Hz和Osc-1Hz保持当前的锁定状态，与信号沿是否对齐无关，定期修正Osc-1Hz信号。如果外部信号丢失，并在随后重新出现时，信号重新锁定在新的对齐状态(图4)。

只要Ext-1Hz在其容限范围内，即Osc-1Hz的0.8%，器件将使用该信号。Ext-1Hz在容限范围内时，两个信号之间的延迟可能有所偏差，当累积变化达到大约7.8ms后，才对Osc-1Hz信号进行调整(图5)。通过以数字方式调节32kHz振荡器分频链进行调整。

如果Ext-1Hz与Osc-1Hz之差大于约0.8%，Osc-1Hz运行而不进行调整(见图4)，并在使能外部时钟输入位(ECLK)置位的情况下，触发信号丢失(LOS)报警。

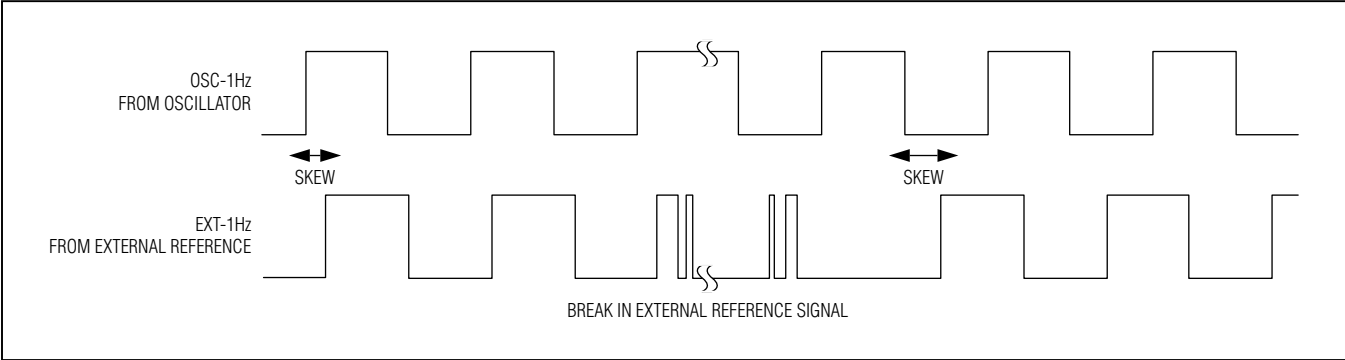


图4. 外部参考时钟的丢失和重新获得

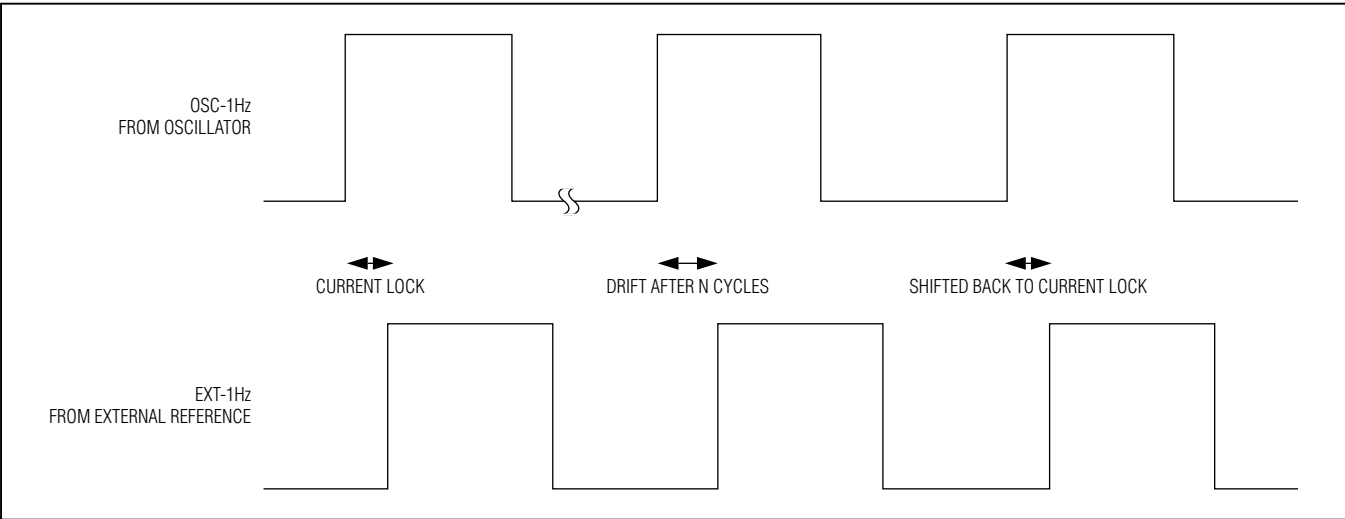


图5. 内部1Hz信号相对于外部参考时钟的偏差调整

低功耗I²C RTC，带有56字节NV RAM

I²C串口

I²C从地址

DS1308的从地址字节为D0h。发送至器件的第一个字节包括器件识别符和R/W位(图6)。I²C主控制器发送的器件地址必须与分配给器件的地址相一致。

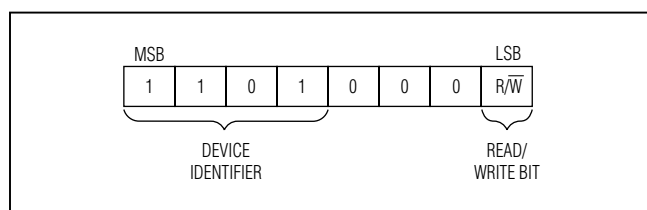


图6. 从地址字节

I²C定义

下面列出通常用来描述I²C数据传输的一些术语。

主控制器：主控制器控制总线上的从器件。主控制器产生SCL时钟脉冲及START和STOP条件。

从器件：从器件按照主机请求发送和接收数据。

总线空闲或非忙：STOP和START条件之间、SDA和SCL均无效且处于逻辑高状态的时间。总线空闲时，从器件通常启动低功耗模式。

START条件：START条件由主控制器产生，以启动与从器件的数据传输。当SCL保持为高电平时，SDA由高电平到低电平的跳变产生START条件。实际定时请参见图1。

STOP条件：STOP条件由主控制器产生，以结束与从器件的数据传输。当SCL保持为高电平时，SDA由低电平到高电平的跳变产生STOP条件。实际定时请参见图1。

重复START条件：在一次数据传输结束后，主控制器可以使用重复启动条件，说明它会在当前传输结束后立

即启动一次新的数据传输。读操作期间，重复START条件通常用于指定开始数据传输的特定存储器地址。重复START条件的产生方式与正常START条件完全相同。实际定时请参见图1。

写位：SDA的跳变只能发生在SCL的低电平期间。在SCL脉冲的整个高电平脉冲期间以及所要求的建立和保持时间内，SDA数据必须保持有效且不变(图1)。在SCL的上升沿将数据移入器件。

读位：写操作结束后，主控制器必须在读位期间释放SDA总线，并在下一个SCL上升沿之前保持一定量的建立时间(图1)。在前一个SCL脉冲的下降沿，器件通过SDA逐位移出数据，数据位在当前SCL脉冲的上升沿有效。注意，主控制器产生所有SCL时钟脉冲，包括从器件读位的时钟。

应答(ACK和NACK)：应答(ACK)或非应答(NACK)总是字节传输期间发送的第9位。接收数据的器件(读操作期间的主控制器，或写操作期间从器件)在第9位期间发送0，执行ACK。器件通过在第9位发送1执行NACK。ACK和NACK的定时与其他写位操作完全相同。ACK表示器件已经正确接收到数据；NACK用于结束读序列，或表示器件未接收数据。

写字节：写字节操作包括从主控制器发送到从器件的8位信息(最高有效位在前)和从器件发送至主控制器的1位应答位。主控制器根据写位定义完成8位的发送，按照读位定义读取应答。

读字节：读字节操作包括从器件发送到主控制器的8位信息和主控制器发送到从器件的1位ACK或NACK。主控制器按照读位定义读取从器件发送到主控制器的8位信息(最高有效位在前)，按照写位定义发送ACK，以继续接收其它数据字节。主控制器必须在最后一个读字节操作后发送NACK，结束通信，使从器件将SDA的控制权交还给主控制器。

低功耗I²C RTC，带有56字节NV RAM

从地址字节：I²C总线上的每个从器件响应START条件之后紧跟的从器件地址。从地址字节包含从地址(7位最高有效位)和R/W位(最低有效位)。从器件地址为D0h，用户不可更改。R/W位为0时(例如D0h中)，主控制器表示向从器件写数据；R/W = 1时(本例中为D1h)，主控制器表示从从器件读取数据。如果写入错误的从地址，DS1308将判定主控制器在与其它I²C器件通信，并在下一次发送START条件之前忽略通信操作。

存储器地址：I²C写操作期间，主控制器必须发送存储器地址，以确定从器件储存数据的存储器位置。存储器地址总是写操作期间发送的第二个字节，紧跟从地址字节。

I²C通信

向从器件写入单个字节：主控制器必须产生START条件、写从地址字节(R/W = 0)、写存储器地址、写数据字节，

并产生STOP条件。注意，主控制器必须在全部写字节操作期间读取从器件的应答。

向从器件写入多个字节：为了向从器件写多个字节，主控制器必须产生START条件、写从地址字节(R/W = 0)、写起始存储器地址、写多个数据字节，并产生STOP条件。

从从器件读取单个字节：与写操作中利用指定存储器地址字节定义数据写入位置不同，读操作地址对应于存储器地址计数器的当前值。为了从从器件读取单个字节，主控制器必须产生START条件、写从地址字节(R/W = 1)、读数据字节并发送NACK表示传输结束，然后产生STOP条件。然而，由于实际应用中无法要求主控制器跟踪存储器地址计数器，所以应采用以下方法从指定的存储器位置执行读操作。

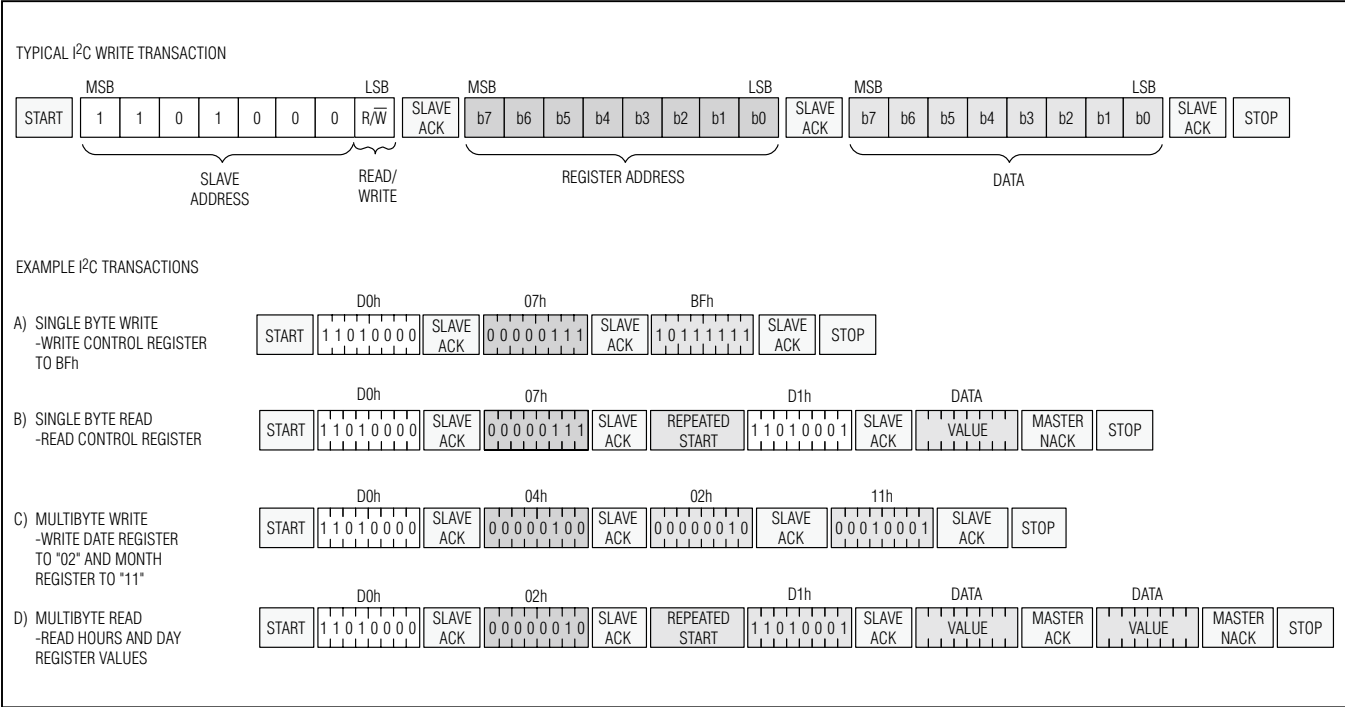


图7. I²C传输

低功耗I²C RTC，带有56字节NV RAM

读操作时修改地址计数器：可利用虚拟写循环将地址指针强制为特定值。为此，主控器产生START条件、写从地址字节(R/W = 0)、写需要读取数据的存储器地址、产生重复START条件、写从地址字节(R/W = 1)、读取数据并以ACK或NACK响应，最后产生STOP条件。利用重复START条件指定起始存储器位置的读操作的示例，请参见图7。

从从器件读取多个字节：可利用读操作通过单次传输读取多个字节。从从器件读取字节时，如果主控器在结束传输之前需要读取另一个字节，只需简单地用ACK应答数据字节。主控制器读取最后字节后，必须发送NACK，表示结束传输，然后产生STOP条件。

总线超时

为避免I²C接口意外超时，SCL保持电平的时间不应超过t_{TIMEOUTMIN}。SCL保持为低电平的时间达到至少t_{TIMEOUTMAX}时，I²C接口处于复位状态，可接收新的START条件。器件检测到该条件时，释放SDA，允许浮空。为使超时功能正常工作，必须使能振荡器正常运转。

应用信息

电源去耦

使用DS1308时，为获得最佳结果，利用0.01μF和/或0.1μF电容对V_{CC}电源去耦。可能的话，采用高质量表贴陶瓷电容。表贴元件将引线电阻降至最小，从而改善性能，并且陶瓷电容为电源去耦提供足够的高频响应。

使用开漏输出

SQW/CLKIN为开漏输出，因此需要外部上拉电阻，以实现逻辑高电平。

SDA和SCL上拉电阻

SDA为开漏输出，需要外部上拉电阻，以实现逻辑高电平。由于DS1308不使用时钟周期展宽功能，所以SCL上可连接采用开漏输出(带上拉电阻)或CMOS输出驱动器(推挽式)的主控制器。

电池充电保护

DS1308具有Maxim的电池充电冗余保护电路，防止对任何外部电池充电。

器件处理、PCB布局和组装

避免在封装下方布信号走线，除非在封装和信号线之间铺设接地区域。

无铅(Pb)/符合RoHS标准的封装可采用符合JEDEC J-STD-020标准的回流焊进行焊接。

潮湿敏感封装在出厂运输过程中应采用干燥包装。务必严格遵守封装标签上的说明，以防回流焊时损坏器件。关于潮湿敏感度(MSD)等级信息，请参阅IPC/JEDEC J-STD-020标准。

芯片信息

PROCESS: CMOS

SUBSTRATE CONNECTED TO GROUND

订购信息

| 器件 | 温度范围 | 引脚-封装 |
|--------------|----------------|--------|
| DS1308U-18+* | -40°C to +85°C | 8 μSOP |
| DS1308U-3+* | -40°C to +85°C | 8 μSOP |
| DS1308U-33+ | -40°C to +85°C | 8 μSOP |

+表示无铅(Pb)/符合RoHS标准的封装。

*未来产品—供货状况请联系工厂。

封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询china.maximintegrated.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

| 封装类型 | 封装编码 | 外形编号 | 焊盘布局编号 |
|--------|------|----------------|----------------|
| 8 μSOP | U8+1 | 21-0036 | 90-0092 |

低功耗I²C RTC，带有56字节NV RAM

修订历史

| 修订号 | 修订日期 | 说明 | 修改页 |
|-----|------|-------|-----|
| 0 | 5/12 | 最初版本。 | — |

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-10 00

16